

Title		
Size	Number	Revision
A3		
Date:	9.03.2025	Sheet of
File:	C:\Documents\...\FPGA_POWER.SchDoc	Drawn By:

A

B

C

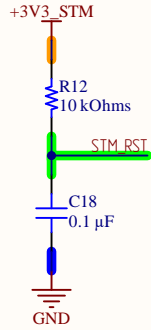
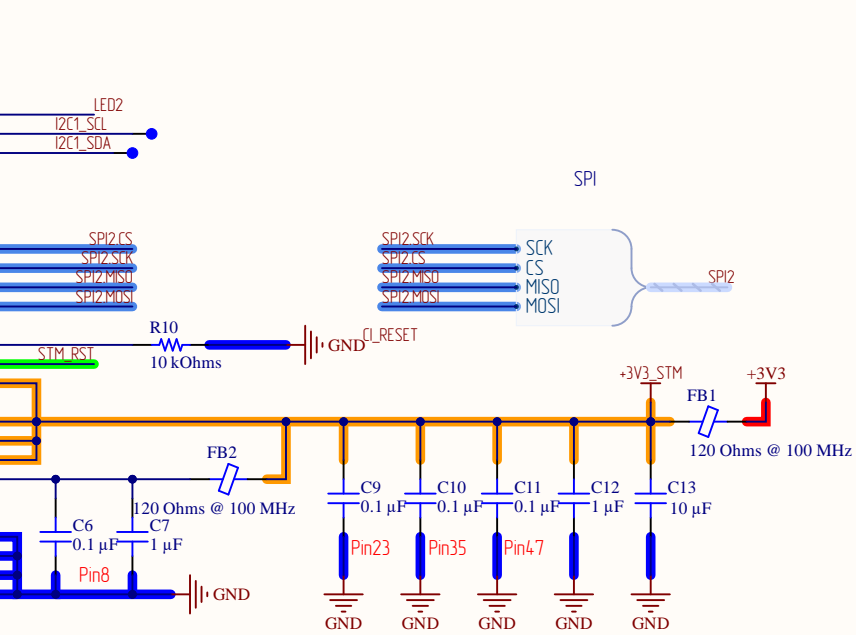
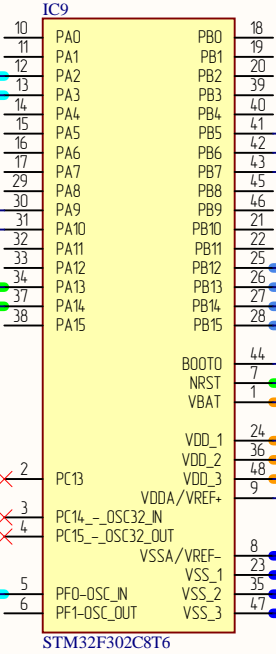
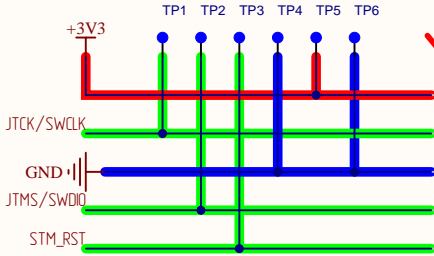
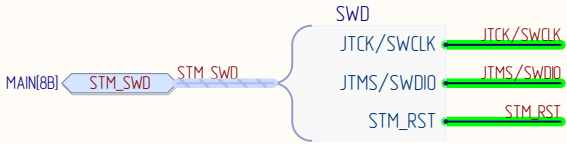
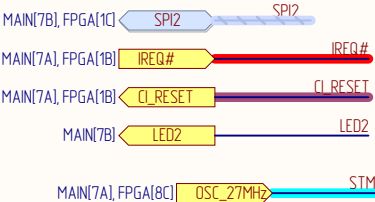
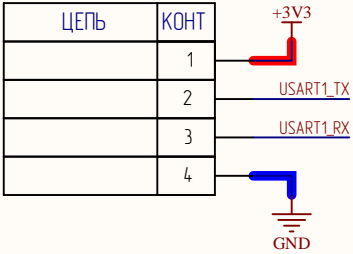
D

A

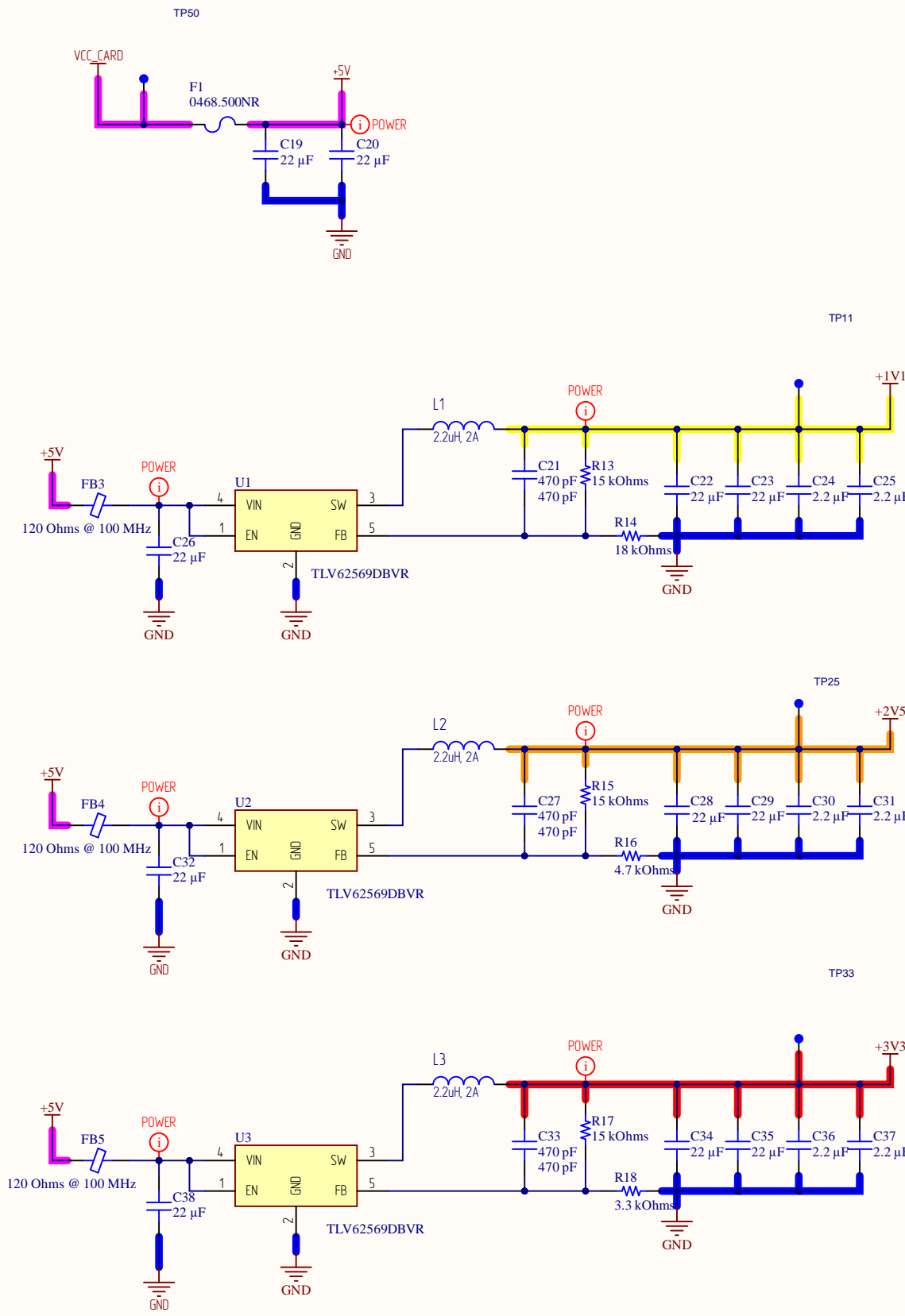
B

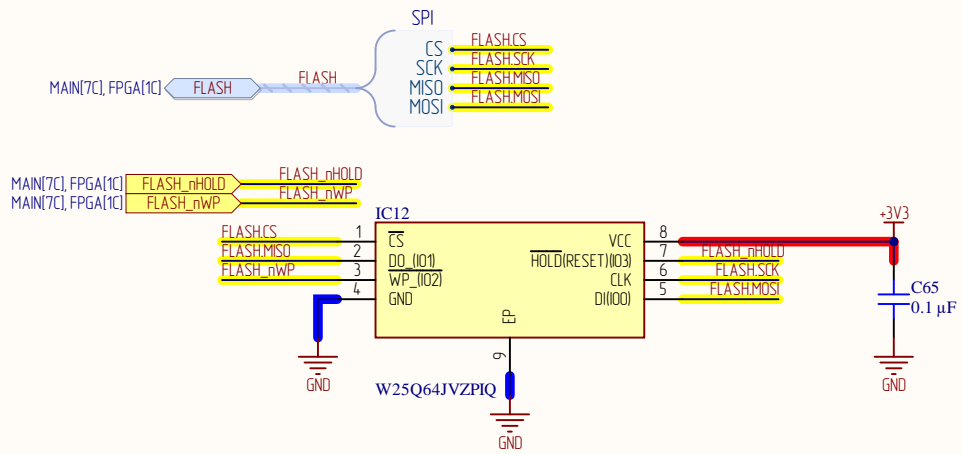
C

D



Title		
Size	Number	Revision
A4		
Date	9.03.2025	Sheet of
File	C:\Documents\...\STM32.SchDoc	Drawn By:





Title		
Size A4	Number	Revision
Date 9.03.2025	Sheet of	
File C:\Documents\...\FLASH.SchDoc	Drawn By:	

rev.1 first release
rev.11 SCHEMATIC

signal BUS_OE to U1 pin 83 (R30, R31, R33, R34, R35 убраны)
пины ПЛИС 94, 96, 97 убраны DNP резисторы, 0 Ohm подключены к GND напрямую
убраны разъемы J2 (програмирования флэш), J4 (AS mode ПЛИС)
R8 корректно подключен с пина 4 IC2 на GND (был на VCC)
RN1 – RN12 заменены с 330 Ом на 33 Ома
R6, R7 убраны (поддержка STM32F1 отсутствует)
LED1 переключен на ПЛИС
X1 → заменен на J2 → заменен на PBS2-6
VPP и VCC разделены. Пины 18 и 52 (VPP) отключены от шины питания VCC.

rev.20	Lattice FP caBGA256	recommend	0.45	0.53		
		example	0.35	0.5	0.100/0.100	0.4/0.15
		current	0.42	0.54	0.125/0.125	0.4/0.2

PCB
PCB сжать до 50*75
корректное подключение полигона 3V3 рядом с DCDC
STACKUP Total 0.86mm
Copper 1oz
IMPEDANCE Width 0.15mm – S75 – Imp 68.2(–9%) Standart = 60–90 Ohm
ADD "POWER" class with VIA 0.6/0.3

rev.1.11 STM_RCC_OUT избран с ПЛИС и СТМ, на 5 OSC_IN заеден сигнал с генератора у3

TODO разобраться с питанием ПЛИС, лишние домены с DSCS убрать

Title		
Size A4	Number	Revision
Date:	9.03.2025	Sheet of
File:	C:\Documents\...\INFO.SchDoc	Drawn By: