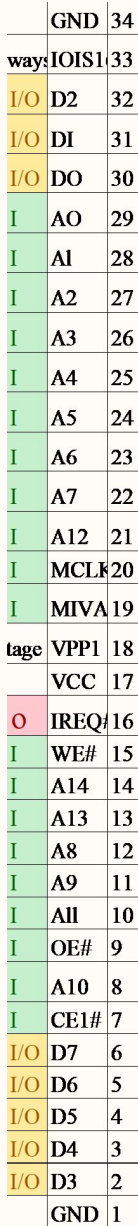
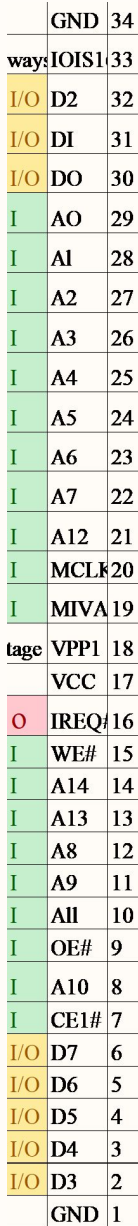
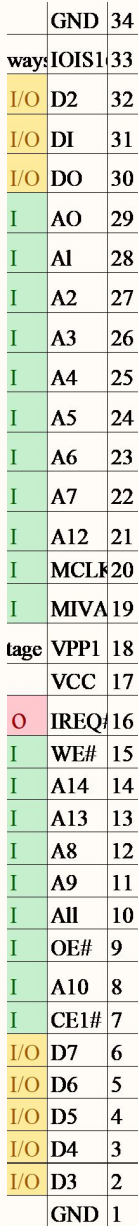
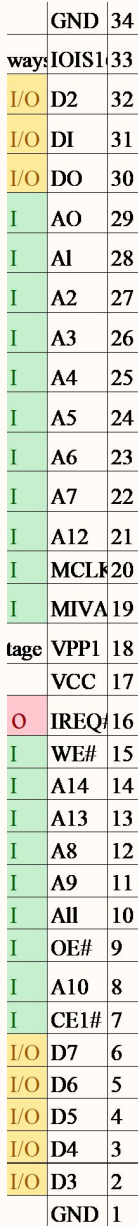
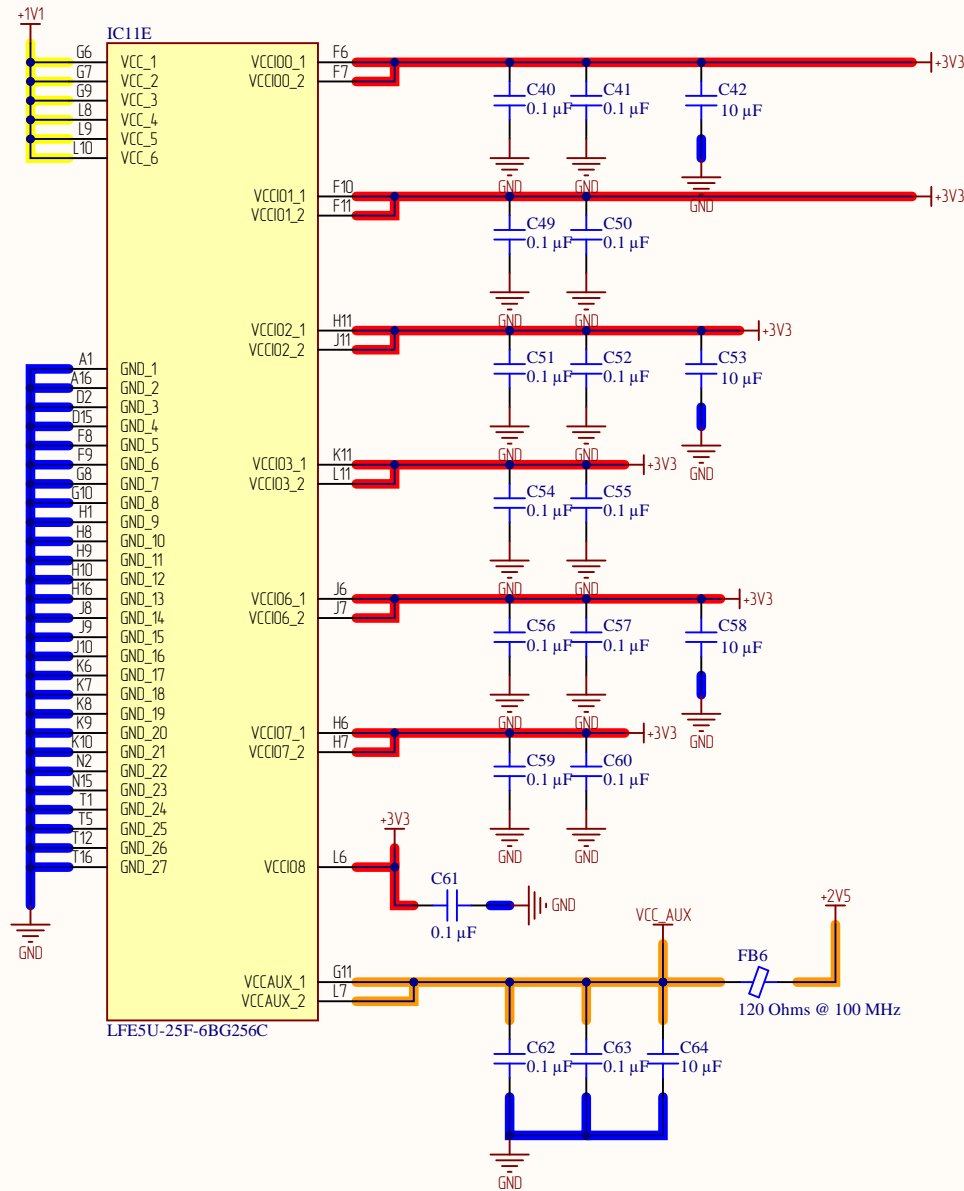
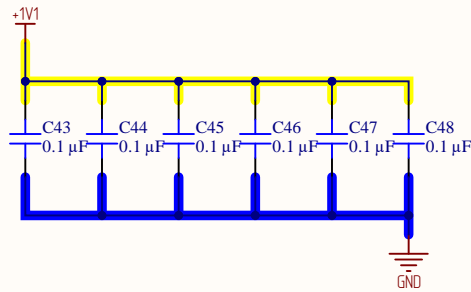


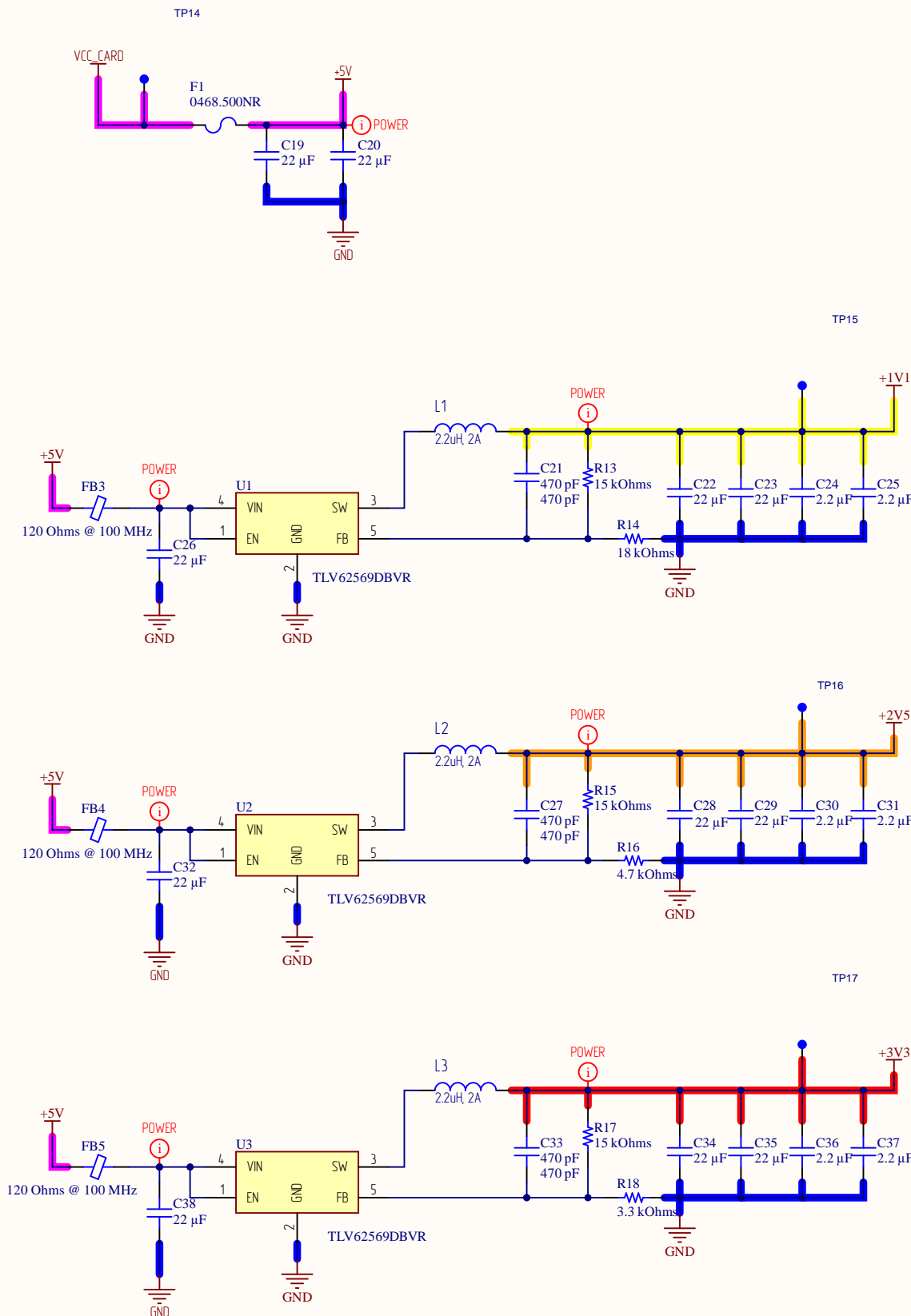
	GND	34
way:	IOIS1	33
I/O	D2	32
I/O	DI	31
I/O	DO	30
I	AO	29
I	A1	28
I	A2	27
I	A3	26
I	A4	25
I	A5	24
I	A6	23
I	A7	22
I	A12	21
I	MCLK	20
I	MIVA	19
ltag	VPP1	18
	VCC	17
O	IREQ	16
I	WE#	15
I	A14	14
I	A13	13
I	A8	12
I	A9	11
I	AI1	10
I	OE#	9
I	A10	8
I	CE1#	7
I/O	D7	6
I/O	D6	5
I/O	D5	4
I/O	D4	3
I/O	D3	2
	GND	1



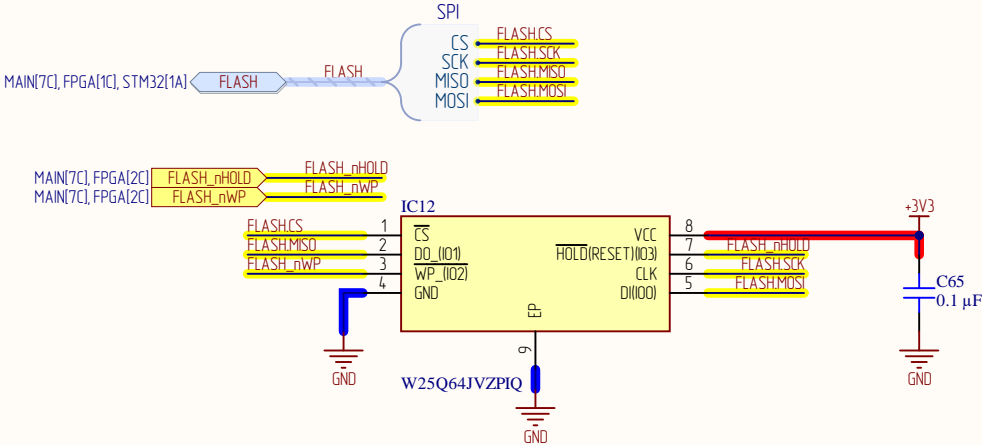
	GND	34
way0	IOIS1	33
I/O	D2	32
I/O	DI	31
I/O	DO	30
I	AO	29
I	A1	28
I	A2	27
I	A3	26
I	A4	25
I	A5	24
I	A6	23
I	A7	22
I	A12	21
I	MCLK	20
I	MIVA	19
ltag	VPP1	18
	VCC	17
O	IREQ	16
I	WE#	15
I	A14	14
I	A13	13
I	A8	12
I	A9	11
I	AI1	10
I	OE#	9
I	A10	8
I	CE1#	7
I/O	D7	6
I/O	D6	5
I/O	D5	4
I/O	D4	3
I/O	D3	2
	GND	1



Title		
Size A3	Number	Revision
Date 10.30.2024	Sheet of	
File C:\YandexDisk\...\FPGA_POWER.SchDoc	Drawn By:	



Title		
Size	Number	Revision
A4		
Date	10.30.2024	Sheet of
File	C:\YandexDisk\...\POWER.SchDoc	Drawn By:



Title		
Size	Number	Revision
A4		
Date	10.30.2024	Sheet of
File	C:\YandexDisk\...\FLASH.SchDoc	Drawn By:

1		2		3		4																															
A	rev.1	first release		rev.2.0	Lattice FP caBGA256		recommend	0.45	0.53																												
	rev.1.1	SCHEMATIC			example	0.35	0.5	0.100/0.100	0.4/0.15																												
B		signal BUS_OE to U1 pin 83 (R30, R31, R33, R34, R35 убраны)			current	0.42	0.54	0.125/0.125	0.4/0.2																												
		пины ПЛИС 94, 96, 97 убраны DNP резисторы, 0 Ohm подключены к GND напрямую																																			
		убраны разъемы J2 (программирования флэш), J4 (AS mode ПЛИС)																																			
		R8 корректно подключен с пина 4 IC2 на GND (был на VCC)																																			
		RN1 – RN12 заменены с 330 Ом на 33 Ома																																			
C		R6, R7 убраны (поддержка STM32F1 отсутствует)																																			
		LED1 переключен на ПЛИС																																			
		X1 -> заменен на J2 -> заменен на PBS2-6																																			
		VPP и VCC разделены. Пины 18 и 52 (VPP) отключены от шины питания VCC.																																			
		PCB																																			
D		PCB сжать до 50*75																																			
		корректное подключение полигона 3V3 рядом с DCDC																																			
		STACKUP Total 0.86mm																																			
		Copper 1oz																																			
		IMPEDANCE Width 0.15mm – S75 – Imp 68.2(-9%) Standart = 60-90 Ohm																																			
		ADD "POWER" class with VIA 0.6/0.3																																			
	rev.1.1.1	STM_RCC_OUT убран с ПЛИС и CTM, на 5 OSC_IN заведен сигнал с генератора у3																																			
	TODO	разобраться с питанием ПЛИС, лишние домены с DCDC убрать																																			
				<table><tr><td colspan="4">Title</td></tr><tr><td>Size</td><td colspan="3">Number</td><td colspan="2">Revision</td></tr><tr><td>A4</td><td colspan="3"></td><td colspan="2"></td></tr><tr><td>Date:</td><td colspan="3">10.30.2024</td><td colspan="2">Sheet of</td></tr><tr><td>File:</td><td colspan="3">C:\YandexDisk\...\INFO.SchDoc</td><td colspan="2">Drawn By:</td></tr></table>						Title				Size	Number			Revision		A4						Date:	10.30.2024			Sheet of		File:	C:\YandexDisk\...\INFO.SchDoc			Drawn By:	
Title																																					
Size	Number			Revision																																	
A4																																					
Date:	10.30.2024			Sheet of																																	
File:	C:\YandexDisk\...\INFO.SchDoc			Drawn By:																																	
1		2		3		4																															