











1	2	3		4	
A					A
	SPI				
	MAIN[7B], FPGA[1A], STM32[1A] FLASH FLASH SPI CS FLASHCS SCK FLASHSSK MISO FLASHMISO MOSI FLASHMISO MOSI FLASHMISO				
	MAINL/BI, FPGALIA, SIM3ZLIAJ FLASH MOSI FLASHMOSI				
В	FLASHUS 1 1/15 MICE 8	+3V3			В
	FLASHMISO 2 2 DOI(01) /HOLD(03) 7 6 FLASHS(K	C65			
	W25Q64CVSSIG	C65 0.1 μF			
	$\overline{\overline{GND}}$	GND			
С					С
D			CAM_DVB-CI.PrjPcb		D
		Size A4 Date	Number 2 11 20 25	Revision rev.1.3	
1	2	File:	2.11.2025 C:\documents\\FLASH.SchDoc	Sheet 6 of 7 Drawn By: 4	

rev.1 first release rev.1.1 SCHEMATIC (R30, R31, R33, R34, R35 убраны) signal BUS_OE to U1 pin 83 пины ПЛИС 94, 96, 97 убраны DNP резисторы, 0 Оhm подключены к GND напрямую убраны разъемы J2 (программирования флэш), J4 (AS mode ПЛИС) R8 корректно подключен с пина 4 IC2 на GND (был на VCC) RN1 – RN12 заменены с 330 Ом на 33 Ома R6, R7 убраны (поддержка STM32F1 отсутствует) LED1 переключен на ПЛИС X1 -> заменен на J2 -> заменен на PBS2-6 VPP и VCC разделены. Пины 18 и 52 (VPP) отключены от шины питания VCC. PCB сжать до 50*75 корректное подключение полигона 3V3 рядом с DCDC STACKUP Total 0.86mm Copper 1oz IMPEDANCE Width 0.15mm - \$75 - Imp 68.2(-9%) Standart = 60-90 Ohm ADD "POWER" class with VIA 0.6/0.3 rev.1.11 STM_RCC_OUT убран с ПЛИС и СТМ, на 5 OSC_IN заеден сигал с генератора у3 – заменен stm32 на qfp32 rev.1.2 - заменен stills2 на цгрз2 - заменена загрузочная паметь на MT25 128Mbit в SOIC16(промежуточно на EPCS64 в SOIC16) - добавлено 2 криптопроцессора - SWD линии STM32 выведены на 10 разъем – добавлено питание 5B на 10 пиновый разъем – убрано тактирование от 27MHz OSC на STM32 CAM_DVB-CI.PrjPcb ... rev.1.3