

前言

STM32L4 系列的微控制器采用新型结构制造，得益于其高度灵活性和高级外设集，实现了一流的超低功耗性能。STM32L4 系列产品的性能为应用提供最佳能量效率，在超低功耗领域首屈一指。

STM32L4xx 器件基于 Cortex®-M4，具有 FPU 内核。它们的工作频率可达 80 MHz，并实现了在 80 MHz 频率下具有 100 DMIPS 的性能，由于集成了 ART Accelerator™，还同时能保持尽可能小的动态功耗。

STM32L4 系列产品具有 FlexPowerControl，它提高了功耗模式管理上的灵活性，同时降低了应用的总体功耗。

STM32L4xx 器件嵌入了大量智能执行外设，具有多种先进的低功耗模拟功能，并且有多种外设可使用低功耗模式。得益于批采集子模式（BAM），STM32L4 系列的微控制器可在数据与通信外设进行传输时优化功耗，同时其他器件处于低功耗模式。

低功耗设计与处理性能的结合，使得 STM32L4 器件能够达到领先的工业级 EEMBC® ULPBench™ 得分——150 分。

在 STM32F 和 STM32L 系列产品的雄厚基础上，STM32L4 系列产品集合了多种创新，能够使不同模式下的功耗减到最小，同时保留大部分现有外设并很好地实现了引脚兼容，能够很容易地从现有产品上进行移植。

得益于其内置内部稳压器和电压缩放，无论外部供电电压是多少，STM32L4xx 器件在活动模式下都能保持尽可能小的消耗。这使得这些器件非常适合电池供电的产品，所需供电电压可低至 1.71 V。

此外，其多个电压域允许以低电压为产品供电（因而可以降低功耗），同时模数转换器和数模转换器可以更高的电源和参考电压供电，可高达 3.6 V。

STM32L4xx 微控制器可支持电池备份域以保持 RTC 运行，并能支持 32 个寄存器（每个寄存器为 32 位宽），该寄存器组在失去电源时能够保持内容。该可选备份电池可在有主电源时充电。

STM32L4xx 器件支持 7 种主要的低功耗模式，其中每种都有多个子模式选项。这使得在低功耗性能、短启动时间、可用外设集与唤醒源最大数量之间能实现最佳折中。

目录

1	高效处理	5
2	FlexPowerControl 描述	9
2.1	多种低功耗模式	9
2.1.1	低功耗运行和低功耗睡眠模式	9
2.1.2	停止模式	10
2.1.3	待机模式	10
2.1.4	关机模式	10
2.2	多电源和电池备份域	13
2.3	超安全电源监控	15
2.4	一组外设调整它们可实现低功耗	16
2.5	多功能的时钟管理	20
3	结论	23
4	版本历史	24

表格索引

表 1. 80 MHz 系统时钟下 STM32L476 的性能 7

表 2. 不同模式运行下 STM32L476 性能 8

表 3. STM32L4 模式概述 11

表 4. 所有模式下的特性 18

表 5. STM32L4xx 时钟源特性 21

表 6. 文档版本历史 24

表 7. 中文文档版本历史 24

图片索引

图 1. 电流消耗 vs. 系统频率 (25°C) 5

图 2. 功率分配结构 6

图 3. 对于不同存储器配置的 STM32L476 电流消耗 7

图 4. STM32L4 闪存延迟 vs. VCORE 范围 8

图 5. 低功耗模式可能的转换 13

图 6. 电源概述 15



1 高能效处理

STM32L4 系列产品围绕 Cortex[®]-M4 而构建，具有 FPU 和 DSP 指令集。

由于使用了关联到其存储器接口的 Cortex[®]-M4 内核，因而在运行模式下获得了很高的处理性能（以 DMIPS/MHz 表示）。为了能在 80 MHz 下全性能运行，STM32L4 嵌入了 ART Accelerator™，它可屏蔽闪存访问等待状态，并且无论系统时钟频率是多少，都可达到 1.25 DMIPS/MHz。

通过动态调节内部供电电压来适应工作频率，可获得很高的能量效率，以 mA/DMIPS 表示。这种方法称为“欠压”。

STM32L4 微控制器提供了两个动态可选电压和频率范围：

1. Range 1 支持高达 80 MHz 的系统频率；
2. Range 2 支持达 26 MHz 的系统频率，并且效率提高（比 Range 1 高了 15%）。

专用低功耗运行模式（Low-power run mode, LPRun）使其可在 2 MHz 下运行，并且提高了效率，比 Range 2 高了 20%。

这可通过利用内部低功耗稳压器为逻辑供电来实现。此模式下，具有独立时钟的外设仍然能够在 16 MHz 内部高速振荡器（HSI）下工作。这些外设为 I2Cx（x=1, 2, 3），USARTx（x=1 至 5），LPUART1，LPTIMx（x=1, 2），SWPMI1。

图 1 显示了不同运行模式下 STM32L476 的典型电流消耗，它是系统频率的函数。

图 1. 电流消耗 vs. 系统频率（25°C）

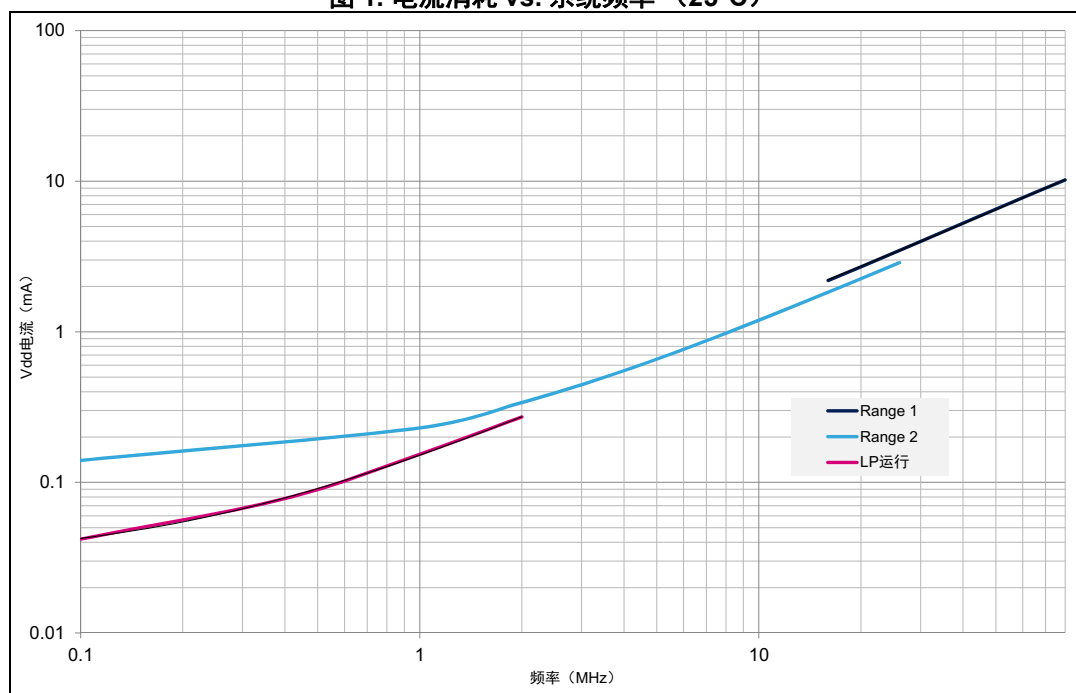
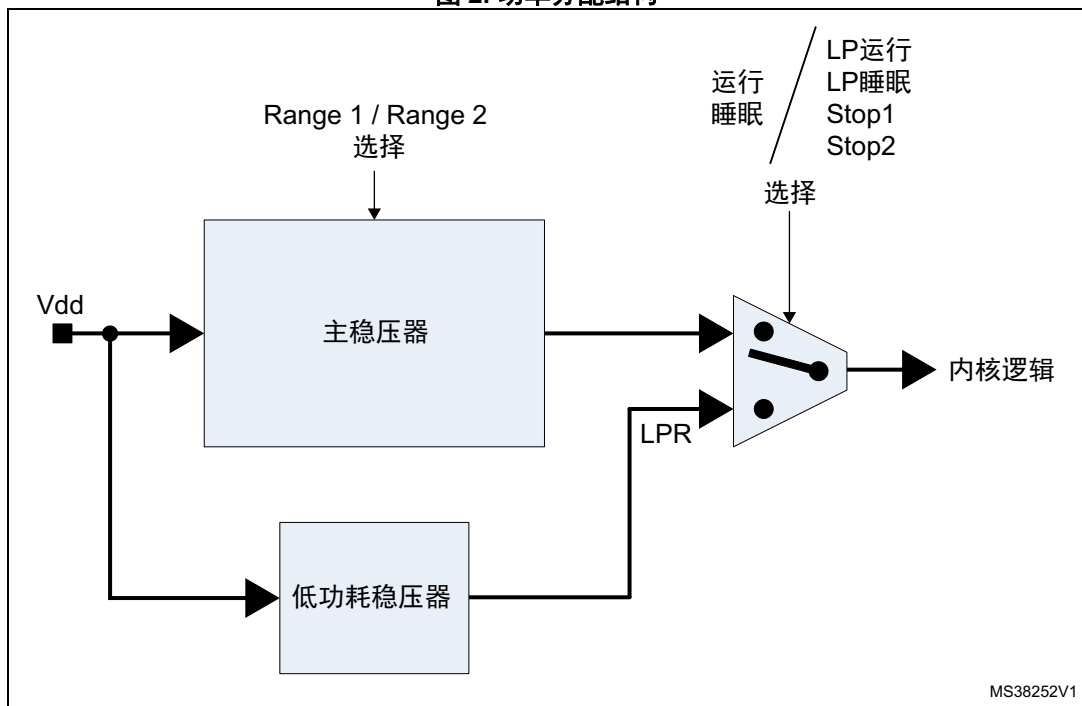


图 2 显示了不同运行和睡眠模式下内部 LDO 稳压器的功率分配。

图 2. 功率分配结构



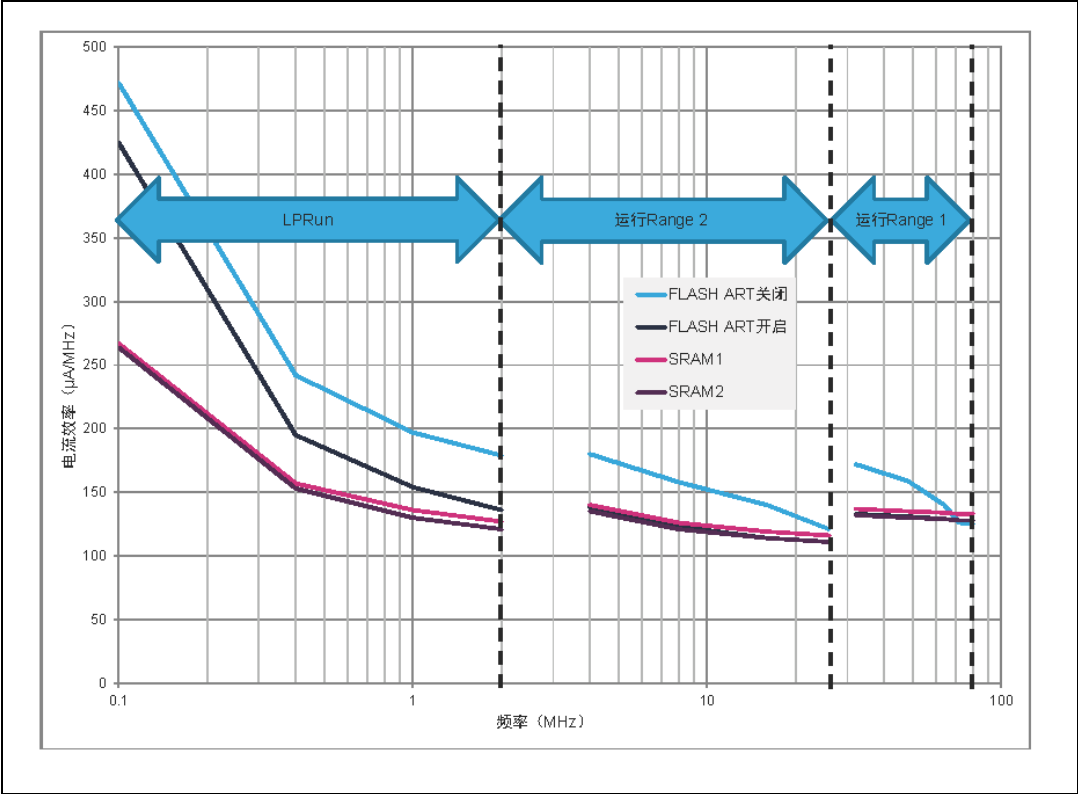
STM32L4 微控制器允许从闪存，SRAM1 和 SRAM2，外部 Quad-SPI 或 FSMC Bank 1 执行代码。

从内部 SRAM 运行时，电流消耗是最低的。从内部闪存运行时，ART Accelerator™ 减少了访问存储器的次数，因此可降低总电流消耗。

图 3 显示了 STM32L476 对于三种主要存储器配置的电流消耗：

- 从内部闪存执行，ART Accelerator™ 禁用；
- 从内部闪存执行，ART Accelerator™ 使能；
- 从内部 SRAM1 执行，闪存禁用。

图 3. 对于不同存储器配置的 STM32L476 电流消耗



存储系统中可执行代码和数据的位置不仅影响电流消耗，而且影响总体运算性能。作为示例，表 1 详细说明了 STM32L476 在 80 MHz 系统时钟下运行一个非常复杂算法时测得的整体性能，例如 EEMBC® 组织的 CoreMark®。

表 1. 80 MHz 系统时钟下 STM32L476 的性能

配置	mA/MHz	CoreMark® 每 MHz	CoreMark® 每 mA	注释
FLASH ART 关闭	0.117	1.55	13.2	-
FLASH ART 开启	0.136	3.32	24.4	高速缓存开启，预取缓冲器关闭
SRAM1	0.130	2.37	18.2	SRAM1 中的代码和数据
SRAM1 和 SRAM2	0.137	3.42	25	SRAM1 中的代码和 SRAM2 中的数据

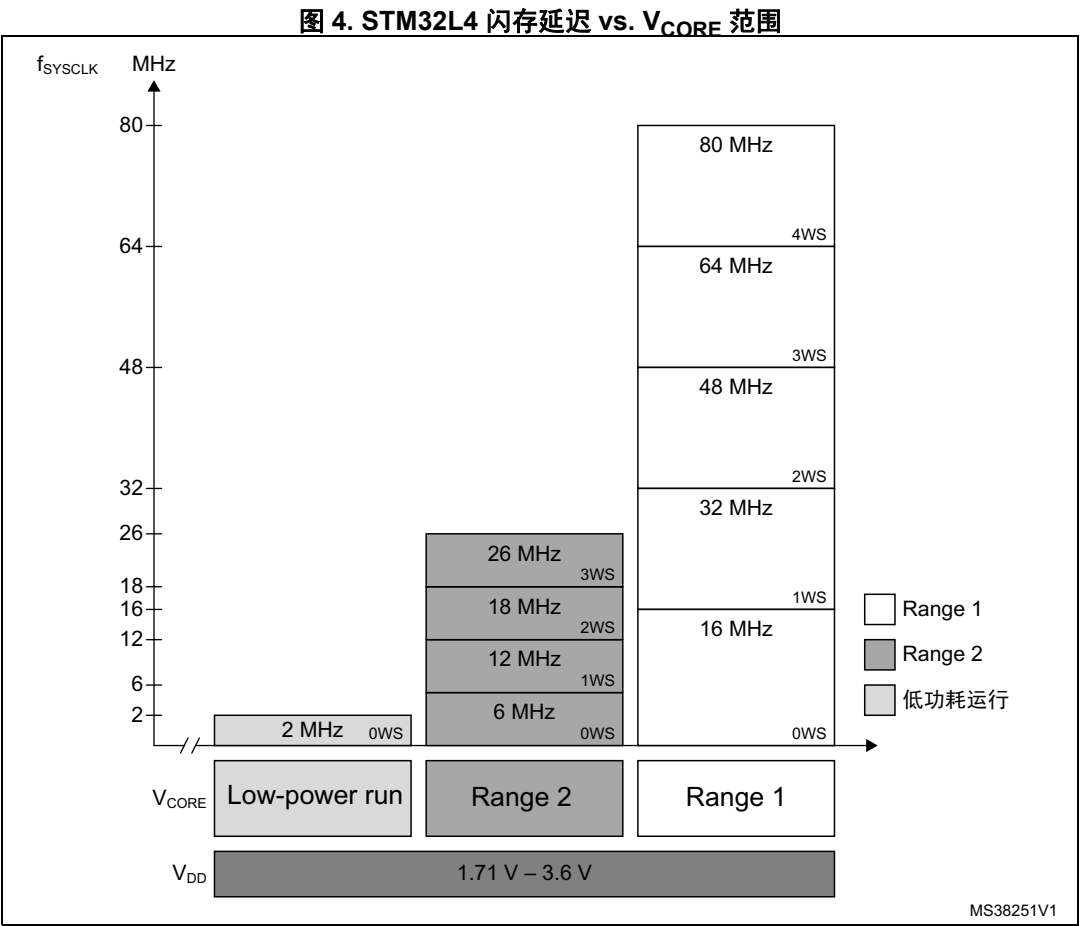
ART Accelerator™ 使得在计算（CoreMark® 每 MHz）和电流消耗（CoreMark® 每 mA）方面均可达到与从内部 SRAM 运行相同程序几乎相同的性能。

表 2 给出了不同运行模式对性能的影响（在 STM32L476 上测得）。

表 2. 不同模式运行下 STM32L476 性能				
运行模式	配置	mA/MHz	CoreMark® 每 MHz	CoreMark® 每 mA
Range 1 (80 MHz)	FLASH ART 关闭	0.117	1.55	13.2
	FLASH ART 开启	0.136	3.32	24.4
Range 2 (26 MHz)	FLASH ART 关闭	0.111	1.85	16.6
	FLASH ART 开启	0.118	3.35	28.4

如果可能，选择 Range 2 可提高差不多 15% 的效率（CoreMark® 每 mA）。

[图 4](#) 显示了 STM32L4 闪存延迟（要被编程到闪存访问控制寄存器中的等待状态数量），它取决于稳压器电压量程范围和系统时钟频率。



2 FlexPowerControl 描述

得益于高灵活性的功率管理、智能外设和结构，FlexPowerControl 可降低应用功耗。

2.1 多种低功耗模式

STM32L4 系列的微控制器可实现多种不同的功耗模式，其中 7 种是低功耗的。

除了这些模式，通过选择不同的时钟源和频率，以及关闭不用的外设的时钟，可调节功耗。

在所有这些方法中，除了关机之外，安全功率监测欠压复位（BOR）和 IWDG 可保持激活，以保证能够安全运行。

表 3 概括了每种模式的特点并显示了电流消耗。

2.1.1 低功耗运行和低功耗睡眠模式

除了那些能在 STM32Fx 系列产品上实现的模式（睡眠，停止和待机）外，有两种低功耗活动模式可在 STM32L4 系列产品上使用，它们是低功耗运行和低功耗睡眠。

它们为应用提供了具有极低电流消耗的运行和睡眠模式功能，这种情形下一些外设不能关闭，或者 CPU 持续低速工作以使电流变化最小。

已经实现了多种功能来降低电流消耗：

- 内核逻辑由低功耗稳压器供电，以降低静态电流；
- 在低功耗睡眠模式下，可关闭闪存（掉电模式和时钟门控）。当从 SRAM1 或 SRAM2 完成进程时，它还可在低功耗运行模式下关闭；
- 系统时钟频率最大限于 2 MHz。可选择 MSI 内部 RC 振荡器，因为它支持多种频率范围，低功耗睡眠闪存关闭时 MCU 总电流消耗很小，在 100 kHz 可低至 18 μ A。

批采集子模式（BAM）

STM32L4 微控制器支持功率高效批采集子模式（BAM），其中数据利用通信外设传输，器件其他部分处于低功耗模式。

这可通过利用以下配置进入睡眠或低功耗睡眠模式来实现：

- 睡眠（或低功耗睡眠）模式下，仅 DMA、通信外设和 SRAM1 或 SRAM2 时钟使能；
- 睡眠（或低功耗睡眠）模式下闪存关闭：闪存掉电，且闪存时钟门控关闭；
- 如果系统时钟可限制于 2 MHz 内，则主稳压器关闭（以进入低功耗睡眠）。

低功耗睡眠模式下，I2C 和 USART/LPUART 外设仍然可由 16 MHz HSI 提供时钟。这允许支持 BAM，且 I2C 或 USART 速度可达 1 Mbps。

2.1.2 停止模式

STM32L4 系列产品实现了两个停止模式，具有完全 SRAM 和外设保持能力，并且由于使用了高达 48 MHz 的 MSI，可在 4 μ s 内唤醒。

在这些停止模式下，所有高速振荡器（HSE，MSI，HSI）都停止，而低速振荡器（LSE，LSI）可保持活动。外设可设置为活动的，需要时可使用 HSI 时钟，能够在一些特定事件（如 UART 字符重复或 I2C 地址识别）下唤醒设备。

Stop2 模式可实现一些特定的专门机制，使保持电流尽可能低，同时允许非常快速的唤醒，从 SRAM 唤醒需要 5 μ s，或从闪存唤醒需要 8 μ s。

2.1.3 待机模式

待机模式下，BOR 始终使能，这保证了在供电电压低于所选功能阈值时器件处于复位。

默认待机模式下 SRAM 内容丢失。但是，可以保持 SRAM2 的内容（有 230 nA 的额外电流消耗）。

待机模式下可在每个 I/O 上独立地施加上拉和下拉，这能够保持外部器件配置。

借助某一个（共五个）唤醒引脚、复位引脚或独立看门狗，能够从该模式唤醒。由低速振荡器（LSE 或 LSI）定时的 RTC 在此模式下也是起作用的，具有唤醒功能。

2.1.4 关机模式

在 STM32L4xx 器件上实现了新的关机模式，以延长电池供电应用中的电池寿命。

通过关闭内部稳压器，以及禁用耗电监控，该模式可实现最低电流消耗模式（3 V 时消耗为 60 nA）。借助某一个（共五个）唤醒引脚或复位引脚，能够从该模式唤醒。由低速外部振荡器（LSE）定时的 RTC 在此模式下也是起作用的，具有唤醒功能。

表 3. STM32L4 模式概述

模式	Regulator ⁽¹⁾	CPU	Flash	SRAM	时钟	DMA & 外设 ⁽²⁾	唤醒源	电流消耗 ⁽³⁾	唤醒时间
运行	Range 1	有	开启 ⁽⁴⁾	开启	任意	全部	N/A	120 µA/MHz	N/A
	Range 2					全部, 除了 OTG_FS, RNG		100 µA/MHz	
LPRun	LPR	有	开启 ⁽⁴⁾	开启	任意, 除了 PLL	全部, 除了 OTG, RNG	N/A	112 µA/MHz	N/A
睡眠	Range 1	无	开启 ⁽⁴⁾	开启 ⁽⁵⁾	任意	全部	任意中断或事件	37 µA/MHz	6 个周期
	Range 2							35 µA/MHz	6 个周期
LP 睡眠	LPR	无	开启 ⁽⁴⁾	开启 ⁽⁵⁾	任意 除了 PLL	全部, 除了 OTG, RNG	任意中断或事件	48 µA/MHz	6 个周期
停止 1 ⁽⁶⁾	LPR	无	关闭	开启	LSE LSI	BOR, PVD, PVM, RTC, LCD, IWDG COMPx (x=1,2), DACx (x=1,2) OPAMPx (x=1,2) USARTx (x=1...5) ⁽⁷⁾ LPUART1 ⁽⁷⁾ I2Cx (x=1...3) ⁽⁸⁾ LPTIMx (x=1,2) *** 所有其他外设都冻结。	复位引脚, 所有 I/O BOR, PVD, PVM RTC, LCD, IWDG COMPx (x=1..2) USARTx (x=1...5) ⁽⁷⁾ LPUART1 ⁽⁷⁾ I2Cx (x=1...3) ⁽⁸⁾ LPTIMx (x=1,2) OTG_FS ⁽⁹⁾ SWPMI ⁽¹⁰⁾	6.6 µA, 无 RTC	4 µs, 在 SRAM 中
								6.9 µA, 有 RTC	6 µs, 在 Flash 中
停止 2	LPR	无	关闭	开启	LSE LSI	BOR, PVD, PVM RTC, LCD, IWDG COMPx (x=1..2), I2C3 ⁽⁸⁾ LPUART1 ⁽⁷⁾ , LPTIM1 *** 所有其他外设都冻结。	复位引脚, 所有 I/O BOR, PVD, PVM RTC, LCD, IWDG COMPx (x=1..2) I2C3 ⁽⁸⁾ LPUART1 ⁽⁷⁾ LPTIM1	1.1 µA, 无 RTC 1.4 µA, 有 RTC	5 µs, 在 SRAM 中 7 µs, 在 Flash 中



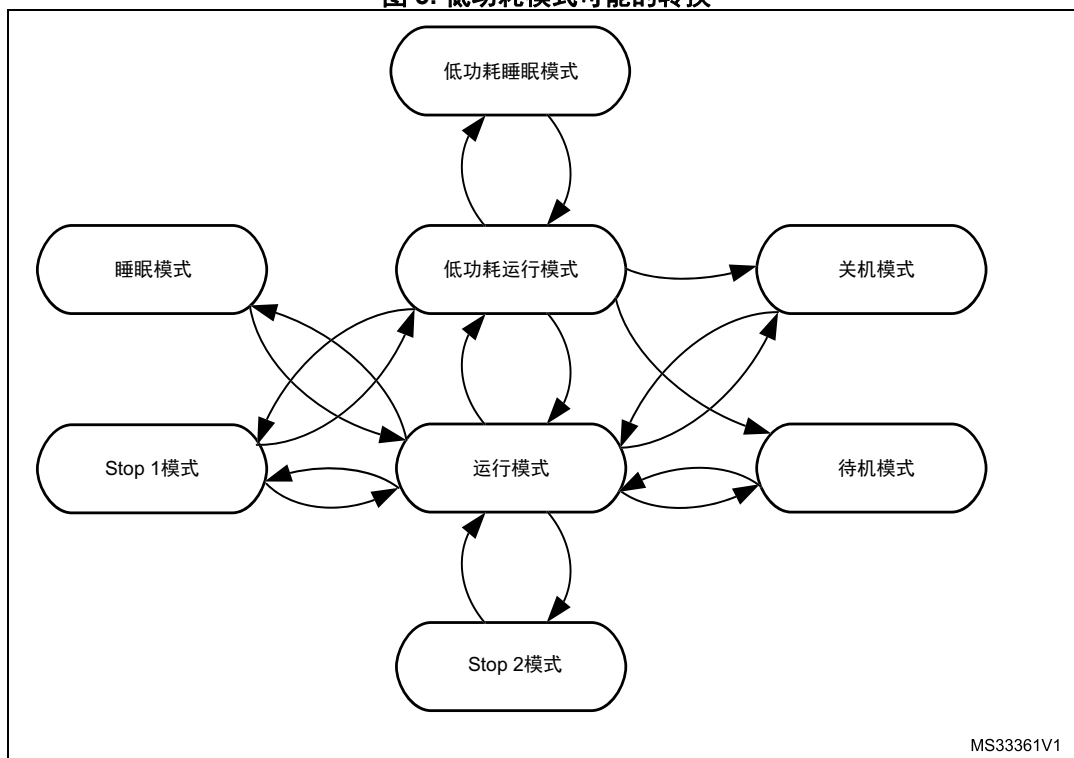
表 3. STM32L4 模式概述（续）

模式	Regulator ⁽¹⁾	CPU	Flash	SRAM	时钟	DMA & 外设 ⁽²⁾	唤醒源	电流消耗 ⁽³⁾	唤醒时间
待机	LPR	电源关闭	关闭	SRAM2 开启	LSE	BOR, RTC, IWDG ***	复位引脚 5 个 I/O (WKUPx) (11) BOR, RTC, IWDG	0.35 μ A, 无 RTC	14 μ s
	OFF			电源关闭	LSI	所有其他外设均断电。 *** I/O 配置可为浮空、上拉或下拉		0.65 μ A, 有 RTC	
		电源关闭	关闭	电源关闭	LSE	RTC *** 所有其他外设均断电。 *** I/O 配置可为浮空、上拉或下拉 (12)	复位引脚 5 个 I/O (WKUPx) (11) RTC	0.115 μ A, 无 RTC	
								0.415 μ A, 有 RTC	

- 1. LPR 意味着主稳压器关闭且低功耗稳压器开启。
- 2. 所有外设可被激活或由时钟门控，以节约功耗。
- 3. 在 V_{DD} = 1.8 V、25°C 时具有典型电流。给出了从 SRAM 运行、闪存关闭且 Range 1 下 80 MHz、Range 2 下 26 MHz、LPRun/LPSleep 下 2 MHz 时的电流消耗值。
- 4. 从 SRAM 执行时，可使闪存断电且其时钟断开。
- 5. SRAM1 和 SRAM2 时钟可独立打开或关闭。
- 6. 主稳压器开启时 Stop1 也是可能的，唤醒时间更快但是功耗更高。
- 7. U(S)ART 和 LPUART 接收是停止模式下的功能，并能在开始、地址匹配或接收到帧事件时产生一个唤醒中断。
- 8. I2C 地址检测是停止模式下的功能，并能在地址匹配时产生一个唤醒中断。
- 9. OTG_FS 在从挂起中恢复时以及连接检测协议事件下唤醒。
- 10. SWPMI 在从挂起中恢复时唤醒。
- 11. 具有从待机 / 关机唤醒能力的 I/O 为：PA0, PC13, PE6, PA2, PC5。
- 12. I/O 在关机模式中可配置为内部上拉、下拉或浮空，但是当退出关机模式时该配置会丢失。

图 5 显示了应用中可能的模式转换：

图 5. 低功耗模式可能的转换



2.2 多电源和电池备份域

STM32L4xx 器件要求 1.71 V 至 3.6 V 的 V_{DD} 工作电压电源。

多个独立电源 (V_{DDA} , V_{DDIO2} , V_{DDUSB}) 可用于特定外设，因此要消除限制条件，以便当使用模拟或 USB 功能时能够以高电压来为所有产品供电。以低 V_{DD} 电压为 MCU 供电，可降低低功耗模式的功耗。当应用中未使用由独立电源供电的外设时，这些电源应当连接到 V_{DD} 。

- $V_{DD} = 1.71$ 至 3.6 V
 V_{DD} 是为 I/O、内部调压器和系统模拟信号（如复位、电源管理和内部时钟）供电的外部电源。通过 VDD 引脚从外部提供。
- V_{DDA} 最小电压：
 - 1.62 V，如果使用了 ADC 或 COMPs；
 - 1.8 V，如果使用了 DAC 或 OPAMPS；
 - 2.4 V，如果内置参考源需要用于 V_{REF} 。 V_{DDA} 是为 A/D 转换器、D/A 转换器、电压参考缓冲器、运算放大器和比较器供电的外部模拟电源。
- $V_{DDUSB} = 3.0$ 至 3.6 V（使用 USB）
 V_{DDUSB} 为外部独立电源，为 USB 收发器供电。
- $V_{DDIO2} = 1.08$ 至 3.6 V

V_{DDIO2} 是为 14 个 I/O (Port G[15:2]) 供电的外部电源。

此外, STM32L4xx 器件支持两个电压参考电源:

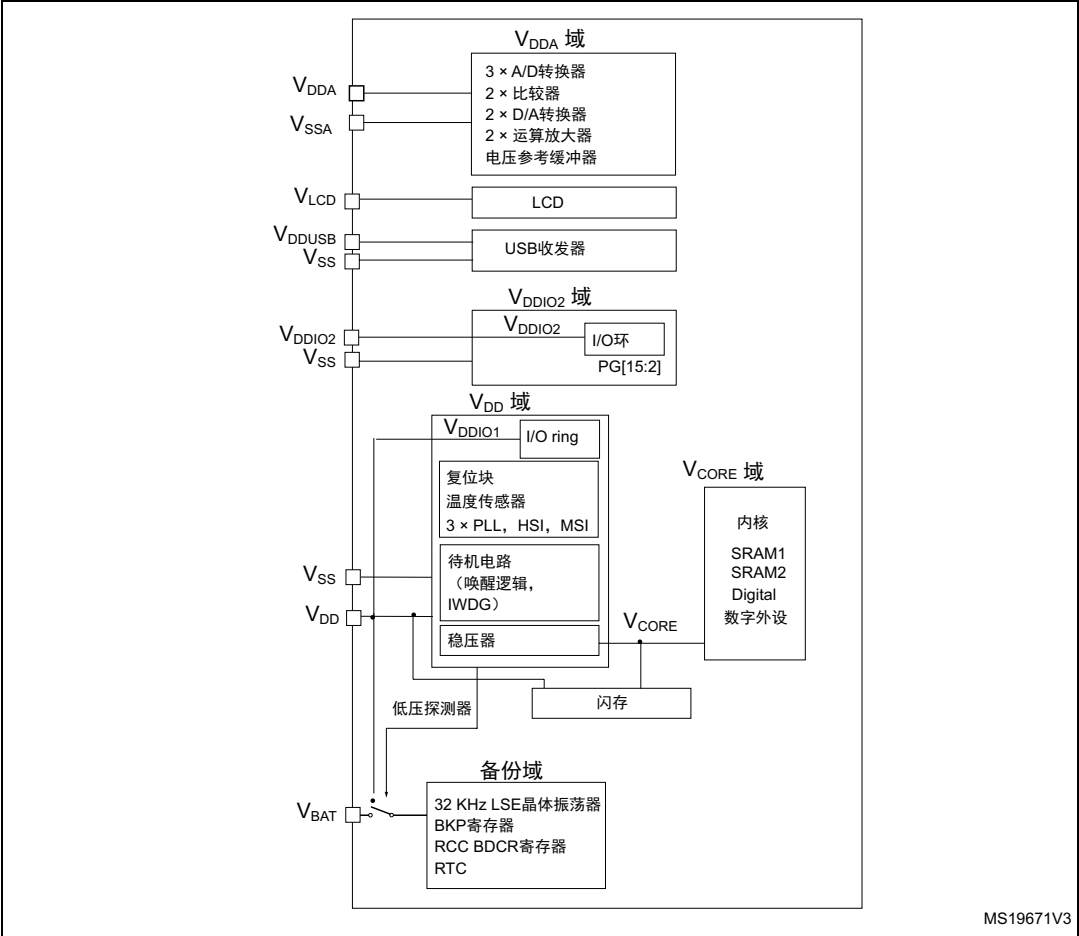
- $V_{LCD} = 2.5$ 至 3.6 V
LCD (V_{LCD}) 的电压参考用来控制玻璃 LCD 的对比度。它可由外部电源电压或内嵌升压转换器供电, 与 V_{DD} 电压独立。VLCD 与 PC3 (当 LCD 不用时, PC3 可用作 GPIO) 复用。
- V_{REF+}
 V_{REF+} 为 ADC 和 DAC 的输入参考电压。使能时, 它还是内部电压参考缓冲器的输出。 V_{REF+} 引脚, 因此内部电压参考不可用于所有封装。当 V_{REF+} 与 V_{DDA} 在一个封装中互相绑定时, 内部电压参考缓冲器不可用且必须禁用 (关于封装引脚分配说明, 请参考数据手册)。

为了在 V_{DD} 掉电时, 还能保留 RTC 备份寄存器和备份 RAM 的内容, 且让 RTC 继续工作, 可将 V_{BAT} 引脚连接到电池或者其他备用电源上:

- $V_{BAT} = 1.55$ 到 3.6 V
当 V_{DD} 不存在时, V_{BAT} 作为 RTC、32 kHz LSE 外部时钟振荡器和备份寄存器的电源 (通过电源开关供电)。当 V_{DD} 存在时, 这些外设 (RTC, LSE.....) 自动由 V_{DD} 供电, 并可通过内部电阻给 VBAT 上的外部电池充电。

使用一个嵌入式线性调压器来为内部数字电源 V_{CORE} 供电。 V_{CORE} 是为数字外设, SRAM1 和 SRAM2 供电的电源。闪存由 V_{CORE} 和 V_{DD} 供电。借助内部稳压器和电压缩放, 无论电源电压为多少, STM32L4xx 器件在激活模式中的功耗均可保持最小。

图 6. 电源概述



MS19671V3

2.3 超安全电源监控

STM32L4xx 微控制器含有一个精细的电源监控模块，具有多个可编程选项。该模块在上电 / 掉电过程和运行时间阶段中都是激活的。

上电是个临界阶段，这种情况下内部电路各部分必须顺序启动，关键参数（如工厂修调值或选项）必须（甚至要在用户复位阶段之前）从非易失性存储器中恢复出来，进行 MCU 初始化。这期间 V_{DD} 可能被来自电池接入点或因弱电源产生的故障而改变。

超安全 BOR 电路能够确保只要 V_{DD} 超过所选阈值就释放复位，而不论 V_{DD} 上升阶段的斜率是多少，因此程序运行开始时该电路处于其正常工作状态中。随后当 V_{DD} 降低至低于选定阈值时，产生复位。根据存储在闪存选择字节的数值，有五个阈值可供选择。BOR 最小阈值为 1.71 V，保证了 MCU 在高于 1.71 V 时退出复位，以便能够以 $1.8\text{ V} \pm 5\%$ 的电压参考来为 MCU 供电。

BOR 在所有模式（除了关机模式外）中均使能。关机模式下电源监测禁用，因此在关机模式下，无 V_{DD} 时不支持切换到 V_{BAT} 域（反之亦然）。

此外，可使用一个 7 级可编程电压检测器（PVD）在发生压降时生成预先中断。

最后，可通过（将其）与固定电压阈值相比较，来监测独立电源（ V_{DDA} ， V_{DDUSB} 和 V_{DDIO2} ），并在电源低于阈值时产生中断。

PVD 和 PVM 可从 Stop1 和 Stop2 模式中唤醒。

2.4 一组外设调整它们可实现低功耗

需要特别注意一些外设，因为它们的本身高能耗，或因为它们始终上电。

- STM32L4xx MCU 内嵌有三个 12-bit / 5 Msps 的 ADC。这些快速而精确的转换器在 5 Msps 时典型电流消耗为 1 mA，如果保持连续上电的话，可能会损坏电池寿命。由于 ADC 功耗与采样频率（大约 200 μ A / Msps）近似成比例，从功耗角度看，应用可以在两种解决方案之中进行选择，要么进行低速采样以限制最大电流，要么最高速率采样以便能够快速进入超低功耗模式。

当进行慢速采样时，ADC 自身功耗可能降至几十 μ A，大大限制了最大电流。当电源提供有限的电流时，这可能是强制的。如果这段时间内 CPU 没有其他任务要执行，那么坏处可能是相比处于超低功耗模式（停止或待机）的时间，处于运行或睡眠模式（或者是低功耗运行或低功耗睡眠模式）的时间增加了。

多种外设具有先进功能，即使在停止模式下（此模式下系统时钟停止，主振荡器和存储器掉电）也能工作。

- 可用一对超低功耗比较器来监测电流降至 350 nA 时的模拟电压。一旦外部电压达到所选阈值，这两个比较器就能唤醒 MCU，并且它们可以一起组成一个窗口比较器。其中一个比较器具有轨到轨输入能力，并且其输出可重新输送到通用的计时器中。
- 该器件嵌入了两个 DAC，在 Stop1 模式中支持采样和保持功能。在采样和保持模式下，DAC 内核在转换触发时转换数据，然后在一个电容上保持所转换的电压。不进行转换时，采样之间 DAC 内核和缓冲器完全关闭，DAC 输出是三态的，因此可降低总功耗。
- RTC 外设提供了具有两个报警（闹铃）的时钟 / 日历，包括一个周期性唤醒单元和多个特殊应用功能（例如时间戳、篡改检测）。它能够在最低功耗模式（关机，该模式下大部分芯片是断电的）下保持使能，并能在发生报警或检测到篡改（举例）时唤醒全部 MCU 电路。它还含有 128 字节的备份寄存器，在退出待机模式时可用来存储上下文信息，或当它们有篡改检测保护和读出存储保护时，可存储敏感信息。该外设采用异步设计技术来设计，可以最小化其功耗。

RTC 可由两个低功耗低速时钟来计时：

- LSE：外部 32.768 kHz 石英振荡器，支持 4 种功耗模式，并具有驱动能力；
- LSI：不要求高精度时，RTC 可由内部 32 kHz 振荡器计时，具有极低的功耗。
- 由于具有低电流消耗、价格低廉且易于定制，玻璃 LCD 是低功耗应用中最常见的显示设备之一。STM32L4 系列包含了一个通用的 LCD 控制器，能够驱动具有多达 8 条公用线和 32 个区段的显示设备，具有单独选择 I/O 端口（为了最大化利用芯片可选功能而被分配给 LCD）的能力。它还控制着可选内部升压转换器，以在大范围的 V_{DD} 值下维持 LCD 对比度，并且功耗低至 5 μA （不包括 LCD 消耗）。
- 低功耗定时器（LPTIM）是一个 16 位定时器，可从降低功耗的最新发展中受益。由于 LPTIM 的时钟源具有多样性，因此无论选择哪种功耗模式，都能够保持运行。即使没有内部时钟源，LPTIM 也能运行，鉴于这一点，可将其用作“脉冲计数器”，这种脉冲计数器在某些应用中十分有用。此外，LPTIM 还能将系统从低功耗模式唤醒，因此非常适合实现“超时功能”，而且功耗极低。LPTIM 引入了一个灵活的时钟方案，该方案能够提供所需的功能和性能，同时还能最大程度地降低功耗。
- 低功耗通用异步收发器（LPUART）是一种 UART，允许有限功耗下双向 UART 通信。仅需 32.768 kHz LSE 时钟即可进行高达 9600 baud 的 UART 通信。当 LPUART 由与 LSE 时钟不同的时钟源计时，可以达到更高的波特率。即使当 MCU 处于停止 1 或停止 2 模式，能耗极低时，LPUART 也会等待 UART 帧的到来。

从停止模式唤醒时，有多种唤醒源可选：

- 地址匹配时唤醒；
- 检测到 Start 位时唤醒；
- 接收到字节时唤醒。
- 被寻址时，I2C 能够从停止 1 或停止 2 模式中唤醒 MCU（APB 时钟关断）。支持所有寻址模式。对于 I2CCLK，必须选择 HSI 振荡器作为时钟源，以便从停止中唤醒。停止模式下，关闭 HSI。当检测到 START 时，I2C 接口将 HSI 接通，并延长 SCL 使其处于低电平直到唤醒 HSI。HSI 随后用来接收地址。地址匹配的情况下，MCU 唤醒时间内，I2C 延长 SCL 使其处于低电平。当软件声明 ADDR 标志时，此延长被释放，传输正常进行。如果地址不匹配，HSI 再次关断，MCU 不被唤醒。
- 当 USART 时钟为 HSI 或 LSE 时，USART 能够将 MCU 从停止 1 模式中唤醒。有多种从停止 1 模式中唤醒的源可供选择：
 - 地址匹配时唤醒；
 - 检测到 Start 位时唤醒；
 - 接收到字节时唤醒。

- USB OTG_FS 可利用这些事件从 Stop1 模式中唤醒：
 - 从挂起中恢复
 - 连接检测协议
- SWPMI 可利用此事件从 Stop1 模式中唤醒：
 - 从挂起中恢复

表 4 总结了所有可用模式下的外设特性。灰色单元格中详细说明了唤醒能力。

表 4. 所有模式下的特性⁽¹⁾

外设	运行 Range 1	运行 Range 2	睡眠	低功耗运行	低功耗睡眠	停止 1		停止 2		待机		关机		VBAT
						-	唤醒能力	-	唤醒能力	-	唤醒能力	-	唤醒能力	
CPU	是		-	是	-	-	-	-	-	-	-	-	-	-
Flash 访问 (可达 1 MB)	O ⁽²⁾		O ⁽²⁾	O ⁽²⁾	O ⁽²⁾	-	-	-	-	-	-	-	-	-
SRAM1 (高达 96 KB)	是		是 ⁽³⁾	是	是 ⁽³⁾	是	-	是	-	-	-	-	-	-
SRAM2 (32 KB)	是		是 ⁽³⁾	是	是 ⁽³⁾	是	-	是	-	O ⁽⁴⁾	-	-	-	-
FMC	O		O	O	O	-	-	-	-	-	-	-	-	-
Quad-SPI	O		O	O	O	-	-	-	-	-	-	-	-	-
备份寄存器	是		是	是	是	是	-	是	-	是	-	是	-	是
欠压复位 (BOR)	是		是	是	是	是	是	是	是	是	是	-	-	-
可编程电压检测器 (PVD)	O		O	O	O	O	O	O	O	-	-	-	-	-
外设电压监测器 (PVMx ; x=1, 2, 3, 4)	O		O	O	O	O	O	O	O	-	-	-	-	-
DMA	O		O	O	O	-	-	-	-	-	-	-	-	-
高速内部时钟 (HSI16)	O		O	O	O	⁽⁵⁾	-	⁽⁵⁾	-	-	-	-	-	-
高速外部时钟 (HSE)	48 ⁽⁶⁾	26 ⁽⁶⁾	O ⁽⁷⁾	O	O	-	-	-	-	-	-	-	-	-
低速内部时钟 (LSI)	O		O	O	O	O	-	O	-	O	-	-	-	-
低速外部时钟 (LSE)	O		O	O	O	O	-	O	-	O	-	O	-	O
多种速率内部时钟 (MSI)	48 ⁽⁸⁾	24 ⁽⁸⁾	O	O	O	-	-	-	-	-	-	-	-	-
PLLx VCO 最大频率	344	128	O ⁽⁷⁾	-	-	-	-	-	-	-	-	-	-	-
时钟安全系统 (CSS)	O		O	O	O	-	-	-	-	-	-	-	-	-
LSE 上的时钟安全系统	O		O	O	O	O	O	O	O	O	O	-	-	-
RTC / 自动唤醒	O		O	O	O	O	O	O	O	O	O	O	O	O
RTC 入侵引脚的数量	3		3	3	3	3	O	3	O	3	O	3	O	3

表 4. 所有模式下的特性⁽¹⁾ (续)

外设	运行 Range 1	运行 Range 2	睡眠	低功耗运行	低功耗睡眠	停止 1		停止 2		待机		关机		VBAT
						-	唤醒能力	-	唤醒能力	-	唤醒能力	-	唤醒能力	
LCD	O		O	O	O	O	O	O	O	-	-	-	-	-
USB OTG FS	O	-	O	-	-	-	O	-	-	-	-	-	-	-
USARTx (x=1, 2, 3, 4, 5)	O		O	O	O	O ⁽⁹⁾	O ⁽⁹⁾	-	-	-	-	-	-	-
低功耗 UART (LPUART)	O		O	O	O	O ⁽⁹⁾	O ⁽⁹⁾	O ⁽⁹⁾	O ⁽⁹⁾	-	-	-	-	-
I2Cx (x=1, 2)	O		O	O	O	O ⁽¹⁰⁾	O ⁽¹⁰⁾	-	-	-	-	-	-	-
I2C3	O		O	O	O	O ⁽¹⁰⁾	O ⁽¹⁰⁾	O ⁽¹⁰⁾	O ⁽¹⁰⁾	-	-	-	-	-
SPIx (x=1, 2, 3)	O		O	O	O	-	-	-	-	-	-	-	-	-
CAN	O		O	O	O	-	-	-	-	-	-	-	-	-
SDMMC	O		O	-	-	-	-	-	-	-	-	-	-	-
SWPMI	O		O	O	O	-	O	-	-	-	-	-	-	-
SAIx (x=1, 2)	O		O	O	O	-	-	-	-	-	-	-	-	-
DFSDM	O		O	O	O	-	-	-	-	-	-	-	-	-
ADCx (x=1, 2, 3)	O		O	O	O	-	-	-	-	-	-	-	-	-
DACx (x=1, 2)	O		O	O	O	O	-	-	-	-	-	-	-	-
OPAMPx (x=1, 2)	O		O	O	O	O	-	-	-	-	-	-	-	-
COMPx (x=1, 2)	O		O	O	O	O	O	O	O	-	-	-	-	-
温度传感器	O		O	O	O	-	-	-	-	-	-	-	-	-
定时器 (TIMx)	O		O	O	O	-	-	-	-	-	-	-	-	-
低功耗定时器 1 (LPTIM1)	O		O	O	O	O	O	O	O	-	-	-	-	-
低功耗定时器 2 (LPTIM2)	O		O	O	O	O	O	-	-	-	-	-	-	-
独立看门狗 (IWDG)	O		O	O	O	O	O	O	O	O	O	-	-	-
窗口看门狗 (WWDG)	O		O	O	O	-	-	-	-	-	-	-	-	-
SysTick 定时器	O		O	O	O	-	-	-	-	-	-	-	-	-
触摸感应控制器 (TSC)	O		O	O	O	-	-	-	-	-	-	-	-	-
随机数发生器 (RNG)	O	-	O	-	-	-	-	-	-	-	-	-	-	-
AES 硬件加速器	O		O	O	O	-	-	-	-	-	-	-	-	-
CRC 计算单元	O		O	O	O	-	-	-	-	-	-	-	-	-
GPIO	O		O	O	O	O	O	O	O	⁽¹¹⁾ 5 个引脚	⁽¹²⁾ 5 个引脚	-	-	-

1. 图例: Y = 支持 (使能)。O = 可选 (默认禁用, 可软件使能)。- = 不提供。

2. 闪存可配置为断电模式。默认情况下，它不是断电模式。
3. SRAM 时钟可门控打开或关闭。
4. 当 PWR_CR3 寄存器中的 RRS 位置位时，可保存 SRAM2 内容。
5. 一些能够从停止模式唤醒的外设可请求将 HSI 使能。在这种情况下，HSI 由外设唤醒，并且仅响应请求它的外设。当外设不再需要 HSI 时，HSI 将自动关闭。
6. HSE 最大频率。
7. HSE 和 PLL 与相关运行模式具有相同的最大频率。
8. MSI 最大频率。
9. UART 和 LPUART 接收是停止模式下的功能，并能在开始、地址匹配或接收到帧事件时产生一个唤醒中断。
10. I2C 地址检测是停止模式下的功能，并能在地址匹配时产生一个唤醒中断。
11. 待机模式下，I/O 可配置为内部上拉、下拉或浮空。
12. I/O 在关机模式中可配置为内部上拉、下拉或浮空，但是当退出关机模式时该配置会丢失。

2.5 多功能的时钟管理

复位和时钟控制器（RCC）外设管理 STM32L4 微控制器的 5 个可用时钟源。

两个外部振荡器使应用能获得高精度：

- HSE 时钟（4 至 48 MHz 的高速外部时钟），通常用来馈送 PLL，并能产生高达 80 MHz 的 CPU 时钟频率，以及 USB 控制器和音频时钟所需的独立频率。
- LSE（典型的 32.768 kHz 低速外部时钟）一般用于为实时时钟提供低功耗时钟源，不过也能用作 LCD 时钟。

对于多种不同的任务，有 3 个内部振荡器可供选择：

- LSI 时钟（32 kHz 低速内部时钟）是超低功耗源，能够馈送实时时钟（精度有限）、LCD 控制器和独立看门狗
- HSI 时钟（16 MHz 高速内部时钟）是高速电压补偿振荡器。
- MSI 时钟（100 kHz 至 48 MHz 多种速率内部时钟）是振荡器，具有可调的频率和低电流消耗。它的工作电流与频率成比例，以便最小化内部振荡器在低 CPU 频率下的功耗开销。配置为 PLL 模式时，该振荡器利用 LSE 自动校准，能够实现高精度。

表 5 总结了各种振荡器的特性和用途。

表 5. STM32L4xx 时钟源特性⁽¹⁾

时钟源	用途	频率	功耗（典型值）	精度	修调	
					工厂	用户
HSE	主时钟 (+ RTC & LCD)	4-48 MHz	-	取决于晶振，低至 几十 ppm	不适用	
LSE	RTC 和 LCD USART, LPUART, LPTIM 独立时钟	32.768 kHz (典型值)	250 nA	取决于晶振，低至 数 ppm		
HSI	主时钟 外设独立时钟	16 MHz	150 μ A	典型值 $\pm 0.8\%$ 在 $[-10, 85\text{ }^{\circ}\text{C}]$ 区间 上 在 $[1.62\text{ V}, 3.6\text{ V}]$ 区 间上，典型值为 $+0.1/-0.2\%$	有	有
MSI	主时钟	100 kHz 200 kHz 400 kHz 800 kHz 1 MHz 2 MHz 4 MHz 8 MHz 16 MHz 24 MHz 32 MHz ⁽²⁾ 48 MHz ⁽²⁾	0.6 μ A 0.8 μ A 1.2 μ A 1.9 μ A 4.7 μ A 6.5 μ A 11 μ A 18.5 μ A 62 μ A 85 μ A 110 μ A 155 μ A	默认模式： 在 $[-10, 85\text{ }^{\circ}\text{C}]$ 区间 上，典型值为 $+1.5/-1\%$ 在 $[1.62\text{ V}, 3.6\text{ V}]$ 区 间上，对于 16 至 48 MHz 频率，典型 值为 $+1.5/-5.5\%$ PLL 模式： 大于 0.25%	有	有
LSI	RTC, LCD & IWDG	32 kHz	110 nA	典型值 $\pm 1.5\%$ 在 $[-40, 125\text{ }^{\circ}\text{C}]$ 区 间上 在 $[1.62, 3.6\text{ V}]$ 区间 上，典型值为 $+0.5/-1.5\%$	有	无

1. 初步特性仅供参考。有关详细的电气特性，请参考产品数据手册。

2. 仅在 Range 2 上支持。

此外，STM32L4xx 微控制器嵌入了三个 PLL，每个都具有多达 3 个独立输出，并可由 HSI、HSE 或 MSI 馈送。这 9 个输出可分别配置为：

- 系统时钟
- ADC 接口时钟
- USB OTG_FS 时钟
- 串行音频接口 SAI1 时钟
- 串行音频接口 SAI2 时钟

消除外设在系统时钟上的限制条件。多个其他外设可由系统时钟独立计时：USARTx (x=1,.....,5)，LPUART，SWPMI 和 I2Cx (x=1,.....,3) 接收独立时钟。举例来说，这可降低系统和 APB 总线频率，并保持通信外设波特率不变，与系统时钟频率独立。

在运行和低功耗运行模式下，所有外设时钟可单独使能或禁用。

在睡眠和低功耗睡眠模式下，所有外设时钟也可单独使能或禁用。

在成本敏感的应用中，晶体振荡器的价格可能无法忽略。出于这个原因，STM32L4xx 提供了多种选择来测量内部振荡器。

尽管 HSI 和 MSI 是工厂修调的，但它们能在运行时间内进一步修调 0.5% 个单位，以补偿因温度和电压变化引起的频率偏移。

当应用中存在 LSE 时，MSI 可利用 LSE（PLL 模式配置）自动校准，从而能够长期达到 LSE 精确度。该模式可提供 USB 时钟，具有器件模式中运行所要求的精确度，节约了高速晶振的成本。

而且，当 MCU 从 Stop1 或 Stop2 模式退出时，系统时钟在任意频率范围内均可配置为 HSI 或 MSI。这允许在 48 MHz 时直接退出停止模式，无需等待 PLL 启动时间。

3 结论

本应用笔记中展示了 STM32L4xx 器件的主要特点。它们显示了此微控制器系列在嵌入式系统中降低 MCU 电流消耗方面所具有的优势。

STM32L4 系列产品扩展了 ST 已有的超低功耗系列（已推出 STML0 和 STM32L1），在无损耗性能的情况下提供了很高的处理性能。它完善了 STM32 产品组合，保持了与其他 STM32 器件的兼容性。

其丰富的外设组合能够覆盖广泛的应用，同时多种低功耗模式为即时调整任意任务的功耗提供了更大的灵活性。

这为现在和未来一直发展的应用带来了更长的工作寿命。

4 版本历史

表 6. 文档版本历史

日期	版本	变更
2015 年 7 月 21 日	1	初始版本。

表 7. 中文文档版本历史

日期	版本	变更
2016 年 7 月 28 日	1	中文初始版本。



重要通知 - 请仔细阅读

意法半导体公司及其子公司（“ST”）保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。

© 2016 STMicroelectronics - 保留所有权利 2016