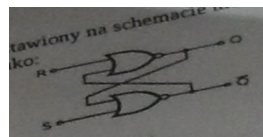


- Wykonanie rozkazu „and eax0” daje wyniku:
 - Eax=0 i flaga Z=1**
 - Eax=1 i flaga Z=0
 - Eax bez zmian stan flagi Z będzie zależny od wartości rejestru eax
 - Eax=0 i flaga Z=0
 - Eax=1 i flaga Z=1
- Po operacji arytmetycznej (lub logicznej) wykonanie rozkazu skoku warunkowego „je etykieta” (jump if equal) możliwe tylko przy następującym ustawieniu flag:
 - Z=0 i S=0
 - Z=1 i S=1
 - Z=1 i S=0**
 - Z=0 i S=1
- Uszeregować interfejsy zaczynając od mającego największą przepustowość(1) do najwolniejszego
 - 3 USB 2.0
 - 1 PCI Express x16 3.0
 - 4 PS/2
 - 2 seria ata
- W architekturze x86 adresy portów I/O znajdują się w:
 - Przestrzeni adresowej pamięci operacyjnej
 - Przestrzeni adresowej urządzeń I/O**
 - Przestrzeni adresowej pamięci ROM
 - W tablicy deskryptorów portów
 - W dwóch, niezależnych przestrzeniach – osobno dla urządzeń I oraz O
- Podać liczbę wszystkich zależności danego typu, występujących w kodzie (składnia rozkazów MIPS: operacja, wynik_operacji, argument1, argument2)

1 add r1,r2,3	0 write after write
2 xor r2,r3,r1	3 write after read
3 and r3,r1,2	3 read after write
- FMA to:
 - Poprawione DMA (fast memory access)
 - Poprawione zarządzanie pamięcią (fast memory allocation)
 - Wykonywanie działań $a*b+c$ przy pomocy jednej instrukcji**
 - Zwiększenie dokładności poprzez redukcję liczby zaokrągleń pośrednich wyników w działaniu $a*b+c$ (fused multiply-add)**
- Komputer osobisty z wielordzeniowym procesorem (np.I7) może być uważany za:
 - System wieloprocessorowy o pamięci zozproszonej
 - System wieloprocessorowy o pamięci wspólnej**
 - Komputer, w którym dla każdego rdzenia dostępna jest cała przestrzeń adresowa**
 - Komputer z wieloma procesorami uniwersalnymi, dostosowanymi do wykonywania różnych zadań**
 - Komputer, w którym czas dostępu do pamięci operacyjnej zależy adresu konkretnej komórki i numeru rdzenia CPU
- Określić stan flag Sign(znak) Carry(przeniesienie)Zero i overflow(nadmiar) po wykonaniu działania $(-5)+3$ (argumenty czterobitowe, kodowanie U2)

S=1 C=1 Z=0 O=0

- Układ przestawiony na schemacie może znaleźć zastosowanie jako:



- Element rejestru**
 - Element porty wyjściowego**
 - Element portu wejściowego**
 - Element pamięci dynamicznej RAM
 - Element pamięci statycznej RAM**
- Bramka realizująca funkcję eXOR może znaleźć zastosowanie:
 - Przy generowaniu/sprawdzaniu bitu parzystości**
 - Jako „sterowana” zewnętrznym sygnałem bramka negacji**
 - W komparatorze (dekoderze równości argumentów)**
 - W generowaniu flagi overflow**
 - W generowaniu flagi Carry(przeniesienie)
 - W sprawdzeniu poprawności działania arytmetycznych w kodzie U2
 - Instrukcja przekształcająca wartość 01010101B w 8-bitowym rejestrze R na 10101010B jest:
 - Shr R,1
 - SarR,1
 - xorR,10101010B
 - xorR, 00000000B
 - xorR, 11111111B**
 - shlR,1**
 - Instrukcje push i pop (w CPU zgodnych z x86):
 - Związane są z obsługą stosu**
 - Związane są z transferem danych do/z pamięci**
 - Modyfikują wartość wskaźnika stosu**
 - Modyfikują wartość ramki stosu
 - Modyfikują znaczniki procesora
 - W procesorach Pentium4, Core2, i7 zastosowano wielowątkowość typu:
 - Fine-grained
 - Coarse-grained,
 - SMT(simultaneous MultiThreading)**
 - W komputerze z pamięcią cache działającą w oparciu o algorytm write-through:
 - Gwarantowana jest maksymalna wydajność systemu
 - Każdy zapis z pamięci cache jest przenoszony do pamięci RAM w celu utrzymania spójności**
 - Dane z procesora do pamięci cache są przesyłane przez dodatkowy bufor
 - Praca pamięci cache jest zależna od konfiguracji pamięci wirtualnej
 - Cztery komórki pamięci o adresach od 00 do 03 zawierają kolejno bajty: 12 34 AA CD. Jaka liczba zapisana jest w pamięci, zakładając, że system pracuje w porządku big-endian?
 - CDAB3412
 - 1234ABCD**
 - 2143BADC
 - DCBA4321