

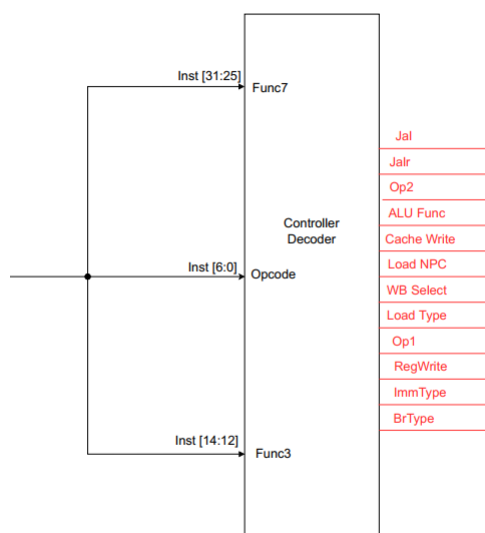
Computer Architecture Lab1 Report

PB17111568 郭雨轩

March 26, 2020

1 前言

由于本实验仓库中提供的数据通路参考图内容存在错误且部分项目不全，故本实验和下一个实验基于的数据通路是我在提供的图上补充了一点细节后形成的，我的数据通路会以附件的形式上交。我使用的数据通路中所有的控制信号如下：



2 实验报告

2.1 描述执行一条 ADDI 指令的过程（数据通路、控制信号等）

控制信号：Op1 选通寄存器值，Op2 选通立即数 Imm，ALUFunc 立即数加法，ImmType 表明为 I-type 的立即数，WBSelect 选通 ALU 输出，RegWrite 有效，LoadNPC 选择 ALU 输出，其余信号全部无效。

数据通路：首先得到 rs1 和 imm 的值，进入 ex 段经 ALU 计算得到结果，经过两个选择器后写回寄存器。

2.2 描述执行一条 JALR 指令的过程（数据通路、控制信号等）

控制信号：Jalr 有效，Op 选通寄存器，Op2 选通立即数 Imm，ALUFunc 加法，LoadNPC 选通 PC+4，ImmType 为 I-type，RegWrite 有效，WBselect 选通 ALU 结果，其余信号无效。

数据通路：首先得到 rs1 和 imm 的值，进入 ex 段经 ALU 计算得到跳转的目的地址，写回 PC；另一方面，PC+4 的结果经过两个数据选择器写回寄存器。

2.3 描述执行一条 LW 指令的过程（数据通路、控制信号等）

控制信号：Op1 选通寄存器值，Op2 选通立即数 Imm，ALUFunc 加法，LoadNPC 选通 ALU，WBSelect 选择 cache 数据，LoadType 为 lw，RegWrite 有效，ImmType 为 I-type。

数据通路：首先得到 rs1 和 imm 的值，进入 ex 段经 ALU 计算得到结果，作为地址去 cache 中读数据，然后经过 LoadType 的数据扩展后，写回寄存器。

2.4 如果实现 CSR 指令 (csrrw, csrrs, csrrc, csrrwi, csrrsi, csrrci)，设计图中还需要增加什么部件和数据通路？给出详细说明

- IF：无
- ID：完善立即数扩展模块，加入 CSR 扩展的格式支持；添加 CSR 寄存器文件；控制单元需要额外生成 CSR 读写使能信号；将符号扩展后的 CSR 送入 ID/EX 段寄存器；
- EX：在 Op2 数据选择器处加入 CSR；ALU 运算结果送入 EX/MEM
- MEM：运算结果送入 MEM/WB
- 写回通用寄存器和 CSR

2.5 哪些指令分别采用了五类立即数 (I-type, S-type, B-type, U-type, J-type 至少各举一例)？Verilog 如何将这立即数拓展成 32 位的

- ADDI, I-Type: `sext(inst[31:20])`
- SW, S-Type: `sext(inst[31:25]||inst[11:7])`
- BEQ, B-Type: `sext(inst[31]||inst[7]||inst[30:25]||inst[11:8])`
- AUIPC, U-Type: `sext(inst[31:12] << 12)`
- JAL, J-Type: `sext(inst[31:12])`

2.6 如何实现 Data Cache 的非字对齐的 Load 和 Store

在 cache 内部使用字节交叉编址，按照地址 mod4 的余数将不同的字节映射到 4 个不同的存储体，根据 load 和 store 指令格式，选择相应的存储体进行存储。

2.7 ALU 模块中，默认 wire 变量是有符号数还是无符号数

无符号。

2.8 哪条指令执行过程中会使得 Load Npc == 1

Jal, Jalr

2.9 NPC Generator 中对于不同跳转 target 的选择有没有优先级

branch, Jalr > Jal (EX 段指令优先，因为不考虑乱序的情况下，EX 段指令靠前)

2.10 Harzard 模块中，有哪几类冲突需要插入气泡

- Load-Use 型
- 分支和跳转

2.11 Harzard 模块中采用默认不跳转的策略，遇到 branch 指令时，如何控制 flush 和 stall 信号

- branch ID
- branch IF 下一条指令 IF
- branch EX 下一条指令 ID，下下条指令 IF，此时 branch 是否跳转已经确定，若不跳转则不需要 flush 和 stall；否则 Flush IF/ID 和 ID/EX.

2.12 0 号寄存器值始终为 0，是否会对 forward 的处理产生影响

需要在实现转发控制信号的时候对源寄存器是 x0 的情况进行特殊判断（组成原理课本有提及），当某条运算指令写的是 x0 寄存器时，不能对后续指令转发运算结果，而是需要转发 0。