

## CONVERTISSEURS A/N ET N/A,

### 1. Objectifs

Le but de ce travail est de comprendre le fonctionnement des convertisseurs analogiques/numériques et numériques/analogiques, de mesurer leur précision et de se familiariser avec leur mise en oeuvre. On étudiera également les problèmes liés à l'échantillonnage et au traitement numérique des signaux analogiques.

### 2. Dispositifs à étudier

- Convertisseur A/N intégré du commerce ADC0820 (Philips ou National Semiconductor), convertisseur A/N 8 bits semi-flash à capacité commutées, comprenant un circuit d'échantillonnage-blocage en entrée.
- Convertisseur N/A intégré du commerce AD7524 (Analog Devices), convertisseur N/A 8 bits "multiplying" à échelle R-2R.
- Étude d'une chambre d'écho acoustique numérique.

Les montages sont déjà réalisés sur circuit imprimé. Les schémas se trouvent en annexe à cette donnée.

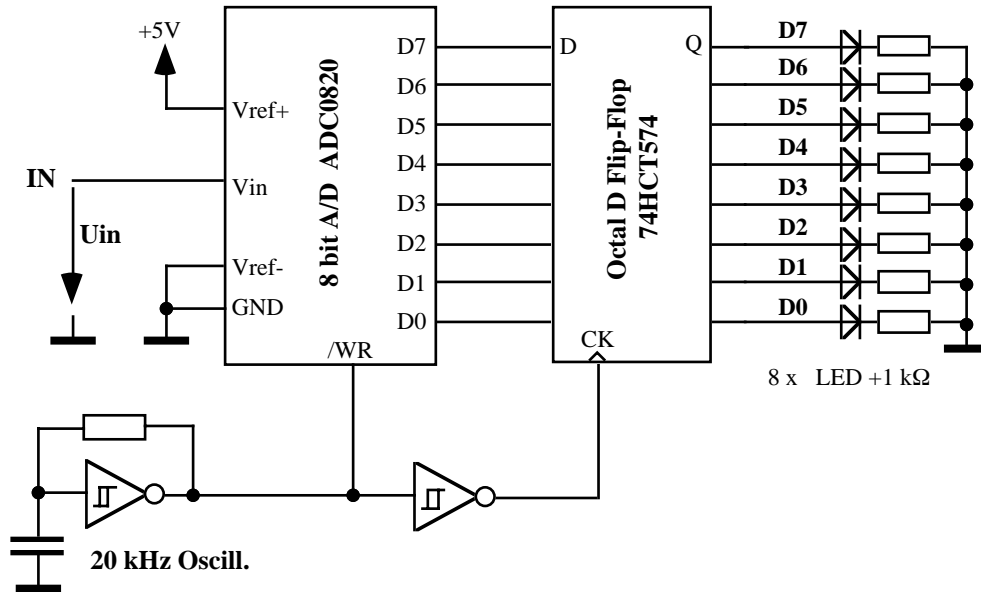
### 3. Bibliographie

- [1] Circuits et systèmes électroniques II , Prof. M. Declercq.
- [2] Schémas du "D/A - A/D Experimentation Board" en annexe.
- [2] Schémas de la chambre d'écho en annexe.
- [3] Notices des circuits intégrés en annexe.

#### 4. Le convertisseur analogique / numérique ADC0820

Le circuit intégré CMOS ADC0820 est un convertisseur A/N 8 bits de type semi-flash, avec un temps de conversion d'environ 1  $\mu$ s.

##### 4.1 Description du montage



Le circuit ADC0820 comporte un circuit d'échantillonnage-blocage interne. Il n'est pas nécessaire dans cette première partie, puisque nous effectuerons des mesures statiques. En revanche, il sera utile dans la partie 6 pour des mesures dynamiques. Les huit bascules D maintiennent la valeur des données fournies par le convertisseur A/N à la fin de chaque conversion. Un oscillateur RC détermine la fréquence d'échantillonnage. Un réseau de 8 LEDs permet de visualiser l'état des bits en sortie.

##### 4.2 Données

- Plage de la tension d'entrée: 0 à +5 V.
- Tension de référence : +5 V.  
La tension d'alimentation est aussi utilisée comme référence, il faut donc vérifier qu'elle est précise et stable.
- Résolution : 8 bits.
- Fréquence d'échantillonnage : 20 kHz.

Master 1<sup>er</sup> semestre**4.3 Prévisions théoriques**

- 4.3.1 Expliquer brièvement le principe général de fonctionnement d'un convertisseur analogique/numérique de type flash.
- 4.3.2 Calculer les tensions d'entrée correspondant aux transitions entre les codes binaires successifs de 0 à 6, de 121 à 135 et de 250 à 255.

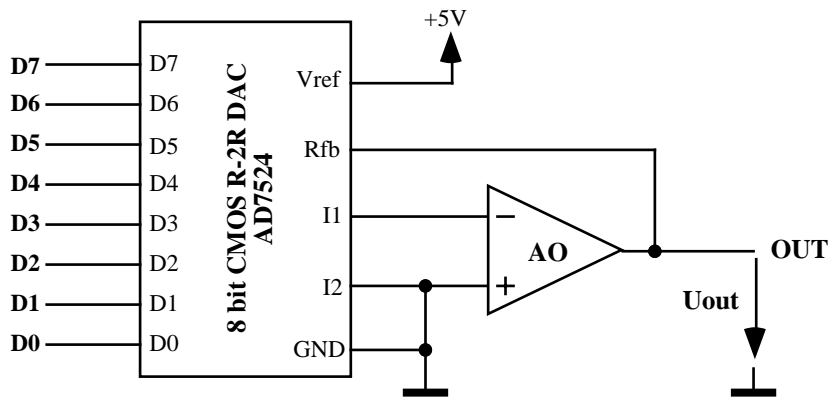
**4.4 Mesures**

- 4.4.1 Ajuster précisément la tension d'alimentation à 5.000 V.
- 4.4.2 Appliquer une tension réglable à l'entrée (p. ex. en utilisant un potentiomètre multitours) et mesurer les tensions d'entrée correspondant aux transitions entre les codes binaires successifs de 0 à 6, de 121 à 135 et de 250 à 255.
- 4.4.3 Représenter les courbes théorique et expérimentale Code de sortie =  $f(U_{in})$  pour les codes de 121 à 135. Commenter ces résultats.

## 5. Le convertisseur numérique / analogique AD7524

Le circuit intégré AD7524 est un convertisseur N/A à réseau R/2R. Un simple ampli op externe permet d'avoir une sortie en tension unipolaire.

### 5.1 Description du montage



Sur le circuit imprimé, chaque bit est équipé d'une résistance pull-down et se trouve ainsi à 0 lorsque l'entrée correspondante est en l'air. Pour la mettre à 1, la connecter à la borne "1" (+5 V) également prévue sur la plaque.

### 5.2 Données

- Tension de référence : +5 V.  
La tension d'alimentation est aussi utilisée comme référence, il faut donc vérifier qu'elle est précise et stable.
- Résolution : 8 bits.

### 5.3 Prévisions théoriques

- 5.3.1 Décrire brièvement le fonctionnement d'un tel convertisseur.
- 5.3.2 Calculer la contribution de chaque bit à la tension de sortie.
- 5.3.3 Calculer la tension de sortie pour les codes d'entrée 00000000 et 11111111.

### 5.4 Mesures

- 5.4.1 Ajuster précisément la tension d'alimentation à 5.000 V.
- 5.4.2 Mesurer la contribution de chaque bit à la tension de sortie. En déduire que ce convertisseur est monotone.
- 5.4.3 Mesurer la tension de sortie pour les codes d'entrée 00000000 et 11111111. En déduire les erreurs d'offset et de gain.

## 6. Chaîne de conversion A/N - N/A

En mettant en cascade les deux convertisseurs on devrait retrouver à la sortie une copie fidèle, avec un facteur d'échelle, du signal d'entrée.

### 6.1 Description du montage

Il suffit de connecter bit à bit les sorties du CAN aux entrées du CNA. A noter que, ce montage donne théoriquement :  $U_{out} = -U_{in}$ .

La sortie ERR permet de voir  $-(U_{in}+U_{out})$  qui est donc une mesure des imperfections de la chaîne de traitement du signal.

### 6.2 Données

- Plage de la tension d'entrée: 0 à +5 V.
- Tension de référence : +5 V.  
La tension d'alimentation est aussi utilisée comme référence, il faut donc vérifier qu'elle est précise et stable.
- Résolution : 8 bits.
- Fréquence d'échantillonnage : 20 kHz.

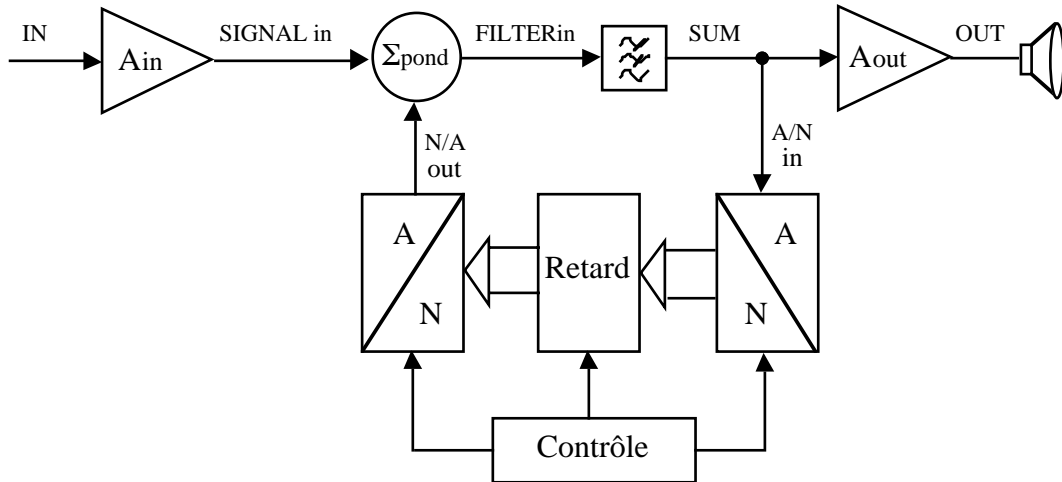
### 6.4 Mesures

- 6.4.1 Avec signal d'entrée triangulaire, étudier les différentes erreurs de transmission du signal en fonction de sa fréquence et de la résolution numérique. Préciser les causes de ces erreurs et proposer des solutions pour les diminuer.
- 6.4.2 Avec signal d'entrée sinusoïdal, étudier le spectre du signal de sortie en fonction de la résolution.

Mettre en évidence l'effet de l'échantillonnage.

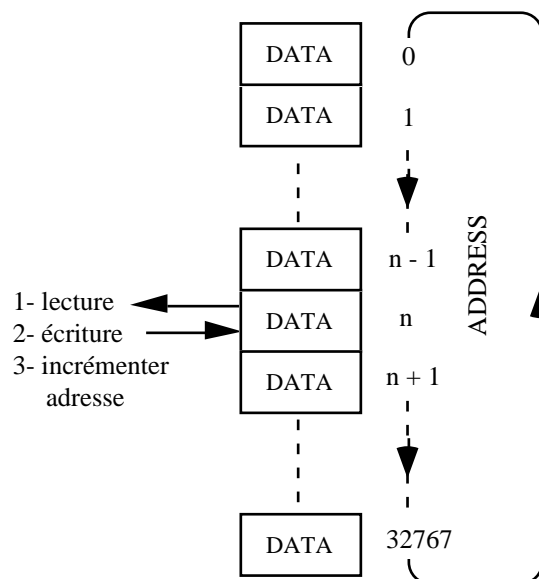
## 7. Application : la chambre d'écho.

### 7.1 Principe



Pour retarder un signal sous forme numérique, on le fait traverser un long registre à décalage, réalisé avec une RAM. On peut alors adresser la mémoire de deux façon différentes:

- fréquence d'échantillonnage fixe et mémoire de taille variable en fonction du délai à réaliser. Ce mode est relativement complexe à réaliser.
- mémoire de taille fixe et fréquence d'échantillonnage variable en fonction du retard désiré. On utilise le principe de la mémoire tampon circulaire en balayant consécutivement toutes les adresses. L'astuce consiste à toujours lire avant d'écrire. Le délai correspond ainsi à un tour complet et la période de rotation au délai de l'écho.



### 7.2 Description du circuit (voir schémas en annexe)

Master 1<sup>er</sup> semestre

Le circuit comprend un premier amplificateur à deux étages pour élever le signal d'entrée. Le gain de cet amplificateur sera ajusté de façon à éviter la saturation de la chaîne de traitement du signal, ce qui introduirait de fortes distorsions. A ce signal, est ajouté son écho avec une atténuation variable. Le filtre fait office à la fois de filtre de garde et de filtre de lissage, puisqu'il est placé en amont et respectivement en aval des convertisseurs A/N et N/A. Un séquenceur de contrôle très simple fournit les signaux qui pilotent la mémoire, les convertisseurs et les latches des données numériques. Le signal d'entrée additionné à son écho passe finalement dans un amplificateur de sortie, pour exciter un haut-parleur.

La réalisation du circuit diffère légèrement du schéma de principe ci-dessus, dans la mesure où des commutateurs ont été ajoutés pour faire varier la configuration du circuit et sélectionner différentes résolutions de la chaîne de conversion, ceci afin de mettre en évidence les effets de la quantification.

### 7.3 Données

- Taille de la mémoire : 32'768 Bytes
- Fréquence d'échantillonnage :  $f_e = 2$  à 600 kHz, variable grâce au potentiomètre  $\Delta t$  sur la face avant du boîtier et par sélection d'une des sorties du diviseur par 16 qui suit l'oscillateur principal. Un retard de 0.05 s à 16 s peut ainsi être obtenu. Le théorème d'échantillonnage n'est toutefois pas respecté sur toute cette plage.
- Bande passante désirée : 15 kHz.
- En fonctionnement normal, les commutateurs prennent les positions suivantes: SW1: Audio in, SW2: SIGNAL in on, SW3: ECHO on, SW4: SUM et SW5: HP on. Un fil 1mm doit relier SELECT CK et CLK.

### 7.4 Prévisions théoriques

- 7.4.1 Que doit valoir qualitativement l'atténuation de l'écho pour assurer le bon fonctionnement de cette chambre d'écho.
- 7.4.2 Quel est le retard maximum que l'on peut obtenir si l'on veut garantir la bande passante désirée et donc respecter le théorème de l'échantillonnage.
- 7.4.3 Calculer les valeurs min. et max. du gain de l'amplificateur d'entrée dans sa bande passante.
- 7.4.4 En consultant le schéma du circuit et les notices des composants, esquisser et commenter l'allure des signaux suivants:

CLK, CK, /CK, INC, R/W et BUS (activité et données sur le bus).

Master 1<sup>er</sup> semestre**7.5 Mesures**

- 7.5.1 Appliquer un signal sinusoïdal de 2 kHz à l'entrée du circuit de la chambre d'écho. Veiller à régler son amplitude et le gain du préamplificateur de manière à éviter la saturation des ampli op. et des convertisseurs A/N et N/A.
- 7.4.2 Avec les interrupteurs, sélectionner en sortie l'écho seul après échantillonnage et filtrage sans addition du signal original. Observer à l'oscilloscope les signaux sur toute la boucle. Mesurer et commenter l'effet du filtre de lissage. Faire varier la fréquence d'échantillonnage et commenter.
- 7.4.3 Commuter successivement tous les bits de données du signal échantillonné et commenter leur influence. Quel est le nombre de bits minimal pour que le signal transmis reste audible (musique, parole). Discuter.
- 7.44 Sélectionner l'entrée micro. Grâce aux interrupteurs, additionner le signal d'entrée à son écho. Observer et commenter les influences du retard et du gain de l'écho.
- 7.4.5 Discuter les avantages et les inconvénients du montage en ce qui concerne le rapport entre la fréquence d'échantillonnage et le retard de l'écho. Quels sont les avantages et inconvénients à utiliser une mémoire tampon circulaire de taille fixe?