



GÉNÉRATION D'UN SIGNAL HAUTE FRÉQUENCE

PROJET D'ELECTRONIQUE

RAILLET Sébastien & MULLER Camille | Encadrant : BARANTIN Laurent &
MAKRIS Pascal | 14 juin 2014

Table des matières

.....	0
Introduction	3
Le projet.....	4
Contexte du projet.....	4
Objectif du projet	4
Perimetre du projet	4
Etat de l'existant	4
Contraintes du projet	4
Solution retenue	5
Travail réalisé	6
Composant MCP2210.....	6
<i>Présentation</i>	<i>6</i>
<i>Branchement de l'oscillateur</i>	<i>6</i>
<i>Alimentation du composant</i>	<i>7</i>
<i>Branchement avec le synthétiseur de signal.....</i>	<i>8</i>
Composant AD9954	10
<i>Présentation</i>	<i>10</i>
<i>Branchement de l'oscillateur</i>	<i>10</i>
<i>Câblage du composant.....</i>	<i>11</i>
<i>Broches utilisées.....</i>	<i>11</i>
Alimentation de la carte.....	13
<i>Présentation</i>	<i>13</i>
<i>Calcul du courant maximal</i>	<i>13</i>
<i>Choix du composant</i>	<i>14</i>
<i>Câblage du composant.....</i>	<i>14</i>
<i>Raccordement de la carte.....</i>	<i>15</i>
Création du typon.....	16
Gestion de projet.....	20
Repartition des taches	20

Outils utilisés	20
<i>Kicad</i>	20
<i>Gestionnaire de versions</i>	20
Problèmes rencontrés.....	21
Conclusion.....	22
Annexes	23
Documentation AD9954 : I/O description.....	23
Documentation AD9954 : Electrical specifications	25
Documentation LM1117.....	28

Introduction

Le projet sur lequel nous avons travaillé est un projet d'électronique qui a pour but de nous permettre d'appliquer les différentes notions abordées durant le cours d'approche fonctionnelle de l'électronique numérique. Ce projet s'est déroulé en 3 phases. Une première phase de présentation des projets qui a permis aux différents binômes de choisir leur projet. Une deuxième phase qui est la phase de développement du projet (étude du projet, mise au point d'une solution, etc.). Et pour finir, la dernière phase qui constitue la rédaction de ce rapport ainsi qu'une présentation orale de notre projet devant notre encadrant de projet.

Le projet

CONTEXTE DU PROJET

Notre encadrant de projet (M. Laurent BARANTIN) est ingénieur de recherches à l'Université de Tours dans le domaine médical. Le but de la génération de ce signal haute fréquence est de permettre de générer une raie de référence qui servira ensuite lors de l'analyse d'un patient via l'IRM. Ce projet d'électronique est donc situé dans un contexte médical.

OBJECTIF DU PROJET

L'objectif du projet est de générer un signal sinusoïdal à haute fréquence à partir d'un composant spécialisé dans ce domaine. Il faudra être en mesure de pouvoir choisir la fréquence de notre signal de sortie (à savoir 63MHz et 126 MHz). De plus, il faudra que notre signal de sortie soit « propre ». De ce fait, il faudra donc filtrer le signal de sortie.

PERIMETRE DU PROJET

Pour ce projet, nous devons seulement mettre au point la partie génération du signal ainsi que la partie filtrage du signal de sortie. La partie communication avec le composant générant le signal ne sera pas nécessaire car notre encadrant de projet a déjà une carte FPGA lui permettant de communiquer avec celui-ci.

ETAT DE L'EXISTANT

Les 4^{èmes} années ont déjà pris en main la carte d'évaluation permettant de faire fonctionner le composant que nous allons utiliser. De ce fait, ils ont permis de valider le fait que ce composant est bien apte à générer des signaux aux fréquences demandées dans le cahier des charges. Nous avons donc déjà à notre disposition une carte d'évaluation ainsi que le schéma électronique de cette carte.

CONTRAINTES DU PROJET

La principale contrainte de ce projet est que nous devons obligatoirement utiliser le composant AD9954 car c'est celui-ci qui est présent sur la carte d'évaluation et qui a été validé apte (lors du précédent projet des 4^{èmes} années) à générer les signaux voulus. Le fait d'utiliser le composant AD9954 impose que notre carte sera fabriquée via la technique de fabrication CMS car ce composant est seulement disponible en package CMS. De plus, au vu des fréquences à générer (63MHz et 126MHz), il faudra porter une attention toute particulière à la qualité de notre carte pour éviter les parasites, variation des tensions d'alimentations, etc.

SOLUTION RETENUE

Nous allons donc réaliser une carte qui sera de type CMS contenant un synthétiseur de signal (AD9954) avec un filtrage en sortie. De plus, pour faciliter le développement et les tests, nous allons utiliser deux moyens de communication avec le composant AD9954. Le premier, via un bornier qui permettra de directement brancher des fils pour communiquer en SPI avec le composant. Le deuxième, via un port mini USB, qui permettra l'alimentation de la carte et la communication en SPI avec le synthétiseur de signal (via un composant dédié). Nous avons décidé d'utiliser la technique du « plan de masse » pour éviter les parasites sur notre carte.

Travail réalisé

COMPOSANT MCP2210

Présentation

Nous avons choisi d'utiliser une liaison USB avec le composant MCP2210 pour pouvoir mettre facilement de côté la gestion du bus SPI et ainsi se concentrer sur le synthétiseur de signal qui est un composant proposant de très nombreuses fonctionnalités parfois difficile à appréhender. Lors d'une prochaine version, ce composant sera amené à disparaître car notre carte sera commandée via une carte FPGA que possède déjà notre encadrant de projet. Comme nous l'avons indiqué précédemment, il y a deux moyens de communiquer avec le composant AD9954 :

- Le premier en utilisant un microcontrôleur gérant une liaison SPI et en se branchant sur le bornier prévu à cet effet.
- Le deuxième en utilisant la liaison USB qui via un composant, pourra envoyer des ordres SPI au synthétiseur de signal.

Nous avons cherché comment nous devions utiliser ce composant pour pouvoir le contrôler via un ordinateur disposant d'une connexion USB. Le composant que nous utilisons est un microcontrôleur permettant de convertir des signaux USB en signaux SPI. Ce composant est de type SPI master, cela signifie qu'il est le seul maître sur le bus SPI. Il permet de contrôler jusqu'à 9 composants différents via la liaison SPI. Il dispose aussi de broches ayant des doubles fonctionnalités (allumer une LED quand il y a du trafic sur le bus SPI par exemple). De plus, ce composant intègre déjà les différentes résistances qui sont nécessaires pour le fonctionnement d'une liaison USB. De ce fait, on réduit la taille de la carte et le nombre de composants nécessaires au fonctionnement de cette liaison.

Le constructeur de ce composant fournit directement une DLL permettant de l'utiliser avec les différents systèmes d'exploitation présents sur le marché (Windows, Mac OS X, Linux, etc...).

De plus, après quelques recherches sur internet, nous avons trouvé deux bibliothèques (une en Python et une en C/C++) permettant de faciliter l'utilisation de celui-ci.

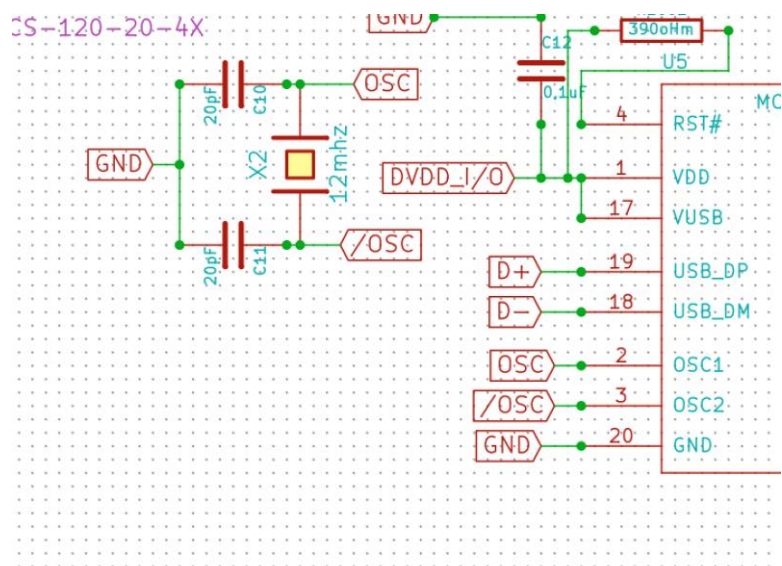
Branchement de l'oscillateur

Pour fonctionner, le composant nécessite un oscillateur. Après lecture de la documentation, nous pouvons lire ceci :

1.9 Oscillator

The input clock must be 12 MHz to provide the proper frequency for the USB module. USB full-speed is nominally 12 Mb/s. The clock input accuracy is $\pm 0.25\%$ (2,500 ppm maximum).

Donc comme nous le recommande la documentation, nous avons choisi un oscillateur de 12MHz. Voici le schéma électrique du montage :



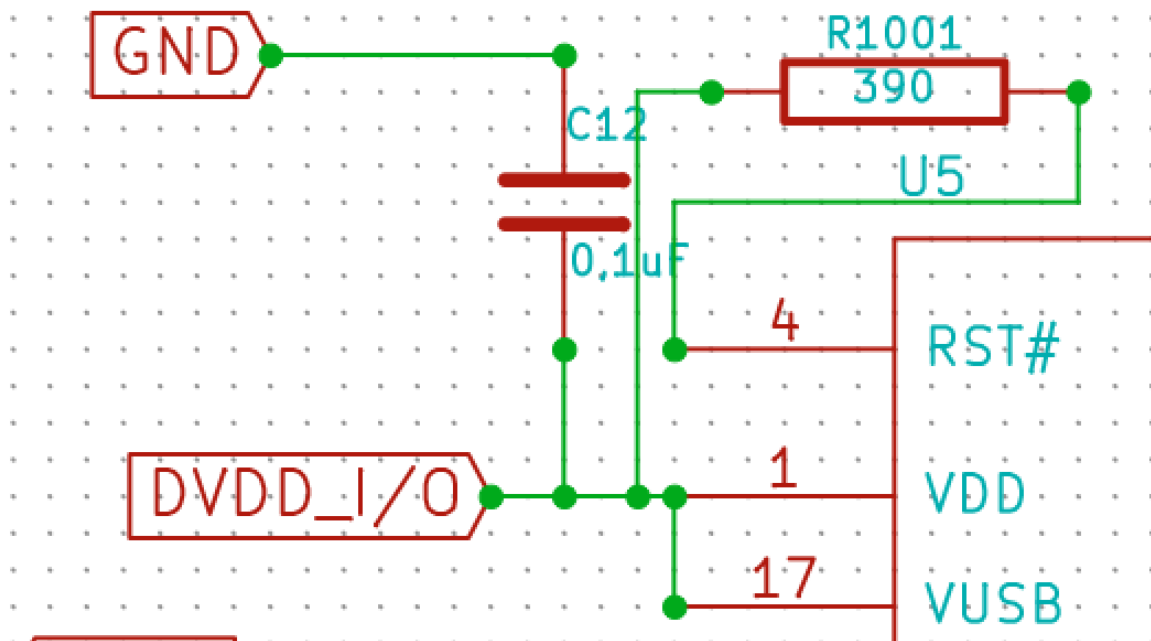
L'oscillateur que nous avons choisi nécessite deux condensateurs de 20 pF sur ses broches pour fonctionner. Ces deux condensateurs permettent de stabiliser le signal de l'oscillateur.

Alimentation du composant

Le composant possède deux modes d'alimentation :

- 5V : fournit directement par la liaison USB
 - Dans ce cas précis, le composant fonctionnera en mode « TTL » avec des signaux logiques en sortie de 0 à 5 V
- 3.3V : Nous pouvons également l'alimenter directement en 3,3V et dans ce cas, les broches de sortie fonctionnent à une tension logique de 3,3V à l'état haut.

Voici le schéma de câblage du composant pour son alimentation :



Avec ce type de branchement pour l'alimentation du composant, nous sommes en mode alimentation 3,3V. Nous devons utiliser ce mode car les niveaux logiques de l'AD9954 fonctionnent en niveau CMOS (3,3V).

Nous pouvons également voir la résistance (R1001). C'est une résistance de Pull-Up sur la broche de reset permettant de lui appliquer un niveau haut (Il ne fallait surtout pas laisser cette broche en l'air. La documentation indique que c'est le mode de fonctionnement normal en câblant la broche de cette façon).

Nous avons également pris soin de rajouter un condensateur (C12) de découplage pour éviter les variations de tensions sur l'entrée d'alimentation et donc permettre un fonctionnement optimal du composant.

Branchement avec le synthétiseur de signal

Ce composant possède plusieurs sorties que l'on peut découper en deux parties principales :

- La connexion SPI (MISO, MOSI, SCK)
- GPo-GP8 : Les neuf sorties numériques de ce composant permettant d'utiliser diverses fonctionnalités.

Voici un schéma expliquant les différents branchements effectués :

COMPOSANT AD9954

Présentation

Ce composant est un synthétiseur de signal qui permet de générer des signaux hautes fréquences. Il est spécialisé dans ce domaine. Nous allons expliquer ci-dessous la manière dont nous avons câblé ce composant en s'appuyant sur le schéma électrique de la carte d'évaluation.

Branchement de l'oscillateur

Le DDS AD9954 propose 3 modes de fonctionnement pour qu'il puisse générer un signal :

- Utilisation d'un signal externe
- Utilisation de l'oscillateur interne (Qui montre vite ses limites si on veut générer un signal à très haute fréquence)
- Utilisation d'un oscillateur externe.

Comme nous avons pu le lire dans le rapport des 4^{èmes} années, l'oscillateur interne ne permet pas de générer un signal propre à 126MHz. De ce fait, nous avons donc décidé d'implémenter un oscillateur sur notre carte.

Pour choisir l'oscillateur externe, nous devons prendre en compte 2 facteurs :

- La vitesse d'oscillation voulue
- La tension d'alimentation de l'oscillateur

Nous avons donc choisi d'utiliser la même fréquence d'oscillation que celle présente sur le schéma de la carte d'évaluation, à savoir une fréquence de 25MHz. Pour la tension d'alimentation, nous avons choisi la même tension d'alimentation que celle de l'oscillateur de la carte, à savoir une tension d'alimentation de 1,8V.

Après quelques recherches, nous avons trouvé un composant correspondant à notre besoin. Il a pour référence : **ECS-250-18-4X-DU**

Comme nous pouvons le voir sur la documentation, nous pouvons extraire différentes informations à partir de sa référence :

PART NUMBERING GUIDE: Example ECS-200-20-4X

ECS - Frequency Abbreviation - Load Capacitance - Package

200 = 20.000 MHz
See P/N Guide

20 = 20 pF
S=Series

4X = 3.5 mm
4LX = 2.5 mm
4X-3IL = 3rd
In Line Lead Base

Custom Options

Tolerance Stability Temp Range

A= ±25 ppm
C= ±10 ppm

D= ±100 ppm
E= ±50 ppm
G= ±30 ppm
H= ±25 ppm
K= ±10 ppm

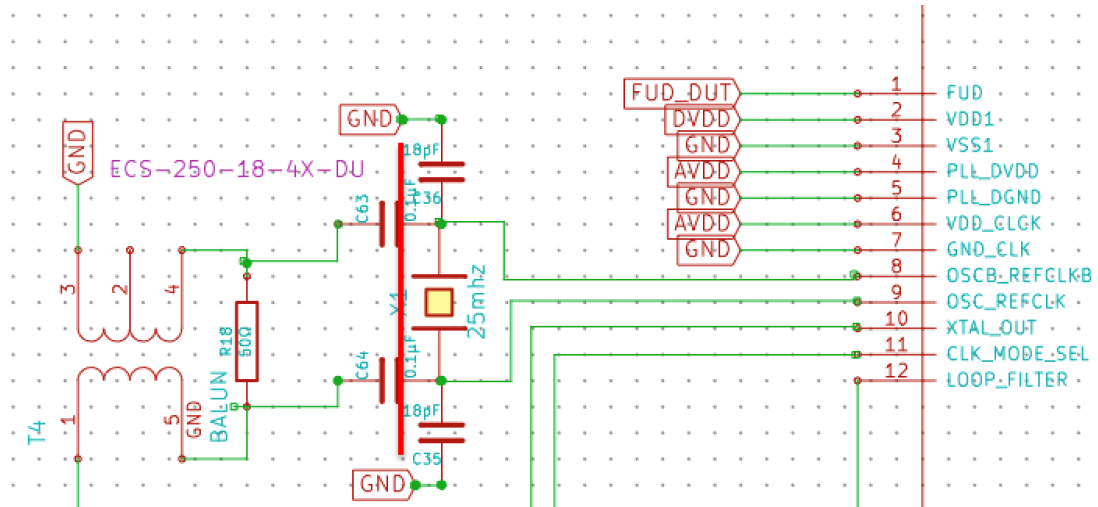
L= -10 ~ +70°C
M= -20 ~ +70°C
N= -40 ~ +85°C
P= -40 ~ +105°C
S= -40 ~ +125°C
U= -55 ~ +125°C

- 250 : 25,0Mhz
- 18 : 18pF : Les condensateurs à mettre en complément de l'oscillateur

- 4X : le packaging du composant qui n'est pas décisif dans notre choix
- D : 100ppm → la stabilité du composant qui n'est pas un facteur décisif.
- U : Reste à être déterminée

Câblage du composant

Voici donc le schéma de câblage de notre composant :



Le montage de notre oscillateur correspond à la partie à droite de la ligne rouge que l'on peut voir ci-dessus.

D'après la documentation de l'oscillateur, nous devons y connecter deux condensateurs de 18 pF. Les condensateurs doivent donc être reliés entre la masse et les broches de l'oscillateur.

Câblage sur le DDS :

Nous câblerons notre oscillateur entre les pins 8(/OSC) et 9(OSC) de l'AD9954, comme précisé dans documentation.

(Voir annexe I/O description)

Broches utilisées

Les broches que nous avons utilisées pour la liaison SPI sont les broches suivantes :

- Broche 41 : MOSI
- Broche 38 : MISO
- Broche 39 : CHIPSELECT
- Broche 40 : SCLK

Le comparateur interne au synthétiseur de signal ne nous sera pas utile car il sert à générer des signaux de type carrés alors que nous avons seulement besoin de générer des signaux sinusoïdaux. De ce fait, nous désactiverons le comparateur via un registre. Seule la sortie du comparateur sera câblée avec un condensateur de 2,2 pF comme préconisé dans la documentation.

L'oscillateur externe est connecté entre les 8 et 9. D'après la documentation, pour pouvoir utiliser un oscillateur externe, il faut forcer la broche CLKMODESELECT (11) à un niveau logique bas. Nous l'avons donc reliée à la masse.

La broche I/O update (1) qui permet d'indiquer à l'AD9954 qu'il doit mettre à jour ses registres internes.

ALIMENTATION DE LA CARTE

Présentation

Le composant AD9954 nécessite trois tensions d'alimentations :

- La tension DVDD : 1,8 V
- La tension AVDD : 1,8 V
- DVDD_I/O (3,3 V ou 1.8 V) ([Voir annexe I/O description](#))

Les trois alimentations seront reliées sur la même masse, mais les tensions AVDD, DVDD et DVDD_I/O devront être fournies de manière isolée.

Calcul du courant maximal

Composant AD9954

Pour DVDD_I/O : Le courant maximal demandé sera de ([Voir Annexe Electrical Description](#)) :

$$DVDD_{I/O} Current = Logic1 current + Logic2 current$$

$$DVDD_{I/O} Current = 12 \mu A + 12 \mu A$$

$$DVDD_{I/O} Current = 24 \mu A$$

Pour DVDD et AVDD ([Voir Annexe Electrical Description](#)) :

D'après la documentation, dans le pire des cas avec le comparateur activé et la gestion de la RAM, le composant consommera 220mW. Nous avons donc :

$$P = U * I$$

$$I = \frac{P}{U}$$

$$I = \frac{220mW}{1.8V}$$

$$I = 122mA$$

Nous aurons donc dans le pire des cas une consommation de 122 mA + 24 μA.

Composant MCP2210

D'après la documentation, ce composant consommera au maximum 95mA.

Consommation totale

Nous avons donc une consommation totale de :

$$Consommation\ totale = Consommation\ AD9954 + consommation\ MCP2210$$

$$Consommation\ totale = 112\ mA + 24\ \mu A + 95\ mA$$

$$Consommation\ totale = 217,024\ mA$$

Choix du composant

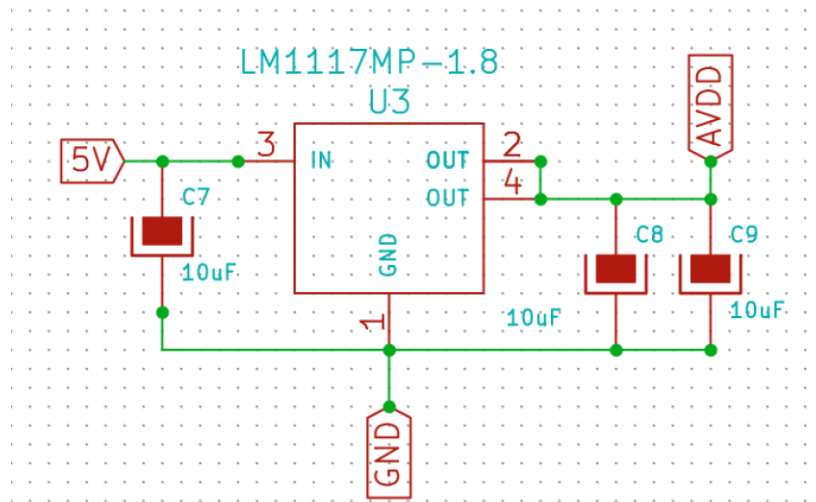
Pour générer ces 3 tensions isolées, nous avons décidé de choisir un régulateur de type lm1117 existant en deux versions :

- lm1117-1.8v : pour générer une tension de 1.8 volt
- lm1117-3.3v pour générer une tension de 3.3 volt

Chacune de ces versions peut fournir un courant maximal de 800mA ([Voir documentation LM1117](#)). Nous sommes donc bien en dessous de la capacité demandée par notre montage.

Câblage du composant

Le schéma ci-dessous permet de présenter le câblage des régulateurs de tensions (ce schéma est identique pour les 3 régulateurs, ce qui explique que nous présentons seulement un seul schéma) :



Les 3 condensateurs tantales sont ceux recommandés par la documentation du composant.

Il ne sera pas nécessaire de rajouter de dissipateur car d'après la documentation, la dissipation de puissance est :

$$PD_{max} = \frac{T_{jmax} - T_A}{\theta_{JA}}$$

avec $T_A = 25^\circ\text{C}$ (température moyenne d'un essai), $\theta_{JA} = 136$ (pire des cas) et $T_{j\max} = 150^\circ\text{C}$

$$PDMax = \frac{150 - 25}{136}$$

$$PDmax = 0,91W$$

La puissance à dissiper par un régulateur se calcule de la manière suivante :

$$\begin{aligned}P &= (V_{inmax} - V_{out}) \times I \\P &= (V_{inmax} - 1,8) \times 217 \\0,91 &= (V_{inmax} - 1,8) \times 217 \\V_{inmax} &= \frac{0,91W}{217mA} + 1,8V \\V_{inmax} &= 5,993 V\end{aligned}$$

Donc le composant n'a pas besoin de dissipateur, pour une valeur d'entrée de voltage inférieur à 5.99 V. Tout en sachant que nous sommes dans le pire des cas avec une tension générée de 1.8v via un seul régulateur.

Nous préconisons donc une tension d'entrée de 5V qui correspond parfaitement à la tension fourni via un câble USB (norme USB).

Raccordement de la carte

Afin de pouvoir rendre le raccordement de la carte plus facile, nous avons permis deux branchements pour l'alimentation

- USB
- Un bornier 2 broches

Si l'USB est utilisé, il faudra prendre soin de pouvoir fournir un courant supérieur à 217mA sachant que les cartes mères fournissent en général entre 200 et 500mA pour la norme USB 2.0. Donc, théoriquement, il n'y aura pas de problème du côté de l'alimentation via une prise USB.

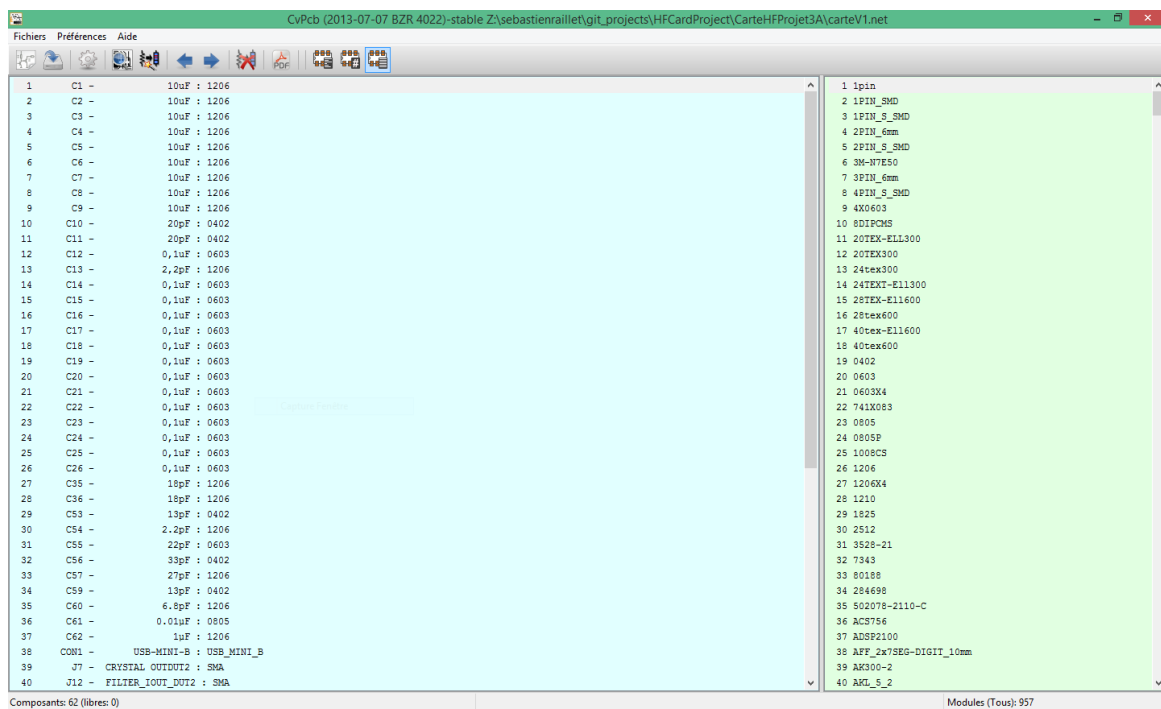
Sur notre montage, nous avons pris soin de mettre des switch (via un cavalier), pour laisser le choix à l'utilisateur d'alimenter la carte via la prise USB ou via une alimentation externe de son choix en la connectant au bornier prévu à cet effet.

CREATION DU TYPON

Plusieurs étapes sont nécessaires avant de pouvoir passer du schéma électrique au typon. Il faut tout d'abord faire un lien entre les composants du schéma électrique et leurs empreintes réelles qui seront insérées sur le typon. Par défaut, Kicad fournit une librairie d'empreintes bien fournie mais malheureusement, certaines empreintes de composants que nous utilisons n'étaient pas disponibles. Nous avons donc du parfois créer et modifier certaines empreintes.

Association composants/empreintes

Pour associer les différents composants du schéma électrique à leurs empreintes respectives, il a fallu utiliser l'outil CvPcb de Kicad. Voici une capture d'écran de cet outil :

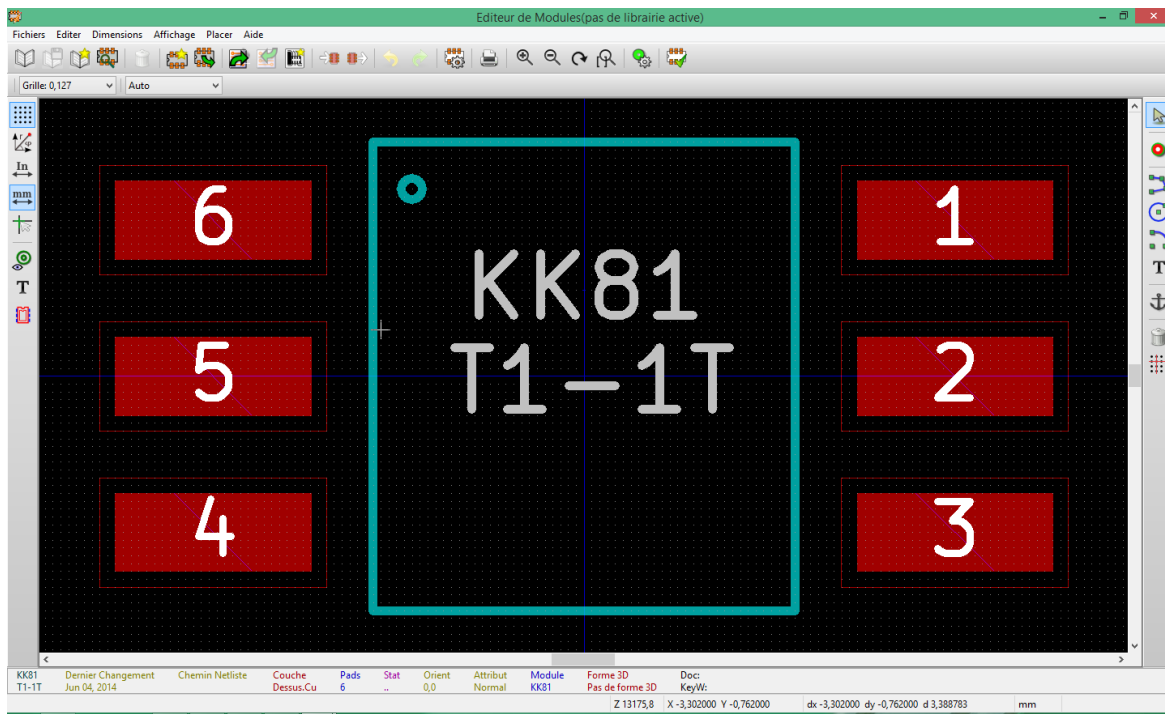


La liste en bleu à gauche est la liste des différents composants sur le schéma électrique classée par nom avec affichage des différentes valeurs. A droite, nous avons la liste des différentes empreintes disponibles. De ce fait, il suffit de sélectionner le composant voulu à gauche et de double cliquer sur son empreinte à droite pour lui attribuer l'empreinte voulue.

Création d'empreintes manquantes

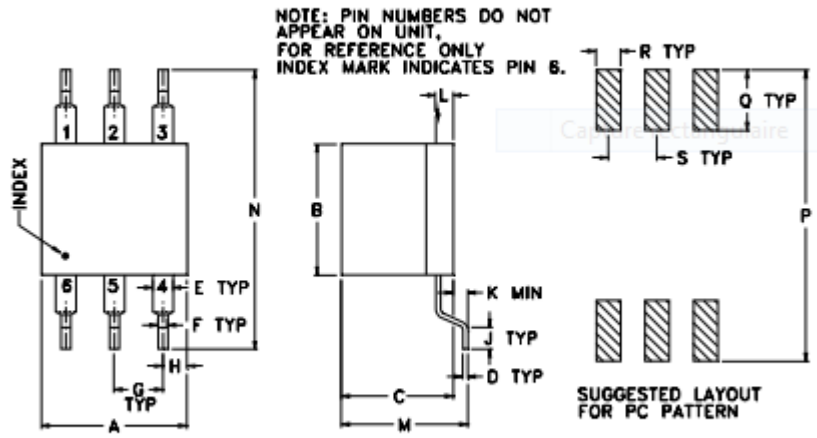
Comme nous l'avons indiqué précédemment, certaines empreintes étaient manquantes dans la librairie Kicad et nous ne les avons pas trouvées sur internet. Nous avons donc dû créer les différentes empreintes manquantes pour pouvoir

arriver à finaliser le typon de la carte. Etant novice sur le logiciel Kicad, nous avons passés pas mal de temps à comprendre comment créer une nouvelle empreinte de composant. Pour ce faire, il faut utiliser l'outil de création de PCB (Pcbnew) et ensuite allez dans l'éditeur de modules qui va nous permettre de créer un nouveau module. Voici donc l'exemple d'une empreinte que nous avons créé (C'est l'empreinte d'un transformateur spécialisé dans les radios fréquences) :



Pour pouvoir créer l'empreinte du composant, il suffit de lire la documentation du composant pour trouver soit les dimensions du dit composant, soit une référence indiquant un type de boîtier normalisé qui nous permettra de trouver les dimensions sur internet. Pour le composant ci-dessus, voici un extrait de la documentation mentionnant les dimensions :

Outline Drawing



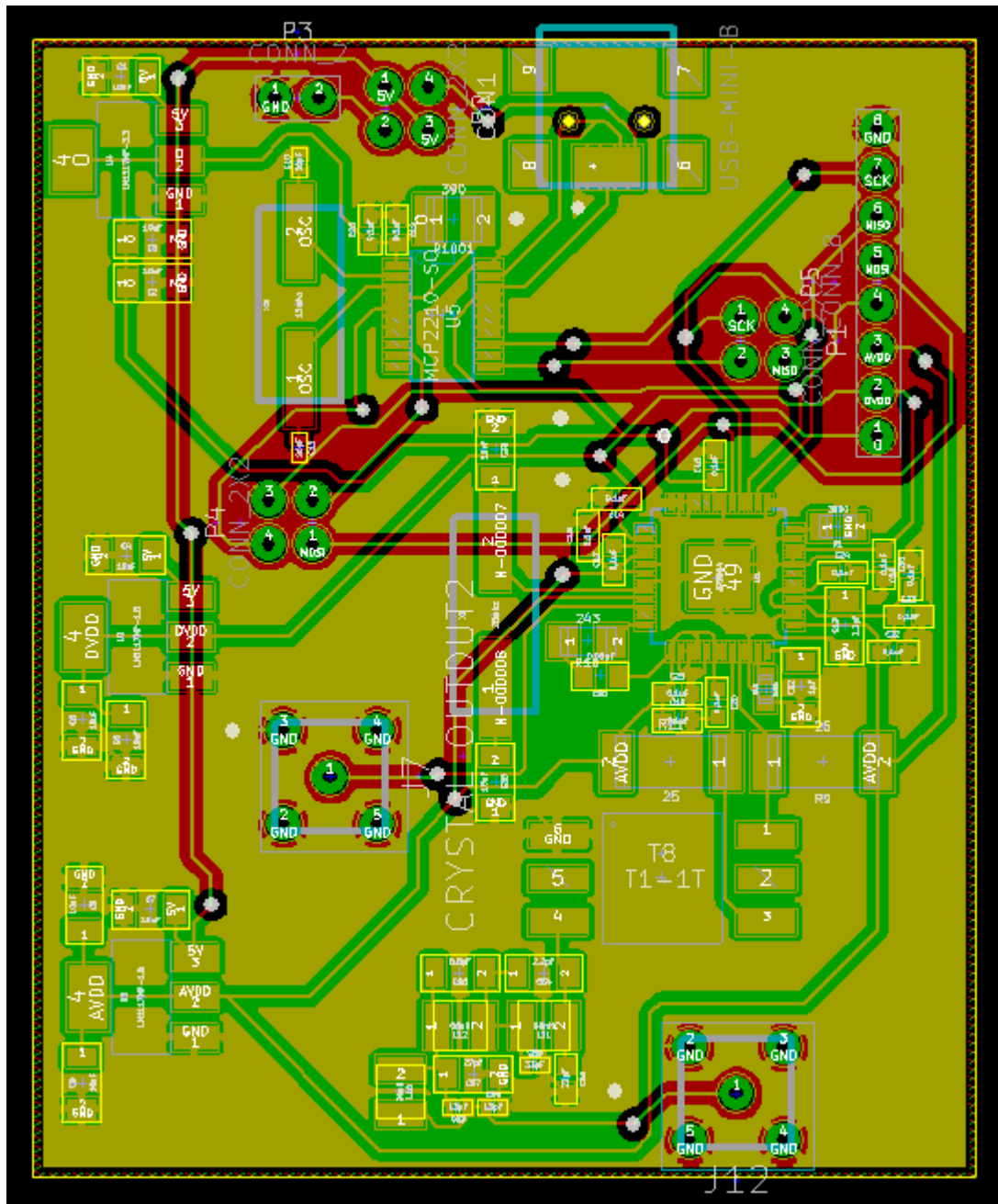
Placement des composants

Kicad dispose d'une fonction de placement automatique des composants sur la carte mais le résultat s'est révélé infructueux. De ce fait, nous avons placé les différents composants « à la main ». Pour éviter par la suite, de compliquer la tâche de routage, nous avons décidé de regrouper les composants de la même façon qu'ils avaient été regroupés sur le schéma électrique. Les composants qui ont fait exception à cette règle de placement sont les condensateurs de découplage (devant être au plus près de la broche d'alimentation du composant pour palier aux variations de la tension alimentation) ainsi que les différents connecteurs (mini-USB, bornier, etc.) devant eux, être placés en bord de carte pour permettre une connexion et un accès facile pour l'utilisateur.

Routage de la carte

Là encore, Kicad dispose d'une fonctionnalité de routage automatique. Nous ne l'avons pas utilisée car pour que cette fonctionnalité soit vraiment efficace, il faut configurer très minutieusement les options de routage. Mais connaissant peu le logiciel Kicad, nous avons préféré effectuer le routage à la main. La quasi-totalité des composants sont de types CMS mis à part les composants de types borniers. Nous avons donc décidé d'effectuer un routage double face sur la carte. Cela signifie que nous aurons donc des pistes au-dessus et en-dessous de la carte. Comme précisé précédemment, il était nécessaire d'utiliser la technique du « plan de masse » pour limiter au maximum les parasites sur notre carte. Cette technique consiste à router les différentes pistes de notre carte sauf celles qui correspondent à la masse (GND) et de « remplir » les zones vides de la carte avec du cuivre et relier cette zone au GND. Donc, après avoir effectué le routage des différentes pistes sauf celles du GND, nous

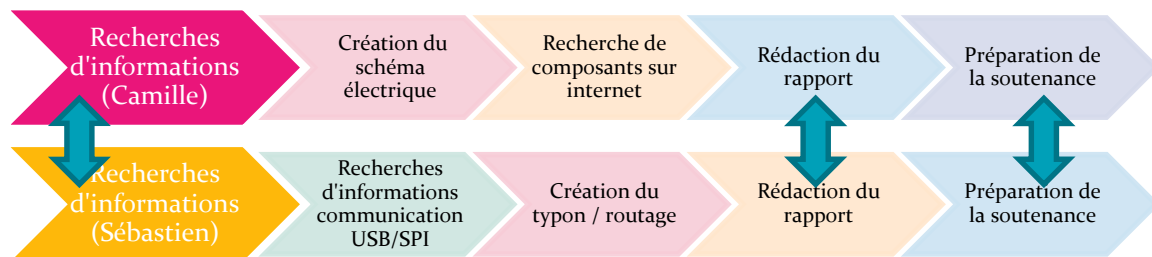
avons indiqué à Kicad que toutes les parties contenant du vide (donc partout sauf là où il y a des pistes) seraient reliées au GND. Nous avons effectué cette technique sur les deux côtés de la carte (dessus / dessous). Cette technique permettra donc de se prémunir contre les parasites qui pourraient potentiellement venir perturber le signal de sortie du synthétiseur de signal ainsi que le fonctionnement des différents composants. Voici donc une vue de notre carte finalisée :



Gestion de projet

REPARTITION DES TACHES

Nous avons tout d'abord recherché, tous les deux, différentes informations au sujet de la carte d'évaluation (schéma électrique, liste des composants utilisés, etc.). Par la suite, sachant qu'il est difficile de travailler à plusieurs sur un même schéma et ensuite rassembler les différentes modifications de chacun, nous avons décidé de se séparer la création du schéma électrique et du typon.



OUTILS UTILISES

Kicad

Plusieurs logiciels existent dans le domaine de la création de schéma électrique et de typon mais peu sont gratuits. De ce fait, on nous a recommandé d'utiliser le logiciel Kicad. Nous avons donc choisi d'utiliser ce logiciel pour la création du schéma de la carte, réalisation des différentes empreintes, réalisation du typon, etc.

Gestionnaire de versions

Pour permettre de gérer les différentes versions de notre carte, nous avons décidé d'utiliser Git. Même s'il n'est pas spécialement adapté pour ce domaine, cela nous a permis d'assurer une sauvegarde continue de notre travail ainsi qu'une historisation des différentes modifications que l'on a pu apporter au schéma, typon, etc.

PROBLEMES RENCONTRES

Durant ce projet, nous avons rencontrés plusieurs problèmes qui nous ont retardés. Le premier a été le fait que nous n'avions jamais utilisé le logiciel Kicad. Il est vrai qu'un ingénieur doit toujours pouvoir s'adapter au contexte dans lequel il travaille ainsi que l'environnement que cela lui impose. Mais de ce fait, la prise en main du logiciel nous aura tout de même légèrement retardée. En contrepartie, cela nous a permis de monter en compétence pour l'utilisation de ce logiciel. Ce temps-là n'est donc pas du temps perdu.

De plus, nous avons passé beaucoup de temps à rechercher les références des composants qui étaient présent sur la carte. Car le but de ce projet était d'essayer de calquer au plus près au schéma électrique de la carte pour éviter d'avoir de mauvaise surprise à la fin du projet. Les principaux composants qui nous ont posé problèmes sont deux transformateurs haute fréquences qui n'étaient malheureusement plus disponible dans le commerce. Nous avons donc essayé de mettre en place une démarche ingénieur en se renseignant tout d'abord au près du service informatique. Le service informatique nous a aidés à trouver un composant mais nous n'arrivions toujours pas à trouver le deuxième. De ce fait, nous nous sommes renseignés auprès de l'entreprise RadioSon pour savoir s'il avait ce composant en stock. De son côté, Camille travaillant chez ST MicroElectronics, s'est renseigné pour savoir s'il n'était pas possible d'avoir ce composant. Son tuteur nous a donné une réponse favorable en nous indiquant qu'il était disponible chez RadioSon et qu'il avait été commandé.

Pour finir, nous avons ressenti un certain manque de compétences dans le domaine de la création de carte et surtout dans le domaine des hautes fréquences qui nécessite une qualité de design et de fabrication irréprochable.

Conclusion

Ce projet nous a permis d'appréhender plusieurs domaines et pas seulement le domaine de l'électronique.

La partie électronique nous a permis d'apprendre à créer une carte (notamment sous le logiciel Kicad), mais elle nous a aussi permis de bien comprendre les documents techniques de chacun des composants utilisés.

D'autre part, la partie gestion de projet nous a permis de devoir gérer une commande de composants ainsi que les différentes contraintes que cela impose avec quelques composants parfois difficilement trouvable. Cela nous a aussi permis de s'efforcer à utiliser un logiciel de versionning permettant d'assurer la traçabilité de chacune des modifications effectuées.

Pour finir sur l'état du projet, il reste à attendre la réception de la commande, envoyer en production la carte, faire effectuer la soudure des composants (étant de type CMS) et d'effectuer les divers tests nécessaires à sa mise en œuvre.

Enfin nous remercions M. Pascal Makris et M. Laurent Barantin pour leur temps accordé à la gestion du projet.

Annexes

DOCUMENTATION AD9954 : I/O DESCRIPTION

AD9954

PIN CONFIGURATION AND FUNCTION DESCRIPTIONS

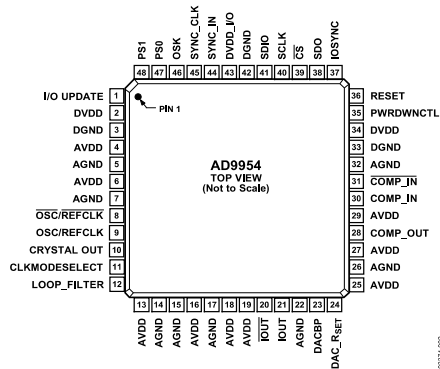


Figure 4. Pin Configuration

Note that the exposed paddle on the bottom of the package forms an electrical connection for the DAC and must be attached to analog ground. Note that Pin 43, DVDD_I/O, can be powered to 1.8 V or 3.3 V. The DVDD pins (Pin 2 and Pin 34) must be powered to 1.8 V.

Table 3. Pin Function Descriptions

Pin No.	Mnemonic	I/O	Description
1	I/O UPDATE	I	The rising edge transfers the contents of the internal buffer memory to the I/O registers. See Synchronization—Register Updates (I/O UPDATE) section for details.
2, 34	DVDD	I	Digital Power Supply Pins (1.8 V).
3, 33, 42	DGND	I	Digital Power Ground Pins.
4, 6, 13, 16, 18, 19, 25, 27, 29	AVDD	I	Analog Power Supply Pins (1.8 V).
5, 7, 14, 15, 17, 22, 26, 32	AGND	I	Analog Power Ground Pins.
8	OSC/REFCLK	I	Oscillator Input/Complementary Reference Clock. When the REFCLK port is operated in single-ended mode, REFCLK should be decoupled to AVDD with a 0.1 μ F capacitor.
9	OSC/REFCLK	I	Oscillator Input/Reference Clock. See Table 5 for details on the OSC/REFCLK operation.
10	CRYSTAL OUT	O	Output of the Oscillator Section.
11	CLKMODESELECT	I	Control Pin for the Oscillator Section (1.8 V logic only). See REFCLK Input section for detailed instructions.
12	LOOP_FILTER	I	This pin provides the connection for the external zero compensation network of the REFCLK multiplier's PLL loop filter. The network varies based on the multiplication value in the PLL loop. See Table 4 for details.
20	IOUT	O	Complementary DAC Output. Should be biased through a resistor to AVDD, not AGND.
21	IOUT	O	DAC Output. Should be biased through a resistor to AVDD, not AGND.
23	DACBP	I	DAC Band Gap Decoupling Pin. A 0.1 μ F capacitor to AGND is recommended.
24	DAC_RSET	I	A resistor (3.92 k Ω nominal) connected from AGND to DAC_RSET establishes the reference current for the DAC. See equation in DAC Output section.
28	COMP_OUT	O	Comparator Output.
30	COMP_IN	I	Comparator Input.

AD9954

Pin No.	Mnemonic	I/O	Description
31	COMP_IN	I	Comparator Complementary Input.
35	PWRDWNCTL	I	Input Pin Used as an External Power-Down Control (see Table 9 for details).
36	RESET	I	Active High Hardware Reset Pin. Assertion of the RESET pin forces the AD9954 to the default state, as described in the right-hand column of Table 12, which is the I/O port register map.
37	IOSYNC	I	Asynchronous Active High Reset of the Serial Port Controller. When high, the current I/O operation is immediately terminated, enabling a new I/O operation to commence once IOSYNC is returned low. If unused, ground this pin; do not allow this pin to float.
38	SDO	O	See Serial Interface Port Pin Description section for details.
39	\overline{CS}	I	See Serial Interface Port Pin Description section for details.
40	SCLK	I	See Serial Interface Port Pin Description section for details.
41	SDIO	I/O	See Serial Interface Port Pin Description section for details.
43	DVDD_I/O	I	Digital Power Supply. This pin is for I/O cells only, 3.3 V.
44	SYNC_IN	I	Input Signal Used to Synchronize Multiple AD9954s. This input is connected to the SYNC_CLK output of a master AD9954.
45	SYNC_CLK	O	Clock Output Pin that Serves as a Synchronizer for External Hardware.
46	OSK	I	Input Pin Used to Control the Direction of the Shaped On-Off Keying Function When Programmed for Operation. OSK is synchronous to the SYNC_CLK pin. When OSK is disabled, this pin should be tied to DGND.
47, 48	PS0, PS1	I	Input Pins Used to Select One of the Internal Phase/Frequency Profiles. PS1 and PS0 are synchronous to the SYNC_CLK pin. Change on these pins triggers a transfer of the contents of the chosen internal buffer memory to the I/O registers (sends an internal I/O UPDATE).
<49>	AGND	I	The Exposed Paddle on the Bottom of the Package. It is a ground connection for the DAC and must be attached to AGND in any board layout.

DOCUMENTATION AD9954 : ELECTRICAL SPECIFICATIONS

AD9954

ELECTRICAL SPECIFICATIONS

Unless otherwise noted, AVDD, DVDD = 1.8 V \pm 5%, DVDD_I/O = 3.3 V \pm 5%, R_{SET} = 3.92 k Ω , external reference clock frequency = 400 MHz. DAC output must be referenced to AVDD, not AGND.

Table 1.

Parameter	Temp	Test Level	Min	Typ	Max	Unit
REF CLOCK INPUT CHARACTERISTICS						
Frequency Range						
REFCLK Multiplier Disabled	Full	VI	1		400	MHz
REFCLK Multiplier Enabled at 4x	Full	VI	20		100	MHz
REFCLK Multiplier Enabled at 20x	Full	VI	4		20	MHz
Crystal Oscillator Operating Frequency	Full	IV	20		30	MHz
Input Capacitance	25°C	V		3		pF
Input Impedance	25°C	V		1.5		k Ω
Duty Cycle	25°C	V		50		%
Duty Cycle with REFCLK Multiplier Enabled	25°C	V	35		65	%
REFCLK Input Voltage Swing	Full	IV	100		1000	mV p-p
DAC OUTPUT CHARACTERISTICS						
Full-Scale Output Current	25°C		5	10	15	mA
Gain Error	25°C	I	-10		+10	%FS
Output Offset	25°C	I			0.6	μ A
Differential Nonlinearity	25°C	V		1		LSB
Integral Nonlinearity	25°C	V		2		LSB
Output Capacitance	25°C	V		5		pF
Residual Phase Noise @ 1 kHz Offset, 40 MHz A _{OUT}						
REFCLK Multiplier Enabled @ 20x	25°C	V		-105		dBc/Hz
REFCLK Multiplier Enabled @ 4x	25°C	V		-115		dBc/Hz
REFCLK Multiplier Disabled	25°C	V		-132		dBc/Hz
Voltage Compliance Range	25°C	I	AVDD - 0.5		AVDD + 0.5	V
Wideband SFDR						
1 MHz to 10 MHz Analog Out	25°C	V		73		dBc
10 MHz to 40 MHz Analog Out	25°C	V		67		dBc
40 MHz to 80 MHz Analog Out	25°C	V		62		dBc
80 MHz to 120 MHz Analog Out	25°C	V		58		dBc
120 MHz to 160 MHz Analog Out	25°C	V		52		dBc
Narrow-Band SFDR						
40 MHz Analog Out (\pm 1 MHz)	25°C	V		87		dBc
40 MHz Analog Out (\pm 250 kHz)	25°C	V		89		dBc
40 MHz Analog Out (\pm 50 kHz)	25°C	V		91		dBc
40 MHz Analog Out (\pm 10 kHz)	25°C	V		93		dBc
80 MHz Analog Out (\pm 1 MHz)	25°C	V		85		dBc
80 MHz Analog Out (\pm 250 kHz)	25°C	V		87		dBc
80 MHz Analog Out (\pm 50 kHz)	25°C	V		89		dBc
80 MHz Analog Out (\pm 10 kHz)	25°C	V		91		dBc
120 MHz Analog Out (\pm 1 MHz)	25°C	V		83		dBc
120 MHz Analog Out (\pm 250 kHz)	25°C	V		85		dBc
120 MHz Analog Out (\pm 50 kHz)	25°C	V		87		dBc
120 MHz Analog Out (\pm 10 kHz)	25°C	V		89		dBc
160 MHz Analog Out (\pm 1 MHz)	25°C	V		81		dBc
160 MHz Analog Out (\pm 250 kHz)	25°C	V		83		dBc
160 MHz Analog Out (\pm 50 kHz)	25°C	V		85		dBc
160 MHz Analog Out (\pm 10 kHz)	25°C	V		87		dBc

Parameter	Temp	Test Level	Min	Typ	Max	Unit
COMPARATOR INPUT CHARACTERISTICS						
Input Capacitance	25°C	V		3		pF
Input Resistance	25°C	IV		500		kΩ
Input Current	25°C	I		±12		μA
Hysteresis	25°C	IV	30		45	mV
COMPARATOR OUTPUT CHARACTERISTICS						
Logic 1 Voltage, High-Z Load	Full	VI	1.6			V
Logic 0 Voltage, High-Z Load	Full	VI			0.4	V
Propagation Delay	25°C	IV		3		ns
Output Duty-Cycle Error	25°C	IV		±5		%
Rise/Fall Time, 5 pF Load	25°C	IV			1	ns
Toggle Rate, High-Z Load	25°C	IV	200			MHz
Output Jitter ¹	25°C	IV			1	ps rms
COMPARATOR NARROW-BAND SFDR						
10 MHz to 160 MHz F_{OUT}						
Measured over a 1 MHz BW	25°C	V		80		dBc
Measured over a 250 kHz BW	25°C	V		85		dBc
Measured over a 50 kHz BW	25°C	V		90		dBc
Measured over a 10 Hz BW	25°C	V		95		dBc
TIMING CHARACTERISTICS						
Serial Control Bus						
Maximum Frequency	Full	IV		25		Mbps
Minimum Clock Pulse Width Low	Full	IV	7			ns
Minimum Clock Pulse Width High	Full	IV	7			ns
Maximum Clock Rise/Fall Time	Full	IV		2		ns
Minimum Data Setup Time DVDD_I/O = 3.3 V	Full	IV	3			ns
Minimum Data Setup Time DVDD_I/O = 1.8 V	Full	IV	5			ns
Minimum Data Hold Time	Full	IV	0			ns
Maximum Data Valid Time	Full	IV		25		ns
Wake-Up Time ²	Full	IV		1		ms
Minimum Reset Pulse Width High	Full	IV	5			SYSCLK cycles ³
I/O UPDATE, PS0, PS1 to SYNC_CLK Setup Time, DVDD_I/O = 3.3 V	Full	I	4			ns
I/O UPDATE, PS0, PS1 to SYNC_CLK Setup Time, DVDD_I/O = 1.8 V	Full	I	6			ns
I/O UPDATE, PS0, PS1 to SYNC_CLK Hold Time	Full	I	0			ns
Latency						
I/O UPDATE to Frequency Change Prop Delay	25°C	IV	24			SYSCLK cycles
I/O UPDATE to Phase Offset Change Prop Delay	25°C	IV	24			SYSCLK cycles
I/O UPDATE to Amplitude Change Prop Delay	25°C	IV	16			SYSCLK cycles
PS0, PS1 to RAM Driven Frequency Change Prop Delay	25°C	IV	28			SYSCLK cycles
PS0, PS1 to RAM Driven Phase Change Prop Delay	25°C	IV	28			SYSCLK cycles
PS0 to Linear Frequency Sweep Prop Delay	25°C	IV	28			SYSCLK cycles

AD9954

Parameter	Temp	Test Level	Min	Typ	Max	Unit
CMOS LOGIC INPUTS						
Logic 1 Voltage @ DVDD_I/O (Pin 43) = 1.8 V	25°C	I	1.25			V
Logic 0 Voltage @ DVDD_I/O (Pin 43) = 1.8 V	25°C	I			0.6	V
Logic 1 Voltage @ DVDD_I/O (Pin 43) = 3.3 V	25°C	I	2.2			V
Logic 0 Voltage @ DVDD_I/O (Pin 43) = 3.3 V	25°C	I			0.8	V
Logic 1 Current	25°C	V		3	12	μA
Logic 0 Current	25°C	V			12	μA
Input Capacitance	25°C	V		2		pF
CMOS LOGIC OUTPUTS (1 mA Load) DVDD_I/O = 1.8 V						
Logic 1 Voltage	25°C	I	1.35			V
Logic 0 Voltage	25°C	I			0.4	V
CMOS LOGIC OUTPUTS (1 mA Load) DVDD_I/O = 3.3 V						
Logic 1 Voltage	25°C	I	2.8			V
Logic 0 Voltage	25°C	I			0.4	V
POWER CONSUMPTION (AVDD = DVDD = 1.8 V)						
Single-Tone Mode (Comparator Off)	25°C	I		162	171	mW
With RAM or Linear Sweep Enabled	25°C	I		175	190	mW
With Comparator Enabled	25°C	I		180	190	mW
With RAM and Comparator Enabled	25°C	I		198	220	mW
Rapid Power-Down Mode	25°C	I		150	160	mW
Full-Sleep Mode	25°C	I		20	27	mW
SYNCHRONIZATION FUNCTION ¹						
Maximum Sync Clock Rate (DVDD_I/O = 1.8 V)	25°C	VI	62.5			MHz
Maximum Sync Clock Rate (DVDD_I/O = 3.3 V)	25°C	VI	100			MHz
SYNC_CLK Alignment Resolution ⁵	25°C	V		±1		SYSCLK cycles

¹ Represents the cycle-to-cycle residual jitter from the comparator alone.

² Wake-up time refers to the recovery from analog power-down modes (see section on Power-Down Modes of Operation). The primary limiting factor is the settling time of the PLL multiplier in the reference circuitry. The wake-up time assumes there is no capacitor on DAC BP and that the recommended PLL loop filter values are used.

³ SYSCLK cycle refers to the clock frequency used on-chip to drive the DDS core. This is equal to the frequency of the reference source times the value of the PLL-based reference clock multiplier.

⁴ SYNC_CLK = ¼ SYSCLK rate. Be sure the high speed sync enable bit, CFR2<11>, is programmed appropriately.

⁵ This parameter indicates that the digital synchronization feature cannot compensate for phase delays (timing skew) between system clock rising edges. If the system clock edges are aligned, the synchronization function should not increase the skew between the two edges.



LM1117-N/LM1117I 800mA Low-Dropout Linear Regulator

Check for Samples: [LM1117-N](#), [LM1117I](#)

FEATURES

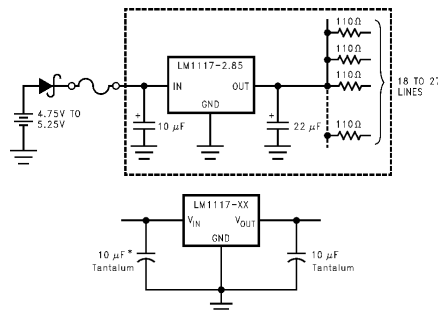
- Available in 1.8V, 2.5V, 2.85V, 3.3V, 5V, and Adjustable Versions
- Space Saving SOT-223 and WSON Packages
- Current Limiting and Thermal Protection
- Output Current 800mA
- Line Regulation 0.2% (Max)
- Load Regulation 0.4% (Max)
- Temperature Range
 - LM1117-N: 0°C to 125°C
 - LM1117I: –40°C to 125°C

APPLICATIONS

- 2.85V Model for SCSI-2 Active Termination
- Post Regulator for Switching DC/DC Converter
- High Efficiency Linear Regulators
- Battery Charger
- Battery Powered Instrumentation

TYPICAL APPLICATION

Active Terminator for SCSI-2 Bus



* Required if the regulator is located far from the power supply filter.

Figure 1. Fixed Output Regulator



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet. All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2000–2013, Texas Instruments Incorporated