

《电路与电子技术基础》 实验指导书

桂林电子科技大学信息科技学院

目 录

实验须知	1
实验一 电子元器件伏安特性的测试.....	5
实验二 仪器练习及电信号的测量.....	7
实验三 共发射极放大电路	9
实验四 集成运算放大器的应用	12
实验五 TTL 集成逻辑门的功能与参数测试	15
实验六 数据选择器、译码器测试及应用	17
实验七 触发器及其应用	20
实验八 计数器及其应用	24

实验须知

1.1 实验的基本过程与操作规范

1.1.1 实验的基本过程

电路与电子技术基础实验的基本过程一般分为以下 4 个阶段：

1、实验准备阶段：该阶段主要做好实验的预习，预习可以按照每次实验的实验预习要求进行，在每次实验前要明确实验的目的要求，掌握实验的原理及实验所用芯片的引脚排列及使用方法，拟出实验方法和步骤，设计实验表格或电路，画出相应的实验连线图，写实验预习报告。

2、实验进行阶段：按实验方案或步骤搭建实验电路并进行相关参数的测试或相关电路的验证，认真记录实验所得数据和波形以及实验中出现的现象，能对测试结果的正确性进行判断。

3、实验完成阶段：实验完成后，将实验数据或电路送交指导教师审阅签字。经指导教师审查后，才能拆除线路、整理实验设备，并将实验台及周围清理干净、摆放整齐，然后才能离开实验室。

4、整理实验数据阶段：认真整理和处理实验数据、波形等，对测试结果及重要的实验现象进行理论分析，做出简明扼要的结论，分析误差产生的原因，并对实验进行总结。

1.1.2 实验的操作规范

电路与电子技术基础实验中操作的规范性对实验结果影响很大，因此应按照以下 4 点进行：

1、在进行电路连线前，应检查校准所用的仪器设备，对所用的元器件、集成电路进行逻辑功能检测，以判断其好坏。

2、在对电路连线时，应遵循先接线后通电，待实验做完后先断电后拆线的操作步骤以及遵循布线尽量短且少的布线原则。

3、多思考，多查阅相关实验资料，不断总结调试经验，掌握科学的调试方法，有效地分析并检查故障，以确保电路稳定可靠地工作，然后认真观察实验现象，实事求是地记录实验数据或测试结果，并与理论值进行比较分析。

4、实验完成后，将实验数据或电路送交指导教师审阅签字。经指导教师同意后，才能关断电源拆除线路、整理实验设备，并将实验台及周围清理干净、摆放整齐，然后才能离开实验室。

1.2 电路与电子技术基础实验的故障查找和排除

在电路与电子技术基础实验实验中，出现问题是难免的，重要的是分析问题，找出出现问题的原因，从而解决它。一般地说，产生问题（故障）的原因有四个方面：器件故障、接线错误、设计错误和测试方法不正确。在查找故障过程中，首先要熟悉经常发生的典型故障。

1、器件故障

器件故障是器件失效或器件接插问题引起的故障，表现为器件工作不正常。不言而喻，器件失效肯定会引起工作不正常，这需要更换一个好器件。器件接插问题，如管脚折断或者器件的某个（或某些）引脚没插到插座中等，也会使器件工作不正常。对于器件接插错误有时不易发现，需仔细检

查。判断器件失效的方法是用集成电路测试仪测试器件。需要指出的是，一般的集成电路测试仪只能检测器件的某些静态特性。对负载能力等静态特性和上升沿、下降沿、延迟时间等动态特性，一般的集成电路测试仪不能测试。测试器件的这些参数，须使用专门的集成电路测试仪。

2、接线错误

接线错误是最常见的错误。据统计，在教学实验中，大约 70%以上的故障是由接线错误引起的。常见的接线错误包括忘记接器件的电源和地；连线与插孔接触不良；连线经多次使用后，有可能外面塑料包皮完好，但内部断线；连线多接、漏接、错接；连线过长、过乱造成干扰。接线错误造成的现象多种多样，例如器件的某个功能块不工作或工作不正常，器件不工作或发热，电路中一部分工作状态不稳定等。解决方法主要有：熟悉所用器件的功能及其引脚号，知道器件每个引脚的功能；器件的电源和地一定要接对，接好；检查连线和插孔接触是否良好；检查连线有无错接、多接、漏接；检查连线中是否有断线。最重要的是接线前要画出接线图，按图接线，不要凭记忆随便连接，接线要规范、整齐，尽量使用直线、短线，以免引起干扰。

3、设计错误

设计错误自然会造成与预想的结果不一致。原因是对实验要求没有深入理解，或者是对所用器件的原理没有掌握。因此实验前一定要理解实验要求，掌握实验线路原理，精心设计。初始设计完成后，一般应对设计进行优化，最后画好逻辑图及接线图。

4、测试方法不正确

如果不发生上述三种错误，实验一般会成功。但有时测试方法不正确也会引起观测错误。例如，一个稳定的波形，如果用示波器观测，而示波器设有同步，则造成波形不稳的假象。因此，要学会正确使用所用仪器、仪表。在数字电路实验中，尤其要学会正确使用示波器。

在对数字电路测试过程中，由于测试仪器、仪表加到被测电路上后，对被测电路相当于一个负载，因此测试过程中也有可能引起电路本身工作状态的改变，这点应引起足够注意。不过，在数字电路实验中，这种现象很少发生。

当实验中发现结果与预期不一致时，也不要慌乱。应仔细观测现象，冷静思考问题所在。首先检查仪器、仪表的使用是否正确。在正确使用仪器、仪表的前提下，按逻辑图和接线图逐级查找问题出现在何处。通常从发现问题的地方，一级一级向前测试，直到找出故障的初始发生位置。在故障的初始位置处，首先检查连线是否正确。前面已说过，实验故障绝大部分是由接线错误引起的，因此检查一定要认真、仔细。确认接线无误后，检查器件引脚是否全部正确插进插座中，有无引脚折断、弯曲、错插问题。确认无上述问题后，取下器件测试，以检查器件好坏，或者更换器件。如果器件和接线都正确，则需考虑设计问题。

1.3 实验要求与实验报告要求

1.3.1 实验要求

1、实验前必须做好充分的预习，明确实验目的、内容、方法和步骤，并按实验指导书的要求书写实验预习报告，没有认真预习和不写预习报告的学生，不得进入实验室进行实验。

2、学生无故迟到 15 分钟以上者，指导教师有权取消其实验资格，因故请假者，必须在实验前书面请假，并经实验指导教师同意，事后必须补做实验。

3、对实验所用到的仪器和器件，在实验前必须熟悉其使用方法及使用注意事项。

4、实验过程中，不能乱拿其他组的仪器、设备、导线、器件等。接线、改线一定要先断电后操作，若实验过程中发现有异常现象（比如冒烟、有异味等），应立即关断电源，保持现场，报告指导教师，找出并排除故障经指导教师同意后才能继续做实验。

5、实验过程中，应该认真观察实现现象，实事求是地记录实验结果，不断地学习与总结电路或源程序调试经验，以提高自身的动手能力。

6、实验完成后，将实验数据或电路送交指导教师审阅签字。经指导教师审查后，才能拆除线路、整理实验设备，并将实验台及周围清理干净、摆放整齐，然后才能离开实验室。

1.3.2 实验报告要求

实验报告是由课前实验预习报告和课后实验整理报告结合起来的一份完整的报告。具体要求和格式如下：

实验 X : XXXXXX（写实验名称）

一、实验目的

简述实验目的（根据实验指导书写，意在让学生明确此次实验的目的）

二、实验原理

要求学生认真阅读实验指导书或查阅相关资料掌握本次实验的实验原理，并根据自己的理解用语言归纳总结出此次的实验原理。（切记：不要照抄实验指导书）

三、实验设备与器件

要求学生列出实验所用到的仪器和器件（根据实验指导书写），并查阅相关资料，熟悉仪器的使用方法、器件的引脚排列和使用注意事项等。

四、实验内容

预习时，根据实验指导书各个实验内容的要求，分别画出测试电路或设计电路或设计框图或实验数据表格，写出设计过程或测试步骤。

实验后，对实验时记录的原始数据、实验现象、实验电路等进行分析、整理，并将原始记录与预习时的理论分析所得的结果进行比较，若有误差，分析产生误差的原因。

要求将实验时指导教师签字的原始记录单，粘贴于实验内容相应的地方。

五、实验总结

实验总结可以从以下几个方面去写：

- 1、总结本次实验出现故障的地方，分析、查找、解决故障的方法。
- 2、总结本次实验操作应该注意的地方。
- 3、对本次实验的体会（比如：测试或设计电路，实验的经验教训等）

1.4 TTL 器件的特点和使用须知

1.4.1 TTL 器件的特点

TTL 集成电路具有以下的特点：

- 1、输出电阻低，输入端一般有钳位二极管。
- 2、电源电压使用范围为+4.5V~+5.5V 之间，实验中要求使用 $V_{CC}=+5V$ ，电源极性绝对不允许接错。
- 3、高电平的输入电压一般应大于 2V，低电平的输入电压一般应小于 1V。

4、工作频率不能过高。

1.4.2 TTL 器件使用须知

在实验中，TTL 集成电路的使用应该注意以下几点：

1、不能带电插、拔器件，只能在关掉电源的情况下才能插、拔器件。

2、输出端不允许并联使用[集电极开路门（OC）和三态输出门电路（3S）除外]，否则不仅会使电路逻辑功能混乱，并会导致器件损坏。

3、输出端不允许直接接地或直接接+5V 电源，否则将损坏器件。有时为了使后级电路获得较高的输出电平，允许输出端通过电阻 R 接至 V_{CC} ，一般取 R 在 $3k\Omega \sim 5.1k\Omega$ 范围。

4、将多余输入端悬空。根据 TTL 的特性，悬空相当于接正逻辑“1”，对于一般小规模 TTL 集成电路的数据输入端，实验时允许悬空处理。但输入端悬空容易受外界干扰，导致电路的逻辑功能不正常。因此，对于接有长线的输入端，中规模以上的集成电路和使用集成电路较多的复杂电路，它们的所有控制输入端必须按逻辑要求接入电路，不允许悬空。

5、接于逻辑高电平。直接接电源电压 V_{CC} ，或者串入一只 $1k\Omega \sim 10k\Omega$ 的固定电阻，或者接于某一固定正电压（ $+2.4V \leq V \leq 4.5V$ ）上，都相当于接逻辑高电平。

6、若前级驱动能力允许，多余输入端可以与使用的输入端并联。

7、多余输入端通过大电阻接地。根据 TTL 集成电路的输入负载特性，输入端的下地电阻 R_I 的阻值大小将直接影响电路的工作状态。当 $R_I \leq R_{OFF}$ （ R_{OFF} 是关门电阻，阻值在 700Ω 中左右）时，输入端相当于接逻辑“0”；当 $R_I \geq R_{ON}$ （ R_{ON} 是开门电阻，阻值在 $2.5k\Omega$ 左右）时，输入端相当于接逻辑“1”。对于不同系列的器件， R_{ON} 和 R_{OFF} 的阻值不同。

实验一 电子元件伏安特性的测试

一 实验目的

1. 认识常用的电子元件。
2. 掌握线性电阻、非线性电阻元件伏安特性的逐点测试法。
3. 掌握实验装置上仪器、仪表的使用方法。

二 实验原理

任何一个二端元件的特性可用该元件上的端电压 U 与通过该元件的电流 I 之间的函数关系 $I=f(U)$ 或 $U=f(I)$ 来表示，这种函数关系称为该元件的伏安特性，有时也称外部特性。通常这些伏安特性用 U - I 或 I - U 平面上的一条曲线来表示，这条曲线就为该元件的伏安特性曲线或外特性曲线。

1. 线性电阻器的伏安特性是一条通过坐标原点的直线，如图 1.1 中 a 曲线所示，该直线的斜率等于该电阻器的电导值。

2. 一般的半导体二极管是一个非线性电阻元件，其特性如图 1.1 中 b 曲线。正向压降很小（一般的锗管约为 $0.2\sim 0.3V$ ，硅管约为 $0.5\sim 0.7V$ ），正向电流随正向压降的升高而急骤上升，而反向电压从零一直增到十几伏至几十伏时，其反向电流增加很小，粗略地可视为零。可见，二极管具有单向导电性，如果反向电压加得过高，超过管子的极限值，则会导致管子击穿损坏。

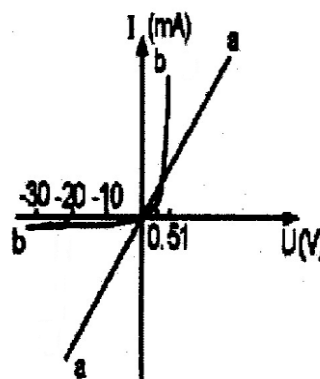


图 1.1 电阻、二极管伏安特性曲线

三 实验设备

电路分析实验箱（启东 DICE-DGA18）：1 台

四 实验内容与步骤

1. 测定线性电阻器的伏安特性

按图 1.2 接线，调节直流稳压电源的输出电压，使得电阻两端的电压值从 $0V$ 开始缓慢地增加到 $10V$ ，记下相应的电压表和电流表的读数，填入表 1-1 中。

表 1-1 线性电阻器伏安特性实验数据

$U(V)$	0	2	4	6	8	10
$I(mA)$	0					

2. 测定半导体二极管的伏安特性

按图 1.3 接线， R 为限流电阻，测二极管 1N4007 的正向特性时，正向压降可在 $0\sim 0.75V$ 之间取值。特别 $0.5\sim 0.75$ 之间更应多取几个测量点以便于画图，将数据填入表 1-2 中。测反向特性时，只需将图 1.3 中的二极管反接（即 a、b 点互调），且其反向电压可加至 $-24V$ ，将数据填入表 1-3 中。

表 1-2 普通二极管正向特性实验数据

$U(V)$	0	0.2	0.4	0.5	0.55	0.6	0.65	0.7	0.71	0.73	0.75
$I(mA)$	0										

注： $u=0.75V$ 不一定测得到，实验中应以实际能测到的电压最大值为准。

表 1-3 普通二极管反向特性实验数据

U (V)	0	-5	-10	-15	-20	-24
I (mA)						

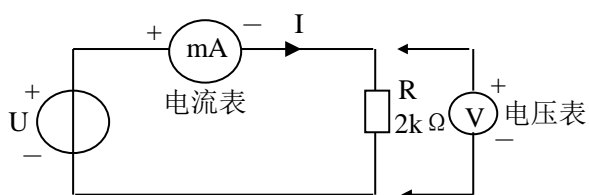


图 1.2 电阻伏安特性实验电路

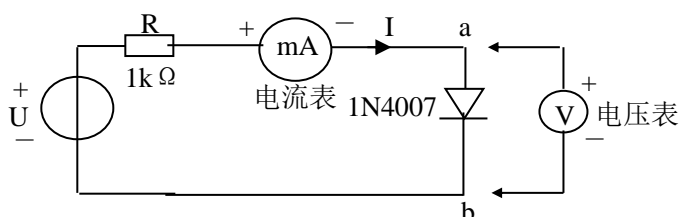


图 1.3 二极管伏安特性实验电路

五 实验注意事项

1. 实验时，电流表应串联在电路中，电压表应并联在被测元件上，极性切勿接错。
2. 合理选用量程，切勿使电表超过量程。
3. 测二极管特性时，一定要串接一个限流电阻，且稳压电源输出应由小至大逐渐增加。输出端切勿碰线短路。

六 实验报告要求

1. 整理实验数据。
2. 根据各实验数据结果，分别绘制出光滑的伏安特性曲线。（其中二极管的正、反向特性均要求画在同一坐标中，正、反向电压可取不同比例尺）。注意，画图时一定要在坐标中描点画图。
3. 实验总结及体会。

实验二 仪器练习及电信号的测量

一 实验目的

熟悉数字多用表（数英 SA5041）、函数信号发生器（数英 TFG6920A）、双踪数字示波器（固纬 GDS-1102B）等仪器的面板结构，掌握各旋钮、开关的作用及其使用方法。

二 实验原理

1. SA5041 是 22000 计数 4 位半，自动量程真有效值数字多用表台式机。它具有全功能过载保护、自动手动转换、市电供电模式。显示清晰、直观，操作简单、方便，使用安全。本仪表可用于测量：交流电压和电流、直流电压和电流、电阻、二极管、电路通断、电容、频率、温度、外部触发等参数。

2. 电信号的基本参数为频率（或周期）、幅度、种类（方波、正弦波、三角波等）、脉宽等。函数信号发生器是能够输出多种波形的信号源，它能够产生正弦波、三角波、方波等多种波形的信号，数英 TFG6920A 函数信号发生器是其中的一种，它能提供实验和测试所需的各种信号，频率最大可达 20MHz。

3. 数字示波器是一种具有多种用途的电信号特性测试仪，用它观察电信号的波形，测试其幅度、周期、相位差及观察电路的特性曲线等。固纬 GDS-1102B 数字示波器是带光标测量功能的双踪示波器，其频宽为 100MHz。

三 实验设备

1. 电路分析实验箱（启东 DICE-DGA18）：1 台
2. 数字多用表（数英 SA5041）：1 台
3. 函数信号发生器（数英 TFG6920A）：1 台
4. 双踪数字示波器（固纬 GDS-1102B）：1 台

四 实验内容与步骤

1. 数字多用表练习

选择电路分析实验箱上的电阻、电容、直流电压等器件和功能模块，用台式多用表测量其值并记录，将数据填入表 2-1 中。同时学会使用二极管档测试二极管 PN 结好坏的方法，以及使用蜂鸣档功能测量短路特性的方法（可测试导线好坏）。

表 2-1 数字多用表测试表

测量参数	510 Ω	10K Ω	0.33 μ F	2400pF	12V
测量值					

2. 函数信号发生器和双踪数字示波器练习

使用函数信号发生器产生正弦波形，通过电缆线将信号发生器的输出口与示波器 CH1 或 CH2 通道的插口相连。

（1）设置正弦波输出频率分别为 50Hz，2KHz 和 2MHz（幅度任意），调节示波器 Y 轴和 X 轴的偏转灵敏度至合适的位置，将示波器上直读到的周期值和标尺所测周期值记录下来填入表 5-2 中，并与理论值作比较。

（2）设置正弦波输出峰峰值分别为 100mV，2V，20V（频率任意），调节示波器 Y 轴和 X 轴的偏转灵敏度至合适的位置，将示波器上直读到的峰峰值和标尺所测峰峰值记录下来填入表 5-3 中，并与理论值作比较。

(3) 设置一个频率为 5KHz，峰峰值为 5V 的正弦信号，将其在示波器上显示出来，绘出波形图（要求标定坐标，并标明周期、幅值等参数）。

(3) 切换波形种类，并在示波器上观察波形的变化。

表 2-2 正弦波信号周期测试表

波形频率 所测项目	正弦波信号周期的测定		
	50Hz	2KHz	2MHz
周期理论值	20ms	500us	500ns
直读周期值			
标尺所测周期值			

表 2-3 正弦波信号峰峰值测试表

波形频率 所测项目	正弦波信号幅度（峰峰值）的测定		
	100mV	2V	20V
直读峰峰值			
标尺所测峰峰值			



五 实验注意事项

1. 指导老师讲解仪器使用时要认真听讲。
2. 实验过程中要合理地选择仪器仪表的量程。
3. 调节仪器旋钮时，动作不要过猛。
4. 插接线时不能使用蛮力。
5. 为防止外界干扰，信号发生器的接地端（黑色端）与示波器的接地端要相连（称共地）。

六 实验报告要求

1. 整理实验数据。
2. 总结常用仪器使用的体会。

实验三 共发射极放大电路

一、实验目的

- 1、熟练掌握共发射极放大电路的工作原理，静态工作点的设置与调整方法，了解工作点对放大器性能的影响；
- 2、掌握放大器基本性能指标参数的测试方法。

二、实验原理

图 3.1 是一个阻容耦合共发射极放大器。它的偏置电路采用 R_{b1} 和 R_{b2} 组成的分压电路，并在发射极中接有电阻 R_e ($R_e = R_{e1} + R_{e2}$)，以稳定放大器的静态工作点。当在放大器的输入端加输入信号 u_i 后，在输出端就可以得到一个与 u_i 相位相反，幅值被放大的输出信号 u_o ，从而实现了放大。

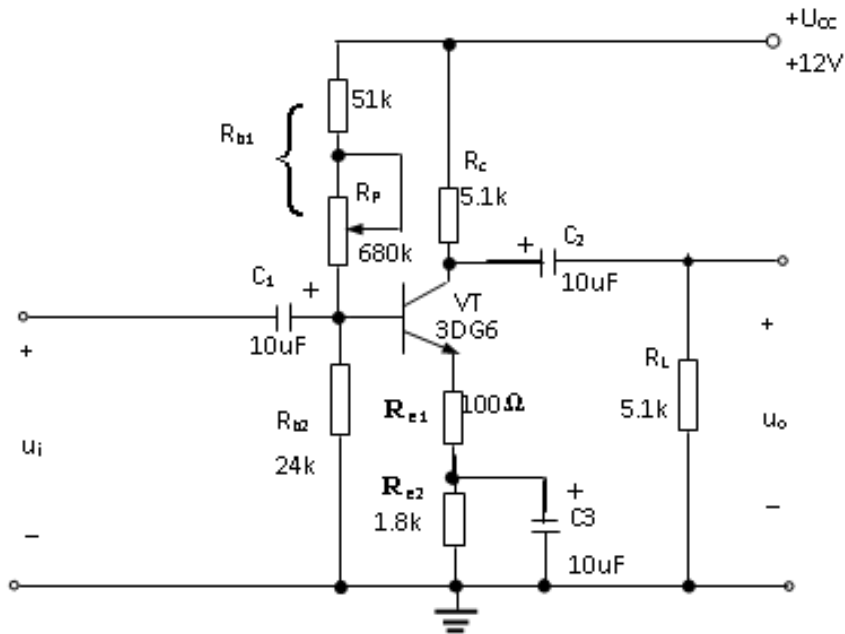


图 3.1 共发射极放大器

1、静态工作点

$$U_{BQ} = U_{CC} R_{b2} / (R_{b1} + R_{b2})$$

$$I_{CQ} \approx I_{EQ} = (U_{BQ} - U_{BE}) / R_e = U_{EQ} / R_e$$

$$U_{CEQ} \approx U_{CC} - I_{CQ} (R_C + R_e)$$

为使三极管工作在放大区，一般应满足：

$$\text{硅管： } U_{BE} \approx 0.7V$$

$$U_{CC} > U_{CEQ} > 1V$$

2、电压放大倍数

$$A_u = -\beta R_L' / r_{be} \quad (\text{注： } R_L' = R_L // R_C)$$

3、输入、输出电阻

$$R_i = R_{b1} // R_{b2} // r_{be}$$

$$r_{be} = r_{bb'} + (1 + \beta) 26mV / I_{EQ} \text{ mA}$$

$$R_o = r_o // R_C \approx R_C$$

三、实验设备

- | | |
|-----------------------------|-----|
| 1、模拟电子线路实验箱（启东 DICE-KM18-A） | 1 台 |
| 2、双踪示波器（固纬 GDS-1102B） | 1 台 |
| 3、函数信号发生器（数英 TFG6920A） | 1 台 |
| 4、直流稳压电源 | 1 台 |
| 5、数字万用表（数英 SA5041） | 1 台 |

四、实验内容与步骤

1、线路连接

按图 1.1 连接电路，把基极偏置电阻 R_P 调到最大值，避免工作电流过大。

2、静态工作点设置

接通+12V 直流电源，调节基极偏置电阻 R_P ，使 $I_{EQ}=1\text{mA}$ ，也即是使 $U_{EQ}=1.9\text{V}$ 。然后测试各工作点电压，填入表 3-1 中。

表 3-1

U_{BQ} (V)	U_{EQ} (V)	U_{CQ} (V)	U_{BEQ} (V)	U_{CEQ} (V)
	1.9V			

3、电压放大倍数测量

调节信号源，使之输出一个频率为 1kHz，峰峰值为 30mV 的正弦信号（用示波器测量）。然后将输入信号加到放大器的输入端，完成表 3-2 内容。

表 3-2

u_{ipp} (V)	u_{oLpp} (V)	$A_u = u_{oLpp} / u_{ipp}$

表中的 u_{ipp} 、 u_{oLpp} 分别用示波器测量，并观察其输出波形，电压放大倍数应该在波形不失真的情况下测量。

4、输入、输出电阻测量

放大器的输出电阻的大小反映了它带负载的能力， R_o 愈小则带负载的能力愈强。放大器输出电阻的测量方法如图 3.2 所示。负载电阻 R_L 的取值应接近放大器的输出电阻 R_o ，以减小测量误差。用示波器观察输出波形，在输出波形不失真的情况下测量其幅度。首先测量 R_L 未接入放大器时的输出电压 u_{opp} ，接入 R_L 后再测量放大器负载上的电压 u_{oLpp} ，完成表 3-3 内容。

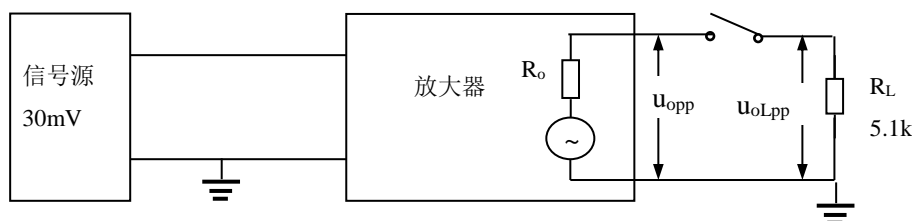


图 3.2 输出电阻测量示意图

$$R_o = \left(\frac{u_{opp}}{u_{oLpp}} - 1 \right) R_L$$

表 3-3

u_{opp} (V)	u_{oLpp} (V)	R_o (k Ω)

放大器的输入电阻反映了放大器本身消耗输入信号源功率的大小。采用串联电阻法测量放大器的输入电阻 R_i ，即在信号源输出端与放大器的输入端之间串联一个已知的电阻 R （一般选择 R 的值接近 R_i ，以减小测量误差）。测试电路如图 3.3 所示。用示波器观察输出波形，在不失真的情况下测出 u_{spp} 、 u_{ipp} 的值，并填入表 3-4 中。（ u_{spp} 建议取 500mV）

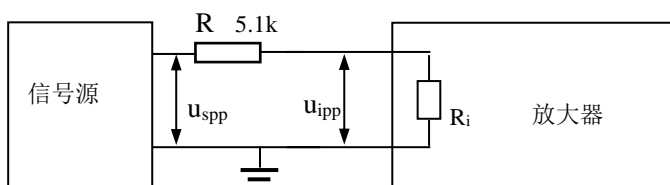


图 3.3 输入电阻测量示意图

$$R_i = \frac{R u_{ipp}}{u_{spp} - u_{ipp}}$$

表 3-4

u_{spp} (V)	u_{ipp} (V)	R_i (k Ω)

5、观察静态工作点 Q 的变化对放大器性能的影响

逐渐增大输入信号的幅度，用示波器观察放大器的输出波形，如果静态工作点 Q 不在放大器线性放大区中点，波形幅度会出现一边失真，调节 R_P 使输出波形达到上、下幅度同时为最大不失真波形的情况下，记下 R_P 的值（此时的 R_P 值为合适），然后再分别调节 R_P 为最大和最小，并观察饱和、截止失真情况下的波形，完成 3-5 内容。

表 3-5

R_P (k Ω)	U_{BE} (V)	U_E (V)	U_C (V)	输出波形

五、实验报告要求

- （1）整理实验数据，并将理论值与测量值进行比较，分析误差；
- （2）实验总结及体会。

实验四 集成运算放大器的应用

一、实验目的

- 1、掌握集成运算放大器的正确使用方法；
- 2、熟悉集成运算放大器的基本线性应用。

二、实验原理

集成运算放大器是一种具有高增益的直接耦合多级放大电路。当外部接入不同的线性或非线性元器件组成应用电路时，可以灵活地实现各种特定函数关系。在线性应用方面，可组成比例、加法、减法、积分、微分等模拟运算电路。本实验主要研究集成运放的基本线性应用电路，研究的前提是基于集成运放是理想化的情况，即电路的 $R_i \approx \infty$ ， $I_i \approx 0$ ， $U_+ \approx U_-$ 。

三、实验设备

- | | |
|-----------------------------|-----|
| 1、模拟电子线路实验箱（启东 DICE-KM18-A） | 1 台 |
| 2、双踪示波器（固纬 GDS-1102B） | 1 台 |
| 3、函数信号发生器（数英 TFG6920A） | 1 台 |
| 4、直流稳压电源 | 1 台 |
| 5、数字万用表（数英 SA5041） | 1 台 |

四、实验内容与步骤

1、反向比例放大器

反向比例放大器是最基本的应用电路，如图 4.1 所示，其闭环电压增益 $A_{uF} = -R_F / R_1$ ，平衡电阻 $R_P = R_1 // R_F$ 。

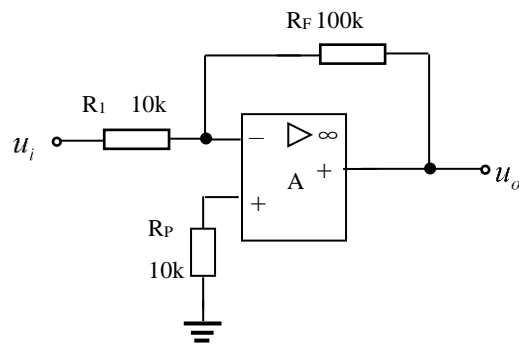


图 4.1 反向比例放大器

调节信号源，使 $f=1\text{kHz}$ ， $u_{ipp}=200\text{mV}$ ，根据电路测量结果填入表 4-1 中。

表 4-1

u_{ipp} (mV)	u_{opp} (mV)		$A_{uF} = -R_F / R_1$	输入波形	输出波形
200	理论值	实测值			

2、同相比例放大器

同相比例放大器如图 4.2 所示， $R_P = R_1 // R_F$ ，其闭环电压增益 $A_{uF} = 1 + (R_F / R_1)$

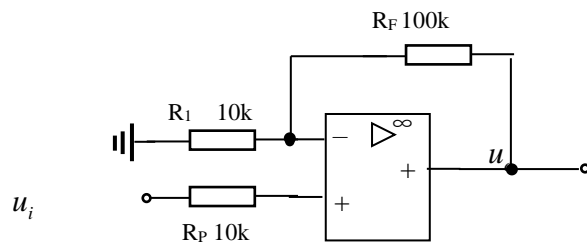


图 4.2 同相比例放大器

保持输入信号为 $f=1\text{kHz}$, $u_{\text{ipp}}=200\text{mV}$, 根据电路测量结果填入表 4-2 中。

表 4-2

u_{ipp} (mV)	u_{opp} (mV)		$A_{\text{uF}} = 1 + (R_F / R_I)$	输入波形	输出波形
200	理论值	实测值			

3、积分器

积分器的基本电路如 4.3 所示。

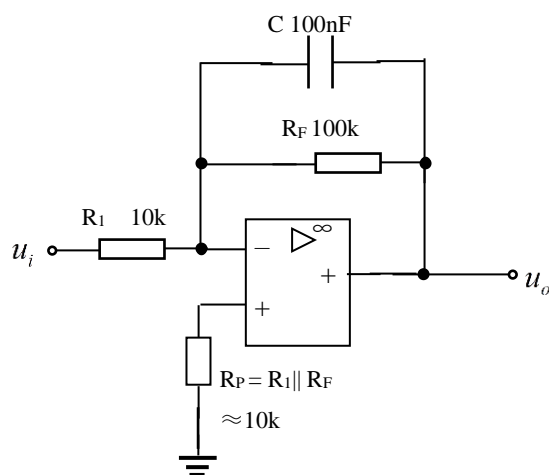


图 4.3 积分电路

$$u_o = \frac{-1}{R_I C} \int_0^t u_i dt \quad (\text{式中 } R_I C \text{ 为积分时间常数})$$

为限制电路的低频电压增益, 可将反馈电容 C 与一个电阻 R_F 并联, 当输入频率大于 $f_0=1/(2\pi R_F C)$ 时, 电路为积分电路。若输入频率远低于 f_0 , 则电路近似一个反向比例放大器。

电路输入方波信号: $f=500\text{Hz}$, $u_{\text{ipp}}=1\text{V}$, 用示波器同时观察输入、输出波形, 记录并描绘波形。

4、微分器

微分器的基本电路如图 4.4 所示。

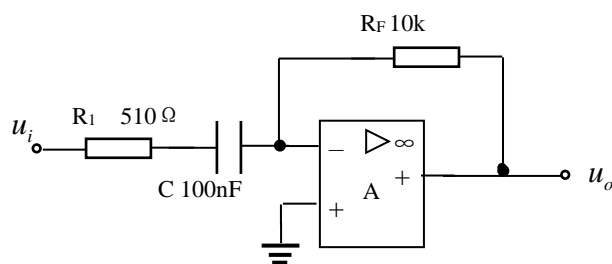


图 4.4 微分电路

$$u_o = -R_F C \frac{du_i}{dt} \quad (\text{式中 } R_F C \text{ 为微分时间常数})$$

由于电容的容抗随输入信号的频率升高而减小，使得输入电压随频率升高而增加，为限制电路的高频电压增益，在输入端与电容C之间接入一个小电阻 R_1 ，当输入频率低于 $f_0=1/(2\pi R_1 C)$ 时，电路起微分作用，若输入频率远高于 f_0 ，则电路近似一个反向比例放大器。

调节信号源，得到一个 $f=500\text{Hz}$ ， $u_{ipp}=1\text{V}$ 的三角波作为输入信号，用示波器同时观察输入、输出波形，记录并描绘波形。

五、实验报告要求

- (1) 整理实验数据，将理论值和实验值进行比较，分析误差；
- (2) 实验总结及体会。

实验五 TTL 集成逻辑门的功能与参数测试

一、实验目的

- 1、掌握 TTL 集成与非门的逻辑功能和主要参数的测试方法。
- 2、掌握 TTL 器件的使用规则。
- 3、熟悉数字电路实验装置的结构、基本功能和使用方法。

二、实验原理

本实验采用四输入双与非门 74LS20，该 TTL 集成电路中含有两个互相独立的与非门，每个与非门有四个输入端。74LS20 芯片的引脚排列如图 5.1 所示。

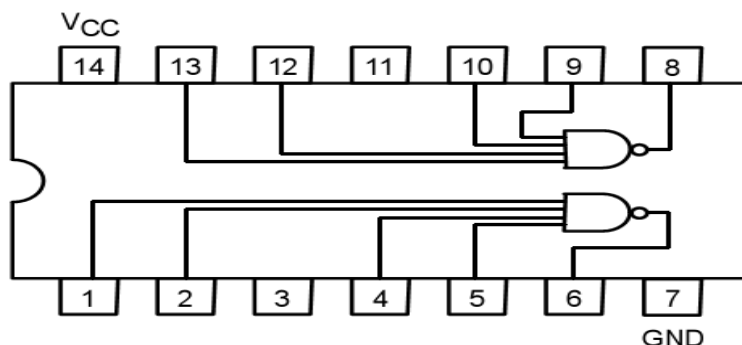


图 5.1 74LS20 芯片引脚排列图

1. 与非门的逻辑功能

与非门的逻辑功能为:当输入端中有一个或一个以上是低电平时，输出端为电平；只有当输入端全部为高电平时，输出端才是低电平。4 输入端与非门的逻辑表达式为

$$Y = \overline{ABCD} \quad (5.1)$$

2. TTL 与非门的主要参数

(1) 高电平输出 V_{OH} 和低电平输出 V_{OL}

高电平输出 V_{OH} 的测试电路如图 5.2(a)所示，把与非门的 4 个输入端中的一个接地或两个以上的输入端接地，用数字万用表的直流电压档测量与非门输出端电压 V_{OH} ，测量的电压值应大于 2.4 V。

低电平输出 V_{OL} 的测试电路如图 5.2(b)所示。把与非门的 4 个输入端全部悬空或全部接高电平，用数字万用表的直流电压档测量与非门输出端电压 V_{OL} ，测量的电压值应小于 0.4V。

(2) 电压传输特性

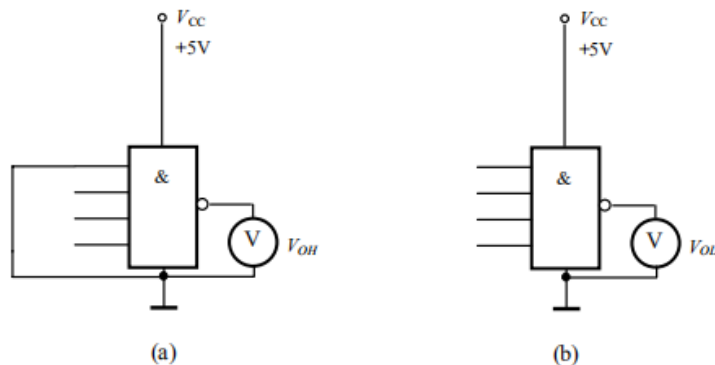


图 5.2 TTL 与非门高电平输出 V_{OH} 和低电平输出 V_{OL}

门的输出电压 V_o 。随输入电压 V_i 而变化的曲线 $V_o = f(V_i)$ 称为门的电压传输特性，通过它可测试门电路的一些重要参数，如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{OFF} 、开门电平 V_{ON} 、阈值电平 V_T 、抗干扰容限 V_{NL} 、 V_{NH} 等。

电压传输特性测试电路如图 5.3 所示。电压传输特性采用逐点测试法，即调节 R_W 。安点测得 V_i 及 V_o 然后绘成曲线。

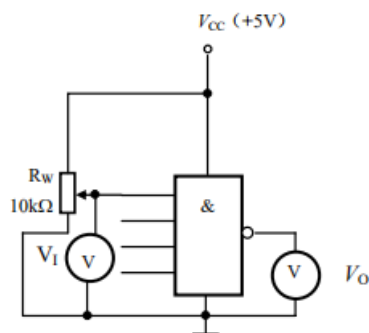


图 5.3 TTL 与非门电压传输特性测试电路

三、实验设备与器件

- 1、数字电路实验台 1 台。
- 2、数字万用表 1 只。
- 3、74LS20 芯片 1 片，电位器 2 只，电阻若干。

四、实验内容

1. 验证 TTL 集成与非门 74LS20 的逻辑功能

要求画出测试电路图，列出真值表，写出逻辑表达式。

2. 测试 74LS20 主要参数

按图 5.2 所示电路进行各项测试，并将结果登记在表 5.1 中。

表 5.1

V_{OH} (V)	V_{OL} (V)

参照图 5.3 电路逐点测试电压传输特性，并将结果登记在表 5.2 中。

表 5.2

V_i (V)	0	0.2	0.4	0.6	0.8	1.0	1.5	2.0	2.5	...
V_o (V)										

五、实验报告

要求:

- 1、记录、整理实验数据，并对结果进行分析。
- 2、画出实测的电压传输特性曲线，并从中读出各有关参数值。
- 3、对实验进行总结，写出心得体会。

实验六 数据选择器、译码器测试及应用

一、实验目的

- 1、掌握中规模集成数据选择器、译码器的逻辑功能及使用方法。
- 2、学习用数据选择器、译码器构成组合逻辑电路的方法。

二、实验原理

1、数据选择器

数据选择器又叫“多路开关”。数据选择器在地址码（也称为选择控制）电位的控制下从几路输入数据中选择一路并将其送到公共的输出端。4 选 1 数据选择器的逻辑符号如图 6.1 所示，其等效电路如图 6.2 所示。电路有 4 路数据输入端 $D_0 \sim D_3$ ，通过地址控制信号 A_1 、 A_0 从 4 路数据中选某 1 路数据送至输出端 Y 。

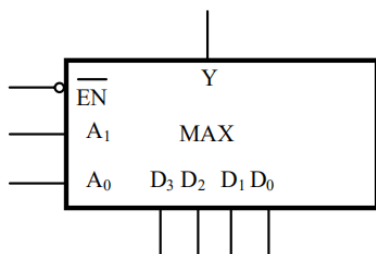


图 6.1 4 选 1 数据选择器的逻辑符号

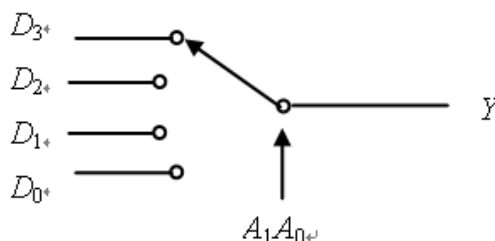


图 6.2 4 选 1 数据选择器等效图

双 4 选 1 数据选择器就是在同一块集成芯片上有两个 4 选 1 数据选择器，74LS153 就是其中一种双 4 选 1 的数据选择器，它的引脚排列如图 6.3 所示， $1\bar{S}$ 、 $2\bar{S}$ 分别是两个数据选择器独立的使能端； A_1 、 A_0 为公用的地址输入端； $1D_0 \sim 1D_3$ 和 $2D_0 \sim 2D_3$ 分别为两个 4 选 1 数据选择器的数据输入端； $1Y$ 、 $2Y$ 为两个输出端。

74LS153 的功能如表 6.1 所示，当使能端 $1\bar{S}$ ($2\bar{S}$) = 1 时，多路开关被禁止，无输出， $Y=0$ 。当使能端 $1\bar{S}$ ($2\bar{S}$) = 0 时，多路开关正常工作，根据地址码 A_1 、 A_0 的状态，将相应的数据 $D_0 \sim D_3$ 送到输出端 Y 。例如， $A_1A_0=00$ 则选择 D_0 数据到输出端，即 $Y=D_0$ 。 $A_1A_0=01$ 则选择 D_1 数据到输出端，即 $Y=D_1$ 。依次类推，可以得到其他地址状态的电路输出。

表 6.1

输入		输出
\bar{S}	$A_1 A_0$	Y
1	× ×	0
0	0 0	D_0
0	0 1	D_1
0	1 0	D_2
0	1 1	D_3

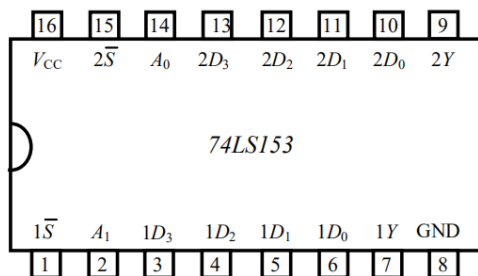


图 6.3 74LS153 的引脚排列图

双 4 选 1 数据选择器的输出逻辑表达式方程为

$$Y = \bar{A}_1 \bar{A}_0 D_0 + \bar{A}_1 A_0 D_1 + A_1 \bar{A}_0 D_2 + A_1 A_0 D_3$$

数据选择器的用途很多，例如多通道传输，数码比较，并行码变串行码，以及实现逻辑函数等。

2、3 线-8 线译码器 74LS138

译码器是一个多输入、多输出的组合逻辑电路。它的作用是对输入代码进行“翻译”，使输出通道中相应的一路或多路有信号输出。译码器在数字系统中有泛的用途，可以用于代码的转换、终端数字显示、数据分配、产生存储器寻址信号以及组合控制信号等。

译码器可分为通用译码器和显示译码器两大类。通用译码器（又称 M 进制译码器），用来表示输入变量的状态。例如，2 线-4 线、3 线-8 线和 4 线-16 线译码器等属于通用译码器。对于有 n 个输入变量的通用译码器，有 2^n 个不同的组合状态，就有 2^n 个输出端供其使用，而每一个输出所代表的函数都对应于个 n 变量的最小项。

74LS138 是 3 线-8 线译码器，引脚排列如图 6.4 所示，其功能如表 6.2 所示。A0、A1、A2 为地址输入端， $\bar{Y}_0 \sim \bar{Y}_7$ 是译码器输出端，S1、 \bar{S}_2 、 \bar{S}_3 是使能端。当 S1=1，S2+S3=0 时，译码器工作，由地址码指定的输出端为有效信号（为 0），其它输出端为无效信号（为 1）。当 S1=0,或者 $\bar{S}_2+\bar{S}_3=1$ 时，译码器被禁止，全部输出均为 1（无效信号）。

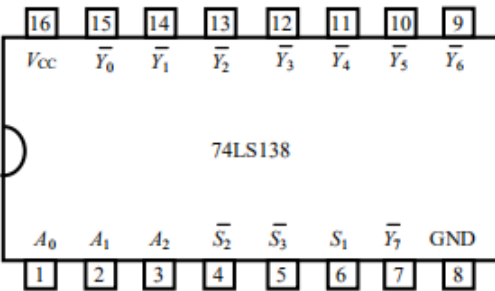


图 6.4 74LS138 的引脚排列图

表 6.2

S_1	$\bar{S}_2 + \bar{S}_3$	A_2	A_1	A_0	\bar{Y}_7	\bar{Y}_6	\bar{Y}_5	\bar{Y}_4	\bar{Y}_3	\bar{Y}_2	\bar{Y}_1	\bar{Y}_0
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	0	1	1	1
1	0	1	0	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	1	0	1	1	1	1	1
1	0	1	1	0	1	0	1	1	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1	1	1

三、实验设备与器件

- 1、数字电路实验台 1 台。
- 2、74LS153、74LS138、74LS20 集成电路芯片各 1 片。

四、实验内容

1、测试数据选择器 74LS153 的逻辑功能

将地址端 A1A0, 使能端 \bar{S}_1 分别接逻辑开关, 数据端 D0~ D3 分别接不同的逻辑开关, 输出端接逻辑电平显示灯, 参照表 6.1 所示的数据选择器的功能, 按动逻辑电平开关, 逐项测试 74LS138 的逻辑功能。

2、测试译码器 74LS138 的逻辑功能

将译码器使能端 S1、 \bar{S}_2 、 \bar{S}_3 及地址端 A2、A1、A0 分别接至逻辑开关, 8 个输出端 $\bar{Y}_0 \sim \bar{Y}_7$ 依次连接在逻辑电平显示灯, 参照表 6.2 所示的译码器的功能, 按动逻辑电平开关, 逐项测试 74LS138 的逻辑功能。

3、用双 4 选 1 数据选择器 74LS153 产生 1011 序列信号

要求: 写出设计过程, 画出逻辑电路图, 描绘 A0、A1 及输出端 Y 的波形。

提示: 地址端应为连续脉冲信号。

4、用 74LS138 设计一判决电路

判决电路由一名主裁判和三名副裁判来决定比赛成绩, 在主裁判同意或者三名副裁判中多数同意的条件下, 比赛成绩才被承认。

五、预习内容

- 1、复习有关数据选择器和译码器的工作原理。
- 2、画出实验内容 1 和 2 验证 74LS153、74LS138 逻辑功能的电路连线图。
- 3、根据实验任务, 对实验内容 3 和 4 进行预设计, 画出所需的实验线路。

六、实验报告

- 1、设计并画出实验线路。
- 2、对实验结果进行分析、讨论。
- 3、对实验进行总结, 写出心得体会。

实验七 触发器及其应用

一、实验目的

- 1、掌握基本 RS、D、JK 触发器的逻辑功能。
- 2、掌握集成触发器的逻辑功能及使用方法。
- 3、熟悉触发器的应用。

二、实验原理

触发器(Flip-Flop, FF)有两个稳定的状态,即 0 态和 1 态。当触发器的输出 $Q=0$ 、 $Q=1$ 时,称触发器处于 0 态;当 $Q=1$ 、 $Q=0$ 时,称触发器处于 1 态。一般的触发器都具有保持、置 0 和置 1 功能。根据电路结构和功能的不同,触发器有 RS 触发器、D 触发器、JK 触发器、T 触发器和 T'触发器等类型。

1、基本 RS 触发器

基本 RS 触发器可以用与非门和或非门构成。由与非门构成的基本 RS 触发器的电路结构如图 7.1 所示。它有两个输出端 Q 和 \bar{Q} ,两个输入端 \bar{R}_D 和 \bar{S}_D , \bar{R}_D 是置 0 端,低电平有效,信号名称的下标“D”表示输入信号直接(Direct)控制触发器的输出。 \bar{S}_D 是置 1 端,低电平有效。基本 RS 触发器的特性表如表 7.1 所示,它有置 0、置 1 和保持功能,其特性方程为

$$\left. \begin{aligned} Q^{n+1} &= S_D + \bar{R}_D Q^n \\ \bar{S}_D + \bar{R}_D &= 1 \text{ (约束条件)} \end{aligned} \right\} \quad (7.1)$$

式中, $\bar{S}_D + \bar{R}_D = 1$ 是约束条件,它表示两个输入端不允许同时为 0 (至少有一个为 1)。

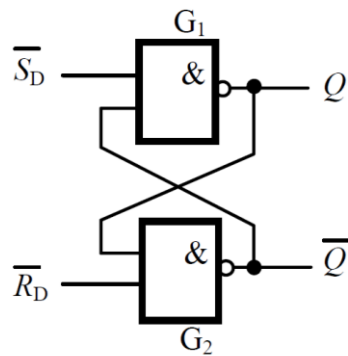


表 7.1 基本 RS 触发器的特性表

\bar{S}_D	\bar{R}_D	Q^{n+1}
0	0	×
0	1	1
1	0	0
1	1	Q^n

图 7.1 基本 RS 触发器的电路结构如图

2、集成 D 触发器

TTL 集成 D 触发器般采用维持 阻塞结构,74LS74 是维持阻塞结构的双 D 型触发器,其逻辑符号如图 7.2 所示,芯片的引脚排列如图 7.3 所示。

在 74LS74 芯片中有两个相同的 D 触发器 (双 D 触发器),每个触发器有信号输入端 D、时钟输入端 CP、异步置 0 端 \bar{R}_D 和异步置 1 端 \bar{S}_D 。 \bar{R}_D 和 \bar{S}_D 的优先权高于 D 和 CP,当 \bar{R}_D 和 \bar{S}_D 为高电平 (无效) 时,电路才具有 D 触发器的特性,而且是 CP 的上升沿触发。因此,维持-阻塞 D 触发器的特性方程可写成

$$Q^{n+1} = D \times CP \uparrow \quad (7.2)$$

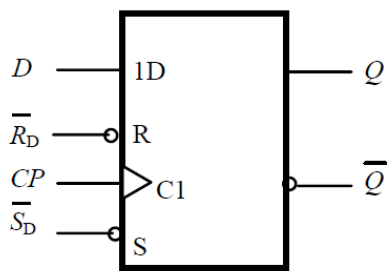


图 7.2 D 型触发器逻辑符号

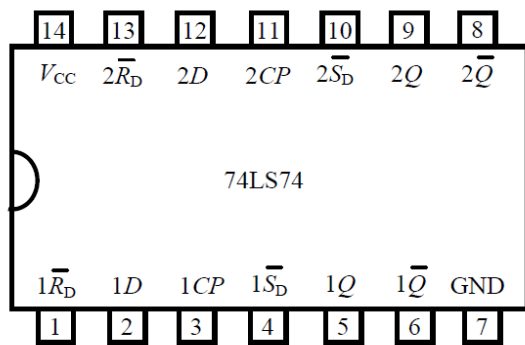


图 7.3 74LS74 的引脚排列图

钟控 D 触发器没有约束条件，触发器的状态只取决于时钟到来前 D 端的状态，D 触发器的应用很广，可用作数字信号的寄存、移位、分频、延时和波形发生器等。

3、集成 JK 触发器

集成 JK 触发器有主从结构和边沿结构两种类型。74LS112 是边沿结构的双 JK 触发器，其逻辑符号如图 7.4 所示，芯片的引脚排列如图 7.5 所示。在 74LS112 芯片中有两个相同的 JK 触发器，每个触发器有信号输入端 J、K 时钟输入端 CP，异步置 0 端 \bar{R}_D 和异步置 1 端 \bar{S}_D 。 \bar{R}_D 和 \bar{S}_D 的优先权高于 J、K 和 CP，当 \bar{R}_D 和 \bar{S}_D 为高电平（无效）时，电路才具有 JK 触发器的特性，而且是 CP 的下降沿触发，因此 JK 触发器的特性方程可写成

$$Q^{n+1} = (JQ^n + KQ^n)CP\downarrow \quad (7.3)$$

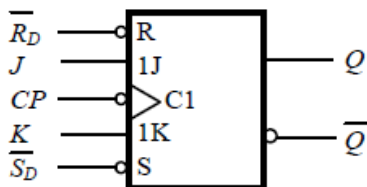


图 7.4 边沿 JK 触发器逻辑符号

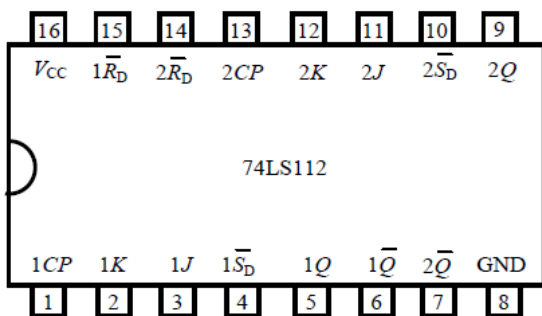


图 7.5 74LS112 的引脚排列图

三、实验设备与器件

- 1、数字电路实验台 1 台。
- 2、74LS112、74LS74、74LS00 集成电路芯片各 1 片。

四、实验内容

1、测试基本 RS 触发器的逻辑功能

按图 7.1 接线，输入端 \bar{R}_D 、 \bar{S}_D 接逻辑开关，输出端 Q 和 \bar{Q} 接逻辑电平显示输入插口，按表 7.2 要求测试并记录。

表 7.2

输 入		输 出	
\bar{S}_D	\bar{R}_D	Q^{n+1}	\bar{Q}^{n+1}
0	1		
1	0		
1	1		
0	0		

2.测试双 D 触发器 74LS74 的逻辑功能

(1) 测试 \bar{R}_D 、 \bar{S}_D 的置位、复位功能

\bar{R}_D 、 \bar{S}_D 、D 接逻辑开关, CP 接单次脉冲源, Q 接 LED 显示输入插口。当 $\bar{S}_D=0$ 、 $\bar{R}_D=1$ 或 $\bar{S}_D=1$ 、 $\bar{R}_D=0$ 时任意改变 D 及 CP 的状态, 观察 Q 端状态, 按表格自拟并记录。

(2) 测试 D 触发器的逻辑功能

按表 7.3 要求逐项测试 D 触发器的逻辑功能,并指出 CP 脉冲作用边沿。

表 7.3

输 入		输 出	
D	CP	Q^n	Q^{n+1}
0	↑	0	
0	↑	1	
1	↑	0	
1	↑	1	

3、测试双 JK 触发器 74LS112 逻辑功能

(1) 测试 \bar{R}_D 、 \bar{S}_D 的置位、复位功能

\bar{R}_D 、 \bar{S}_D 、J、K 接逻辑开关,CP 接单次脉冲源,Q 接 LED 显示输入插口。当 $\bar{S}_D=0$ 、 $\bar{R}_D=1$ 或 $\bar{S}_D=1$ 、 $\bar{R}_D=0$ 时任意改变 J、K 及 CP 的状态,观察 Q 端状态。自拟表格并记录之。

(2) 测试 JK 触发器的逻辑功能

按表 7.4 要求逐项测试 JK 触发器的逻辑功能, 并指出 CP 脉冲作用边沿。

表 7.4

输 入			输 出	
J	K	CP	Q^n	Q^{n+1}
0	0	↓	0	
0	0	↓	1	
0	1	↓	0	
0	1	↓	1	
1	0	↓	0	
1	0	↓	1	
1	1	↓	0	
1	1	↓	1	

五、实验预习要求

- 1、复习有关触发器内容。
- 2、列出各触发器功能测试表格。
- 3、触发器实现正常功能时， \bar{R}_D 、 \bar{S}_D 应处于什么状态？

六、实验报告

- 1、试述各类触发器的逻辑功能。
- 2、对实验进行总结，写出心得体会。

实验八 计数器及其应用

一、实验目的

- 1、掌握中规模集成计数器的使用及功能测试方法。
- 2、掌握用集成计数器构成任意模值计数器的方法。

二、实验原理

计数器是一个用以实现计数功能的时序逻辑部件，它不仅可用来对脉冲进行计数，还常用作数字系统的定时、分频和执行数字运算以及其他特定的逻辑功能。

计数器种类很多。按构成计数器中的各触发器是否使用一个时钟脉冲源来分，有同步计数器和异步计数器；根据计数进制的不同，分为二进制、十进制和任意进制计数器；根据计数的增减趋势，又分为加法、减法和可逆计数器；还有可预置数和可编程功能计数器等。

1、中规模十进制计数器

74LS192 是同步十进制可逆计数器，具有双时钟输入，并具有清除和置数等功能，其逻辑符号如图 8.1 所示，芯片的引脚排列如图 8.2 所示，逻辑功能如表 8.1 所示。

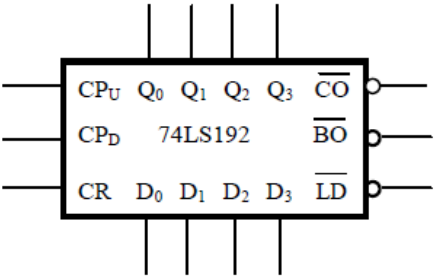


图 8.1 74LS192 的逻辑符号

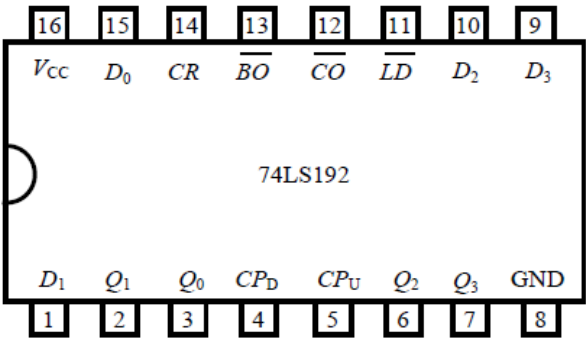


图 8.2 74LS192 的引脚排列图

表 8.1 74LS192 逻辑功能表

输 入				输 出							
CR	\overline{LD}	CP_U	CP_D	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
1	×	×	×	×	×	×	×	0	0	0	0
0	0	×	×	d	c	b	a	d	c	b	a
0	1	↑	1	×	×	×	×	加 计 数			
0	1	1	↓	×	×	×	×	减 计 数			

\overline{LD} 是预置端，D₃D₂D₁D₀ 预置数据输入端，是当 \overline{LD} =0 时，Q₃Q₂Q₁Q₀=D₃D₂D₁D₀；CR 是清除端，当 CR=1 时，Q₃Q₂Q₁Q₀=0000；CP_U 是加计数时钟输入端；CP_D 是减计数时钟输入端； \overline{CO} 是异步进位输出端； \overline{BO} 是异步借位输出端。

2、实现任意进制计数的方法

（1）用复位法实现任意进制计数器

假定已有 N 进制计数器，而需要得到一个 M 进制计数器时，只要 M<N,就可以用复位法使计数器计数到 M 时置 0,即获得 M 进制计数器。

采用 74LS192 芯片用复位法实现任意进制计数器的方法总结分为两步：第 1 步，确定 N 进制计数器的初态、末态和第一个无效状态；第 2 步，设计 CR 控制电路，当第一个无效状态到来时使 $CR=1$ ，其他状态 $CR=0$ 。采用复位法，计数器的初态只能为 0。

方法举例：采用 74LS192 芯片用复位法设计模 3 计数器

第 1 步：确定初态、末态和第一个无效状态如图 8.3 所示。

第 2 步：设计 CR 控制电路，当第一个无效状态到来时使 $CR=1$ ，其他状态 $CR=0$ 。因此，可以将 74LS192 芯片的 Q_1 和 Q_0 端接一个二输入的与门，将与门的输出端接到 74LS192 芯片的 CR 端。接好的电路如图 8.4 所示。

	Q_3	Q_2	Q_1	Q_0
初态	0	0	0	0
	0	0	0	1
末态	0	0	1	0
第 1 个无效状态	0	0	1	1

图 8.3 状态确定图

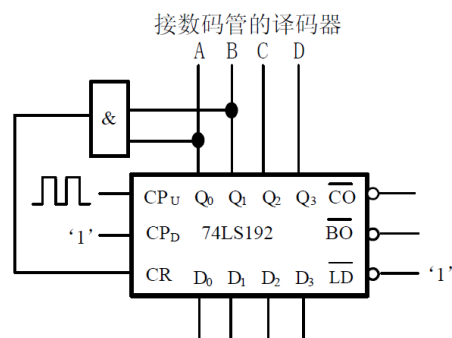


图 8.4 复位法设计模 3 计数器

(2) 利用预置功能获 M 进制计数器

通过设置不同的预置值，使计数器从某个预置状态开始计数，到达某个状态时，产生预置控制信号，加到预置控制端 \overline{LD} 进行预置，计数器以预置、计数方式交替工作来改变原来计数器的模值。

采用 74LS192 芯片用预置法实现任意进制计数器的方法比较多，下面只介绍其中一种方法，可总结分为 3 步：第 1 步，确定 N 进制计数器的初态、末态，第一个无效状态；第 2 步，设置 $D_3D_2D_1D_0$ =初态；第 3 步，设计 \overline{LD} 控制电路，当第一个无效状态到来时使 $\overline{LD}=0$ ，其他状态 $\overline{LD}=1$ 。采用预置法，计数器的初态是可变的，不一定为 0。

方法举例：采用 74LS192 芯片用预置法设计模 3 计数器

第 1 步：确定初态、末态和第一个无效状态如图 8.5 所示。

第 2 步：设置 $D_3D_2D_1D_0$ =初态，即 $D_3D_2D_1D_0=0000$ 。

第 3 步：设计 \overline{LD} 控制电路，当第一个无效状态到来时使 $\overline{LD}=0$ ，其他状态 $\overline{LD}=1$ 。因此，可以将 74LS192 芯片的 Q_1 和 Q_0 端接一个二输入的与非门，将与非门的输出端接到 74LS192 芯片的 \overline{LD} 端。注意，芯片的 CR 端一定要接低电平，接好的电路如图 8.6 所示。

	Q_3	Q_2	Q_1	Q_0
初态	0	0	0	0
	0	0	0	1
末态	0	0	1	0
第 1 个无效状态	0	0	1	1

图 8.5 状态确定图

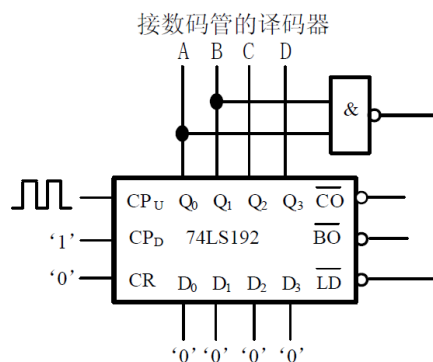


图 8.4 复位法设计模 3 计数器

三、实验设备与器件

- 1、数字电路实验台 1 台。
- 2、74LS192、74LS00、74LS20 集成电路芯片各 1 片。

四、实验内容

1、测试 74LS192 同步十进制可逆计数器的逻辑功能

计数脉冲由单次脉冲源提供，将清除端 \overline{CR} ，置数端 \overline{LD} ，数据输入端 D0、D1、D2、D3 分别接逻辑开关，输出端 Q0、Q1、Q2、Q3 接译码显示输入相应插口 A、B、C、D； \overline{CO} 和 \overline{BO} 接逻辑电平显示插口。按 74LS192 的功能逐项测试并判断该集成块的功能是否正常。

2、用复位法及预法设计模 4 计数器

采用 74LS192 可逆计数器，分别用复位法及预置法设计模 8 计数器，并行测试。

五、实验预习要求

- 1、复习有关计数器的内容。
- 2、绘出各项实验内容的详细线路图。
- 3、熟悉实验所用各集成块的引脚排列图。

六、实验报告

- 1、画出实验线路图，记录实验现象，对实验结果进行分析。
- 2、对实验进行总结。