Miniprojekt: Minimax-Maschine Dokumentation

Maximilian Lumpe, Niklas Blume, Jan Feuchter, Phu Bac Duong

Hardware Projekt 2017 24. Januar 2017

Inhaltsverzeichnis

1	Einleitung	2
2	Aufgabe: Paketanalyse	2
3	•	3 3 4 4
4	Finale Implementierung	5
5	Angestrebte Projektergebnisse	6
6	Arbeitsaufteilung	6
7	Projektdurchführung	7
8	Bewertung der Lösung	8
9	Anhang: Flussdiagramme, Maschinenübersicht	9
10	Anhang: Verwendete Hilfsmittel	10

1 Einleitung

In diesem Miniprojekt im Rahmen des Hardware-Praktikums beschäftigen wir uns mit der Minimax-Maschine, welche uns grundlegend aus der Vorlesung "Grundlagen der Rechnerarchitektur" bekannt ist. Zur Lösung der Aufgaben ist es hierbei notwendig, die vorgegebene Grundstruktur der Maschine geeignet zu erweitern, um die Algorithmen zu realisieren.

Die Vorbereitung auf unser Projekt wird dokumentiert und strukturiert durch das von uns erstellte Pflichtenheft. Das Pflichtenheft wird nur unsere Vorbereitung beinhalten. Die Ergebnisse werden in einer weiteren Dokumentation enthalten sein.

2 Aufgabe: Paketanalyse

Nach unserem Verständnis ist das Ziel der Aufgabenstellung das Implementieren des Algorithmus "Paketanalyse" auf der Minimax-Maschine. Dieser Algorithmus wertet die Länge des Nutzdatenteils der Datenpakete aus dem Speicher der Maschine aus.

Jedes Paket besteht aus einem Header mit 80 Bits, gefolgt von dem Datenteil mit variabler Länge. Ein Paket beginnt mit dem festgelegten Bitmuster 1110. Der Header enthält eine 2 Bytes lange Kanalnummer, die bei der Bitstelle 32. beginnt. Zu einem Kanal gehören mehrere Datenpakete mit einer eindeutigen Kanalnummer. Die Anzahl der Bits, die in den Speicher geladen werden, wird als bekannt vorausgesetzt und wird in ein entsprechendes Register vorgeladen.

Nun soll der "Paketanalyse"-Algorithmus eine Tabelle, die Kanalnummern und zugehörige Datenlängen (in Bits) enthält, anlegen. Haben mehrere Pakete dieselbe Kanalnummer, so werden die Längen des Nutzdatenteils addiert. Die Tabelle soll ab einer beliebigen Speicheradresse außerhalb des Paketfeldbereichs im Hauptspeicher der Maschine abgelegt werden.

Diese Aufgabenstellung soll mit dem gegebenen Minimax-Simulator simuliert und getestet werden. Die Maschine kann durch vorgegebene Bauteile erweitert werden, was sich jedoch auf die Bewertung auswirkt. Der Algorithmus wird in Form der Steuertabelle implementiert und soll außerdem als Flussdiagramm abgegeben werden.

3 Ist-Analyse der Basismaschine

Im Rahmen der Vorlesung "Grundlagen der Rechnerarchitektur" haben wir die Minimax-Maschine als Beispiel kennengelernt. Diese Minimax-Maschine ist ein Rechensystem, welches auf dem Grundprinzip der Von-Neumann-Architektur basiert. Im Wesentlichen besteht das System aus einigen Registern und einer arithmetisch-logischen Einheit (ALU), welche den Datenpfad bilden, und einem Hauptspeicher (HS), in welchem Code und Daten gemeinsam liegen.

3.1 Register der Basismaschine

Die Basismaschine besteht zunächst nur aus fünf Registern, welche für Grundfunktionen der Maschine benötigt werden. Diese sind ACCU (zum Speichern von Ergebnissen der ALU), PC (zum Speichern der Nummer der aktuellen Programmzeile), MDR (zum Speichern von aus dem HS gelesenen Daten), IR (zum Speichern des Befehls der aktuellen Programmzeile) und MAR (zum Anlegen bestimmter Speicheradressen).

Die Register sind als zweiflankengesteuerte Master-Slave-Flipflops ausgelegt. Damit kann ein Register während eines Taktimpulses zunächst als Quelle und dann als Ziel dienen. Der Befehlsablauf dieses Systems wird über ein Mikroprogramm festgelegt. Für unser Projekt kann die Architektur der Minimax-Maschine um zusätzliche Register erweitert werden.

3.2 Operationen der ALU

In der Basismaschine kann die ALU zunächst nur vier Operationen ausführen (bezeichnet mit: ADD, SUB, TRANS.A, TRANS.B). Die ALU kann aber durch zusätzliche Operationen, wie z.B. dem DIV-Befehl, ergänzt werden.

- ADD: Addiert zwei Register
- SUB: Subtrahiert zwei Register
- TRANS.A: Leitet den Wert A durch
- TRANS.B: Leitet den Wert B durch

Das Ergebnis kann an eines der oben genannten Register geleitet werden.

Symbol	ALU-Operation	ALU Ctrl
ADD	$ALUre sult \leftarrow A + B$	00
SUB	$\text{ALUresult} \leftarrow -A + B$	01
Trans.A	$\text{ALUresult} \leftarrow A$	10
Trans.B	$\text{ALUresult} \leftarrow B$	11

Table 1: ALU-Operationen der Basisimaschine

3.3 Ein- und Ausgabewerte der ALU

Die Eingangswerte A und B der ALU können über zwei Multiplexer bestimmt werden. A kann die Werte 0, 1 und ACCU annehmen, B die Werte MDR, PC, IR und ACCU.

Das Ergebnis einer Operation wird als ALU-result auf einen Bus gegeben, wodurch es an jedes beliebige Register geleitet werden kann. Eine weiter Datenleitung führt zur CU, wodurch bestimmte Flags gesetzt werden können(z.B. wenn das Ergebnis der Operation 0 ist)

3.4 CPU-Befehle

Die CPU-Befehle sind 32 Bit breit, wobei das höchstwertige Byte immer den Opcode enthält. Die verbleibenden 3 Bytes bestimmen dann den Adressteil. Der Opcode und die Operanden werden zunächst vollständig aus dem Hauptspeicher geladen, bevor ein Befehl ausgeführt wird.

4 Finale Implementierung

5 Angestrebte Projektergebnisse

- Ein Pflichtenheft, in dem wir unsere Vorüberlegungen festhalten.
- Eine vollständige und funktionsfähige Lösung mit allen Testdateien.
- Einen Schaltplan, bei dem wir die gegebene Minimax-Maschine um die notwendigen Elemente erweitert haben.
- Eine vollständige Dokumentation, mit der wir unseren Algortihmus und unsere implementierte Lösung beschreiben und erläutern.

6 Arbeitsaufteilung

Name	Aufgabe
Maximilian Lumpe	something something
Niklas Blume	nothing boooh
Jan Feuchter	a bit 01001110011001011110010011001000011110000
Phu Bac Duong	d

7 Projektdurchführung

8 Bewertung der Lösung

9 Anhang: Flussdiagramme, Maschinenübersicht

10 Anhang: Verwendete Hilfsmittel

- Vorlesung: Grundlagen der Rechnerarchitektur
- \bullet Umdruck Paketanalyse 2016/17
- GitHub zur Versionskontrolle und Organisation
- https://www.draw.io zur Erstellung der Flussdiagramme