

TO SĄ ZADANIA NA PIERWSZE ZAJĘCIA LABORATORYJNE

NUMER W RAMCE (podany na liście laboratoryjnej przy nazwiskach osób z zespołu)
TO NUMER STANOWISKA, na którym dany zespół będzie pracował na pierwszych zajęciach.

Zadania na kolejne zajęcia będzie wydawał prowadzący daną grupę.

2

Stanowisko 2 (badanie bramek)

- 1) Wyświetlić na ekranie oscyloskopu charakterystykę przejściową bramki NAND (2 we).
Bramka pochodzi z układu scalonego 7400. Należy:
Na kanał /A/ oscyloskopu podać sinusoidę (0 – 5V) i podać ten sygnał na jedno wejście bramki NAND. Na drugie wejście bramki NAND podać stałą "1" (tj. 5V przez opornik 1kΩ).
Wyjście bramki obserwować na kanale /B/ oscyloskopu.
Przełączyć tryb pracy oscyloskopu (oscylograf: pozycja X-Y pokrętła podstawy czasu).
- 2) Przekształcić sygnał prostokątny (0 – 3V) na sygnał prostokątny (0 – 12V).
Wykorzystać klucz tranzystorowy.
- 3) Wykorzystać układ analogowo-cyfrowy 75451 do sterowania diodą świecącą (LED).
Pobudzać układ sygnałem prostokątnym (0 – 5V) o niskiej częstotliwości (kilka Hz).
Gdy na wejściu jest stan niski (0V) dioda nie świeci się.
Gdy na wejściu jest stan wysoki (5V) dioda świeci się.

(Wskazówki i pomoc: plik UC-praktyka_5v0)

3

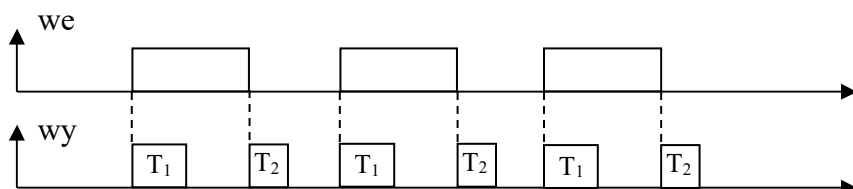
Stanowisko 3 (układy iteracyjne)

- 1) Zbudować iteracyjny układ dodający liczby binarne ($a + b$).
(Dostępne są wyłącznie cztery Mpx 16/1).
- 2) Zbudować iteracyjny konwerter kodu binarnego na kod Graya.
(Dostępne są wyłącznie cztery Mpx 16/1).
- 3) Zbudować układ iteracyjny wykrywający w 8-bitowym ciągu sekwencję: **101** .
(Dostępne są wyłącznie cztery Mpx 16/1).

(Wskazówki i pomoc: plik UC-wykl_5v0 oraz materiały z zajęć projektowych)

4**Stanowisko 4 (układy czasowe - monostabilne)**

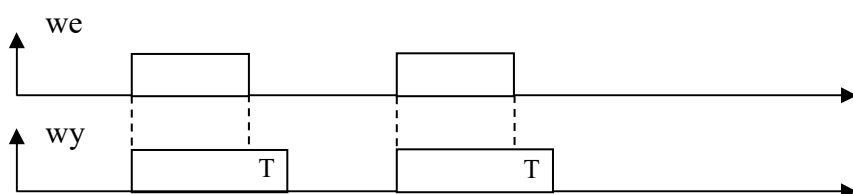
1) Zbudować układ generujący impulsy (T_1 i T_2) o regulowanym czasie trwania na każdym zboczach sygnału wejściowego. Wykorzystać dwa układy monostabilne (74121 / 74123) oraz bramki logiczne.



2) Zbudować samoistny generator przebiegu prostokątnego o wypełnieniu 1/2 (50%). Wykorzystać układ monostabilny (74121 / 74123) oraz przerzutniki D i bramki logiczne.



3) Zbudować układ opóźniający opadające zbocze impulsu wejściowego o czas T . Wykorzystać układ monostabilny (74121 / 74123) oraz przerzutniki D i bramki logiczne.



(Wskazówki i pomoc: plik [UC-praktyka_5v0](#))

5**Stanowisko 5 (układy synchroniczne)**

1) Zbudować synchroniczny układ konwersji szeregowej kodu binarnego na kod Graya. Dane we/wy są w rejestrach 8-bitowych. (Dostępne są różne bramki logiczne i 5 przerzutników JK).

2) Zbudować synchroniczny dodający szeregowo liczby binarne ($a + b$). Dane we/wy są w rejestrach 8-bitowych. (Dostępne są różne bramki logiczne i 5 przerzutników JK).

3) Zbudować licznik synchroniczny Johnsona (3 bity, 6 stanów licznika):
- kolejne stany: 000, 100, 110, 111, 011, 001, 000, ... , itd.
(Dostępne są różne bramki logiczne i 5 przerzutników JK).

(Wskazówki i pomoc: plik [UC-wykl_5v0](#) oraz materiały z zajęć projektowych)

6**Stanowisko 6 (liczniki scalone)**

- 1) Zmodyfikować licznik 7493, tak aby liczyć: 0, 1, 2, ..., 13, 0, 1, 2, ..., 13, ...
- 2) Zmodyfikować licznik 74193, tak aby liczyć: 13, 12, 11, ..., 0, 13, 12, 11, ..., 0, ...
- 3) Zmodyfikować licznik 74190, tak aby liczyć: 2, 3, 4, 5, 2, 3, 4, 5, ...

(Wskazówki i pomoc: plik UC-praktyka_5v0)

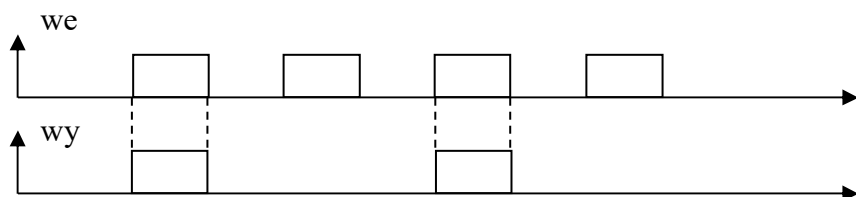
7**Stanowisko 7 (rejstry scalone)**

- 1) Zbudować układ konwersji równoległej 8-bitowego kodu binarnego na kod Graya.
Wykorzystać bramki XOR oraz dwa rejestry 74198 (dane we/wy).
- 2) Zbudować układ obliczający szeregowo wyrażenie matematyczne: $Y = 2 * A + B$.
Wykorzystać blok sumatora 1-bitowego, przerzutniki D, dwa rejestry 74165 oraz rejestr 74164.
Dane binarne A i B załadować do 74165, a wynik przesyłać szeregowo do 74164.
- 3) Zbudować licznik Johnsona 5-bitowy (10 stanów).
Wykorzystać rejestr 74164 i bramkę NOT.

(Wskazówki i pomoc: plik UC-praktyka_5v0)

8**Stanowisko 8 (układy asynchroniczne)**

- 1) Zbudować przerzutnik synchroniczny typu D wyzwalany narastającym zboczem zegara C.
Dostępne są bramki NAND (2, 3 i 4 we) oraz przerzutniki asynchroniczne SR.
- 2) Zbudować układ przepuszczający na wyjście co drugi impuls z wejścia.
(Uwaga: można tu wykorzystać zbudowany przerzutnik D i dodatkowe bramki NAND / NOT).



Dostępne są bramki NAND (2, 3 i 4 we) oraz przerzutniki asynchroniczne SR.

(Wskazówki i pomoc: plik UC-wykl_5v0 oraz materiały z zajęć projektowych)

9**Stanowisko 9 (szyna danych)**

Napisać i zakodować program (może być maksymalnie 8 instrukcji):

- wczytać dwie liczby 4-bitowe A i B (do rejestrów RA i RB),
- wykonać dodawanie arytmetyczne ($A + B$) i wynik wysłać do rejestru RC,
- wykonać operację logiczną AND ($A \cdot B$) i wynik wysłać do rejestru Rwy.

(Wskazówki i pomoc: plik UC-lab-info oraz materiały papierowe do laboratorium)