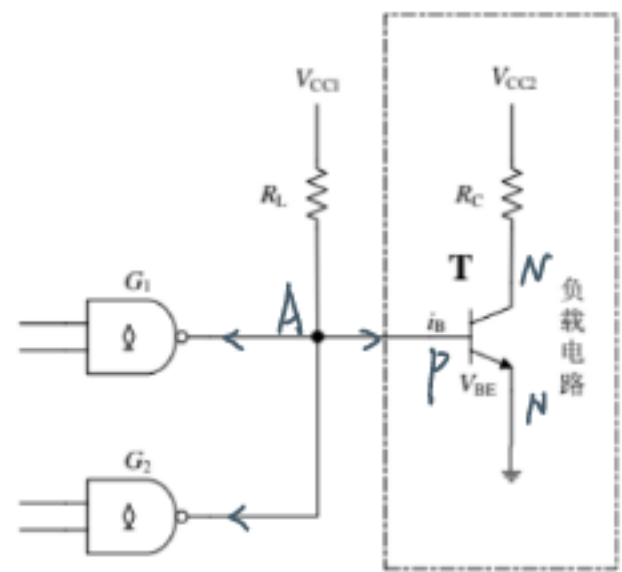


三、门电路（共6分，得分_____）

下图所示电路，用 OC 门 G_1 和 G_2 的并联输出驱动三极管开关电路。要求 OC 门输出高电平时三极管 T 饱和导通，OC 门输出低电平时三极管 T 截止。已知 OC 门 7403 输出高电平时内部输出三极管的漏电流为 $I_{OH} \leq 0.1 \text{ mA}$ ，输出为低电平 $V_{OL} = 0.2 \text{ V}$ 时允许流入的最大电流为 $I_{OL(max)} = 16 \text{ mA}$ 。三极管 T 的电流放大系数 $\beta = 50$ ，集电极负载电阻 $R_c = 1 \text{ k}\Omega$ ，饱和导通压降 $V_{CE(sat)} = 0.1 \text{ V}$ ，饱和导通内阻 $R_{CE(sat)} = 20 \Omega$ ， $V_{BE} = 0.7 \text{ V}$ 。给定 $V_{CC1} = 5 \text{ V}$ ， $V_{CC2} = 10 \text{ V}$ 。请计算 R_L 取值的允许范围。



解：当 A 为高电平时，

$$I_c = \frac{V_{CC2} - V_{CE(sat)}}{R_c + R_{CE(sat)}} = \frac{10 - 0.1}{1 + 0.02} = 9.71 \text{ mA}$$

$$\therefore I_B = 0.194 \text{ mA}$$

$$\therefore I_L = I_B + 2I_{OH} = 0.394 \text{ mA}$$

$$V_A \geq 0.7 \text{ V}$$

$$\therefore R_L \leq \frac{5 - 0.7}{0.394} = 10.91 \text{ k}\Omega$$

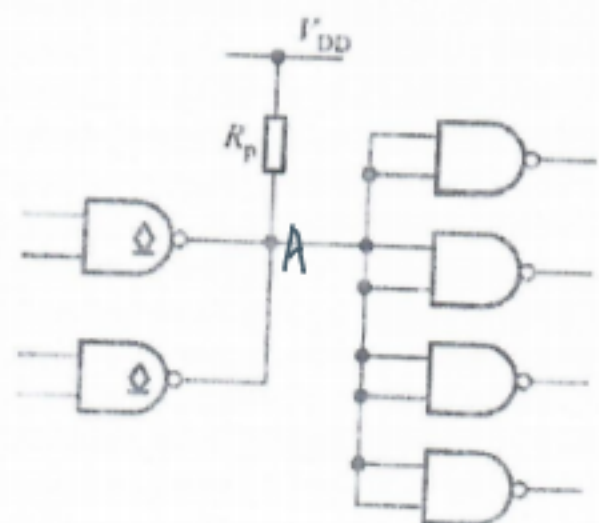
当 A 为低电平时，T 截止

$$\therefore R_L \geq \frac{V_{CC1} - V_{OL}}{2 \cdot I_{OL(max)}} = \frac{5 - 0.1}{2 \times 16} = 1.53 \text{ k}\Omega$$

$$\therefore R_L \in [1.53, 10.91] \text{ k}\Omega$$

三、门电路（共8分，得分_____）

由两个漏极开路与非门和四个与非门构成的 CMOS 电路如下图所示，试确定上拉电阻 R_p 的取值范围。已知 $V_{DD} = 5 \text{ V}$ ，OD 门输出低电平 $V_{OL(max)} = 0.33 \text{ V}$ 时的输出电流 $I_{OL(max)} = 4 \text{ mA}$ ，输出高电平 $V_{OH(min)} = 4.4 \text{ V}$ 时的漏电流 $I_{OZ} = 5 \mu\text{A}$ 。负载门高电平和低电平输入电流的最大值 $I_{IH(max)} = I_{IL(max)} = 1 \mu\text{A}$ 。



解：点 A 为高电平。 $V_A \geq 4.4 \text{ V}$

$$\therefore R_p \leq \frac{V_{DD} - V_A}{2I_{OZ} + 8I_{IH(max)}} = \frac{5 - 4.4}{2 \times 5 \times 10^{-6} + 8 \times 1 \times 10^{-6}} = 33.33 \text{ k}\Omega$$

若为低电平。

$$\frac{V_{DD} - V_{OL}}{R_p} + 8 \cdot I_{IL(max)} \leq I_{OL(max)}$$

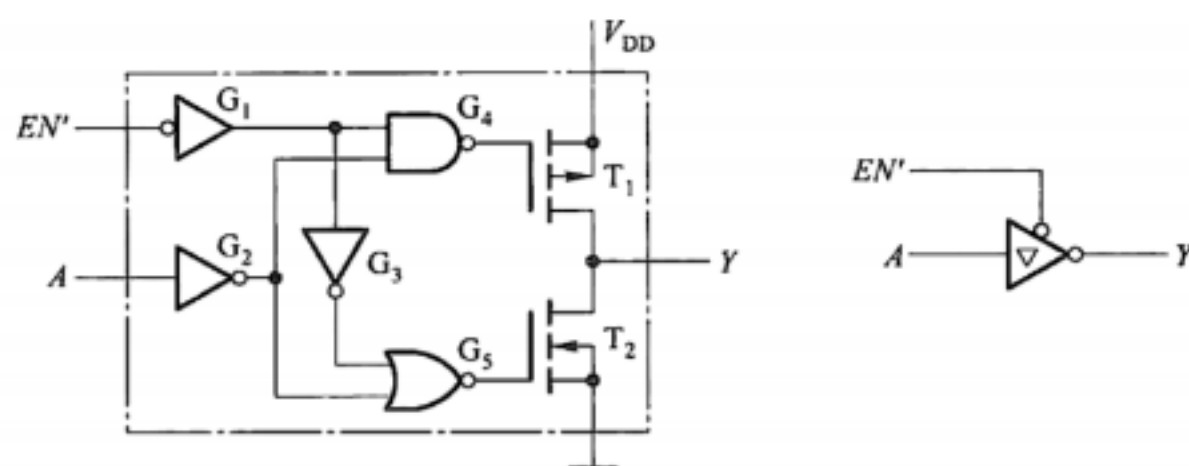
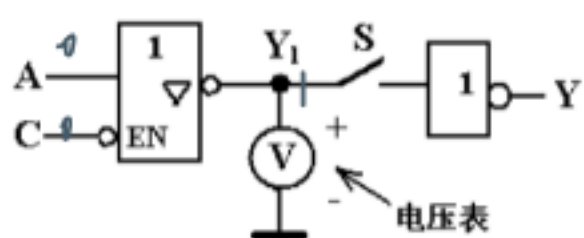
$$\therefore R_p \geq \frac{V_{DD} - V_{OL}}{I_{OL(max)} - 8I_{IL(max)}} = \frac{5 - 0.33}{4 - 0.008} = 1.17 \text{ k}\Omega$$

$$\therefore R_p \in [1.17, 33.33] \text{ k}\Omega$$

三、门电路（共12分，得分_____）

1、在右图中，三态门、非门均为 TTL 门，S 为开关，电压表内阻为 $200 \text{ k}\Omega$ ，求下列情况下，电压表读数 $Y_1 = ?$

- a) $A = 0.3 \text{ V}$ ， $C = 0.3 \text{ V}$ ，S 断开；
- b) $A = 3.6 \text{ V}$ ， $C = 3.6 \text{ V}$ ，S 接通；
- c) $A = 0.3 \text{ V}$ ， $C = 3.6 \text{ V}$ ，S 断开。



控制端低电平有效，可以输出高电平、低电平、高阻三种状态。

$$a. Y_1 = 3.6 \text{ V}$$

$$b. Y_1 = 1.4 \text{ V}$$

$$c. Y_1 = 0 \text{ V}$$

2、如下所示在这个电路中，1) f_1 和 f_2 的逻辑功能是什么？

2) 假设有三个变量 a, b, c 和它们的反变量，只使用 NMOS 管，通过修改虚线框中的电路，实现函数 $g = a \cdot b \cdot c$ ，且使 f_1 和 f_2 都等于 g。如果不可能实现这一点，请说明原因。

$$\text{解：} f_2 = (\overline{a \cdot b}) = a + b$$

$$\overline{f_1} = \overline{a + b} \quad f_1 = \overline{a + b}$$

$$f_1 = a \cdot b$$

$$a \quad b \quad f$$

$$1 \quad x \quad 0$$

$$x \quad 1 \quad 0$$

$$1 \quad 1 \quad 0$$

$$0 \quad 0 \quad 1$$

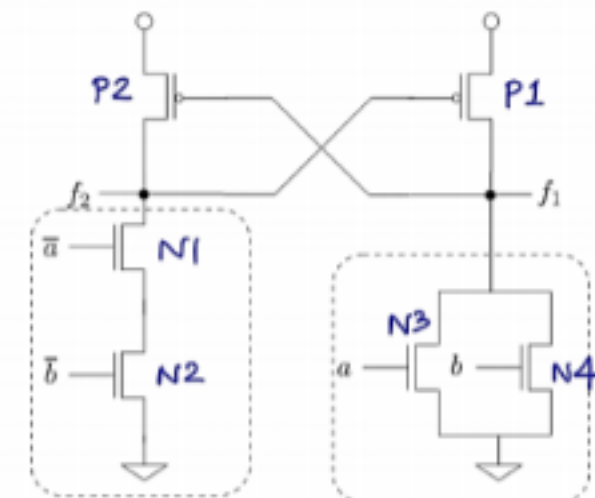
2. 有不懂。

2) $f_1 = V_H$ 时，P2 不导通，

$\therefore f_2$ 不能为 V_H ，

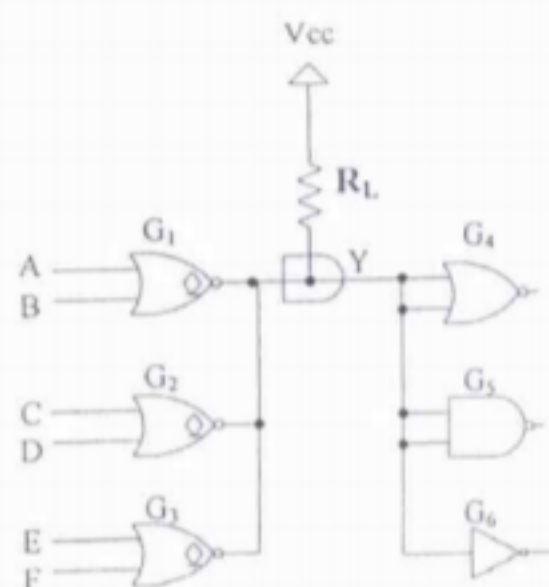
同样 $f_1 = V_H$ 时， f_1 也不能为 V_H 。

(互为交叉耦合) \therefore 不能为 $f_1 = f_2$ 。



二、逻辑计算（8分，得分_____）

计算图中外接电阻 R_L 取值的允许范围。已知 G_1 、 G_2 、 G_3 为 OC 结构的 TTL 或非门，输出管截止时的漏电流为 $I_{OH} = 250 \mu\text{A}$ ，输出管导通时允许的最大负载电流为 $I_{OL(max)} = 18 \text{ mA}$ 。 G_4 、 G_5 、 G_6 分别为 TTL 或非门、与非门、非门，它们的低电平输入电流为 $I_{IL} = 1.5 \text{ mA}$ ，高电平输入电流为 $I_{IH} = 50 \mu\text{A}$ 。给定 $V_{CC} = 5 \text{ V}$ ，要求 OC 门输出的高电平 $V_{OH} \geq 3.4 \text{ V}$ ，低电平 $V_{OL} \leq 0.2 \text{ V}$ 。（注：TTL 与非门输入端是多射极管，多个输入端共用一个基极；TTL 或非门每个输入端各自有独立的三极管；TTL 门电路内部基极上拉电阻 $4 \text{ k}\Omega$ ）



解：Y 处高电平。 $V_{OH} \geq 3.4 \text{ V}$

$$\therefore R_L \leq \frac{V_{CC} - V_{OH}}{3I_{OH} + I_{IH}}$$

$$= \frac{5 - 3.4}{3 \times 250 \times 10^{-6} + 5 \times 50 \times 10^{-6}}$$

$$= 1.6 \text{ k}\Omega$$

Y 处低电平。

$$R_L \geq \frac{V_{CC} - V_{OL}}{I_{OL} - 4I_{IL}} = \frac{5 - 0.2}{18 - 4 \times 1.5} \times 10^3 = 0.4 \text{ k}\Omega$$

$$\therefore R_L \in [0.4, 1.6] \text{ k}\Omega$$

