

AIC HW3

110011222 陳立珩

Part I – Cascode Amplifier:

(a)

首先先推此電路用得到的公式和先備知識:

$$\textcircled{1} \quad R_{on} \approx g_{m2} r_{o2} r_{o1} \\ R_{op} \approx g_{m3} r_{o3} r_{o4}$$

$$\textcircled{2} \quad g_m = \mu_n C_{ox} \frac{W}{L} (V_{ov})^2$$

$$\Rightarrow |A_v| \approx g_{m1} R_{out} = g_{m1} (g_{m2} r_{o2} r_{o1} \parallel g_{m3} r_{o3} r_{o4})$$

$$\text{if } g_{m1} \approx g_{m2} \approx g_{m3} \approx g_{m4} \quad r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4}$$

$$\textcircled{3} \quad V_{DD} - V_{ov4} - V_{ov3} - V_{ov2} - V_{ov1} \geq 1.2 \text{ V}$$

$$\Rightarrow |A_v| \approx \frac{1}{2} g_m r_o^2$$

$$\Rightarrow \text{by } \textcircled{1} \textcircled{2} \textcircled{3} \text{ when } V_{ov} \downarrow \begin{cases} g_m \downarrow \\ |A_v| \downarrow \\ \text{Swing} \uparrow \end{cases}$$

接著決定各 mos 的 V_{ov} 值，但同時要確保每一個 mos 都處在 saturation 區。

check $M_1 \sim M_4$ in saturation

$$\begin{cases} V_{DD} - V_{b3} > |V_{th4}|, V_x - V_{b3} \leq V_{th4} \Rightarrow M_4 \text{ sat.} \\ V_x - V_{b2} > |V_{th3}|, V_{out} - V_{b2} \leq V_{th3} \Rightarrow M_3 \text{ sat.} \\ V_{b1} - V_Y > V_{th2}, V_{b1} - V_{out} \leq V_{th2} \Rightarrow M_2 \text{ sat.} \\ V_{in} - V_{SS} > V_{th1}, V_{in} - V_Y \leq V_{th1} \Rightarrow M_1 \text{ sat.} \end{cases}$$

$$\begin{cases} \text{for } L = 1 \mu\text{m} \\ \mu_n C_{ox} \approx 304.854 \times 10^{-6} \quad \mu_p C_{ox} \approx 70.763 \times 10^{-6} \\ V_{th,n} \approx 0.39 \text{ V} \quad V_{th,p} \approx 0.5 \text{ V} \end{cases}$$

$$\text{set } \begin{cases} W_n = 2 \mu\text{m}, W_p = 8 \mu\text{m} \quad (\because \mu_n C_{ox} \text{ 約為 } 4 \text{ 倍 } \mu_p C_{ox} \text{ 為了盡量讓 } g_m \text{ 相同}) \\ I_d = 2 \times 10^{-6} \text{ A} \end{cases}$$

$$g_{m1} = g_{m2} = \sqrt{2 \cdot \mu_n C_{ox} \left(\frac{W}{L}\right)_n I_d} = \sqrt{2 \times 304.854 \times 10^{-6} \times 2 \times 2 \times 10^{-6}} \\ \approx 49.882 \times 10^{-6} \text{ S}^{-1}$$

$$V_{ov1} = V_{ov2} = \frac{2 \cdot I_d}{g_{m1}} = \frac{2 \times 2 \times 10^{-6}}{49.882 \times 10^{-6}} \approx 0.08 \text{ V}$$

$$g_{m3} = g_{m4} = \sqrt{2 \cdot \mu_p C_{ox} \left(\frac{W}{L}\right)_p I_d} = \sqrt{2 \times 70.763 \times 10^{-6} \times 8 \times 2 \times 10^{-6}} \\ \approx 44.318 \times 10^{-6} \text{ S}^{-1}$$

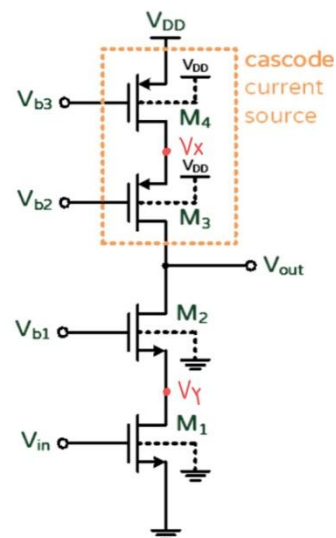
$$V_{ov3} = V_{ov4} = \frac{2 \cdot I_d}{g_{m3}} = \frac{2 \times 2 \times 10^{-6}}{44.318 \times 10^{-6}} \approx 0.09 \text{ V}$$

$$1.8 - V_{b3} - 0.5 = 0.09 \Rightarrow V_{b3} = 1.21 \text{ V}$$

$$V_{b3} + |V_{th,p}| - V_{b2} - 0.5 = 0.09 \Rightarrow V_{b2} = 1.12 \text{ V}$$

$$V_{in} - 0 - 0.39 = 0.08 \Rightarrow V_{in} = 0.47 \text{ V}$$

$$V_{b1} - (V_{in} - V_{th,n}) - V_{th,n} = 0.08 \Rightarrow V_{b1} = 0.55 \text{ V}$$



output swing:

$$V_{DD} - V_{ov4} - V_{ov3} - V_{ov2} - V_{ov1} \geq 1.2V$$

$$\Rightarrow V_{ov4} + V_{ov3} + V_{ov2} + V_{ov1} \leq 0.6V$$

$$\Rightarrow 0.09V + 0.09V + 0.08V + 0.08V \leq 0.6V$$

$$\Rightarrow 0.34V \leq 0.6V$$

第 1 次測試:

Design parameter:

$W_n=2\mu m$, $W_p=8\mu m$, $L_n=L_p=1\mu m$, $V_{in}=0.47V$, $V_{b1}=0.55V$

$V_{b2}=1.12V$, $V_{b3}=1.21V$ 。

subckt	0:mm1	0:mm2	0:mm3	0:mm4
element	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
model	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
region	Saturation	Saturation	Linear	Linear
id	2.2964u	2.2964u	-2.2964u	-2.2964u
ibs	-5.107e-22	-18.6880a	22.9114a	2.352e-22
ibd	-18.6870a	-362.2111a	41.8218a	22.9110a
vgs	470.0000m	462.6099m	-621.8451m	-590.0000m
vds	87.3901m	1.6065	-48.0010m	-58.1549m
vbs	0.	-87.3901m	58.1549m	0.
vth	396.5236m	402.7250m	-511.9356m	-494.7989m

觀察與微調:

發現電流比預期的大一些，而且 M3 和 M4 都還處在 linear region，因為 M4 是電流源，首要目標是要先將電流源的 mos 進入 saturation region，觀察 M4 的 $V_{gs}-V_{th}=95.2011mV$ 大於 $V_{ds}=58.1549mV$ ，觀察電流公式

$$I_{DS} = \left| \frac{1}{2} \times \mu_p C_{ox} \times \frac{W}{L} (V_{GS} - |V_{th}|)^2 \right|$$

如果將 bias 的電壓升高，預期可以降低 I_D ，同時因為 V_{gs} 變小使得電流源更有可能進入 saturation region。測試 $V_{b3}=1.24V$ 。

第 2 次測試:

Design parameter: $W_n=2\mu m$, $W_p=8\mu m$, $L_n=L_p=1\mu m$, $V_{in}=0.47V$, $V_{b1}=0.55V$

$V_{b2}=1.12V$, $V_{b3}=1.24V$ 。

subckt	0:mm1	0:mm2	0:mm3	0:mm4
element	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
model	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
region	Linear	Linear	Saturation	Saturation
id	2.0409u	2.0409u	-2.0409u	-2.0409u
ibs	-4.539e-22	-14.3137a	39.4326a	2.091e-22
ibd	-14.3128a	-28.8513a	655.9871a	39.4322a
vgs	470.0000m	483.0658m	-579.9096m	-560.0000m
vds	66.9342m	67.9881m	-1.5650	-100.0904m
vbs	0.	-66.9342m	100.0904m	0.
vth	396.6784m	410.7528m	-523.9964m	-494.7989m

觀察與微調:

發現電流與預期的差不多，M4 也終於進入 saturation region，但 M1 和 M2 進入 linear region，但因為電壓源確定(電流與計算差不多)比較可以放心去調整其他 mos，於是我打算先調整 M1，因為此 nmos 的 source 端接地比較好去決定偏壓電流，觀察 M4 的 $V_{gs}-V_{th}=73.3216mV$ 大於 $V_{ds}=66.9342mV$ ，如果稍微減少偏壓值或許就有機會進入飽和區。測試 $V_{in}=0.46V$ 。

第 3 次測試:

Design parameter: $W_n=2\ \mu\text{m}$, $W_p=8\ \mu\text{m}$, $L_n=L_p=1\ \mu\text{m}$, $V_{in}=0.46\text{V}$, $V_{b1}=0.55\text{V}$, $V_{b2}=1.12\text{V}$, $V_{b3}=1.24\text{V}$ 。

subckt	0:mm1	0:mm2	0:mm3	0:mm4
element	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
model	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
region	Saturation	Saturation	Saturation	Saturation
id	2.0159u	2.0159u	-2.0159u	-2.0159u
ibs	-4.483e-22	-19.8204a	37.6655a	2.065e-22
ibd	-19.8195a	-336.8189a	88.6032a	37.6651a
vgs	460.0000m	457.3142m	-584.3951m	-560.0000m
vds	92.6858m	1.4824	-129.2952m	-95.6049m
vbs	0.	-92.6858m	95.6049m	0.
vth	396.4834m	404.7534m	-522.7176m	-494.7989m

```

****      small-signal transfer characteristics
v(vout)/vin              = -97.4744
input resistance at      vin = 1.000e+20
output resistance at v(vout) = 3.5821x

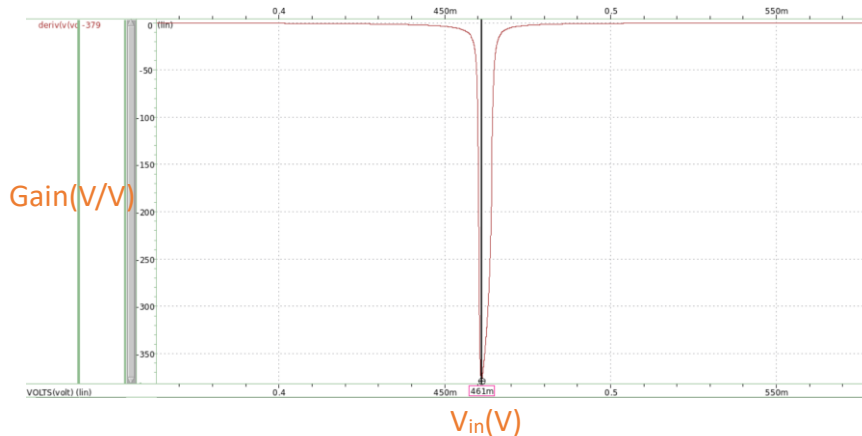
***** dc transfer curves tnom= 25.000 temp= 25.000 *****
output_swing_upper= 1.5453
output_swing_lower= 291.6147m
output_swing= 1.2537

```

觀察與微調:

發現全部的 mos 都進入 saturation region 了，但 gain 還沒有達到標準 (45dB)，接著繼續微調，根據推導公式①可以得知 $|A_v|$ 與 g_m 呈正相關，如果提升 g_m 或許可以將 gain 提高，而 g_m 小是因為 V_{ov} 小所導致的，下一次實驗方向應將 V_{ov} 調大並且讓四顆電晶體還在飽和區運作，因此我打算將 V_{in} 調更大一些，我做了 gain vs V_{in} 的圖看 V_{in} 對於 gain 的影響，順便驗證一下推論。發現如果將 V_{in} 稍微提升至 $V_{in}=0.461\text{V}$ ，就可以達到符合預期的 gain。

測試 $V_{in}=0.461\text{V}$ 。



第 4 次測試:

Design parameter: $W_n=2\ \mu\text{m}$, $W_p=8\ \mu\text{m}$, $L_n=L_p=1\ \mu\text{m}$, $V_{in}=0.461\text{V}$, $V_{b1}=0.55\text{V}$, $V_{b2}=1.12\text{V}$, $V_{b3}=1.24\text{V}$ 。

subckt	0:mm1	0:mm2	0:mm3	0:mm4
element	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
model	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
region	Saturation	Saturation	Saturation	Saturation
id	2.0286u	2.0286u	-2.0286u	-2.0286u
ibs	-4.511e-22	-19.2210a	38.5298a	2.078e-22
ibd	-19.2201a	-276.9796a	198.8482a	38.5294a
vgs	461.0000m	460.1170m	-582.2013m	-560.0000m
vds	89.8830m	1.2054	-406.9336m	-97.7987m
vbs	0.	-89.8830m	97.7987m	0.
vth	396.5046m	406.4036m	-523.3434m	-494.7989m

```

****      small-signal transfer characteristics
v(vout)/vin              = -378.2361
input resistance at      vin = 1.000e+20
output resistance at v(vout) = 14.1938x

***** dc transfer curves tnom= 25.000 temp= 25.000 *****
output_swing_upper= 1.5453
output_swing_lower= 291.6147m
output_swing= 1.2537

```

觀察與微調:

模擬結果符合題目要求 (swing>1.2V , $I_D<5\ \mu\text{A}$, gain>45dB) 。

註: $45\text{dB} < 20\log|A_v| \Rightarrow 10^{\frac{45}{20}} < |A_v| \Rightarrow |A_v| > 177.8\ (\text{V/V})$

(b)

subckt	0:mm1	0:mm2	0:mm3	0:mm4
element	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
model	0:n_18.1	0:n_18.1	0:p_18.1	0:p_18.1
region	Saturation	Saturation	Saturation	Saturation
id	2.0286u	2.0286u	-2.0286u	-2.0286u
ibs	-4.511e-22	-19.2210a	38.5298a	2.078e-22
ibd	-19.2201a	-276.9796a	198.8482a	38.5294a
vgs	461.0000m	460.1170m	-582.2013m	-560.0000m
vds	89.8830m	1.2054	-406.9336m	-97.7987m
vbs	0.	-89.8830m	97.7987m	0.
vth	396.5046m	406.4036m	-523.3434m	-494.7989m
vdsat	94.9477m	89.7384m	-97.5946m	-100.1064m
vod	64.4954m	53.7135m	-58.8579m	-65.2011m
beta	619.7078u	620.4618u	566.1034u	576.4885u
gam_eff	507.4460m	509.9048m	556.3886m	557.0847m
gm	31.0392u	35.1969u	33.0331u	29.8026u
gds	6.9695u	379.7139n	145.1549n	5.5708u
gmb	6.4423u	6.7339u	9.5208u	9.0159u
cdtot	4.1753f	2.5256f	9.6059f	14.1216f
cgtot	13.4752f	12.6581f	47.1674f	49.4911f
cstot	14.4734f	13.9269f	53.0264f	54.4108f
cbtot	8.1557f	7.2242f	28.8754f	31.3170f
cgs	11.2241f	10.6355f	39.3595f	40.6441f
cgd	1.1182f	712.0279a	2.8896f	4.3120f

(c)

```
**** small-signal transfer characteristics
v(vout)/vin = -378.2361
input resistance at vin = 1.000e+20
output resistance at v(vout) = 14.1938x
```

gain = $20 \log(378.2361) = 51.55 \text{ dB} > 45 \text{ dB}$

(d)

根據前面推導的公式算出來的結果會有誤差，應考慮 body effect 造成的影響。

$$\begin{aligned} g_{m1} &= 31.0392 \mu\text{S} \quad g_{m2} = 35.1969 \mu\text{S} \quad g_{m3} = 33.0331 \mu\text{S} \quad g_{mb2} = 6.7339 \mu\text{S} \quad g_{mb3} = 9.5208 \mu\text{S} \\ r_{o1} &= 143.482 \text{ k}\Omega \quad r_{o2} = 2633.561 \text{ k}\Omega \\ r_{o3} &= 6889.192 \text{ k}\Omega \quad r_{o4} = 179.507 \text{ k}\Omega \\ A_v &\approx -g_{m1} [(g_{m2} + g_{mb2}) r_{o2} r_{o1} \parallel (g_{m3} + g_{mb3}) r_{o3} r_{o4}] \\ &= -31.0392 \times 10^{-6} (15844332 \parallel 52624628) \\ &= -377.9895 (\%) \\ \text{gain error} &= \frac{|\text{simulated} - \text{hand}|}{\text{hand}} \times 100\% = 0.065\% \\ R_{out} &= \{ [1 + (g_{m2} + g_{mb2}) r_{o2}] r_{o1} + r_{o2} \} \parallel \{ [1 + (g_{m3} + g_{mb3}) r_{o3}] r_{o4} + r_{o3} \} \\ &= (18621375 \parallel 59693327) = 14193654 \Omega \\ R_{out \text{ error}} &= \frac{|\text{simulated} - \text{hand}|}{\text{hand}} \times 100\% = 1.409 \times 10^{-3} \% \end{aligned}$$

output impedance 與 Gain 的誤差小到可以忽略，推測誤差來源可能僅是單純計算上取值所產生的，應該未有其他 Non-ideal Effect 影響，也可推測公式為正確。

(e)

```
***** dc transfer curves tnom= 25.000 temp= 25.000 *****
output_swing_upper= 1.5453
output_swing_lower= 291.6147m
output_swing= 1.2537
```

經過 Vin sweep from 0 to 1.8V，step=10uV 後，可以在 lis 檔中看到結果。

找出對應|Av|值為 45dB 也就是 177.827941V/V 下 Vin 值所對應的 Vout 值，從圖中可以觀察到兩|Av|值為 45dB 的 Vin 值中對應的 Vout 為 1.55V 以及 0.291V，兩者相減約為 1.259V，與模擬值有誤差是因為 waveview 中小數點精確度不如模擬高，cursor 無法調到剛好調到|Av|值 177.827941V/V 下 Vin 值。



(f)

output swing:

$$V_{DD} - V_{OV4} - V_{OV3} - V_{OV2} - V_{OV1}$$

$$= 1.8 - 0.0644954 - 0.0537135 - 0.0588579 - 0.0652011$$

$$= 1.5577322 \text{ V}$$

error:

$$\text{output swing error} = \left| \frac{\text{simulate} - \text{hand}}{\text{hand}} \right| \times 100\% = 19.517\%$$

此誤差來源可能是手算是固定在同個 Vin 值算出來的結果，而 simulation 的 swing 是用 cursor 在達成題目要求的情況下(45dB)兩個 Vout 抓出來做相減的，並非固定在同個情況。

(g)

	specification	simulation	hand-calculation
V_{DD}	1.8V		
M_1 (W/L, m)	—	$8\mu m/1\mu m$ $m=1$	
M_2 (W/L, m)	—	$8\mu m/1\mu m$ $m=1$	
M_3 (W/L, m)	—	$2\mu m/1\mu m$ $m=1$	
M_4 (W/L, m)	—	$2\mu m/1\mu m$ $m=1$	
$V_{in,DC}$	—	0.461 V	
V_{b1}	—	0.55 V	
V_{b2}	—	1.12 V	
V_{b3}	—	1.24 V	
I_D	$< 5\mu A$	2.0286 μA	—
gain $ A_v $	$\geq 45dB$	378.2361 $\% \approx 51.55dB$	377.9895 $\% \approx 51.54dB$
output impedance	—	14.1938 M Ω	14.1936 M Ω
output swing	$\geq 1.2V$	1.2537 V	1.5577 V

Part II – Cascade Amplifier:

(a) CS

i.

從 HW1 可以知道，若通道長度 L 越長，通道等效電阻值 r_o 就會愈高，且因為這題的 $R_{out} = r_o$ ，因此對於增益 $|A_v| = g_m \cdot r_o$ 來看，設計一個長通道的電晶體可以提高增益。

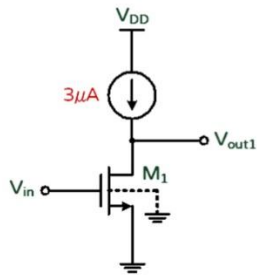
spec $\begin{cases} |A_v| > 100 \\ V_{out,DC} = 0.5 \pm 10mV \end{cases}$

for $L = 5\mu m$

$\begin{cases} \mu_n C_{ox} \approx 298.677 \times 10^{-6} \\ V_{th,n} \approx 0.328V \\ \lambda \approx 0.0766 \end{cases}$

$$g_m = \frac{2I_D}{V_{ov}} = \frac{2 \times 3 \times 10^{-6}}{V_{in} - 0.39}$$

$$|A_v| = g_m r_{on} = g_m \cdot \frac{1}{g_{ds}} = \frac{2 \times 3 \times 10^{-6}}{V_{in} - 0.39} \times \frac{1}{0.166 \times 3 \times 10^{-6}} > 100$$

$$\textcircled{1} \Rightarrow 0.503 > V_{in}$$


$\textcircled{2} V_{DS} > V_{GS} - V_{TH} \Rightarrow 0.5 > V_{in} - 0.39 \Rightarrow V_{in} < 0.89$ for n mos sat.

$\textcircled{3} V_{GS} > V_{TH} \Rightarrow V_{in} > 0.39$ for mos on.

$\textcircled{4} I = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2$

$$3 \times 10^{-6} = \frac{1}{2} \cdot 298.677 \times 10^{-6} \cdot \frac{5}{5} (V_{in} - 0.328)^2$$

$$\Rightarrow V_{in} \approx 0.47$$

by $\textcircled{1} \textcircled{2} \textcircled{3} \Rightarrow 0.503 > V_{in} > 0.39$ 和 $\textcircled{4}$ 有交集

take $V_{in} = 0.47V$

第 1 次測試:

Design parameter: $W/L = 1$, $L = 5 \mu\text{m}$, $V_{in} = 0.47\text{V}$

A_v	-171.3281(V/V)	V_{out}	503.434 mV
I_D	$3 \mu\text{A}$	g_m	$34.7558 \mu\Omega^{-1}$
$u_n C_{ox}$	299.8μ	V_{th}	0.32753 V

觀察與微調:

模擬結果符合題目要求。 $V_{out} = 0.5\text{V} (\pm 10\text{mV})$, $|A_v| > 100(\text{V/V})$

ii.

```

***** operating point information tnom= 25.000 temp= 25.000 *****
***** operating point status is all simulation time is 0.
node    =voltage    node    =voltage    node    =voltage
+0:vdd  = 1.8000  0:vin    = 470.0000m  0:vout    = 503.4340m
+0:vss  = 0.

**** mosfets

subckt
element 0:mn
model   0:n_18.1
region  Saturation
id      3.0000u
ibs     -5.309e-22
ibd     -214.1603a
vgs     470.0000m
vds     503.4340m
vbs     0.
vth     327.5389m
vdsat   136.9570m
vod     142.4611m
beta    299.8000u
gam_eff 507.4459m
gm       34.7558u
gds     202.8592n
gmb     6.9164u
cdtot   7.2118f
cgtot   164.6301f
cstot   170.9390f
cbtot   53.8681f
cgs     148.9737f
cgd     1.6760f

```

iii.

```

**** small-signal transfer characteristics

v(vout)/vin = -171.3281
input resistance at vin = 1.000e+20
output resistance at v(vout) = 4.9296x

```

iv.

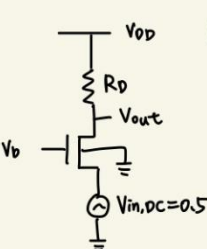
$$|A_v| = g_m \cdot r_o = 34.7558 \times 10^{-6} \cdot \frac{1}{202.8592 \times 10^{-9}} = 171.3296(\%)$$

$$\text{error} = \frac{\text{simulate} - \text{hand}}{\text{hand}} \times 100\% = \frac{171.3281 - 171.3296}{171.3296} \times 100\% = -8.755 \times 10^{-4} \%$$

Gain 的誤差小到可以忽略，推測誤差來源可能僅是單純計算上取值所產生的，應該未有其他 Non-ideal Effect 影響，也可推測公式為正確。

(b) CG

i.



spec $\begin{cases} A_v > 10 \text{ V/V} \\ I_D = 10 \mu\text{A} (\pm 0.1 \mu\text{A}) \end{cases}$ for $L = 2 \mu\text{m}$ $\begin{cases} V_{th} = 0.445 \text{ V} \\ \mu_n C_{ox} = 305.7152 \times 10^{-6} \end{cases}$

MOS in Sat.: $V_{GS} > V_{th}$, $V_{DS} > V_{GS} - V_{th}$

$V_{GS} > V_{th} \Rightarrow V_b - 0.5 > 0.445 \Rightarrow V_b > 0.945 \text{ V}$

$V_{DS} > V_{GS} - V_{th} \Rightarrow V_{DD} - I_D R_D - 0.5 > V_b - 0.5 - 0.445 \Rightarrow V_b < 2.245 - 10 \mu\text{A} R_D$

take $R_D = 100 \text{ k}\Omega \Rightarrow 0.945 \text{ V} < V_b < 1.245 \text{ V}$

$A_v = g_m R_D = \mu_n C_{ox} \frac{W}{L} (V_b - 0.945) R_D > 10$

① $\Rightarrow \frac{W}{L} (V_b - 0.945) > 0.3271$

$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2 = 10 \mu\text{A}$

② $\Rightarrow \frac{W}{L} (V_b - 0.945)^2 = 0.06542$

take $V_b = 1 \text{ V}$, $\frac{W}{L} = 21.6$

第 1 次測試:

Design parameter: $W/L = 21.6$, $L = 2 \mu\text{m}$, $R_D = 100 \text{ k}\Omega$, $V_b = 1 \text{ V}$

A_v	1.8772 V/V	V_{out}	0.5542 V
I_D	12.5878 μA	g_m	176.63 μS
$\mu_n C_{ox}$	307.55 $\mu\text{S/V}^2$	V_{th}	0.4452 V

觀察與微調:

發現 MOS 操作在 Triode region, 由 $I_{DS} = \frac{1}{2} \times \mu_n C_{ox} \times \frac{W}{L} (V_{GS} - |V_{th}|)^2$ 可知, 可知,

若把 W/L 調小有助於 I_D 的下降, 故試取在第一式 $W/L > 5.947$ 成立的情況下, 將 W/L 改為 $22 \mu\text{m}/2 \mu\text{m}$ 做測試:

第 2 次測試:

Design parameter: $W/L = 11$, $L = 2 \mu\text{m}$, $R_D = 100 \text{ k}\Omega$, $V_b = 1 \text{ V}$

A_v	17.6615 V/V	V_{out}	0.7454 V
I_D	10.5455 μA	g_m	186.544 μS
$\mu_n C_{ox}$	307.454 $\mu\text{S/V}^2$	V_{th}	0.4443 V

觀察與微調:

發現 MOS 進入 saturation region, 且 Gain 已經達到題目所需, 但是 I_D 仍然過大, 故繼續微調 $W/L = 21 \mu\text{m}/2 \mu\text{m}$ 代入做測試:

第 3 次測試:

Design parameter: $W/L = 10.5$, $L = 2 \mu\text{m}$, $R_D = 100\text{k}\Omega$, $V_b = 1\text{V}$

A_v	17.3892(V/V)	V_{out}	0.7855 V
I_D	10.1443 μA	g_m	179.314 $\mu\Omega^{-1}$
$u_n C_{ox}$	307.447 μ	V_{th}	0.44406 V

觀察與微調:

發現 I_D 確實變小但還離標準差一點，故繼續微調 $W/L = 20.8\mu\text{m}/2\mu\text{m}$ 代入做測試:

第 4 次測試:

Design parameter: $W/L = 10.4$, $L = 2 \mu\text{m}$, $R_D = 100\text{k}\Omega$, $V_b = 1\text{V}$

A_v	17.3075(V/V)	V_{out}	0.7937 V
I_D	10.062 μA	g_m	177.834 $\mu\Omega^{-1}$
$u_n C_{ox}$	307.442 μ	V_{th}	0.44401 V

觀察與微調:

模擬結果符合題目要求。 $I_D = 10 \mu\text{A}$ (1% variation) , $|A_v| > 10(\text{V/V})$

ii.

```
***** operating point information tnom= 25.000 temp= 25.000 *****
***** operating point status is all simulation time is 0.
node    =voltage node    =voltage node    =voltage
+0:vb    = 1.0000 0:vdd    = 1.8000 0:vin    = 500.0000m
+0:vout   = 793.7404m

**** mosfets

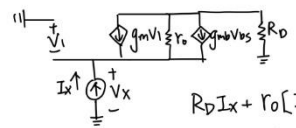
subckt
element 0:mn
model 0:n_18.1
region Saturation
id 10.0626u
ibs -769.8095a
ibd -1.2221f
vgs 500.0000m
vds 293.7404m
vbs -500.0000m
vth 444.0153m
vdsat 90.9387m
vod 55.9847m
beta 3.1974m
gam_eff 519.9006m
gm 177.8336u
gds 2.0616u
gmb 28.8651u
cdtot 27.7429f
cgtot 253.8688f
cstot 258.2742f
cbtot 96.3909f
cgs 222.9353f
cgd 7.0920f
```

iii.

**** small-signal transfer characteristics			
$v(v_{out})/v_{in}$		=	17.3075
input resistance at v_{in}		=	5.7778k
output resistance at $v(v_{out})$		=	82.9081k

iv.

由 HW2 我們已知 CG stage 因為會遇到 body Effect 的影響，所以 Gain 的公式要稍作修改： $A_v = (g_m + g_{mb}) R_{out} = (g_m + g_{mb}) (R_D || r_o)$ 將模擬所得到的值代入後可以得到 $A_v = 17.1369 (V/V)$ 。



$$R_D I_x + r_o [I_x - (g_m + g_{mb}) V_x] = V_x$$

$$\Rightarrow R_{in} = \frac{V_x}{I_x} = \frac{R_D + r_o}{1 + (g_m + g_{mb}) r_o}$$

$$R_D = 100k\Omega \quad r_o = 485.06k\Omega \quad g_m = 177.8336\mu S \quad g_{mb} = 28.8651\mu S$$

$$\text{gain: } A_v = (g_m + g_{mb}) R_{out} = (g_m + g_{mb}) (R_D || r_o) = 17.1369 (V/V)$$

$$\text{gain error: } \frac{\text{simulate} - \text{hand}}{\text{hand}} \times 100\% = 0.995\%$$

$$\text{input impedance: } R_{in} = \frac{R_D + r_o}{1 + (g_m + g_{mb}) r_o} = 5777.728\Omega$$

$$\text{input impedance error: } \frac{\text{simulate} - \text{hand}}{\text{hand}} \times 100\% = 1.73 \times 10^{-3}\%$$

$$\text{output impedance: } R_{out} = r_o || R_D = 82.9077k\Omega$$

$$\text{output impedance error: } \frac{\text{simulate} - \text{hand}}{\text{hand}} \times 100\% = 4.39 \times 10^{-4}\%$$

Input output impedance 與 Gain 的誤差小到可以忽略，推測誤差來源可能僅是單純計算上取值所產生的，應該未有其他 Non-ideal Effect 影響，也可推測公式為正確。

(c) CS+CG

i.

```
***** operating point information tnom= 25.000 temp= 25.000 *****
***** operating point status is all simulation time is 0.
node      =voltage      node      =voltage      node      =voltage
+0:v1      = 500.3657m 0:vb      = 1.0000 0:vdd      = 1.8000
+0:vin      = 470.0000m 0:vout    = 800.0622m 0:vss      = 0.
```

```
**** mosfets

subckt
element 0:mn1 0:mn2
model 0:n_18.1 0:n_18.1
region Saturation Saturation
id 2.9994u 9.9994u
ibs -5.308e-22 -770.3725a
ibd -212.8550a -1.2318f
vgs 470.0000m 499.6343m
vds 500.3657m 299.6965m
vbs 0. -500.3657m
vth 327.5484m 444.0352m
vdsat 136.9505m 90.7152m
vod 142.4516m 55.5992m
beta 299.8001u 3.1974m
gam_eff 507.4459m 519.9088m
gm 34.7504u 177.0427u
gds 203.1309n 2.0329u
gmb 6.9157u 28.7304u
cdtot 7.2213f 27.6735f
cgtot 164.6334f 253.5503f
cstot 170.9384f 257.9286f
cbtot 53.8730f 96.3506f
cgs 148.9769f 222.5756f
cgd 1.6782f 7.0756f
```

可以看見直接將兩個 stage 相接後得到的結果，其 V1 和 CS 的 Vout 誤差僅 0.613%，其 Vout 與 CG 的 Vout 的誤差也僅 0.8%，而會有這些微的誤差可能是因為加上了一個 CG stage 的 load 的關係，但由於在設計 CG 時，是以 Vin bias 在 0.5V，電流為 10u 的情況下做設計的，故最後出來的結果並不會有太大差異。

ii.

```
**** small-signal transfer characteristics

v(vout)/vin = -3.4709
input resistance at vin = 1.000e+20
output resistance at v(vout) = 99.9801k
```

前面兩個 Gain 相乘所得到的值為 $17.1369 \times 171.3281 = 2936.0325$ ，顯然的其結果完全不相符，這是因為原先 CS 的 Gain 僅考慮了自己本身的 r_o ，故其值會很大，然而現在其也會受到後面 CG 的 input impedance 影響，因為 CG stage 的 input impedance 相對很小，使得前面 CS 的 Gain 會大幅下降。

iii.

CS Gain 大約可以改寫成

$$A_{V,CS} = -g_{m,n1} (r_{o,n1} || R_{in,CG}) = -g_{m,n1} (r_{o,n1} || (\frac{R_D}{(g_{m,n2} + g_{mb,n2})r_{o,n2}} + \frac{1}{g_{m,n2} + g_{mb,n2}})) || \infty)$$

其中的無限項為電流源的電阻， $R_{in,CG}$ 為 MN2 的 input impedance，我們可以藉由 a 小題和 b 小題所擷取到的 CS output impedance 與 CG input impedance 稍微做個計算：

$$A_{V,CS} = -34.7558 \cdot 10^{-6} \cdot (4.93 \cdot 10^6 || 5.835 \cdot 10^3) = -0.20256(V/V)$$

顯而易見的由於 CG 的 input impedance 過小的關係，CS 的 Gain 減小非常多，將這個數值乘上 CG 的 Gain 我們可以得到：

$$A_{V,cascade} = A_{V,CS} \cdot A_{V,CG} = -0.20256 \cdot 17.3075 = -3.5058 (V/V)$$

誤差約僅有 0.9%，故可驗證推論正確。

(d)

	specification	simulation	hand-calculation
Fig. 2.(a) Common-Source stage			
V_{DD}	1.8V		
current source load	3 μ A		
M_1 (W/L, m)	—	$\frac{5\mu m}{5\mu m}$ ratio=1 m=1	
$V_{in,DC}$	—	0.47V	
$V_{out1,DC}$	0.5V \pm 10mV	503.434mV	—
gain $ A_{v1} $	$\geq 100V/V$	171.328%	171.3296%
output impedance	—	4.9296 $\times 10^6\Omega$	—

Fig. 2.(b) Common-Gate stage			
V_{DD}	1.8V		
$V_{in1,DC}$	0.5V		
M_2 (W/L, m)	—	$\frac{20.8\mu m}{2\mu m}$ ratio=10.4 m=1	
V_b	—	1V	
R_D	—	100 k Ω	
I_D	10 μ A \pm 1%	10.062 μ A	—
gain $ A_{v2} $	$\geq 10V/V$	17.3075%	17.1369%
input impedance	—	5.7778k Ω	5.7777k Ω
output impedance	—	82.9081k Ω	82.9077k Ω

Fig. 3. Cascade CS-CG amplifier			
V_{DD}	1.8V		
DC bias (V_1)	—	500.3657mV	—
overall gain $ A_v $	—	3.4709%	3.5058%

Part III – Comparison between “cascode” & “cascade” structure

1. From the perspective of “gain amplitude”, the “cascode” structure is better than the “cascade” structure.

因為當把 cascode 與其他級電路相接後，cascode 的輸出阻抗可能會被其他級的結構所影響，可能導致整體的增益降低。而 cascode 架構的增益可以透過增加堆疊的 MOSFETs 數量而增加，因此對於增益來說，cascode 架構比 cascode 架構來的好。

2. From the perspective of “input voltage range”, the “cascode” structure has higher input voltage range than the “cascade” structure.

從 part1 可以發現 cascode 每一個 MOSFETs 的 bias 需要非常精確的取值，因為需要使每一個 MOSFETs 都處在飽和區，所以 input voltage range 就因此被限制在很小的範圍，相較 cascode 就會小很多。另外在先進製程中 cascode 比較難實現，因為 VDD 變小，偏壓點變得更加敏感，並且可能犧牲 swing。

3. From the perspective of “power consumption”, the “cascode” structure may has higher power consumption than the “cascade” structure.

由於 cascode 電路是由多個單級放大器所連接而成，功耗可能會高於單個單級放大電路，因此功耗可能高於 cascode 電路架構。

4. From the perspective of “bandwidth”, the “cascode” structure has broader bandwidth than the “cascade” structure.

Cascode 架構會減少 miller effect，使得輸入看到的電容不會放大太多，可以得到較大的 input pole，所以頻寬較大，使得電路在高頻下能有更好的增益。

