

填空题

1. 计算机体系结构：程序员看到的计算机的属性，即概念性结构与功能特征。
(2005, 2008, 2013)
2. 流水线 $CPI = \text{流水线理想 } CPI + \text{结构相关导致的停顿} + \text{数据相关导致的停顿} + \text{控制相关导致的停顿}$ 。(2005, 2007, 2013)
3. 软流水：用于程序中循环结构的指令重组技术，又称之为符号化循环展开。
(2005, 2007, 2010)
4. 全局调度：把分支之前的指令调度到分支之后，或者把分支之后的指令调度到分支之前，称之为全局代码调度。其目的是在保持代码段数据相关和控制相关不变的前提下，将一段包含控制相关的代码压缩到尽可能最短。(2005)
5. 映像规则：主存任意一块放置到 Cache 中任意一个位置——全相联映射；唯一的一个位置——直接映射；唯一一组中的任意位置——组相联映射。(2005)
6. 同时多线程(Simultaneous Multithreading)是同时实现指令级和线程级的并行，每拍有多个指令槽，可以安排多个线程的多条指令同时流出。(2005, 2009, 2011, 2014, 2015)
7. 设互连网络的输入为 $x = (x_{k-1}, \dots, x_1, x_0)$ ，则均匀混洗输出是 $y = (x_{k-2}, \dots, x_1, x_0, x_{k-1})$ ，超立方体输出是 $y = (x_{k-1}, \dots, \bar{x}_i, \dots, x_1, x_0)$ 。(2005, 2010)
8. Freedom from compatibility with old designs and the use of microprocessor technology led to a renaissance in computer design, which emphasized both architectural innovation and efficient use of technology improvements. (2006)
9. Through this range in price and capability, the desktop market tends to be driven to optimize price-performance. For servers, the key features are availability, scalability and throughput. (2006)
10. For servers, the key features are availability, scalability and efficient throughput. (2006)
11. The respond time is the time between the start and the completion of an event—also referred to as execution time. The manager of a large data processing center may be interested in increasing throughput—the total amount of work done in a given time. (2006)
12. CPI (cycles per instruction) = CPU clock cycles for a program / Instruction Count. (2006)
13. This potential overlap among instructions is called instruction-level parallelism since the instructions can be evaluated in parallel. (2006)
14. The ideal pipeline CPI is a measure of the maximum performance attainable by the implementation. (2006)
15. An instruction j is data dependent on instruction i : instruction i produces a result that may be used by instruction j . (2006)
16. 网络直径：互连网络中任意两个节点间最短路径长度的最大值称为网络直径。
(2006, 2009, 2010, 2012, 2014)

17. 非均匀存储器访问机器(NUMA)的访问时间依赖于数据在存储器中的存放位置。(2006, 2011, 2013, 2014, 2015)
18. 大规模机器的同步硬件支持方法有排队锁和硬件原语, 软件方法有带指数延迟的旋转锁、软件排队锁、组合树。(2006, 2010, 2012, 2013, 2014)
19. TLB 是一个专用的高速缓存部件, 用于存放近期经常使用的页表项, 其内容是页表部分内容的一个副本。(2007, 2012)
20. 存储程序计算机(冯·诺依曼结构)的特点是: 机器以运算器为中心, 采用存储程序原理, 存储器是按地址访问的、线性编址的空间, 控制流由指令流产生, 指令由操作码和地址编码组成, 数据以二进制编码表示, 采用二进制运算。(2007, 2009, 2012)
21. 流水线的链接是将流水线计算机中多个功能部件按照指令的要求连接在一起, 构成一个长流水线, 减少各个功能部件流水线建立和排空的时间, 提高流水线执行效率的方法。(2007, 2009, 2013)
22. 数据反相关: 对于顺序指令 i 和 j, 指令 i 和 j 存在数据反相关是指: 指令 j 写入的是指令 i 要读取的寄存器或存储单元。(2007, 2011, 2014)
23. 虚拟自适应就是将一个物理通道分成几个虚拟的通道, 根据后续各通道的忙闲情况自适应选择后续通道。(2007, 2012, 2015)
24. 虫孔路由是把消息分成小片, 片头带目标地址, 所有片以不可离的流水方式通过片缓冲区进行传输的路由方式。(2007, 2012)
25. 栅栏同步是强制所有到达的进程进行等待, 直到全部的进程到达栅栏, 然后释放全部的进程, 从而形成同步。(2007, 2013)
26. 所谓系列机就是指具有相同的体系结构, 但具有不同的组成和实现的一系列不同型号的机器。我们把不同厂家生产的具有相同体系结构的计算机称为兼容机。(2008, 2010, 2013)
27. 程序的局部性原理是指: 程序总是趋向于使用最近使用过的数据和指令, 也就是说程序执行时所访问的存储器地址分布不是随机的, 而是相对地簇聚。程序局部性包括程序的时间局部性和空间局部性。(2008, 2012, 2015)
28. 在存储层次中, “Cache—主存”层次为了弥补主存速度不足, “主存—辅存”层次是为了弥补主存容量不足。(2008, 2011, 2012, 2015)
29. 存放数据的存储器单元及目录项所在的节点是 home 节点。(2008, 2009)
30. 节点度: 与节点相连的边的数量叫做节点度。(2008)
31. 拥有者是指拥有唯一的 cache 块副本的处理器。(2008)
32. 非绑定预取能返回最新写入数据值, 并且保证对数据实际的存储器访问返回的是最新的数据项。(2008, 2009)
33. RISC 的含义是精简指令集计算机, CISC 的含义是复杂指令集计算机。(2008)
34. 在推断(Speculation)执行中, 指令的执行过程是乱序的, 但结束过程却是循序的。再定序缓冲用于保存执行完毕但尚未循序确认的指令。(2009)
35. 多体交叉存储器中, 两次独立的存储器访问请求在一个存储周期中访问同一个存储体, 造成存储体冲突。(2009, 2011, 2014)

36. 采用虚拟存储器的计算机系统中, Cache 的地址直接由虚地址转换得, 这就是虚拟 Cache。(2009)
37. 等分带宽是将网络切成相等的两半, 沿切口的最小通道边数。(2009, 2011, 2013, 2014, 2015)
38. Amdahl 定律表明: 改进一个部件所获得的系统性能加速比, 受限于该部件执行时间相对系统总执行时间所占的比例。(2010, 2011, 2014)
39. 向量流水线链接(pipeline chaining)是在有写后读相关的两条指令之间, 将产生数据的部件的结果直接送到使用数据部件的输入。(2010, 2011, 2014)
40. Cache 的强制性失效是第一次访问 cache 块时, 该块不在 cache 中, 必须从下一级存储器中调入。(2010)
41. 乱序流出(Out of order issue)是程序中的指令不是按照排列的顺序流出, 而是当指令需要的资源和条件得到满足时即可流出。(2010)
42. 对于顺序指令 i 和 j, 指令 i 和 j 存在数据相关是指: 指令 j 读取的是指令 i 要写入的寄存器或存储单元。(2010)
43. 设计指令系统包括数据表示、操作类型、寻址方式和指令编码等方面。(2011)
44. 器件发生故障的概率与平均无故障时间之间的关系可以使用“学习曲线”来说明。(2011)
45. Power consumption in modern systems is dependent on a variety of factors, including the chip clock frequency, efficiency, disk drive speed, disk drive utilization, and DRAM.(2013)
46. 存储程序计算机又叫冯 诺依曼计算机, 由存储器、运算器、输入/输出设备、控制器四个部分组成。(2015)
47. 把指令集设计成只包含那些使用频率高的少量指令, 并提供一些必要的指令以支持操作系统和高级语言, 按照这个原则而构成的计算机称为精简指令集计算机。(2015)
48. 当指令之间不存在相关时, 它们在流水线中是可以重叠起来并行执行的, 这种指令序列中存在的潜在并行性称为指令级并行(ILP)。(2015)
49. 我们把 DRAM 这种不供电数据丢失的存储器称为易失性存储器, 把磁盘这种不供电数据也能够保存的存储器称为非易失性存储器。(2015)
50. 通用寄存器型机器: CPU 中用来存储操作数的存储单元为寄存器或存储单元。
51. 指令系统的规整性: 规整性包括对称性和均匀性。对称性是指所有指令集有关的存储单元的使用、操作码的设置等都是对称的; 均匀性是指对于各种不同的操作数类型, 字长操作种类和数据存储单元, 指令的设置都要同等对待。
52. 结构相关: 当指令在重叠执行的过程中, 硬件资源满足不了指令重叠执行的要求, 发生资源冲突。
53. 再定序缓冲: 一组记录了指令流出顺序、执行状态与计算结果的寄存器。
54. 软件兼容: 同一个软件可以不加修改地运行于体系结构相同的各档机器, 而且它们所获得的结果一样, 差别只在于运行的时间不同。
55. 并行性: 在同一时刻(同时性)或是同一时间间隔内(并发性)完成两种或

者两种以上性质相同或不同的工作。

56. 流量(throughout): 单位时间内完成的事务数。
57. 时间局部性: 被访问过的地址在较短时间内有较高概率再一次被访问。
58. 数据相关: 一条指令需要用到前面那条指令的执行结果, 而这些指令均在流水线中重叠执行时, 可能引起数据相关。
59. 指令系统的正交性: 在指令中各个不同含义的字段在编码时应互不相关、相互独立。
60. 基准程序包: 把一些基准测试应用程序集中起来, 以有效评测处理器处理各种应用的性能。
61. 超标量技术: 每个时钟周期流出指令数不定的技术。既可以通过编译器静态调度, 也可以通过记分牌或者 Tomasulo 算法动态调度。
62. Load/Store 型指令集结构: 只有 load/store 指令才具有存储器操作数, 其余所有 ALU 指令都不包含存储器操作数的通用寄存器型指令集结构。
63. 定向: 将 ALU 的一个运算结果直接传送到所有需要它的功能单元, 从而消除数据相关带来的停顿。
64. 基本块: 一段线性的除了入口及出口处没有分支的代码序列。
65. Cache 容量失效: 如果程序执行时所需的块不能全部调入 Cache 中, 则当某些块被替换后若又重新被访问, 就会发生失效。
66. 多功能流水线: 各段可以进行不同的连接, 以实现不同功能的流水线。
67. 动态调度: 在保持数据流和异常行为的情况下, 通过硬件对指令执行顺序进行重新安排以提高流水线的利用率和减少停顿现象, 是由硬件在程序运行时实施的。
68. 分支预测缓冲: 使用一片存储区域记录最近一次或几次分支特征的历史, 从而对分支进行预测。
69. 异构型多处理机: 在主 CPU 与存储器的基础上有基于其他体系结构的协处理器与存储器协同完成计算任务的多处理机体系结构。
70. RAID2: 位交叉式海明编码阵列。数据以位/字节交叉方式存于格盘, 采用海明编码。
71. RAID3: 位交叉奇偶校验盘阵列。单盘容错并行传输的阵列, 数据以位/字节存放于格盘, 冗余的奇偶校验信息存储在一台专用盘上。
72. RAID5: 块交叉分布式奇偶校验盘阵列。数据以块交叉的方式存于格盘, 但无专用的校验盘, 而是把冗余的校验信息均匀地分布在所有磁盘上。
73. RAID6: 双维奇偶校验独立存取盘阵列。即数据以块(大小可变)交叉的方式存于格盘, 冗余的验错、纠错信息均匀地分布在所有的磁盘上。
74. UMA: Uniform Memory Access
NUMA: Non-uniform Memory Access
SMP: Symmetric shared-memory MultiProcessor
DSM: Distributed Shared-Memory