**名词解释**

1. **计算机体系结构**

计算机体系结构是程序员所看到的计算机的属性，即概念性结构与功能特性。

1. **通用寄存器型机器**

CPU中用来存储操作数的存储单元为寄存器或存储器单元。

1. **指令系统的规整性**

规整性包括对称性和均匀性。对称性是指所有指令集有关的存储单元的使用、

操作码的设置等都是对称的；均匀性是指对于各种不同的操作数类型，字长操作种类和数据存储单元，指令的设置都要同等对待。

1. **结构相关**

当指令在重叠执行的过程中，硬件资源满足不了指令重叠执行的要求，发生

资源冲突。

1. **乱序流出**

程序中的指令不是按照排列的顺序流出，而是当指令需要的资源条件得到满

足时即流出。

1. **再定序缓冲**

一组记录了指令流出顺序、执行状态与计算结果的寄存器。

1. **虚拟Cache**

在采用虚拟存储器的计算机系统中，Cache的地址直接由虚拟地址转换获得，

这就是虚拟Cache。

1. **存储体冲突**

多提交叉存储器中，两次独立的存储器访问请求在一个存储周期中访问同一

存储体，就造成存储体冲突。

1. **RAID6**

双维奇偶校验独立存取盘阵列。即数据以块(大小可变)交叉的方式存于各盘，

冗余的验错、纠错信息均匀地分布在所有的磁盘上。

1. **虫孔路由**

把消息分成小片，片头带目标地址，所有片以不可分离的流水的方式通过片

缓冲区进行传输的路由方式。

1. **软件兼容**

同一个软件你可以不加修改地运行于体系结构相同的各档机器，而且它们所

获得的结果一样，差别只在于运行的时间不同。

1. **并行性**

在同一时刻或是同一时间间隔内完成两种或者两种以上性质相同或不同的

工作。

1. **流量（throughout）**

单位时间内完成的事务数。

1. **时间局部性**

被访问过的地址在较短时间内有较高概率再一次被访问。

1. **软流水**

用于程序中循环结构的指令重组技术，又称之为符号化循环展开。

1. **互联网的网络直径**

互联网络中任意两个节点间最短路径长度的最大值称为网络直径。

1. **数据相关**

一条指令需要用到前面那条指令的执行结果，而这些指令均在流水线中重叠

执行时，可能引起数据相关。

1. **指令系统的正交性**

在指令中各个不同含义的字段在编码是互不相关相互独立。

1. **RAID5**

块交叉分布式奇偶校验盘阵列。数据以块交叉的方式存于格盘，但无专用的

校验盘，而是把冗余的校验信息均匀地分布在所有磁盘上。

1. **Cache的****强制性失效**

Cache的强制性失效是第一次访问Cache块时，该块不在Cache中，必须从

下一级存储器中调入。

1. **基准程序包**

把一些基准测试应用程序集中起来，以有效评测处理器处理各种应用的性能。

1. **超标量技术**

每个时钟周期流出指令书不定的技术。既可以通过编译器静态调度，也可以

通过记分牌或者Tomasulo算法动态调度。

1. **Load/Store型指令集结构**

只有load/store指令才具有存储器操作数，其余所有ALU指令都不包含存

储器操作数的通用寄存器型指令集结构。

1. **定向**

将ALU的一个运算结果直接传送到所有需要它的功能单元，从而消除数据

相关带来的停顿。

1. **基本快**

一段线性的除了入口及出口处没有分支的代码序列。

1. **虚拟自适应**

将一个物理通道分成几个虚拟通道，根据后续个虚拟通道的忙闲情况自适应

选择后续通道。

1. **RAID3**

位交叉奇偶校验盘阵列。单盘容错并行传输的阵列，数据以位/字节存放于各

盘，荣誉的奇偶校验信息存储在一台专用盘上。

1. **栅栏同步**

强制所有到达该栅栏的进程进行等待，知道全部的进程到达栅栏，然后释放

全部的进程，从而形成同步。

1. **Cache容量失效**

如果程序执行时所需的块不能全部调入Cache中，则当某些块被替换后若又

重新被访问，就会发生失效。

1. **Amdahl定律**

改进一个部件所获得的的系统性能的提高，受限于该部件执行时间相对于总

执行时间所占的比例。

1. **多功能流水线**

各段可以进行不同的连接，以实现不同功能的流水线。

1. **动态调度**

在保持数据流和异常行为的情况下，通过硬件对指令执行顺序进行重新安排

以提高流水线的利用率和减少停顿现象，是由硬件在程序运行时实施的。

1. **分支预测缓冲**

使用一片存储区域记录最近一次或几次分支特征的历史，从而对分支进行预

测。

1. **RAID2**

位交叉式海明编码阵列。数据以位（或字节）交叉方式存于格盘，采用海明

编码。

1. **异构型多处理机**

在主CPU与存储器的基础上有基于其他体系结构的协处理器与存储器协同

完成计算任务的多处理机体系结构。