



# 实验报告

数字逻辑

姓 名	熊恪峥
学 号	22920202204622
日 期	2022年4月17日
学 院	信息学院
课程名称	数字逻辑

## 实验一 基本门电路的逻辑功能及逻辑变换

### 一、实验目的

熟悉各种门电路的逻辑功能，掌握数字逻辑实验电路的基本连接方法和检测手段，学会识别各种集成逻辑门的管脚排列序号和门电路多余引脚的处理方法，学会将某些逻辑门实现的逻辑功能变换为用其它逻辑门来实现。

### 二、实验设备和器材

数字逻辑实验箱		1 台
万用表		1 块
2 输入四与非门	(74LS00)	1 片
2 输入四或非门	(74LS02)	1 片
六反相器	(74LS04)	1 片
2 输入四与门	(74LS08)	1 片
2 输入四或门	(74LS32)	1 片
四异或门	(74LS86)	1 片
三态门	(74LS125)	1 片

### 三、实验内容和步骤

按实验目的和内容要求，在完成实验预习报告的基础上，根据实验实际情况如实填写实验数据。对实验中出现的问题及时总结和请教指导教师。

1. 按图 1.1 分别将被测门电路插在实验箱的面包板上，缺口标记朝左边，然后将电源线、地线、输入线和输出线接到相应的引脚。输入端的低电平“0”和高电平“1”由实验箱的逻辑电平开关提供，输出端电平高低用 LED 指示灯或万用表来测试。实验箱的 LED 指示灯亮表示输出为高电平“1”，不亮则为输出低电平“0”。用万用表测试时，电压 4V 左右表示输出为“1”，电压 0.3V 左右表示输出为“0”。

输入端分别输入各种电平，按表 1.1，记录其相应的输出，列出真值表。由真值表判断其逻辑功能，并写出逻辑表达式。

2. 对 F5、F7、F9 的逻辑表达式进行逻辑变换，采用与非门电路实现。填写真值表，检查逻辑功能是否一致。

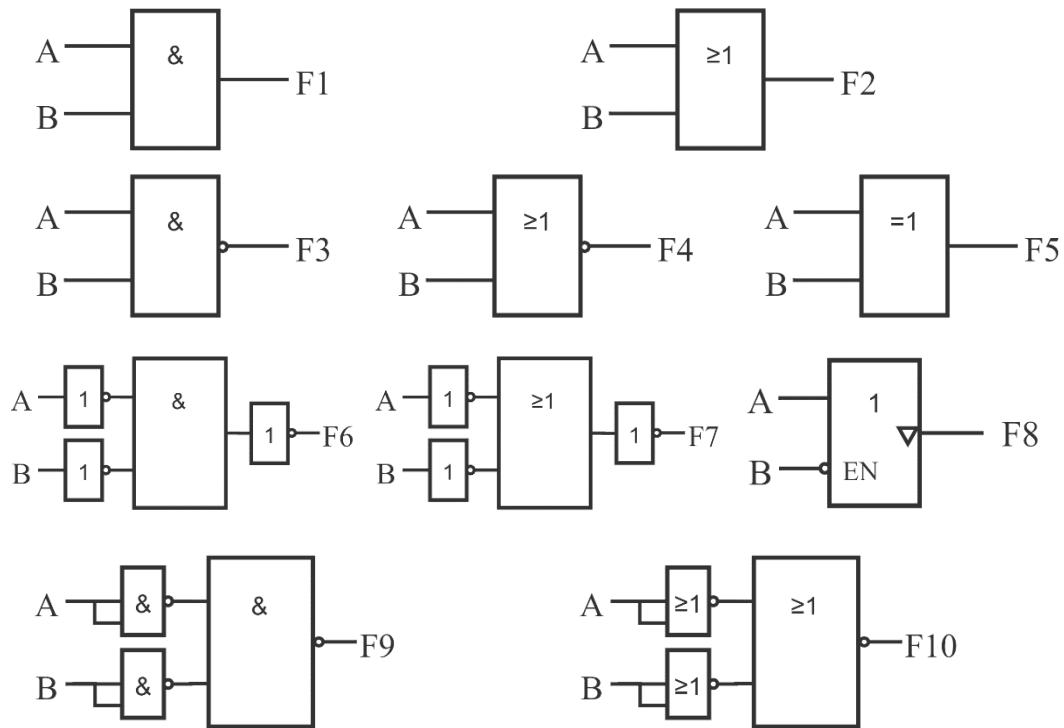


图 1.1

A	B	F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
0	0										
0	1										
1	0										
1	1										

表 1.1

3. 按图 1.2(a)和 1.2(b)分别进行三态门实验，用万用表测试输出信号，列出真值表。  
图 1.2(b)为用三态门来构成系统总线的基本方法，注意 1E、2E 最多仅能一个为“0”。

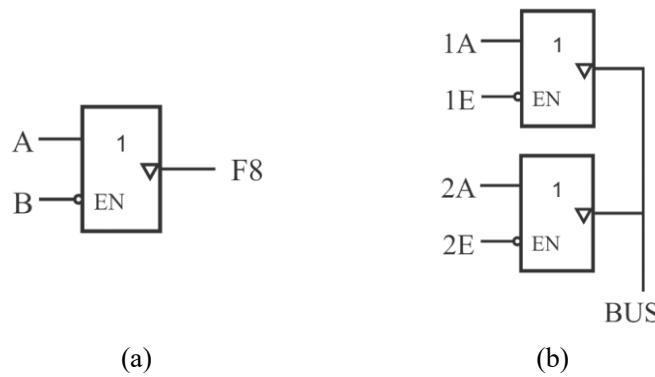


图 1.2

## 四 实验结果

对电路 $F1$ 到 $F8$ 进行测试，结果如表 ??

表格 1: 电路 $F1$ 到 $F8$ 的测试结果

A	B	F1	F2	F3	F4	F5	F6	F7	F8	F9	F10
0	0	0	0	1	1	0	0	0	0	0	0
0	0	0	1	1	0	1	1	0	0	1	0
1	0	0	1	1	0	1	1	0	1	1	0
1	1	1	1	0	0	0	1	1	0	1	1

其中(1)是 $F5, F7, F9$ 的与非式形式

$$\begin{aligned}
 F5 &= A\bar{B} + \bar{A}B \\
 &= \overline{\overline{A}\overline{B}\overline{A}B} \\
 F7 &= \overline{\overline{A} + \overline{B}} \\
 &= AB \\
 F9 &= \overline{A}\overline{B}
 \end{aligned} \tag{1}$$

总线电路结果如表 2

表格 2: 电路 $F1$ 到 $F8$ 的测试结果

1A	1E	2A	2E	B
0	0	0	1	0
0	0	1	1	0
1	0	0	1	1
1	0	1	1	1
0	1	0	0	0
0	1	1	0	1
1	1	0	0	0
1	1	1	0	1
$\times$	1	$\times$	1	高阻(0)

## 五 思考题

1. 与非门、或非门中的多余输入端该如何处理，如不进行处理，让它们悬空将会产生什么结果？

TTL与非门多余输入端悬空相当于输入1，对输出没有影响，但考虑到抗干扰，应该接高电平或者与其他变量并联使用。

TTL或非门多余输入端悬空相当于输入1，对输出结果有影响，因此应当接地或者与其他变量并联使用。

2. 图 1.2(b)中 1E、2E 能不能同时为“0”，为什么？

当1E, 2E同时为0，会直接连接两门的输出端，这是不允许的。

## 实验二 组合逻辑电路设计

### 一、实验目的

掌握组合逻辑电路设计的基本方法，并用与非门实现。

### 二、实验设备与器件

数字逻辑实验箱		1 台
2 输入四与非门	(74LS00)	2 片
3 输入三与非门	(74LS10)	1 片

### 三、实验内容

#### 1. 表决电路设计和实现

该电路有四个输入变量 A、B、C、D，当输入量中有三个或三个以上为 1 时，输出 F 为 1，否则 F 为 0。

#### 2. 比较电路设计和实现

由  $A_1, A_0$  组成一个二进制数 A ( $A_1A_0$ )，由  $B_1, B_0$  组成另一个二进制数 B ( $B_1B_0$ )，电路有三个输出端 P1、P2、P3：

当  $A > B$  时， $P1=1, P2=P3=0$ ；

当  $A=B$  时， $P2=1, P1=P3=0$ ；

当  $A < B$  时， $P3=1, P1=P2=0$ 。

注：输入变量的反变量由实验箱直接提供。

### 四、实验步骤和要求

1. 根据题意，列出真值表。

2. 用卡诺图化简，得到最简的与-或表达式。

3. 将表决电路用摩根定理进行逻辑变换为用二输入与非门 (74LS00) 实现的形式。比较电路用摩根定理进行逻辑变换为用两片二输入与非门和一片三输入与非门 (74LS10) 实现的形式。

4. 画出电路图。

5. 在电路图上标出引脚标号。

6. 连接电路，输入逻辑电平用开关提供，输出结果用 LED 来显示。

7. 在检查电路连接正确后，接通电源，进行实验，根据实验结果填写真值表，并检查实验数据是否正确。

上述步骤 1 到 5 要在预习报告中完成。

## 五 电路设计

### 5.1 表决器电路

#### 5.1.1 逻辑表达式

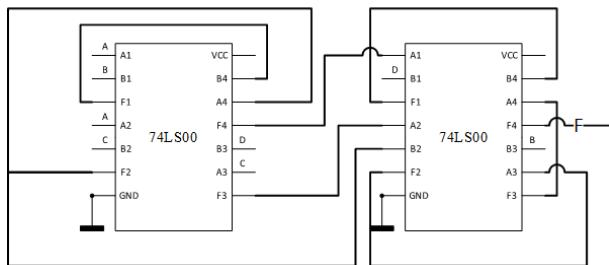
依题意，三个与三个以上为1时输出 $F = 1$ 。逻辑表达式如(2)

注意到 $\overline{AC}$ 出现了两次，所以 $F$ 可以用8个与非门完成。

#### 5.1.2 电路设计

根据以上分析，设计电路如图 1

图 1: 投票电路

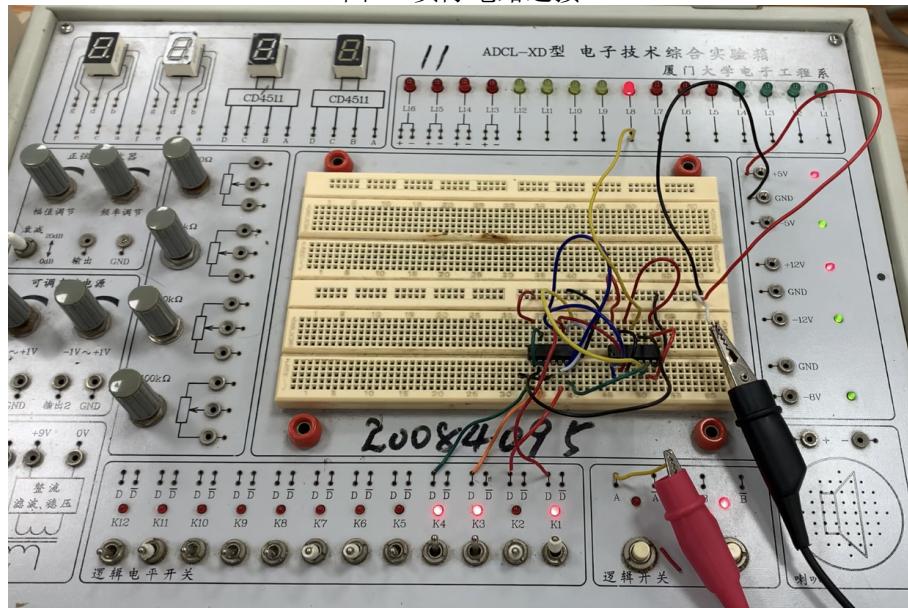


$$\begin{aligned}
 F &= ABC + ABD + ACD + BCD \\
 &= (AB + AC)D + (AC + CD)B \\
 &= \overline{\overline{AB} \cdot \overline{AC}} \cdot D \cdot \overline{\overline{AC} \cdot \overline{CD}} \cdot B
 \end{aligned} \quad (2)$$

#### 5.1.3 实验结果

按照图 1 连接电路，得到图 2

图 2: 实际电路连接



## 5.2 比较器电路

### 5.2.1 逻辑表达式

根据题意可以得到真值表表 3。并根据表 3 可以列出表达式(3)。

表格 3: 真值表

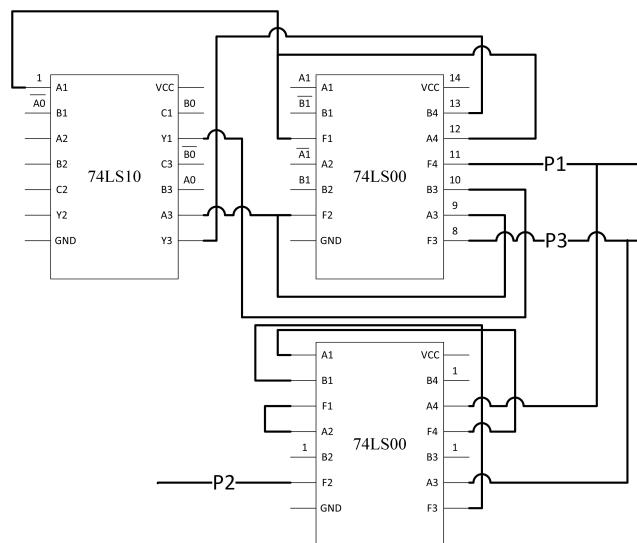
$A_2$	$A_1$	$B_2$	$B_1$	$P_1$	$P_2$	$P_3$
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	1	0

$$\begin{aligned}
 P_1 &= A_1 B_1 + (A_1 B_1 + \overline{A_1} \overline{B_1}) A_0 B_0 \\
 &= \overline{\overline{A_1} \overline{B_1}} \cdot \overline{\overline{A_0} \overline{B_0}} \cdot \overline{\overline{A_1} B_1} \\
 P_2 &= (A_1 B_1 + \overline{A_1} \overline{B_1})(A_0 B_0 + \overline{A_0} \overline{B_0}) \\
 &= \overline{\overline{P_1} \cdot \overline{1} \overline{P_3} \cdot \overline{1} \cdot 1} \\
 P_3 &= (\overline{A_1} B_1) + (A_1 B_1 + \overline{A_1} \overline{B_1}) \overline{A_0} B_0 \\
 &= \overline{\overline{A_1} B_1} \cdot \overline{\overline{A_0} B_0} \cdot \overline{A_1} \overline{B_1}
 \end{aligned} \tag{3}$$

### 5.2.2 电路图

根据表达式画出逻辑电路图如图 3

图 3: 比较器电路



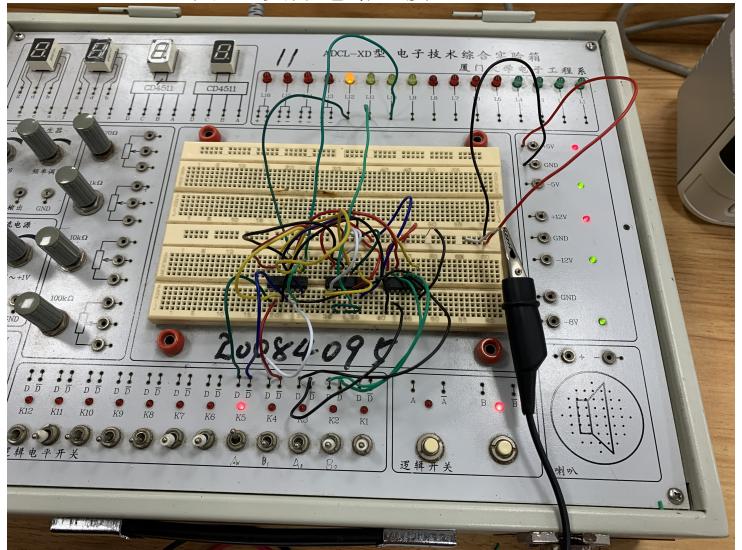
### 5.2.3 实验结果

按照图 3 连接电路得到图 5，并将输出接入 LED 灯，观察到现象如表 4 所示。

图 4: 实验结果

$A_2$	$A_1$	$B_2$	$B_1$	$P_1$	$P_2$	$P_3$	实验现象
0	0	0	0	0	1	0	中间灯亮
0	0	0	1	0	0	1	右灯亮
0	0	1	0	0	0	1	右灯亮
0	0	1	1	0	0	1	右灯亮
0	1	0	0	1	0	0	左灯亮
0	1	0	1	0	1	0	中间灯亮
0	1	1	0	0	0	1	右灯亮
0	1	1	1	0	0	1	右灯亮
1	0	0	0	1	0	0	左灯亮
1	0	0	1	1	0	0	左灯亮
1	0	1	0	0	1	0	中间灯亮
1	0	1	1	0	0	1	右灯亮
1	1	0	0	1	0	0	左灯亮
1	1	0	1	1	0	0	左灯亮
1	1	1	0	1	0	0	左灯亮
1	1	1	1	0	1	0	中间灯亮

图 5: 实际电路连接



## 六 思考题

1. 上述两个电路用摩根定理进行逻辑变换为用与非门实现的形式后，使用芯片的个数、类型是否减少？为什么？

使用芯片的类型确实会减少。类型减少是很显然的。直接写出的表达式一般由与运算和或运算组成，但化为与非式之后只有与非一种操作，可以减少门的种类。

使用芯片数量可能减少。如(2)中化为与非式找到了一项被多个与非项包含了，这把理论上的9个门降低到了8个。又如(3)中，化为与非式之后出现了3变量与非项，可以借助3输入与非门实现进而减少一个门。然而确实可以举出反例，如(4)。这个简单的逻辑函数化为与非式之后没有减少门的数量。

$$\begin{aligned} F &= A + B \\ &= \overline{\overline{AB}} \end{aligned} \tag{4}$$