



МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«МИРЭА - Российский технологический университет»

**РТУ МИРЭА**

---

Институт радиоэлектроники и информатики  
Кафедра геоинформационных систем (ГИС)

**ОТЧЁТ**  
**ПО ПРАКТИЧЕСКОЙ РАБОТЕ № 7**  
*Реализация заданной логической функции от четырёх переменных*  
*на дешифраторах 4-16, 3-8 и 2-4*  
**по дисциплине**  
**«ИНФОРМАТИКА»**

Выполнил студент группы *ИКБО-71-23*

*Смирнов А.Ю.*

Принял  
*доцент кафедры ГИС, к.т.н.*

*Воронов Г.Б.*

Практическая  
работа выполнена

«\_\_»\_\_\_\_\_2023 г.

\_\_\_\_\_

«Зачтено»

«\_\_»\_\_\_\_\_2023 г.

\_\_\_\_\_

Москва 2023

## **СОДЕРЖАНИЕ**

1.	ПОСТАНОВКА ЗАДАЧИ.....	3
2.	ПРОЕКТИРОВАНИЕ И РЕАЛИЗАЦИЯ.....	4
	2.1. Восстановленная таблица истинности.....	4
	2.2. Схема, реализующая функцию на дешифраторе 4-16.....	5
	2.3. Схема, реализующая функцию на дешифраторе 3-8.....	6-8
	2.4. Схема, реализующая функцию на дешифраторе 2-4.....	9-11
3.	ВЫВОДЫ.....	12
4.	ИНФОРМАЦИОННЫЕ ИСТОЧНИКИ.....	13

## 1 ПОСТАНОВКА ЗАДАЧИ

Дана логическая функция от четырёх переменных в 16-теричной векторной форме. Необходимо восстановить таблицу истинности. По таблице истинности реализовать в лабораторном комплексе логическую функцию на дешифраторах тремя способами:

- используя дешифратор 4-16 и одну дополнительную схему «или»;
- используя два дешифратора 3-8 и необходимую дополнительную логику;
- используя пять дешифраторов 2-4 и одну дополнительную схему «или».

Протестировать работу схем и убедиться в правильности их работы.

Персональный вариант:  $F_{16} = AEA6_{16}$

## 2 ПРОЕКТИРОВАНИЕ И РЕАЛИЗАЦИЯ

### 2.1 Восстановленная таблица истинности

Переведём исходное число из 16-теричной в 2-ичную:

$AEA6_{16} = 1010\ 1110\ 1010\ 0110_2$  . Получили столбец значений логической функции, который необходим для восстановления полной таблицы истинности. Составим таблицу истинности (Таблица 1).

Таблица 1 – Восстановленная таблица истинности

<b>a</b>	<b>b</b>	<b>c</b>	<b>d</b>	<b>F</b>
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

## 2.2 Схема, реализующая функцию на дешифраторе 4-16

Реализуем функцию, используя дешифратор 4-16 и одну дополнительную схему «или». Количество выходов дешифратора соответствует количеству значений логической функции, поэтому требуется только один такой дешифратор. Подадим значения переменных функции на адресные входы дешифратора: младшую переменную «d» - на младший адресный вход, старшую переменную «a» - на старший адресный вход, прочие переменные –аналогично (на схеме далее переменные подаются на адресные входы дешифратора при помощи шины). В процессе работы на выходах дешифратора (с нулевого по пятнадцатый) будут последовательно возникать единичные значения в соответствии с поступающей на адресные входы комбинацией значений переменных. Выберем лишь те выходы дешифратора, номера которых совпадают с номерами наборов значений переменных, на которых функция равна единице. Объединим эти выходы дешифратора через «или» и получим требуемую реализацию (рис.1).

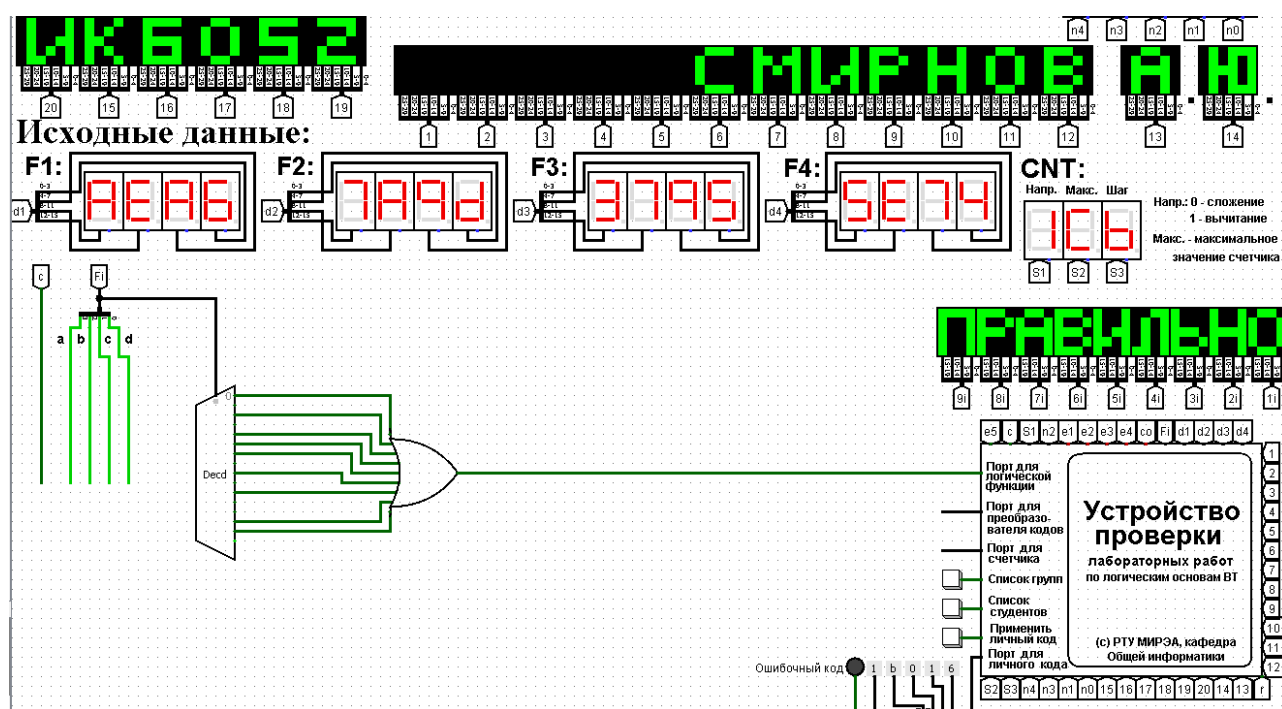


Рисунок 1 – Схема, реализующая функцию на дешифраторе 4-16

### 2.3 Схема, реализующая функцию на дешифраторе 3-8

Реализуем функцию, используя дешифраторы 3-8 и необходимую дополнительную логику. Количество выходов у дешифратора 3-8 в два раза меньше количества значений логической функции, поэтому нам потребуется разместить на рабочей области лабораторного комплекса два дешифратора 3-8. Также следует обратить внимание, что количество адресных входов дешифратора меньше, чем количество переменных функции. Поэтому подадим значения трёх младших переменных функции на адресные входы обоих дешифраторов: младшую переменную «d» — на младший адресный вход, старшую переменную «b» — на старший адресный вход, переменную «с» — аналогично. Переменная «а» используется для управления дешифраторами. Когда «а» равна нулю, то должен работать первый дешифратор - он отвечает за первую половину таблицы истинности. Когда «а» равна единице, то должен работать второй дешифратор — он отвечает за вторую половину таблицы истинности. Чтобы это реализовать, переменная «а» должна подаваться на разрешающий вход первого дешифратора через инверсию, а на вход второго — без инверсии.

Для большей наглядности проиллюстрируем сказанное выше таблицей (табл. 2).

a	b	c	d	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Таблица 2 – Распределение областей таблицы истинности между дешифраторами 3-8

У первого дешифратора выберем лишь те выходы, чьи номера совпадают с номерами наборов значений переменных, на которых функция равна единице, из первой половины таблицы. У второго дешифратора выберем лишь те выходы, чьи номера совпадают с номерами наборов значений переменных за вычетом 8, на которых функция равна единице, из второй половины таблицы. Объединим выбранные выходы обоих дешифраторов через «или» и получим требуемую реализацию (рис.2).

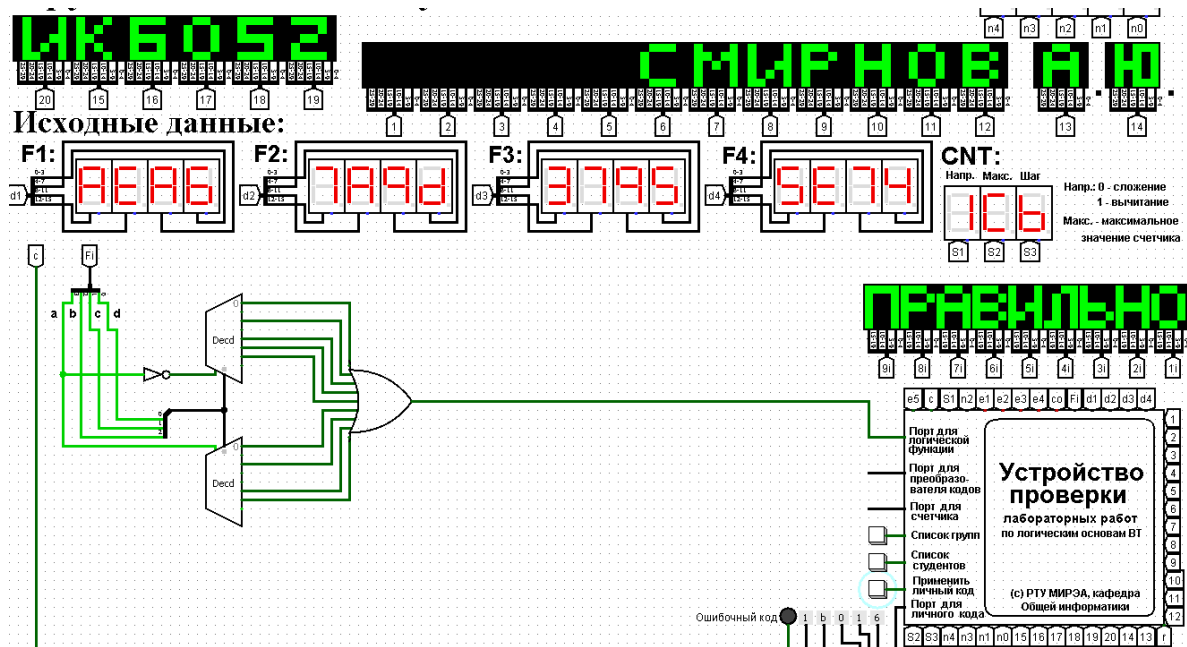


Рисунок 2 – Схема, реализующая функцию на дешифраторе 3-8



## 2.4 Схема, реализующая функцию на дешифраторе 2-4

Реализуем функцию, используя дешифраторы 2-4 и необходимую дополнительную логику. Количество выходов у дешифратора 2-4 в четыре раза меньше количества значений логической функции, поэтому нам потребуется разместить на рабочей области лабораторного комплекса четыре дешифратора 2-4, которые мы будем называть операционными, а также ещё один дешифратор 2-4, который будет управлять первыми четырьмя – назовём его управляющим. Итого всего потребуется пять дешифраторов 2-4 и дополнительная схема «или». Следует обратить внимание, что количество адресных входов у каждого дешифратора в два раза меньше, чем количество переменных функции, поэтому каждый операционный дешифратор будет отвечать лишь за одну четверть исходной таблицы истинности.

Для большей наглядности проиллюстрируем сказанное выше таблицей (табл. 3).

a	b	c	d	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Таблица 3 – Распределение областей таблицы истинности между дешифраторами 2-4

Значения двух младших переменных функции используются для адресации четырёх операционных дешифраторов: младшая переменная «d» - подаётся на младший адресный вход, старшая переменная «с» - на старший адресный вход (на схеме далее переменные подаются на адресные входы дешифраторов при помощи разветвителя и шины). Переменные «a» и «b» используется для управления операционными дешифраторами и аналогичным образом подаются на адресные входы управляющего дешифратора. Выходы управляющего дешифратора должны быть подключены к разрешающим входам операционных дешифраторов. Таким образом, когда «a» и «b» равны нулю, то на нулевом выходе управляющего дешифратора образуется единица, которая подаётся на разрешающий вход первого операционного дешифратора. И так далее, аналогично. Теперь фактически каждый операционный дешифратор отвечает за свою двоичную тетраду в исходной векторной записи логической функции. Выберем у каждого операционного дешифратора лишь те выходы, где у двоичной тетрады стоят единицы. При этом необходимо считать, что нулевой выход соответствует старшему двоичному разряду тетрады. Объединим выбранные выходы всех операционных дешифраторов через «или» и получим требуемую реализацию (рис.3).

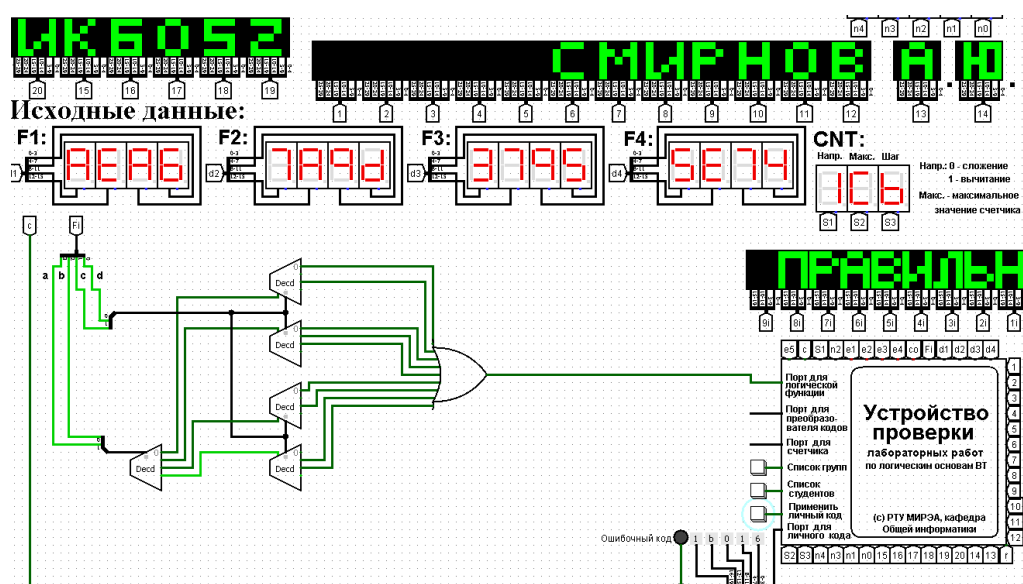


Рисунок 3 – Схема, реализующая функцию в дешифраторе 2-4

### **3 ВЫВОДЫ**

В ходе работы восстановили таблицу истинности. По таблице истинности реализовали в лабораторном комплексе логическую функцию на дешифраторах тремя способами:

- используя дешифратор 4-16 и одну дополнительную схему «или»;
- используя два дешифратора 3-8 и необходимую дополнительную логику;
- используя пять дешифраторов 2-4 и одну дополнительную схему «или».

Протестировали работу схем и убедились в правильности их работы.

#### **4 ИНФОРМАЦИОННЫЕ ИСТОЧНИКИ**

1. Информатика: Методические указания по выполнению практических работ / С.С. Смирнов, Д.А. Карпов — М., МИРЭА — Российский технологический университет, 2020 – 102 с (дата обращения 30.10.23)

2. Программа построения и моделирования логических схем Logisim: – Текст: электронный // Карл Берч: [сайт] – 2021. – URL:<http://cburch.com/logisim/> (дата обращения 30.10.23)

3. Лекции по информатике / С.С. Смирнов — М., МИРЭА — Российский технологический университет, 2023.