Paměti

* =fyzické zařízení schopné ukládat data a následně s nimi pracovat
* Součást Von Neumannovy a Harvardské architektury (u Hv. rozdělena paměť na datovou a programovou)
* Volatilní (ztráta napájení znamená ztrátu dat, RAM) a nevolatilní (data jsou zachována i po ztrátě napájení, HDD)

# ROM – Read-Only Memory

* Nevolatilní
* Obsah určen při výrobě, poté již nelze měnit

## PROM – Programmable ROM

* Data lze zapsat, ale pouze jednou

## EPROM - Erasable PROM

* obsah lze mazat pomocí UV záření

## EEPROM – Electrically EPROM

* Obsah lze vymazat vysokým napětím nebo napětím na erase pinu
* Flash ROM
  + paměť dělena do buněk
  + SLC (Single Level Cell) – 1 bit v buňce, MLC, TLC, QLC (Multi, Triple, Quad)
  + SD karty, SSD

# RAM – Random Access Memory

* Volatilní, rychlá
* Přístup ke všem buňkám trvá stejnou dobu
* Operační paměti, cache, buffery
* Prakticky neomezený počet přepisů
* SPD (Serial Presence Detect) – čip, na kterém je uložena konfigurace RAM

## SRAM – Static RAM

* Základní princip je obvod D latch
* CPU cache, HDD buffer, router buffer

## DRAM – Dynamic RAM

* Integrované obvody pracují s kondenzátory (nutno dobíjet)

## SDRAM – Synchronous DRAM

* Všechny operace provádí synchronně s CPU clock
* SDR SDRAM – Reaguje na náběžnou hranu
* DDR SDRAM – Double Data Rate
  + Reaguje na náběžnou i sestupnou hranu
  + DDR2, DDR3, DDR4, DDR5 (navzájem nekompatibilní kvůli zámku)
  + GDDR – Graphics DDR – DDR SDRAM přizpůsobena pro práci s GPU
* Možnosti zapojení DDR
  + SIMM (Single Inline Memory Module)
  + DIMM (Dual Inline Memory Module)
  + SO-DIMM (Small Outline DIMM) – použito u notebooků
* XMP (Extreme Memory Profile) – technologie umožňující v BIOSu nastavit jiné než standardní parametry (frekvence, časování, napětí)
  + Automatické přetaktování

# Základní parametry

* Kapacita
* Formát – DIMM, SO-DIMM
* Typ – SDRAM DDR2/3/4/5
* Pracovní frekvence

# Cache

* Cache (mezipaměť) je relativně malá, ale rychlá paměť
* Používá se pro rychlý přístup k nejnutnějším a často používaným datům daného zařízení
* Oproti bufferu (vyrovnávací paměti) může cache data poskytovat opakovaně
* Buffer se používá ke smazání rozdílu v rychlosti dvou zařízení
* L1 (rozdělena na instrukční a datovou – Harvardská architektura), rychlá ale malá
* L2 – několik MB
* L3 – desítky MB
* Při zkopírování dat do cache se vytvoří cache entry obsahující zkopírovaná data a umístění těchto dat zvané tag
* CPU před žádáním hlavní paměti zkontroluje cache, jestli není záznam nalezen (tag se shoduje s žádanou adresou)
* Pokud ano, jde o cache hit, pokud ne, jde o cache miss