Lösung 1.1

$$
\begin{aligned}
F_1 &= \mathrm{XOR}(A, B)\\
&= \overline{A}B \vee A\overline{B}\\
&= \overline{\overline{\overline{A}B} \wedge \overline{A\overline{B}}}
\end{aligned}
$$

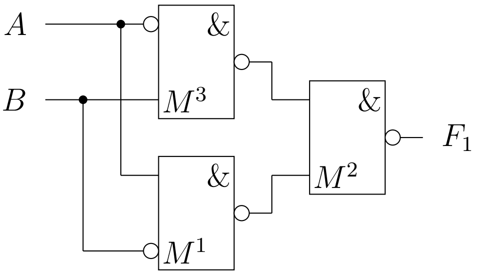


Abbildung 1.5: XOR(A,B) mit NAND

$$
\begin{aligned}
F_2 &= \mathrm{XNOR}(A, B)\\
&= AB \vee \overline{A}\,\overline{B}\\
&= \overline{\overline{AB} \wedge \overline{\overline{A}\,\overline{B}}}
\end{aligned}
$$

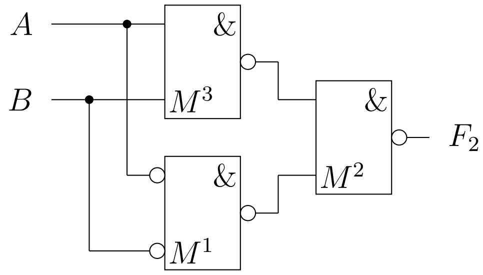


Abbildung 1.6: XNOR(A,B) mit NAND

$$
\begin{aligned}
F_3 &= AS \vee B\overline{S}\\
&= \overline{\overline{AS} \wedge \overline{B\overline{S}}}
\end{aligned}
$$

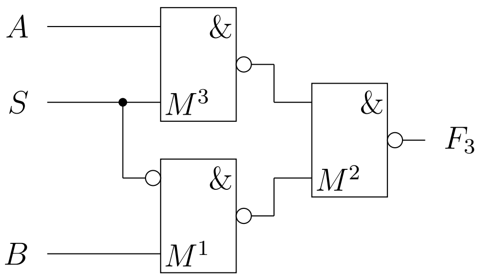


Abbildung 1.7: MUX(A,B,S) mit NAND

Lösung 1.2

$$
\begin{aligned}
F_1 &= \overline{\overline{AC \vee BC}} \\
&= \overline{\overline{AC} \wedge \overline{BC}}
\end{aligned}
$$

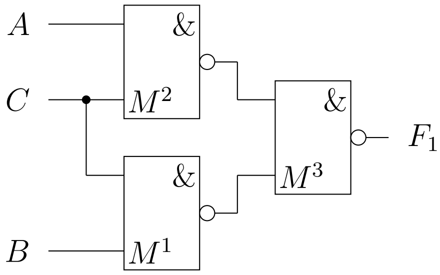


Abbildung 1.8: Schaltungsstruktur F_1

$$
\begin{aligned}
F_2 &= \overline{\overline{(A \vee B)(\bar{C} \vee B)}} \\
&= \overline{\overline{\overline{\overline{A \vee B}}\ \overline{\overline{\bar{C} \vee B}}}} \\
&= \overline{\overline{\overline{\bar{A}\ \bar{B}}\ \overline{C\ \bar{B}}}}
\end{aligned}
$$

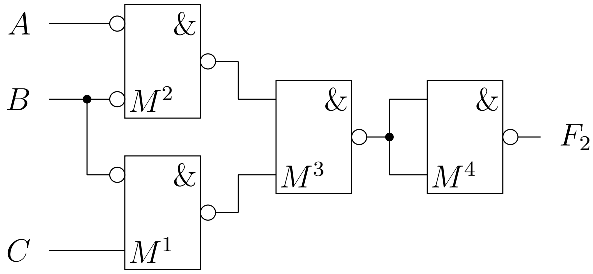


Abbildung 1.9: Schaltungsstruktur F_2

Lösung 1.3

a)

$$
\begin{aligned}
F &= \overline{A}\,\overline{B}\,C \vee \overline{A}\,B\,\overline{C} \vee A\,B\,\overline{C} \\
\overline{F} &= \overline{\overline{A}\,\overline{B}\,C \vee \overline{A}\,B\,\overline{C} \vee A\,B\,\overline{C}} \qquad \text{(deMorgan)} \\
&= \overline{\overline{A}\,\overline{B}\,C} \wedge \overline{\overline{A}\,B\,\overline{C}} \wedge \overline{A\,B\,\overline{C}} \\
&= (A \vee B \vee \overline{C}) \wedge (A \vee \overline{B} \vee C) \wedge (\overline{A} \vee \overline{B} \vee C) \\
&= (A \vee B \vee \overline{C}) \wedge (\overline{B} \vee C)
\end{aligned}
$$

b)

$$
\begin{aligned}
F &= A\,B\,C \vee \overline{A}\,\overline{B}\,C \\
\overline{F} &= \overline{A\,B\,C \vee \overline{A}\,\overline{B}\,C} \\
&= \overline{A\,B\,C} \wedge \overline{\overline{A}\,\overline{B}\,C} \\
&= (\overline{A} \vee \overline{B} \vee \overline{C}) \wedge (A \vee B \vee \overline{C})
\end{aligned}
$$

c)

$$
\begin{aligned}
F &= A\,B\,C \vee A\,B\,\overline{C} \vee A\,\overline{B} \\
&= A\,B \wedge (C \vee \overline{C}) \vee A\,\overline{B} \\
&= A\,B \vee A\,\overline{B} \\
&= A \\
\overline{F} &= \overline{A}
\end{aligned}
$$

Complement eines Ausdrucks bedeutet, den gegebenen Ausdruck in der Verknüpfung (Operation) zu dualisieren und im Literal zu negieren (Negation). Wenn möglich, sollte der Ausdruck, bevor er komplementiert wird, vereinfacht werden.

Lösung 1.4

a) Schaltungsstruktur

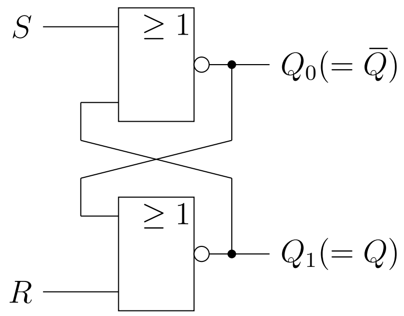


Abbildung 1.10: Schaltungsstruktur des RS-Latch

b) Logischer Automatengraph

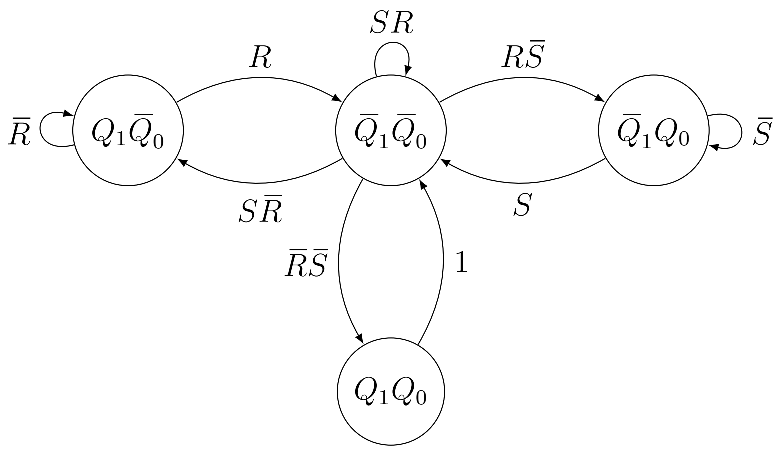


Abbildung 1.11: Logischer Automatengraph des RS-Latch

c) Reduzierte Schaltfolgetabelle

S	R	${}^{\mathrm{n}}Q$	Comment
1	0	1	set
0	1	0	reset
0	0	${}^{\mathrm{a}}Q$	store, if ${}^{\mathrm{a}}Q_1 = {}^{\mathrm{a}}\overline{Q}_0$
1	1	0	${}^{\mathrm{n}}\overline{Q}_1 = {}^{\mathrm{n}}\overline{Q}_0$

Tabelle 1.1: Reduzierte Schaltfolgetabelle des RS-Latch

Lösung 1.5

a)

${}^{a}Q$	J	K	${}^{n}Q$	${}^{n}\overline{Q}$
0	0	0	0	1
0	0	1	0	1
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1

Tabelle 1.2: Schaltfolgetabelle des JK-FF

b)

J	K	${}^{n}Q$
0	0	${}^{a}Q$
0	1	0
1	0	1
1	1	${}^{a}\overline{Q}$

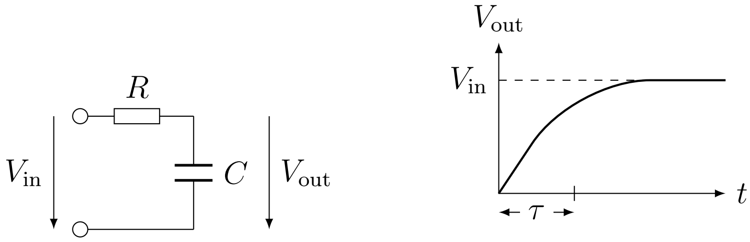
Tabelle 1.3: Reduzierte Schaltfolgetabelle des JK-FF

Lösung 1.6

Ladung eines Kondensators: $Q = C \cdot U$
Strom des Kondensators: $I = dQ/dt$

$$I = \frac{dQ}{dt} = \frac{C \cdot \Delta U}{\Delta t} = \frac{25 \cdot 10^{-15} \frac{\mathrm{As}}{\mathrm{V}} \cdot 0,6\mathrm{V}}{30 \cdot 10^{-12}\mathrm{s}} = 0,5\mathrm{mA}$$

Lösung 1.7



$$R = 12{,}5\text{k}\Omega$$
$$C = 100\text{fF}$$
$$V_{\text{in}} = 1,2V$$

Abbildung 1.12: Struktur und Funktion

Wird am Eingang eine Spannung (Sprung V_{in}) angelegt, baut sich am Kondensator eine Spannung (Sprungantwort V_{out}) auf. Der Kondensator braucht eine gewisse Zeit bis er seine maximale Spannung V_{in} erreicht hat.

$$V_{\text{out}} = V_{\text{in}}\left(1 - e^{\frac{-t}{\tau}}\right)$$
$$V'_{\text{out}} = \frac{V_{\text{in}}}{\tau} \cdot e^{\frac{-t}{\tau}}$$

Diese Formel gibt die Steigung (Tangente) in jedem Punkt der Kurve wieder.

$$V'_{\text{out}}(0) = V_{\text{in}}\frac{1}{\tau} \quad \Rightarrow \quad \tau = \frac{V_{\text{in}}}{V'_{\text{out}}(0)}, \quad \text{mit } \tau = RC = 12,5\text{k}\Omega \cdot 100\text{fF} = 1,25\text{ns}$$

Die Formel $V_{\text{out}} = V_{\text{in}}(1 - e^{\frac{-t}{\tau}})$ wird nach t aufgelöst:

$$t = -\tau \cdot \ln\left(1 - \frac{V_{\text{out}}}{V_{\text{in}}}\right)$$

a)

$$t_1(V_{\text{out}} = 0,6\text{V}) = -1,25\text{ns} \cdot \ln\left(1 - \frac{0,6\text{V}}{1,2\text{V}}\right) = 0,87\text{ns}$$

b)

$$t_2(V_{\text{out}} = 1,2\text{V}) = -1,25\text{ns} \cdot \ln\left(1 - \frac{1,2\text{V}}{1,2\text{V}}\right) = \infty$$

c) 10% bis 90% von 1,2V

$$\begin{aligned} t_4 - t_3 &= -1,25\text{ns} \cdot \ln\left(1 - \frac{0,9 \cdot 1,2\text{V}}{1,2\text{V}}\right) - \left(-1,25\text{ns} \cdot \ln\left(1 - \frac{0,1 \cdot 1,2\text{V}}{1,2\text{V}}\right)\right) \\ &\approx 2,75\text{ns} \end{aligned}$$

Lösung 1.8

a) Mit $v(t) = 1,2V\left(1 - e^{-t/RC}\right)$ folgt

$$t_{\mathrm{PLH}} = -\ln\left(1 - \frac{0,6}{1,2}\right) \cdot 30\mathrm{k}\frac{\mathrm{V}}{\mathrm{A}} \cdot 1,0 \cdot 10^{-6}\frac{\mathrm{As}}{\mathrm{V}} = 20,8\mathrm{ms}$$

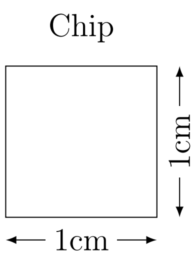
b) Mit $v(t) = 1,2\mathrm{V}e^{-t/RC}$ folgt

$$t_{\mathrm{PHL}} = -\ln\left(\frac{0,6}{1,2}\right) \cdot 12,5\mathrm{k}\frac{\mathrm{V}}{\mathrm{A}} \cdot 1,0 \cdot 10^{-6}\frac{\mathrm{As}}{\mathrm{V}} = 8,66\mathrm{ms}$$

c)

$$\frac{t_{\mathrm{PLH}}}{t_{\mathrm{PHL}}} = \frac{20,8}{8,66} \approx 2,4 \approx \frac{1}{0,4}$$

Lösung 1.9



Das Verhältnis zwischen beiden Technologien ist $0,13\mu\mathrm{m}/0,18\mu\mathrm{m} \sim 0,7$. Dies bezeichnet auch die mittlere Kantenlänge eines Transistors. Die Fläche $0,7\mathrm{cm} \cdot 0,7\mathrm{cm} \cong 0,5\mathrm{cm}^2$ für die gleiche Anzahl von Transistoren hat sich halbiert. Skaliert nun eine Technologie um $0,7$, wird nur die halbe Fläche benötigt. Auf einem Chip gleicher Größe können damit in 0,13μm Technologie im Mittel 100 Millionen Transistoren integriert werden.

Lösung 1.10

n: Anzahl der Technologiegenerationen
2: Verdopplung der Geschwindigkeit in dieser Technologie

$$\begin{aligned} 2 \cdot 10^9\text{Hz} \cdot 2^n &= 10 \cdot 10^9\text{Hz} \\ 2^n &= 5 \\ n &= \mathrm{ld}(5) \\ n &= 2,3 \qquad \text{Anzahl von Technologiegenerationen} \end{aligned}$$

Nun benötigt man für die Einführung einer Technologiegeneration 3 Jahre:

$$\begin{aligned} \Delta n &= \mathrm{ld}(5) \cdot 3 \\ &= 2,3 \cdot 3 \\ &= 6,9 \end{aligned}$$