به نام خداوند بخشنده مهربان

# معماری کامپیوتر

دانشکده مهندسی کامپیوتر

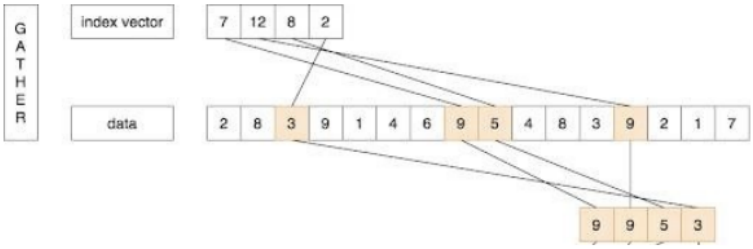
دکتر اسدی
بهار ۱۴۰۳

مهدی علی نژاد، ۴۰۱۱۰۶۲۶۶ ، امیرحسین صوری، ۴۰۱۱۰۶۱۲۸

## تمرین دوم، بخش عملی

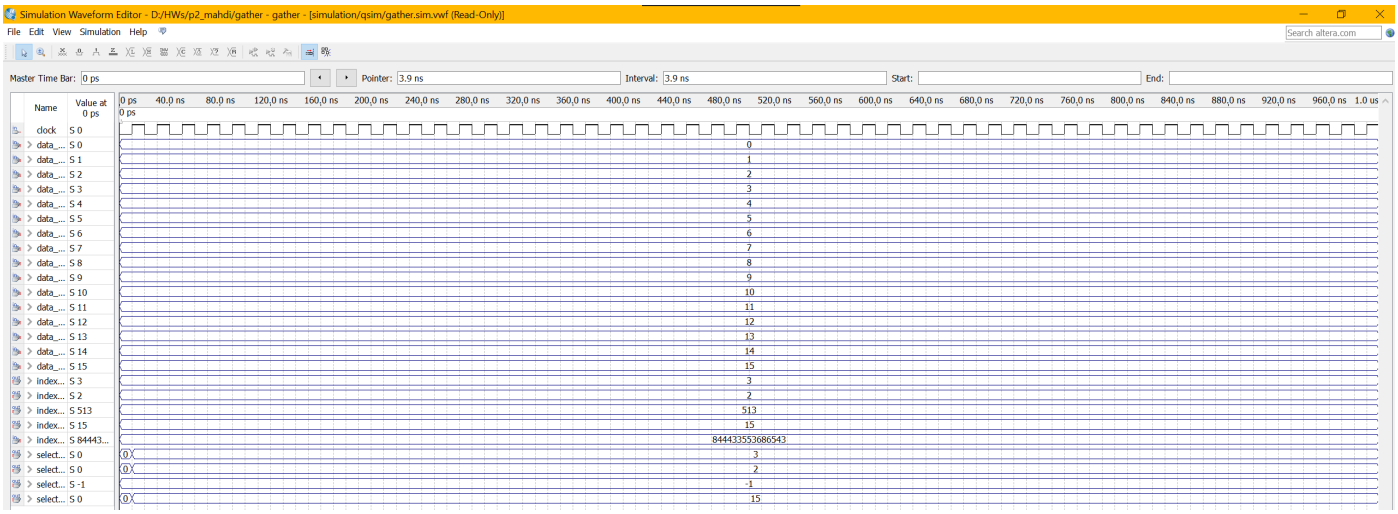
### سوال ۱

۲. در این تمرین می‌خواهیم که با عملیات جمع‌آوری[۴] که در برخی از پردازنده‌هایی با ثبات‌های بزرگ انجام می‌شود، آشنا شویم. فرض کنید که پردازنده‌ای در اختیار دارید که ۴ ثبات ۲ بایتی و یک ثبات ۸ بایتی در اختیار دارد. فرض کنید که می‌خواهیم هر دو بایت از ثبات ۸ بایتی را با مقادیر یکی از ثبات‌های دو بایتی پر کنیم. یکی از کارهایی که در اینجا می‌توان انجام داد این است که از شیفت و ORهای متوالی در ثبات ۸ بایتی کمک بگیریم که آن را پر کنیم. اما می‌توان از عملیات جمع‌آوری نیز بهره برد. کاری که عملیات جمع‌آوری انجام می‌دهد، این است که ابتدا یک آرایه به طول ۴ به نام بردار اندیس[۵] که در آن اندیس ثبات‌ها نوشته شده است و باید به ترتیب در ثبات بزرگ ۸ بایتی قرار گیرند را به عنوان ورودی دریافت می‌کند. به عنوان مثال به شکل زیر توجه کنید:




در این شکل هر خانه در ردیف داده نشان‌دهنده یک ثبات ۲ بایتی است و ۴ خانه نارنجی پایینی نشان‌دهنده یک ثبات ۸ بایتی است.

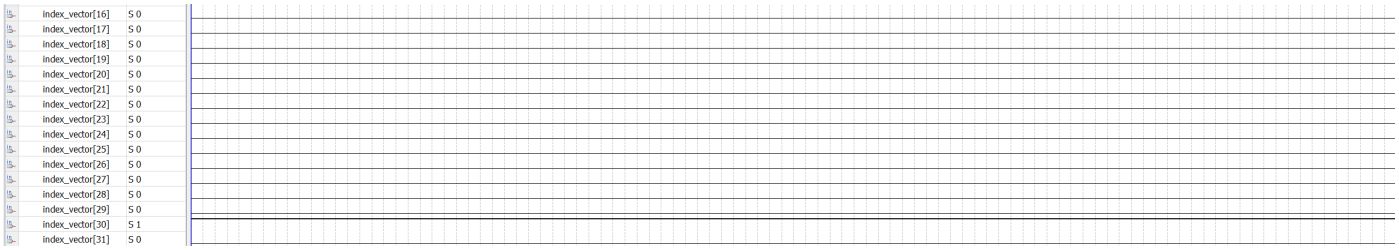
برای این کار کافی است که به صورت شماتیک مداری را در Quartus پیاده‌سازی کنید که عملیات جمع‌آوری را از ۴ ثبات دو بایتی به یک ثبات ۸ بایتی انجام می‌دهد. دقت کنید که بردار اندیس را می‌توانید ورودی مدار فرض کنید. همچنین برای اطلاعات بیشتر می‌توانید به اینجا مراجعه کنید.



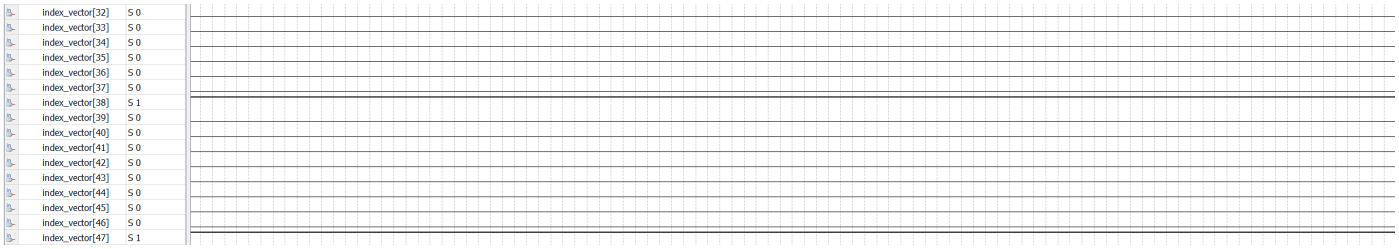
در شکل گزارش شده data و index vector و کلاک به صورت ورودی به مدار داده می شوند. مدار بر اساس index های داده شده، دیتا ها را انتخاب می کند و آنها را در یک رجیستر ۸ بایتی می ریزد.

برای آسانی بررسی صحت مدار، index های تشخیص داده شده و اعداد انتخاب شده برای ریخته شدن در رجیستر ۸ بایتی را به صورت خروجی در نظر گرفتم.


(عدد ۳)



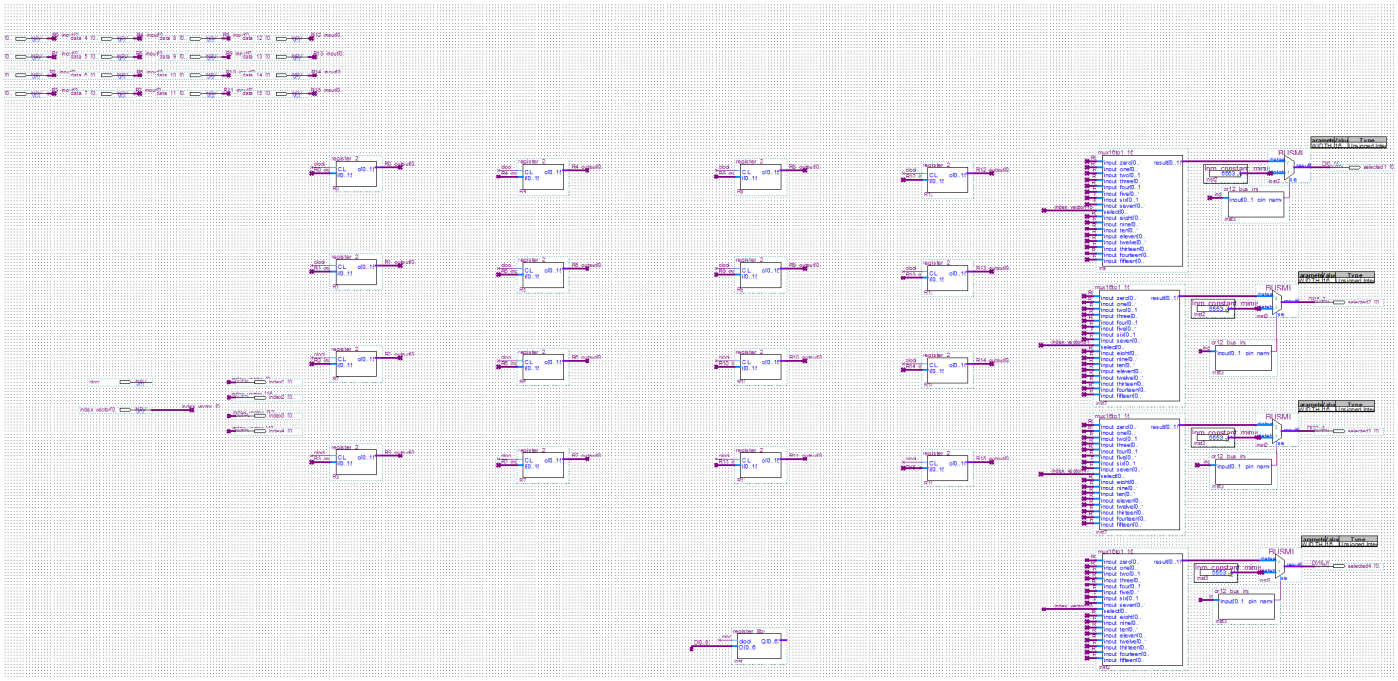

(عدد ۲)




(۵۱۳ عدد)


(عدد ۱۵)

در بالا، محتویات index vector آمده است که هر ۲ بایت آن یک index را مشخص می کند. در صورتی که index مورد نظر از بازه ی صفر تا تعداد رجیستر های دیتا (در این مورد ۱۶) منهای یک، خارج باشد، عدد -۱ در خانه ی هدف ریخته می شود. index vector ما در بالا به این صورت است. [۳، ۲، ۱۵، ۵۱۳] که همانطور که می بینید خروجی ها همانطور که گفته شده آمده است.



این هم تصویر مدار است که از ۱۶ رجیستر به عنوان محل ذخیره سازی دیتا و mux۱۶to۱ ۴ برای انتخاب خروجی و همچنین mux۲to۱ ۴ برای تشخیص اینکه آیا مقدار index خارج از بازه است یا خیر.