

به نام خدا



درس معماری کامپیوتر  
نیم سال دوم ۰۲-۰۳  
استاد: دکتر حسین اسدی

دانشکده مهندسی کامپیوتر

---

### تمرین سری اول

---

- پرسش‌های خود را در صفحه quera مربوط به تمرین مطرح نمایید.
- سوالات را به صورت تاییپی بنویسید.
- اسکرین‌شات‌ها، عکس‌ها و فایل‌های مربوط به سوال عملی را در فایل فشرده مربوطه در cw و quera قرار دهید. هر گونه عدم تطابق بین دو تمرین آپلود شده در دو سایت منجر به از دست رفتن نمره تمرین مربوطه می‌شود.
- پی دی اف قسمت تئوری را در سامانه cw و quera بارگذاری کنید.
- هر دانشجو می‌تواند حداکثر سه تمرین را با دو روز تأخیر بدون کاهش نمره ارسال نماید.

## تمارین تئوری

۱. در بخشی از درس با یک کلاس میانی از ماشین‌ها که دارای هسته RISC و رابط میانی<sup>۱</sup> از نوع CISC بودند، آشنا شدید. یک مثال واقعی از چنین پردازنده‌هایی بیابید و در مورد نحوه‌ی کارکرد آن‌ها توضیح دهید.
۲. به پرسش‌های زیر به صورت کامل پاسخ دهید.
  ۱. کلاس‌های موازی‌سازی را نام ببرید.
  ۲. کلاس‌های موازی‌سازی در اپلیکیشن را نام ببرید و هر کدام را توضیح دهید.
  ۳. کلاس‌های موازی‌سازی در معماری کامپیوتر را نام ببرید و هر کدام را توضیح دهید.
۳. فرض کنید برنامه‌ای از دو بخش ترتیبی و قسمت موازی تشکیل شده است که این برنامه با سیستمی با  $n$  پردازنده اجرا می‌شود.
  - آ) اگر اجرای برنامه روی یک پردازنده ۱ واحد زمانی طول بکشد، زمان اجرا روی  $n$  پردازنده (با فرض اینکه پردازنده‌ها یکسان بوده‌اند) و میزان تسریع را بدست آورید.
  - ب) اگر اجرای برنامه روی  $n$  پردازنده ۱ واحد زمانی طول بکشد، زمان اجرای برنامه روی یک پردازنده (با فرض اینکه پردازنده‌ها یکسان بوده‌اند) و میزان تسریع را بدست آورید.
  - ج) فرض کنید قدرت محاسباتی پردازنده  $i$ ام متناسب با  $u_i$  است و به عبارتی زمان اجرا روی پردازنده  $i$ ام برابر  $\frac{1}{u_i}$  است. در این صورت پاسخ‌های قسمت آ و ب چگونه خواهد بود.
۴. یک پردازنده با مشخصات زیر پیاده‌سازی شده است:
  ۱. واکنشی<sup>۲</sup> دستورات ۲ پالس ساعت به طول می‌انجامد.
  ۲. اجرای دستورات ۳ پالس ساعت به طول می‌انجامد.
  ۳. پردازنده در سرعت ۱۰۰ مگاهرتز کار می‌کند.
 ایجاد تغییرات زیر ممکن است:
  ۱. انجام واکنشی در یک پالس ساعت که باعث می‌گردد سرعت پردازنده به ۸۰ مگاهرتز کاهش یابد.
  ۲. اجرای دستورات در دو پالس ساعت که باعث می‌گردد سرعت پردازنده به ۷۵ مگاهرتز کاهش یابد.
  ۳. واکنشی در ۳ پالس ساعت و اجرا در ۴ پالس ساعت که باعث می‌گردد سرعت تا ۱۵۰ مگاهرتز افزایش یابد.
 چنانچه برنامه‌ای با تعداد دستور مشخص روی ساختارهای فوق اجرا شود، کدام ساختار به کمترین زمان اجرا منجر می‌شود؟
۵. فرض کنید زیرروال<sup>۳</sup> نوشته شده در قطعه کد اسمبلی MIPS زیر، با مقدار اولیه ۴ در ثبات  $a0$  به واسطه دستور jal صدا زده شود. با فرض اینکه فرکانس کلاک ماشینی که برنامه روی آن اجرا می‌شود، ۹GHz باشد و همچنین با در نظر گرفتن جدول پایین، زمان اجرای این زیرروال را محاسبه کنید.

Instruction Type	CPI
ALU	0.5
Load	1.5
Store	0.9
Jump	1
Branch	0.8

<sup>1</sup>Interface<sup>2</sup>Fetch<sup>3</sup>Subroutine

```

1      fibonacci:
2      addi $sp, $sp, -8
3      sw $ra, 4($sp)
4      sw $a0, 0($sp)
5
6      li $t0, 1
7      ble $a0, $t0, base_case
8
9      addi $a0, $a0, -1
10     jal fibonacci
11     move $s1, $v0
12     lw $a0, 0($sp)
13     addi $a0, $a0, -2
14     jal fibonacci
15     add $v0, $s1, $v0
16
17     lw $ra, 4($sp)
18     lw $a0, 0($sp)
19     addi $sp, $sp, 8
20     jr $ra
21
22     base_case:
23     move $v0, $a0
24     addi $sp, $sp, 8
25     j epilogue
26
27     epilogue:
28     jr $ra

```

۶. یک طراح کامپایلر می‌خواهد از میان دو توالی دستورالعمل<sup>۴</sup> یکی را برای یک پردازنده‌ی خاص انتخاب کند. شرکت سازنده‌ی پردازنده، جدول زیر را که نشان‌دهنده‌ی CPI پردازنده برای کلاس‌های مختلف دستورالعمل‌ها است را در اختیار طراح کامپایلر قرار داده است:

Instruction Class	A	B	C
CPI	1	2	3

در جدول زیر این توالی دستورالعمل‌ها و تعداد دستورالعمل‌هایی که از هر کلاس از دستورالعمل‌ها دارند را می‌بینید:

	A	B	C
Sequence 1	2	2	2
Sequence 2	6	1	1

حال به سوالات زیر جواب دهید:

۱. کدام توالی دستورات بیش‌تری دارد؟
۲. کدام توالی روی پردازنده‌ی ذکرشده سریع‌تر اجرا خواهد شد؟
۳. CPI هر کدام از این توالی‌ها را به دست آورید.

<sup>۴</sup>Instruction Sequence