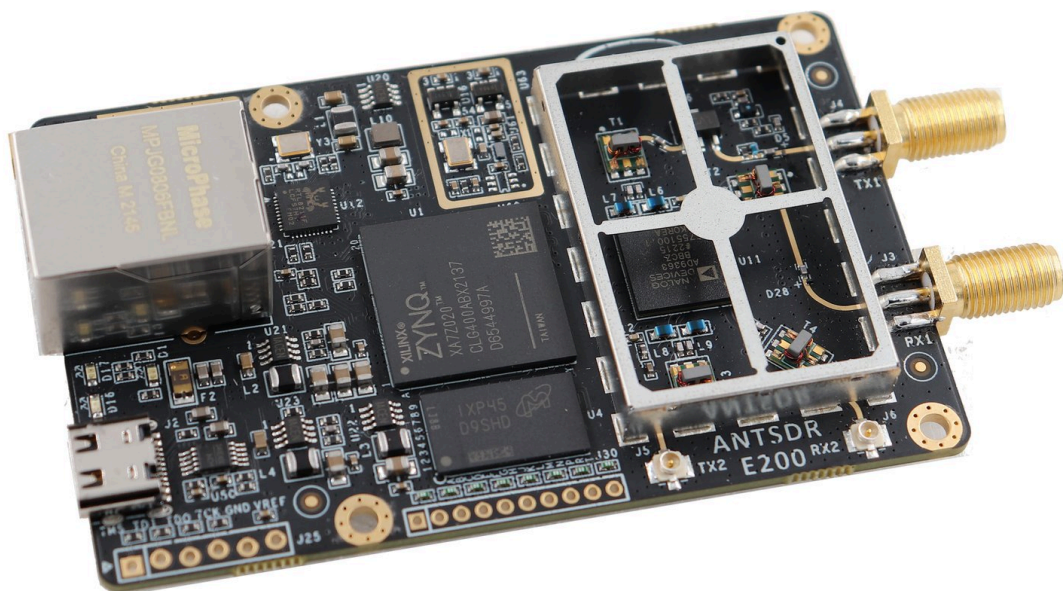


ANT SDR SOMMARJOBB



Resurser som dem bör få

- 'Svart' dator
- ANTSDR E200
- USB-C kabel
- Ethernet kabel
- SD kort
- JTAG connector
- Tillgång till signalgenerator

Implementationer

Vilka typer av signaler ska man behandla?

- Lowpass filter
- High pass filter
- FIR Filter
- IIR Filter
- FFT

Minimum Viable Product

Vad ska vi ha för minimum mål att försöka uppnå som minst tills sommarjobbet är färdigt?

- Ställ upp en plan för projektet.
- Testa att toggla LED kopplad till ZynQ.
- Kan visa upp data från ADC:erna på ett gränssnitt (GUI) som man kopplat till kortet,
- Visa upp FFT, toggla filter (HP / LP / BP).
- Skriva över / läsa register via SPI, via gränssnittet.
- Dokumentera projektet (README.md och en pdf)
- Sammanställ en demo för att presentera projektet.

Extra Potentiella Features

Vilka features ska vi lägga till om man har tid över?

- Testa kommunikationslänkar (SPI)
- Minnestest för DDR3.
- Sätta på heaterblock på FPGA för att benchmarka.
- Koppla gränssnittet till krafttagget, se till att man kan sätta igång krafttagget via gränssnittet och se när det går bra att koppla upp sig till kortet.
- Kolla ADC:erna funkar som dem ska (själv test för ADC) (man behöver kunna prata med signalgeneratoren för detta).
- Pbit vid boot för att kolla error, LED blinkar i olika mönster (eller visa olika färger).
- Testa status på devices / toggla devices.
- Få signalgeneratoren att skicka ut godtyckliga signaler (styra signalgeneratoren via gränssnittet).
- Ha ett generiskt FIR filter som man kan styra parametrarna på.
- Kontrollera transceivern via gränssnittet (skriv en memorydriver / wrapper till redan existerande driver för transceivern)
- Försök använda den som en RADAR
- Encoda plotten (FFT och rådata) på FPGA JPEG.

Länkar

Datablad

ZynQ 7000: <https://docs.amd.com/v/u/en-US/ds190-Zynq-7000-Overview>

RF transceivers:

<https://www.analog.com/media/en/technical-documentation/data-sheets/AD9363.pdf>,
<https://www.mouser.se/c/ds/?marcom=129589647>

Demos

<https://www.youtube.com/watch?v=LHv6Z11Tf9c&list=PL0tdUQAgh8SLhNV4SKeybGpqoVk0tusrU>

(video 3 och upp)

Guider

<https://www.crowdsupply.com/microphase-technology/antsdr-e200/updates/getting-started-with-antsdr>

https://antsdr-docs.microphase.cn/en/latest/device_and_usage_manual/E200_Getting_Started_Guide.html

Repositories

https://github.com/MicroPhase/antsdr_uhd/tree/master

Firmware

https://github.com/MicroPhase/antsdr_uhd/releases/tag/v1.0

OS

Godtycklig fork av Xilinx-linux bör fungera: <https://github.com/Xilinx/linux-xlnx>

DragonOS (out of the box OSet för antSDR): <https://cemaxecuter.com/>

Blockschema

Övergripande

ANT-SDR

https://github.com/MicroPhase/antsdr-fw/blob/master/schematic/ANT-E200_Public.pdf

f

Bra att veta / Tips

- FPGA:n kommunicerar med RF transceivern via en SPI bus.
- ANTSDR E200 har IP-adress satt till 192.168.1.10 som standard -> sätt host IP till något inom samma domän (192.168.1.xxx).
- För att verifiera att ni kopplat upp er till ANTSDR:en, öppna terminalen och skriv `uhd_find_devices`
- Gränssnittet kan skrivas i vilket språk ni vill, vi rekommenderar dock att skriva ett enkelt webbgränssnitt i Javascript eller python för enkelhetens skull, ni ska inte spendera så mycket tid på detta.