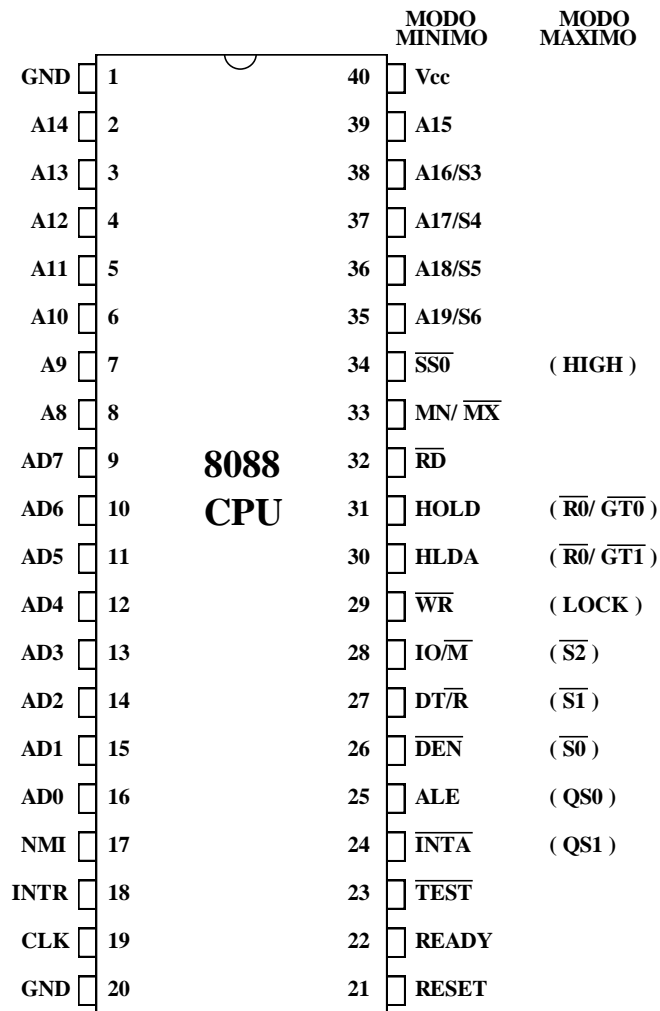


## Descripción del circuito integrado



**Figura 1.** Esquema de terminales del microprocesador 8088

La figura 1 muestra el esquema de terminales del microprocesador 8088 con un encapsulado tipo DIP (*Dual In-line Packages*) de 40 terminales. El microprocesador 8088 requiere +5V de voltaje de alimentación con una tolerancia de  $\pm 10$  por ciento. El 8088 consume un máximo de 340 mA. Tanto el 8086 como el 8088 operan a temperatura ambiente entre 32° F y 180° F.

**Características de Entrada:** Las características de entrada de este microprocesador son compatibles con todas las familias lógicas estándares disponibles hoy en día. Los niveles de corriente de entrada son muy pequeños (representan solamente una corriente de fuga) debido a que las compuertas de entrada del dispositivo son del tipo MOSFET. (Nivel lógico 0 = 0.8V max. ; Nivel lógico 1= 2.0 V min.)

**Características de Salida:** El nivel lógico 1 del 8088 es compatible con todas las familias lógicas estándares, pero el nivel lógico 0 no lo es. En los circuitos lógicos estándares se tiene un voltaje máximo de 0.4V para un nivel 0, y el 8088 tiene un máximo de 0.45V, existiendo una diferencia de 0.05V. Esta diferencia reduce la inmunidad al ruido de un nivel estándar de 400 mV a 350 mV. (La inmunidad al ruido es la diferencia entre el voltaje de salida de lógico 0 y el voltaje de entrada lógico 0). Debido a esto es recomendable conectar a las salidas del 8088 reforzadores (buffers).

(Nivel lógico 1 = 0.45V max.@ 2.0 mA max. ; Nivel lógico 0 = 2.4 V min.@ -400  $\mu$ A max.)

## Señales y Terminales del microprocesador 8088

1.  $AD_7$ - $AD_0$ -Bus de Direcciones/Datos: Estas líneas componen el bus de direcciones y datos multiplexado del 8088 y contienen los 8 bit menos significativos de la dirección de memoria o puerto de E/S cuando ALE esta activa (1) o dato cuando ALE esta inactivo (0). Estas terminales pasan a estado de alta impedancia durante un reconocimiento de retención (hold).
2.  $A_{15}$ - $A_8$  -Bus de Direcciones: Estas terminales forman parte del bus de direcciones. Estas terminales pasan a estado de alta impedancia durante un reconocimiento de retención (hold).
3.  $A_{19}/S_6$ ,  $A_{18}/S_5$ ,  $A_{17}/S_4$  y  $A_{16}/S_3$ -Dirección/Estado: Terminales multiplexadas que contienen los bit  $A_{19}$ - $A_{16}$  durante ALE este activo, para el resto del ciclo maquina contienen los bits de estado  $S_6$ - $S_3$ . Estas terminales pasan a estado de alta impedancia durante un reconocimiento de retención (hold).
4.  $\overline{RD}$ -Leer: Se convierte en 0 lógico cuando el bus de datos recibe un dato de la memoria o de un puerto de E/S. Estas terminales pasan a estado de alta impedancia durante un reconocimiento de retención (hold).
5. READY-Listo: Se utiliza para interfazar memorias lentas y periféricos al 8088, si esta terminal esta en alto se ejecutan instrucciones sin ciclos de espera y si esta en bajo ciclos de esperan serán insertados hasta que READY sea alto.
6. INTR-Requerimiento de Interrupción: Se utiliza para requerir una interrupción física (por circuiteria).
7.  $\overline{TEST}$ -Prueba: Esta terminal es probada por una instrucción WAIT. Si  $\overline{TEST}$  es un 0 lógico, entonces la instrucción WAIT continua con la próxima instrucción en el programa, si  $\overline{TEST}$  es un 1 lógico, la instrucción WAIT permanecerá en espera hasta que la terminal  $\overline{TEST}$  se convierta en un 1 lógico.

8. NMI-Interrupción no enmascarable: Una entrada que causa una interrupción tipo 2 que es llamada al final de la actual instrucción esto cuando dicha terminal esta activa (1 lógico).
9. RESET-Reinicializar: Este terminal si se mantiene en alto por al menos cuatro ciclos de reloj, se reinicializara al 8088, Cuando el 8088 es reinicializado, inicia la ejecución de la instrucción de la localidad de memoria FFFF0H y deshabilita futuras interrupciones.
10. CLK-Reloj: Esta entrada proporciona el reloj básico para el 8088. Esta señal posee el 33% del tiempo en alto (1 lógico) y 66% en bajo (0 lógico).
11. Vcc- Alimentación de Voltaje: Terminal para la alimentación de +5V,  $\pm 10\%$ .
12. GND-Tierra: El 8088 posee dos terminales de tierra; ambas deben ser conectadas a tierra para un funcionamiento apropiado.
13. MN /  $\overline{\text{MX}}$ -Modo Mínimo/Máximo: Esta terminal se utiliza para seleccionar la operación del 8088 en modo mínimo cuando esta conectada a +5V y en modo máximo cuando se conecta directamente a tierra.

**Terminales de Modo Mínimo:** La operación en modo mínimo del 8088 se obtiene mediante la conexión de la terminal MN /  $\overline{\text{MX}}$  a +5V. No se debe conectar a Vcc mediante un resistor pullup.

1. IO /  $\overline{\text{M}}$ -Memoria o Entrada/Salida: Esta terminal indica cuando el bus de direcciones contiene una dirección de memoria o una dirección de E/S.
2.  $\overline{\text{WR}}$ -Escribir: Se utiliza para indicar que el bus de datos del 8088 contiene un dato valido para ser almacenado en la memoria o enviado a E/S.
3.  $\overline{\text{INTA}}$ -Reconocimiento de Interrupción: Esta terminal responde a un INTR. Durante un requerimiento de interrupción el  $\overline{\text{INTA}}$  se convierte en un 0 lógico, indicando que el bus 8088 esta esperando el número de la interrupción a realizar.
4. ALE-Habilitador del retenedor de direcciones: Esta terminal se utiliza para indicar que el bus de direcciones contiene una dirección de memoria valida o una dirección de un puerto valido. Esta terminal nunca pasa a estado de alta impedancia.
5. DT /  $\overline{\text{R}}$ -Transmitir/Recibir dato: Una terminal utilizada para control el dirección del flujo del dato mediante una conexión externa a los reforzadores del bus de datos. Esta terminal pasa al estado de alta impedancia durante un reconocimiento de retención.

6.  $\overline{\text{DEN}}$ -Habilitar Bus de Datos: Esta señal indica que el bus de direcciones/datos contiene una dato valido. Esta terminal pasa al estado de alta impedancia durante un reconocimiento de retención.
7. HOLD-Retener: Esta entrada se utiliza para un requerimiento de acceso directo a memoria (DMA). Cuando HOLD es activada, el 8088 flota sus buses de direcciones, datos y control, de esta manera un controlador externo de DMA puede acceder el espacio de memoria y de E/S.
8. HLDA-Reconocimiento de Retención: Indica que la terminal HOLD esta en alto y que los buses están en estado de alta impedancia.
9.  $\overline{\text{SS0}}$ -Linea de estado: Esta terminal junto con las terminales, proporcionan el estado actual del 8088, es decir, para conocer exactamente en que estado esta (obtención de código, escritura de memoria, lectura de memoria, escritura a un puerta de E/S, etc.), ver tabla 1.

**Tabla 1.** Estado del bus para el 8088

$\text{IO}/\overline{\text{M}}$	$\text{DT}/\overline{\text{R}}$	$\overline{\text{SS0}}$	Función
0	0	0	Reconocimiento de Interrupción
0	0	1	Lectura a Memoria
0	1	0	Escritura a Memoria
0	1	1	Indica un alto (HALT)
1	0	0	Acceso a código
1	0	1	Lectura de E/S
1	1	0	Escritura a E/S
1	1	1	Permanece pasivo

**Terminales de Modo Máximo:**

1.  $\overline{\text{S}}_2$ ,  $\overline{\text{S}}_1$  y  $\overline{\text{S}}_0$ -Estado: Estos bits se utilizan en modo máximo para generar un mejor sistema de señales de control mediante el controlador de bus 8288 (ver tabla 2). Estas terminales pasan a estado de alta impedancia durante un requerimiento del bus.
2.  $\overline{\text{RQ}}/\overline{\text{GT}}_0$  y  $\overline{\text{RQ}}/\overline{\text{GT}}_1$ -Requerimiento/Conceder: Terminales usados para requerimiento del bus por el coprocesador. Cada terminal es bidireccional y permite que el coprocesador solicite el bus para un DMA (Acceso directo a memoria).
3.  $\overline{\text{LOCK}}$ -Candado:Terminal de salida que se convierte en 0 lógico para una instrucciones prefijada con LOCK. En general se utiliza para prevenir que un coprocesador externo intente tomar el control de bus durante una instrucción prefijada con LOCK.
4.  $\text{QS}_1$  y  $\text{QS}_0$ -Estado de la cola de instrucciones: Bits que proveen un método para mantener el rastro de cola interna de prebúsqueda. La cola de instrucciones es de 4 bytes de longitud, el coprocesador numérico 8087 utiliza estos bits para sincronizarse con el 8088.

**Tabla 2.** Funciones de control del bus generadas por el 8288.

$\overline{S}_2$	$\overline{S}_1$	$\overline{S}_0$	Función de control
0	0	0	Reconocimiento de Interrupción
0	0	1	Lectura de E/S
0	1	0	Escritura a E/S
0	1	1	Indica un alto (HALT)
1	0	0	Acceso a código
1	0	1	Lectura a Memoria
1	1	0	Escritura a Memoria
1	1	1	Permanece pasivo

**Modo Máximo vs. Modo Mínimo:** Existen dos maneras de operar el microprocesador 8088: modo mínimo y modo máximo. El modo mínimo se obtiene conectando la terminal  $\overline{MN}/\overline{MX}$  a +5V, y el modo máximo se selecciona conectando esta terminal a tierra. Ambos modos habilitan diferentes estructuras de control para el microprocesador 8088.

#### Operación en Modo Mínimo

La operación en modo mínimo es la manera mas económica de operar el microprocesador 8088. Es mas económico debido a que todas las señales de control para la memoria y E/S son generadas dentro del microprocesador.

#### Operación en Modo Máximo

La diferencia de la operación en este modo con el modo mínimo es que algunas señales de control deben ser generadas externamente. Para ello se requiere un controlador de bus externo (8288). El microprocesador 8088 no posee las terminales suficientes para controlar el bus en la operación de modo máximo esto debido a que nuevas terminales y nuevas funciones remplazan algunas terminales en este modo. El modo máximo se usa solamente cuando el sistema contiene un coprocesador matemático (8087).