

## Vivado 实验二：显示学号

姓名： 宋渝杰 学号： 18340146

### 一、实验目的

1. 熟悉 vivado 软件，理解源文件、约束文件、顶层文件的作用与关系；
2. 学会自顶向下的设计思想和模块化的设计方法；
3. 学会将 vivado 项目烧录到 basys 3 开发板；
4. 实现在 basys 3 开发板上正反显示学号后四位。

### 二、实验要求

系统输入：正反显示（拨码开关或按键）；

系统输出：七段数码管正反显示学号后四位；

系统功能：当正反开关为 0 时，正序显示学号后四位；当开关为 1 时，反序显示学号后四位；

系统结构参考：一个顶层文件 display\_7seg，直接实现学号的正反显示。

### 三、实验内容

顶层模块 display\_7seg:

```
module display_7seg(
    input CLK,
    input SW_in,
    output reg[10:0] display_out
);
    reg [19:0] count=0;
    reg [2:0] sel=0;
    parameter T1MS=50000;
    always@(posedge CLK)
        begin
            if(SW_in==0) //正序显示学号
                begin
                    case(sel)
                        0:display_out<=11'b0111_0000001; // 0
                        1:display_out<=11'b1011_1001111; // 1
                        2:display_out<=11'b1101_1001100; // 4
                        3:display_out<=11'b1110_0100000; // 6
                        default:display_out<=11'b1111_1111111;
                    endcase
                end
            else
                begin
                    case(sel)
                        0:display_out<=11'b1110_0000001; // 6
```

---

注：实验内容的条理性和美观性将影响实验报告的分數。对实验结果是否拍照不作要求，重点在于实验内容的描述和关键代码的解释。

```

        1:display_out<=11'b1101_1001111; // 4
        2:display_out<=11'b1011_1001100; // 1
        3:display_out<=11'b0111_0100000; // 0
        default:display_out<=11'b1111_1111111;
    endcase
end
end
always@(posedge CLK)
begin
    count<=count+1;
    if (count==T1MS)
        begin
            count<=0;
            sel<=sel+1;
            if (sel==4)
                sel<=0;
        end
    end
end
endmodule

```

约束文件:

```

set_property PACKAGE_PIN W5 [get_ports CLK]
set_property PACKAGE_PIN V17 [get_ports SW_in]
set_property IOSTANDARD LVCMOS33 [get_ports SW_in]
set_property IOSTANDARD LVCMOS33 [get_ports CLK]
set_property PACKAGE_PIN W4 [get_ports {display_out[10]}]
set_property PACKAGE_PIN V4 [get_ports {display_out[9]}]
set_property PACKAGE_PIN U4 [get_ports {display_out[8]}]
set_property PACKAGE_PIN U2 [get_ports {display_out[7]}]
set_property PACKAGE_PIN W7 [get_ports {display_out[6]}]
set_property PACKAGE_PIN W6 [get_ports {display_out[5]}]
set_property PACKAGE_PIN U8 [get_ports {display_out[4]}]
set_property PACKAGE_PIN V8 [get_ports {display_out[3]}]
set_property PACKAGE_PIN U5 [get_ports {display_out[2]}]
set_property PACKAGE_PIN V5 [get_ports {display_out[1]}]
set_property PACKAGE_PIN U7 [get_ports {display_out[0]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[9]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[8]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[7]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[6]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[5]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[4]}]
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[3]}]

```

```
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[1]]}  
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[2]]}  
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[0]]}  
set_property IOSTANDARD LVCMOS33 [get_ports {display_out[10]]]
```

#### 四、实验总结

这次的实验比较简单，程序的代码也比较好理解，于是在显示学号之余，我学习了一下如何把程序烧入 ROM 中，中途也出了一些失误，比如说要把开发板右上角的引脚套连接上面两个引脚。最后当 ROM 成功烧入，显示出学号之后，还是有一点点的小满足。