期末设计题目:状态可逆同步计数器

姓名: 宋渝杰 学号: 18340146

1、设计任务、设计总体思路、基本原理和框图

设计任务:

实现 6->7->5->4->0->1 的循环计数,包括顺逆计数、自启动、进位以及进位和计数的数码管显示。

设计总体思路:

设计电路分为顺逆计数电路、进位电路和显示电路三部分实现,顺 逆设计电路通过下文的原理得到函数表达式后进行对应的连接,进位电 路通过循环到开头数字 6 进行一次进位来实现,显示电路通过 7 段数码 管直接接收顺逆计数电路的数字的 BCD 码进行显示。

基本原理和框图:

顺逆计数原理:

根据卡诺图化简和 J-K 驱动方程可以分别得到顺时针和逆时针的 J、K 的函数表达式,之后再分别加入 X 和 X 反,整合即可得到总的表达式,之后通过门电路连接即可。

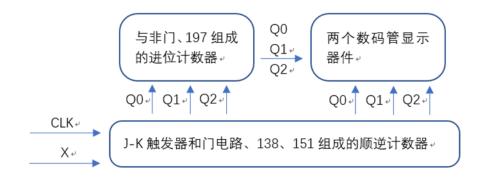
进位原理:

用一个 4 输入(或 3 输入)与非门,其中 3 个输入分别接 Q2、Q1、Q0 反,另外一个输入接高电平,当顺逆计数为开头数字 6 时与非门输出即可实现一个高电平->低电平的转变,之后又转变回高电平。将这个输出接给 74LS197 的时钟端,197 的输出端 Q2-Q0 即可实现 0-7 的进位计

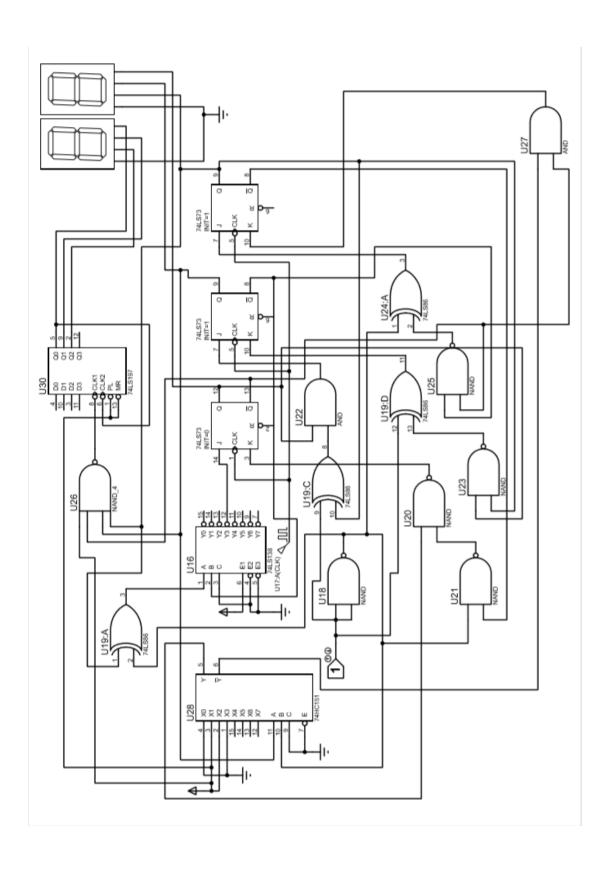
显示原理:

使用两个接收 BCD 码的 7 端数码管器件,一个接收计数器的 Q2-Q0 (即顺逆计数的数字的 BCD 码),另一个接收 197 的 Q2-Q0 (即进位数字的 BCD 码),同时两个数码管的 D3 输入接低电平,即可实现计数和进位的显示。

框图:



实验总电路图:



2、单元电路设计

1. 状态可逆的计数器设计

函数表达式:

顺时针:

J0 = (Q1 反 * Q2) 反 K0 = Q1 反

J2 = (Q0 反 * Q1 反)反 K2 = Q0 反 * Q1 反

逆时针:

J0 = (Q1 反 * Q2 反)反 K0 = (Q2 * Q1 反)反

总:(设输入为 X)

 $J0 = (Q1 反*(X 反 \oplus Q2))反 K0 = ((X 反 \oplus Q1)*(X 反*Q2 反)反)反$

 $J1 = Q0*(X \oplus Q2) \qquad K1 = X \oplus ((Q2 * Q0) 反)$

 $J2 = X 反 \oplus ((Q0 反*Q1 反) 反)$ $K2 = Q0 反*((X 反 \oplus Q1) 反)$

自启动结果:

顺时针 (X=1):

2->7 进入循环, 3->7 进入循环

逆时针 (X=0):

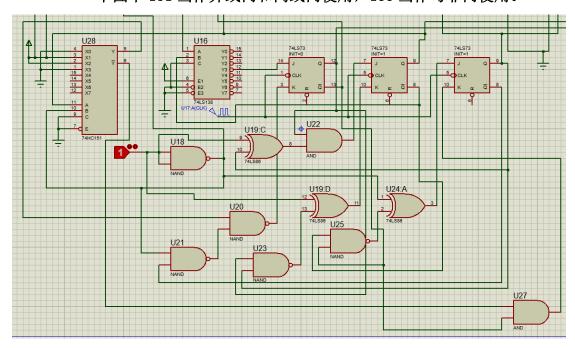
3->0 进入循环, 2->1 进入循环

设计过程:

通过次态表、卡诺图、化简得到表达式后,通过门电路连接即可。

电路图:

下图中 151 当作异或门和同或门使用, 138 当作与非门使用。



2. 进位部分电路设计:

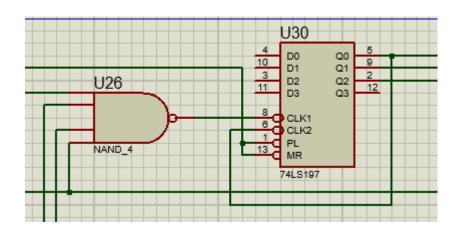
设计过程:

因为我的循环过程以数字 6 开头,所以使用一个 4 输入与非门,其中 3 个输入接计数器的 Q2-Q0,1 个输入接高电平,每判断计数到 6 时,得到一个电位变化,传输给 197 的时钟端,则 197 的 Q2-Q0 即为 0-7 的进位计数。

进位结果:

每当计数到循环的开头数字 6 时将进位,进位数字为 0-7 循环

电路图:

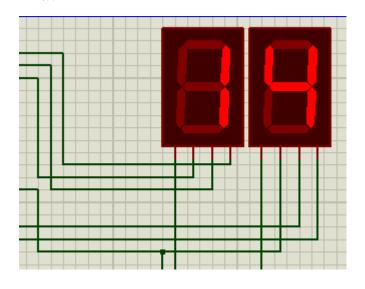


3. 显示电路设计:

设计过程:

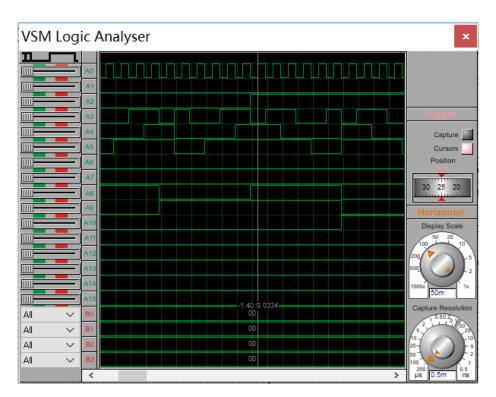
从上面的循环计数和进位计数的 Q2-Q0 端可得到数字的 BCD 码,于是用七段数码管接收 BCD 码即可显示。其中数码管 D3 输入接低电平。

电路图:



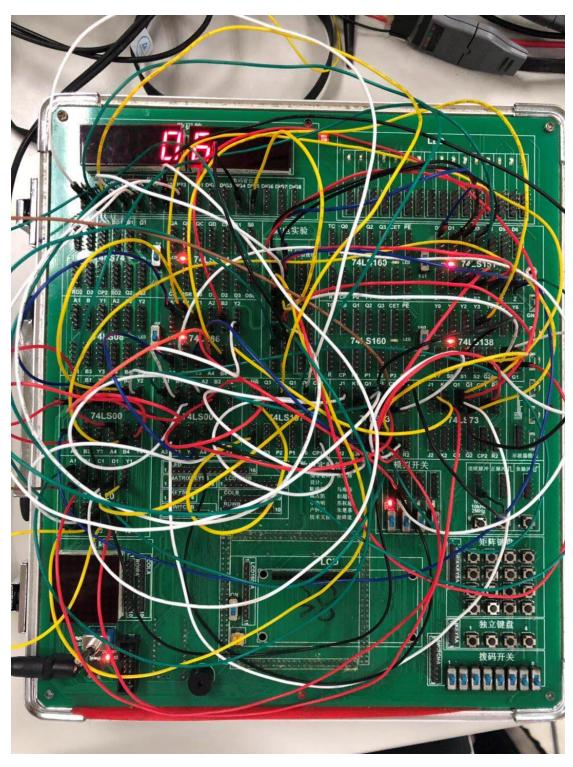
3、实际安装与测试结果分析

1. 仿真结果图:

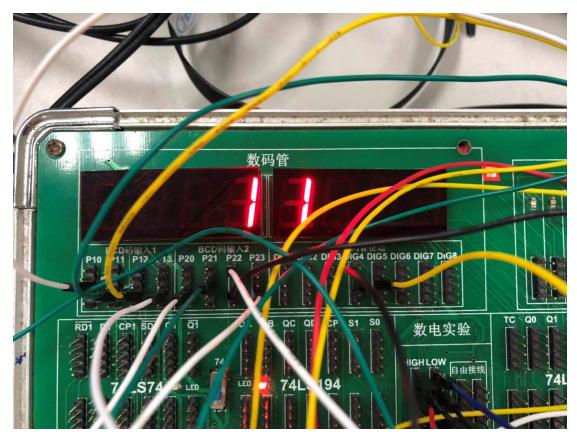


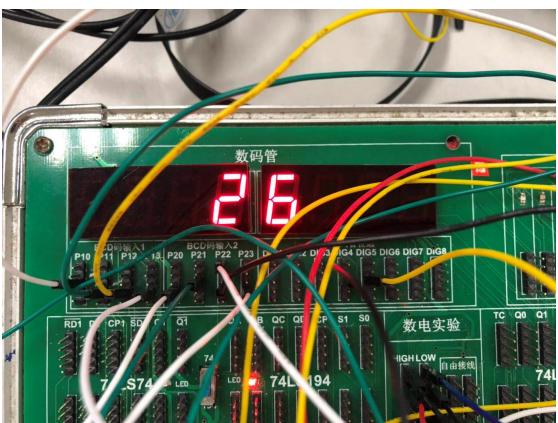
上图中 A0 为时钟,A2 为控制 X,A3-A5 为计数器输出,A6-A8 为进位输出。由图可见,当 X 从 0 转变到 1 时,计数器从逆序转变为顺序,可以看出转变后计数器沿白色实现对称。同时,当计数到 6 时,可以看出进位输出加 1。

2. 实际结果图:

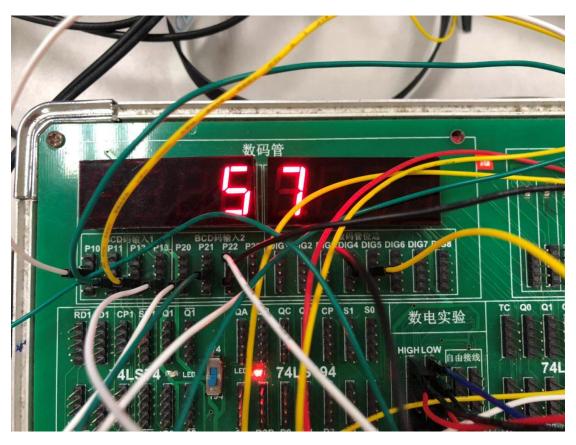


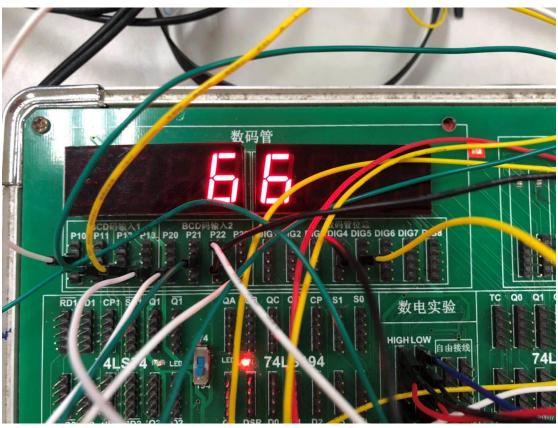
上图为起始状态图





上图为顺序计数时,计数位从末尾1到初位6时,进位加一





上图为逆序计数时,计数位从倒数第二位7计数到末尾6时,进位加一

4、总结与体会

实验中遇到的问题:

- 1. 实验箱中门电路比较紧缺,在仿真时需要思考门电路数量
- 2. 实验前发现实验箱中的与门和异或门不可同时使用

解决方案:

- 1. 想办法简化函数表达式,并用 151、138 实现异/同或门、与非门的作用
- 2. 调整表达式,减少仿真中与门的使用量,实验中用与非门代替与门实现总结:

本次实验难度不大,设计方法也比较明确,基本跟着步骤走就能实现。主要难题在于表达式的化简以及门电路的数量限制方面,实验前解决之后基本能在20分钟完成实操。只要熟练掌握次态图、卡诺图、表达式化简、J-K驱动方程等知识点并熟练应用即可。