



**Universitat**  
de les Illes Balears

**Sistemes Digitals**

---

# Pràctica de Sistemes Seqüencials

---

Lucía Porras Montes

Alberto Pérez Ancín

**Professora: Catalina Lladó**



# SUMARI

<b>Sumari</b>	<b>i</b>
<b>1 Introducció</b>	<b>1</b>
1.1 Sistemes seqüencials . . . . .	1
<b>2 Diagrama de transició d'estats</b>	<b>3</b>
2.1 Quins estats té el nostre diagrama d'estats? . . . . .	4
2.2 Quin significat té DC, AC i CA al diagrama d'estats? . . . . .	4
<b>3 Codificació d'estats, de les entrades i de les sortides</b>	<b>5</b>
3.1 La codificació d'estats . . . . .	5
3.2 La codificació d'entrades . . . . .	6
3.3 La codificació de sortides . . . . .	6
<b>4 Justificació del tipus de màquina emprat</b>	<b>7</b>
4.1 Avantatges de la màquina de Mealy: . . . . .	7
<b>5 Taula de transició d'estats i de sortida/es</b>	<b>9</b>
<b>6 Minimització de funcions</b>	<b>11</b>
6.1 Funció D2: $(X1 \cdot X0') + (Q2 \cdot X1) + (Q2 \cdot X2)$ . . . . .	11
6.2 Funció D1: $(X1' \cdot X0) + (Q1 \cdot X0) + (Q1 \cdot X2)$ . . . . .	12
6.3 Funció D0: $(Q0 \cdot X2') + (Q0 \cdot X0) + (X2' \cdot X1 \cdot X0)$ . . . . .	13
6.4 Funció M: $(Q1' \cdot X1' \cdot X0) + (Q2' \cdot X1 \cdot X0') + (Q1 \cdot X2' \cdot X0') + (Q2 \cdot X2' \cdot X1')$	14
6.5 Funció P1: $(X1) + (Q2' \cdot Q1')$ . . . . .	15
6.6 Funció P0: $(Q1' \cdot X0')$ . . . . .	16
<b>7 Implementació del circuit amb Digital</b>	<b>17</b>
<b>8 Joc de proves i cronograma de les sortides per a un exemple</b>	<b>19</b>
8.1 Joc de proves (fet amb l'eina TEST de Digital): . . . . .	19
8.2 Cronograma de les sortides per un exemple: . . . . .	20
<b>9 Conclusions</b>	<b>21</b>



## INTRODUCCIÓ

La pràctica de sistemes digitals consta de dues parts principalment:

- Sistema seqüencial: consisteix en la implementació d'un circuit on hi ha un muntacàrregues a una obra que ens permet moure material entre les diferents plantes de construcció. Per tant com tots els sistemes seqüencials: els valors de les sortides del muntacàrregues, en un moment donat, no depenen exclusivament dels valors de les entrades a dit moment, sinó també depenen de l'estat anterior, és a dir, de les entrades anteriors.
- Memòria: és el document explicatiu de la realització de la pràctica. A més a més, mitjançant les passes per a la resolució (*Creació del diagrama de transicions d'estats, Codificació dels estats, Taula de transicions d'estats, Taula de sortides, Minimització de funcions, Implementació del circuit seqüencial, Joc de proves del circuit*) com hem arribat fins l'objectiu final de la pràctica.

### 1.1 Sistemes seqüencials

**Enunciat de la pràctica:** Tenim un muntacàrregues a una obra que ens permet moure material entre les diferents plantes de construcció (planta baixa, primera planta i segona planta). Aquest muntacàrregues pot dur com a màxim una caixa. Des de qualsevol planta es pot cridar al muntacàrregues i es mourà des d'on es troba cap a aquella planta (si hi ha una planta intermitja no s'aturarà). A cada planta, i controlat per entrades del sistema, es pot posar o deixar cap, o una caixa, depenent de l'estat del muntacàrregues. Per això el motor ha d'estar aturat, o sigui el muntacàrregues ha d'estar estàtic a una planta. Una vegada que un usuari ha cridat el muntacàrregues, es desactiven totes les altres possibles entrades fins que el muntacàrregues s'atura a la planta des d'on s'ha cridat.

## 1. INTRODUCCIÓ

---

Inicialment es troba a la planta baixa i buit (fora caixa). S'ha de dissenyar i implementar un sistema seqüencial que controli la planta a la qual està el muntacàrregues i si té càrrega o no. A més, a més, el sistema ha d'indicar si el motor del muntacàrregues ha d'estar en marxa (variable de sortida: M:0, aturat, M:1 en marxa) i si ha de pujar o baixar 1 o 2 plantes (variables de sortida P1P0:00, baixar una planta, P1P0:01 baixar 2 plantes, P1P0:10 pujar 1 planta, P1P0:11 pujar 2 plantes). Condicions per a la implementació:

- Les entrades del circuit són les següents:
  - tres variables X2X1X0, amb els següents valors: Cridat des de planta 0 = 000 ; Cridat des de planta 1 = 001; Cridat des de planta 2 = 010; Posar caixa al muntacàrregues = 011; Agafar caixa del muntacàrregues = 100; Cap acció = 111;

Aquestes entrades han d'estar clarament identificades a la implementació.

- Les sortides del circuit són les ja indicades:
  - M:0, aturat, M:1 en marxa i P1P0:00, baixar una planta, P1P0:01 baixar 2 plantes, P1P0:10 pujar 1 planta, P1P0:11 pujar 2 plantes.
  - A més a més, la implementació del circuit ha d'incloure dos displays de 7 segments, un que indiqui (en decimal) a quina planta es troba el muntacàrregues i l'altre que indiqui si té 0 o 1 caixa.
- Implementar-ho amb Flip-flops de tipus D.
- Per a la codificació dels estats, és necessari considerar que:
  - els dos bits més significatius han de codificar, en binari, la planta a la que es troba el muntacàrregues.
  - el bit menys significatiu ha d'indicar si no hi ha càrrega (valor 0) o si carrega una caixa (valor 1).

Passes per a la resolució:

- Creació del diagrama de transicions d'estats.
- Codificació dels estats.
- Taula de transicions d'estats.
- Taula de sortides.
- Minimització de funcions.
- Implementació del circuit seqüencial.
- Joc de proves del circuit.



## DIAGRAMA DE TRANSICIÓ D'ESTATS

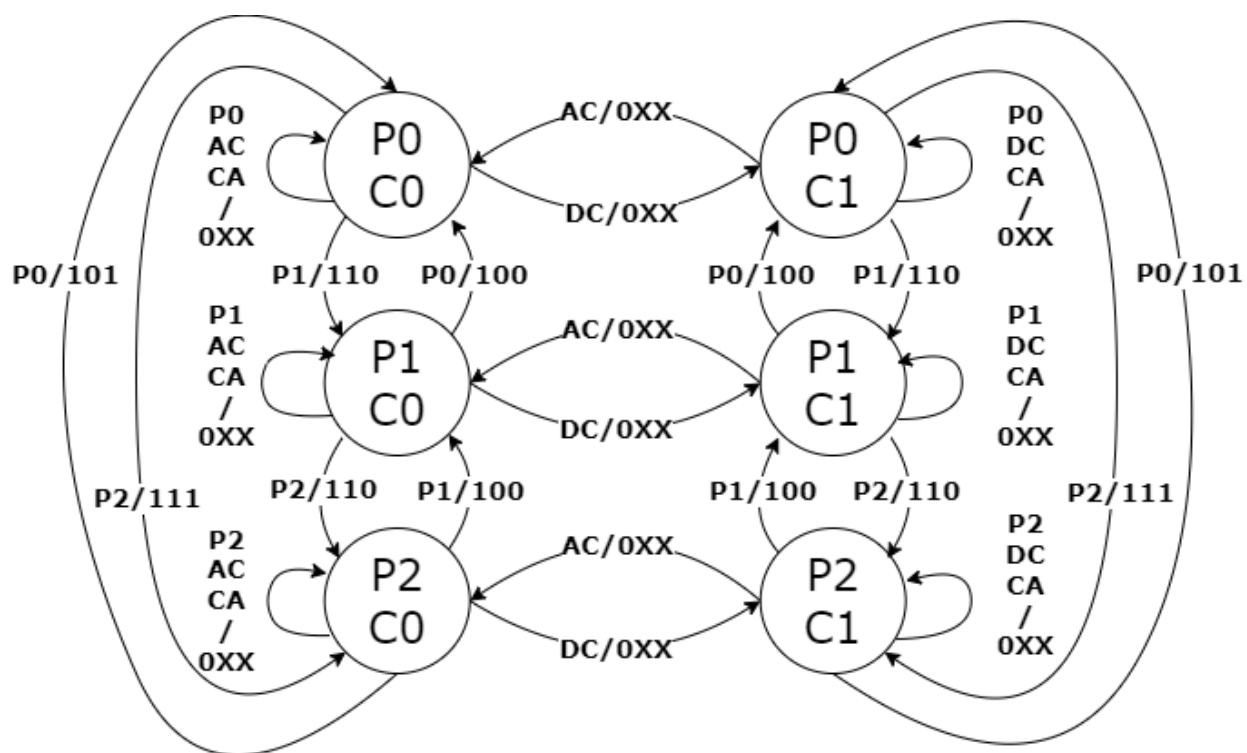


Figura 2.1: Diagrama d'estats

### 2.1 Quins estats té el nostre diagrama d'estats?

- P0 C0 (Planta 0 i carrega 0)
- P1 C0 (Planta 1 i carrega 0)
- P2 C0 (Planta 2 i carrega 0)
- P0 C1 (Planta 0 i carrega 1)
- P1 C1 (Planta 1 i carrega 1)
- P2 C2 (Planta 2 i carrega 1)

### 2.2 Quin significat té DC, AC i CA al diagrama d'estats?

- DC  $\Rightarrow$  Deixar càrrega
- AC  $\Rightarrow$  Agafar càrrega
- CA  $\Rightarrow$  Cap acció





## CODIFICACIÓ D'ESTATS, DE LES ENTRADES I DE LES SORTIDES

### 3.1 La codificació d'estats

La codificació d'estats emprada en la nostra taula de transició d'estats és:

- $S_0 \rightarrow P0\ C0 \Rightarrow Q_2 = 0, Q_1 = 0, Q_0 = 0$
- $S_1 \rightarrow P0\ C1 \Rightarrow Q_2 = 0, Q_1 = 0, Q_0 = 1$
- $S_2 \rightarrow P1\ C0 \Rightarrow Q_2 = 0, Q_1 = 1, Q_0 = 0$
- $S_3 \rightarrow P1\ C1 \Rightarrow Q_2 = 0, Q_1 = 1, Q_0 = 1$
- $S_4 \rightarrow P2\ C0 \Rightarrow Q_2 = 1, Q_1 = 0, Q_0 = 0$
- $S_5 \rightarrow P2\ C1 \Rightarrow Q_2 = 1, Q_1 = 0, Q_0 = 1$

ESTATS	$Q_2$	$Q_1$	$Q_0$
P0 C0	0	0	0
P0 C1	0	0	1
P1 C0	0	1	0
P1 C1	0	1	1
P2 C0	1	0	0
P2 C1	1	0	1

### 3.2 La codificació d'entrades

ENTRADES	$X_2$	$X_1$	$X_0$
P0	0	0	0
P1	0	0	1
P2	0	1	0
DC	0	1	1
AC	1	0	0
CA	1	1	1

### 3.3 La codificació de sortides

Sortides	$P_1$	$P_0$
Baixar 1 planta	0	0
Baixar 2 plantes	0	1
Pujar 1 planta	1	0
Pujar 2 plantes	1	1

Sortides	M
Aturat	0
En marxa	1



## JUSTIFICACIÓ DEL TIPUS DE MÀQUINA EMPRAT

En aquesta pràctica de sistemes seqüencials, podíem triar entre fer servir una màquina de Moore o una màquina de Mealy. En les màquines de Mealy la sortida produïda depèn de la transició que s'executa i de l'estat no com la màquina de Moore que depen únicament de l'estat. Per això, en la notació gràfica les etiquetes de les fletxes són de la forma  $x/y$ , on  $x$  és el caràcter que es consumeix d'entrada, i  $y$  és la paraula que es produeix en la sortida. Finalment, hem triat la màquina de Mealy perquè les sortides depenen de l'estat i de l'entrada.

### 4.1 Avantatges de la màquina de Mealy:

- Les sortides no depenen del següent estat.
- El diagrama mostra les sortides només en les transicions, no en els estats.
- El diagrama s'activa periòdicament en funció d'un rellotge del sistema.





## **TAULA DE TRANSICIÓ D'ESTATS I DE SORTIDA/ES**

# 5. TAULA DE TRANSICIÓ D'ESTATS I DE SORTIDA/ES

Q2	Q1	Q0	X2	X1	X0	Q2'	Q1'	Q0'	D2	D1	D0	M	P1	P0
0	0	0	0	0	0	0	0	0	0	0	0	0	X	X
0	0	0	0	0	1	0	1	0	0	1	0	1	1	0
0	0	0	0	1	0	1	0	0	1	0	0	1	1	1
0	0	0	0	1	1	0	0	1	0	0	1	0	X	X
0	0	0	1	0	0	0	0	0	0	0	0	0	X	X
0	0	0	1	0	1	X	X	X	X	X	X	X	X	X
0	0	0	1	1	0	X	X	X	X	X	X	X	X	X
0	0	0	1	1	1	0	0	0	0	0	0	0	X	X
0	0	1	0	0	0	0	0	1	0	0	1	0	X	X
0	0	1	0	0	1	0	1	1	0	1	1	1	1	0
0	0	1	0	1	0	1	0	1	1	0	1	1	1	1
0	0	1	0	1	1	0	0	1	0	0	1	0	X	X
0	0	1	1	0	0	0	0	0	0	0	0	0	X	X
0	0	1	1	0	1	X	X	X	X	X	X	X	X	X
0	0	1	1	1	0	X	X	X	X	X	X	X	X	X
0	0	1	1	1	1	0	0	1	0	0	1	0	X	X
0	1	0	0	0	0	0	0	0	0	0	0	1	0	0
0	1	0	0	0	1	0	1	0	0	1	0	0	X	X
0	1	0	0	1	0	1	0	0	1	0	0	1	1	0
0	1	0	0	1	1	0	1	1	0	1	1	0	X	X
0	1	0	1	0	0	0	1	0	0	1	0	0	X	X
0	1	0	1	0	1	X	X	X	X	X	X	X	X	X
0	1	0	1	1	0	X	X	X	X	X	X	X	X	X
0	1	0	1	1	1	0	1	0	0	1	0	0	X	X
0	1	1	0	0	0	0	0	1	0	0	1	1	0	0
0	1	1	0	0	1	0	1	1	0	1	1	0	X	X
0	1	1	0	1	0	1	0	1	0	1	1	0	X	X
0	1	1	1	0	0	0	1	0	0	1	0	0	X	X
0	1	1	1	0	1	X	X	X	X	X	X	X	X	X
0	1	1	1	1	0	X	X	X	X	X	X	X	X	X
0	1	1	1	1	1	0	1	1	0	1	1	0	X	X
1	0	0	0	0	0	0	0	0	0	0	0	1	0	1
1	0	0	0	0	1	0	1	0	0	1	0	1	0	0
1	0	0	0	1	0	1	0	0	1	0	0	0	X	X
1	0	0	0	1	1	1	0	1	1	0	1	0	X	X
1	0	0	1	0	0	1	0	0	1	0	0	0	X	X
1	0	0	1	0	1	X	X	X	X	X	X	X	X	X
1	0	0	1	1	0	X	X	X	X	X	X	X	X	X
1	0	0	1	1	1	1	0	0	1	0	0	0	X	X
1	0	1	0	0	0	0	0	1	0	0	1	1	0	1
1	0	1	0	0	1	0	1	1	0	1	1	1	0	0
1	0	1	0	1	0	1	0	1	1	0	1	0	X	X
1	0	1	0	1	1	1	0	1	1	0	1	0	X	X
1	0	1	1	0	0	1	0	0	1	0	0	0	X	X
1	0	1	1	0	1	X	X	X	X	X	X	X	X	X
1	0	1	1	1	0	X	X	X	X	X	X	X	X	X
1	0	1	1	1	1	1	0	1	1	0	1	0	X	X
1	1	0	0	0	0	X	X	X	X	X	X	X	X	X
1	1	0	0	0	1	X	X	X	X	X	X	X	X	X
1	1	0	0	1	0	X	X	X	X	X	X	X	X	X
1	1	0	0	1	1	X	X	X	X	X	X	X	X	X
1	1	0	1	0	0	X	X	X	X	X	X	X	X	X
1	1	0	1	0	1	X	X	X	X	X	X	X	X	X
1	1	0	1	1	0	X	X	X	X	X	X	X	X	X
1	1	0	1	1	1	X	X	X	X	X	X	X	X	X
1	1	1	0	0	0	X	X	X	X	X	X	X	X	X
1	1	1	0	0	1	X	X	X	X	X	X	X	X	X
1	1	1	0	1	0	X	X	X	X	X	X	X	X	X
1	1	1	0	1	1	X	X	X	X	X	X	X	X	X
1	1	1	1	0	0	X	X	X	X	X	X	X	X	X
1	1	1	1	0	1	X	X	X	X	X	X	X	X	X
1	1	1	1	1	0	X	X	X	X	X	X	X	X	X
1	1	1	1	1	1	X	X	X	X	X	X	X	X	X



## MINIMITZACIÓ DE FUNCIONS

### 6.1 Funció D2: $(X1 \cdot X0') + (Q2 \cdot X1) + (Q2 \cdot X2)$

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	0	0	0	1	Q2Q1=00		0	0	0	1
	01	0	X	0	X			0	X	0	X
	11	0	X	0	X			0	X	0	X
	10	0	0	0	1			0	0	0	1
		Q2Q1=00						Q2Q1=01			
Q0X2	00	0	0	1	1	Q2Q1=10		X	X	X	X
	01	1	X	1	X			X	X	X	X
	11	1	X	1	X			X	X	X	X
	10	0	0	1	1			X	X	X	X
		Q2Q1=10						Q2Q1=11			
Q0X2	00	0	0	1	1	Q2Q1=11		X	X	X	X
	01	1	X	1	X			X	X	X	X
	11	1	X	1	X			X	X	X	X
	10	0	0	1	1			X	X	X	X

## 6.2 Funció D1: $(X1' \cdot X0) + (Q1 \cdot X0) + (Q1 \cdot X2)$

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	0	1	0	0	Q2Q1=00		0	1	1	0
	01	0	X	0	X			1	X	1	X
	11	0	X	0	X			1	X	1	X
	10	0	1	0	0			0	1	1	0
		Q2Q1=00						Q2Q1=01			
Q0X2	00	0	1	0	0	Q2Q1=10		X	X	X	X
	01	0	X	0	X			X	X	X	X
	11	0	X	0	X			X	X	X	X
	10	0	1	0	0			X	X	X	X
		Q2Q1=10						Q2Q1=11			

### 6.3 Funció D0: $(Q0 \cdot X2') + (Q0 \cdot X0) + (X2' \cdot X1 \cdot X0)$

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	0	0	1	0	Q2Q1=00	0	0	1	0	
	01	0	X	0	X		0	X	0	X	
	11	0	X	1	X		0	X	1	X	
	10	1	1	1	1		1	1	1	1	
Q0X2	00	0	0	1	0	Q2Q1=01	X	X	X	X	
	01	0	X	0	X		X	X	X	X	
	11	0	X	1	X		X	X	X	X	
	10	1	1	1	1		X	X	X	X	
Q0X2	00	0	0	1	0	Q2Q1=10	X	X	X	X	
	01	0	X	0	X		X	X	X	X	
	11	0	X	1	X		X	X	X	X	
	10	1	1	1	1		X	X	X	X	
Q0X2	00	0	0	1	0	Q2Q1=11	X	X	X	X	
	01	0	X	0	X		X	X	X	X	
	11	0	X	1	X		X	X	X	X	
	10	1	1	1	1		X	X	X	X	

**6.4 Funció M:  $(Q1' \cdot X1' \cdot X0) + (Q2' \cdot X1 \cdot X0') + (Q1 \cdot X2' \cdot X0') + (Q2 \cdot X2' \cdot X1')$**

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	0	1	0	1	Q2Q1	00	1	0	0	1
	01	0	X	0	X		01	0	X	0	X
	11	0	X	0	X		11	0	X	0	X
	10	0	1	0	1		10	1	0	0	1
Q2Q1= 00						Q2Q1= 01					
Q0X2	00	1	1	0	0	Q2Q1	10	X	X	X	X
	01	0	X	0	X		01	X	X	X	X
	11	0	X	0	X		11	X	X	X	X
	10	1	1	0	0		10	X	X	X	X
Q2Q1= 10						Q2Q1= 11					

## 6.5 Funció P1: $(X1) + (Q2' \cdot Q1')$

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	X	1	X	1	Q2Q1	00	0	X	X	1
	01	X	X	X	X		01	X	X	X	X
	11	X	X	X	X		11	X	X	X	X
	10	X	1	X	1		10	0	X	X	1
Q2Q1=00						Q2Q1=01					
Q0X2	00	0	0	X	X	Q2Q1	10	X	X	X	X
	01	X	X	X	X		11	X	X	X	X
	11	X	X	X	X		00	X	X	X	X
	10	0	0	X	X		01	X	X	X	X
Q2Q1=10						Q2Q1=11					

### 6.6 Funció P0: $(Q1' \cdot X0')$

		X1X0						X1X0			
		00	01	11	10			00	01	11	10
Q0X2	00	X	0	X	1	Q2Q1= 00		0	X	X	0
	01	X	X	X	X			X	X	X	X
	11	X	X	X	X			X	X	X	X
	10	X	0	X	1			0	X	X	0
		Q2Q1= 00						Q2Q1= 01			
Q0X2	00	1	0	X	X	Q2Q1= 10		X	X	X	X
	01	X	X	X	X			X	X	X	X
	11	X	X	X	X			X	X	X	X
	10	1	0	X	X			X	X	X	X
		Q2Q1= 10						Q2Q1= 11			



## IMPLEMENTACIÓ DEL CIRCUIT AMB DIGITAL

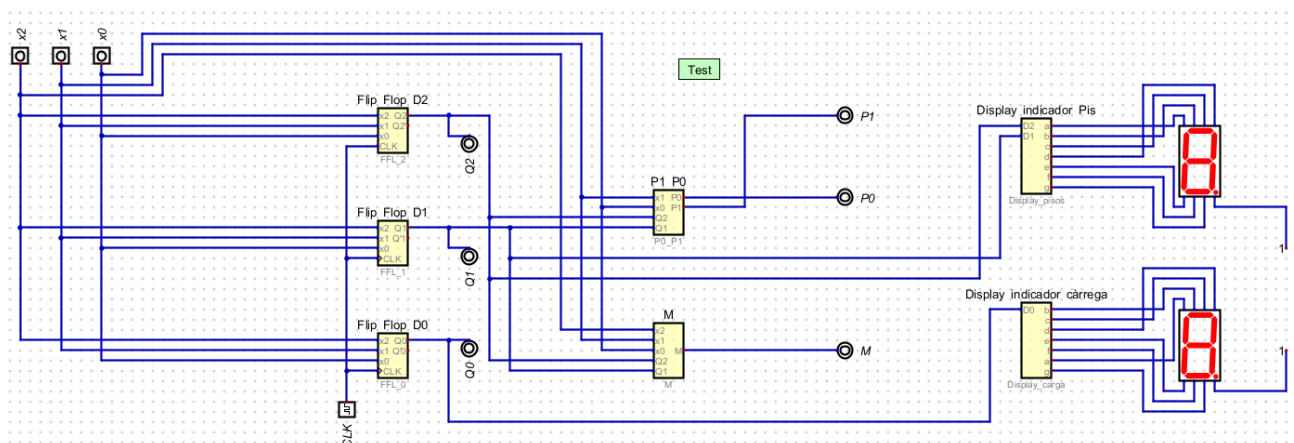


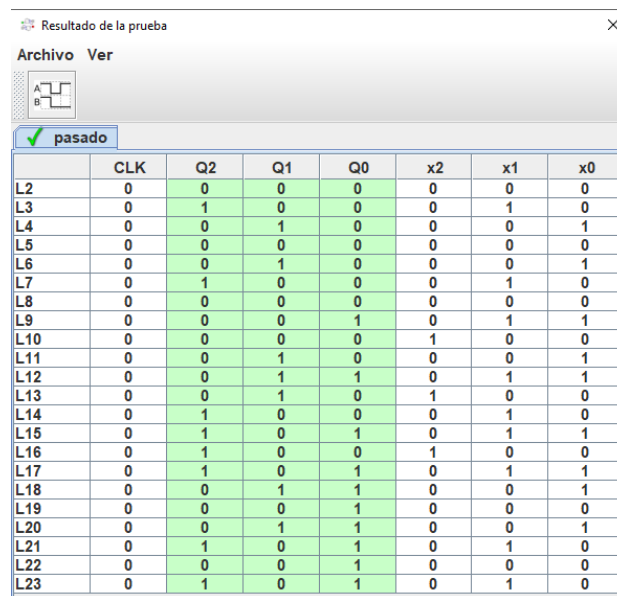
Figura 7.1: Circuit d'un muntacàrregues





## JOC DE PROVES I CRONOGRAMA DE LES SORTIDES PER A UN EXEMPLE

### 8.1 Joc de proves (fet amb l'eina TEST de Digital):



	CLK	Q2	Q1	Q0	x2	x1	x0
L2	0	0	0	0	0	0	0
L3	0	1	0	0	0	1	0
L4	0	0	1	0	0	0	1
L5	0	0	0	0	0	0	0
L6	0	0	1	0	0	0	1
L7	0	1	0	0	0	1	0
L8	0	0	0	0	0	0	0
L9	0	0	0	1	0	1	1
L10	0	0	0	0	1	0	0
L11	0	0	1	0	0	0	1
L12	0	0	1	1	0	1	1
L13	0	0	1	0	1	0	0
L14	0	1	0	0	0	1	0
L15	0	1	0	1	0	1	1
L16	0	1	0	0	1	0	0
L17	0	1	0	1	0	1	1
L18	0	0	1	1	0	0	1
L19	0	0	0	1	0	0	0
L20	0	0	1	1	0	0	1
L21	0	1	0	1	0	1	0
L22	0	0	0	1	0	0	0
L23	0	1	0	1	0	1	0

Figura 8.1: Joc de proves (fet amb l'eina TEST de Digital)

En aquest cas de proves ens interessa testear l'estat (la sortida al ser Mealy no és veurà al test) i hem anat fent seqüències de transicions d'estat per tots els casos que impliquen un canvi d'estat per veure que totes funcionen. Aclarir que inicialment està tot a 0 i després hi ha els cicles de rellotges.

## 8.2 Cronograma de les sortides per un exemple:

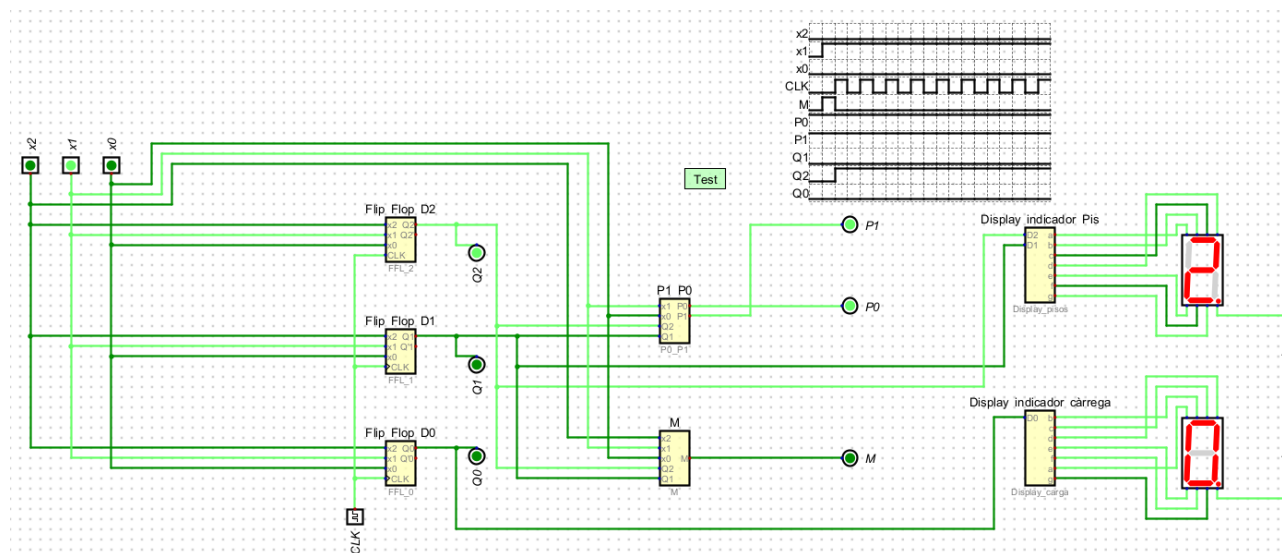


Figura 8.2: Cronograma de les sortides per 010 (X2X1X0)



## CONCLUSIONS

En conclusió, hem trobat en aquesta pràctica que la tasca més complexa era pensar en com dissenyar o implementar el circuit i a més de forma ordenada emprant el digital com eina d'implementació. Per altra banda, hem fet servir Overleaf (un editor LaTeX col·laboratiu basat en núvol) per documentar tota la memòria ja que varem trobar que era l'opció que més possibilitats ens donava.

El moment que més va requerir la nostra concentració va ser minimitzar en mapes de karnaugh de 6 variables ja que acostumats a com a màxim minimitzar quatre variables se'ns feia una mica més difícil a l'hora d'obtenir les funcions i ens feia confondre'ns més. Aclarir que el nostre objectiu durant tota la pràctica de sistemes seqüencials ha sigut la d'implementar els diferents circuits mitjançant el dissenys prèviament fets amb la major claredat possible.

Finalment amb totes les explicacions pertinents y representant tots els circuits requerits per un muntacàrregues a una obra que ens permet moure material entre les diferents plantes de construcció, donam per conclosa aquesta pràctica de sistemes digitals.