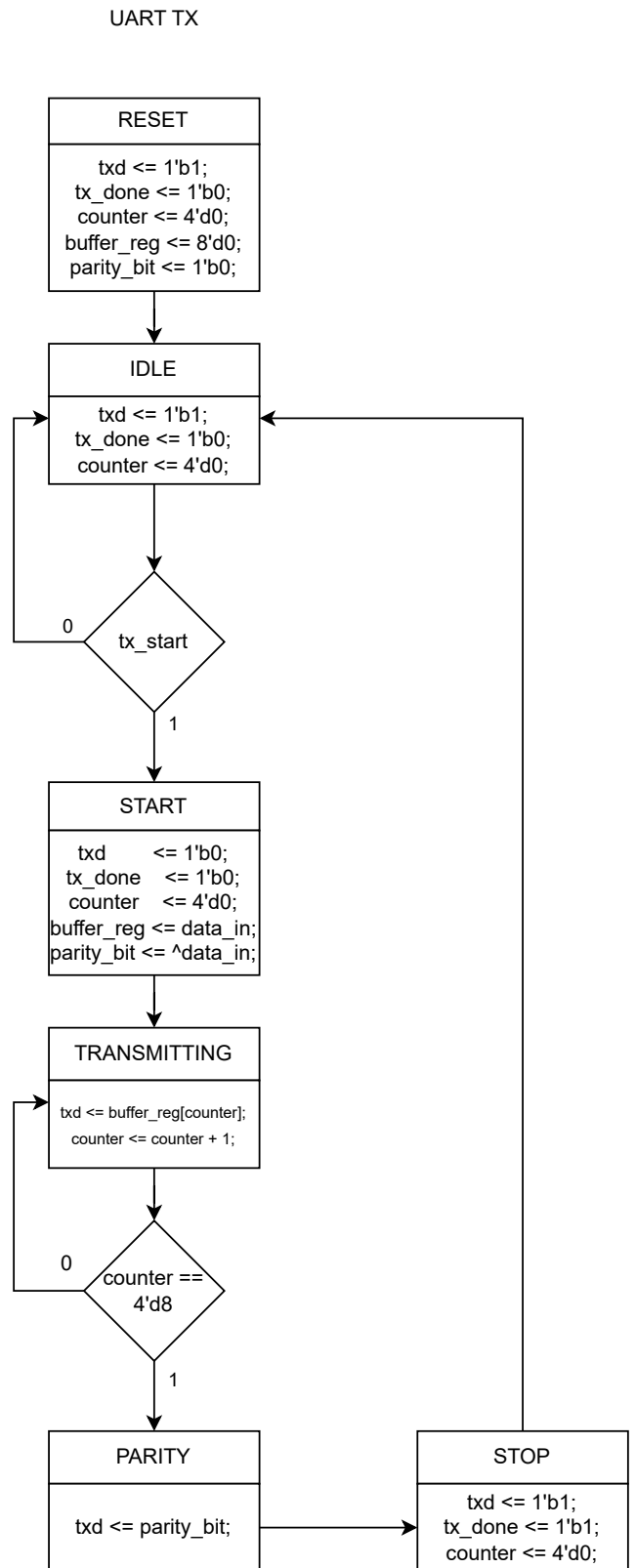


$\text{parity_bit} \leq \text{data_in}$ di fatto
 sta facendo $\text{data}[7] \wedge \text{data}[6] \wedge \text{data}[5] \dots$
 Questo ci da 1 se il numero di bit e' dispari.

Mando 8 bit poi il parity check



Come implementazione
 stiamo inviando il parity alla fine

UART RX

