

パワーエレクトロニクス

講義教科書

大阪工業大学
工学部
電気電子システム工学科

2025 年度 後期

まえがき

本教科書は、大阪工業大学工学部電気電子システム工学科の「パワーエレクトロニクス」講義のために作成されました。

パワーエレクトロニクスは、電力を効率的に制御・変換する技術であり、現代社会において極めて重要な役割を果たしています。電気自動車、再生可能エネルギー・システム、産業用モータ制御、家電製品など、私たちの身の回りには数多くのパワーエレクトロニクス機器が存在しています。

本教科書では、パワーエレクトロニクスの基礎となる半導体物理から始まり、各種パワー半導体素子の動作原理、電力変換回路の設計、制御技術に至るまで、体系的に学習します。

各章は、講義1回分に対応しています。図や数式を用いて丁寧に解説し、理解を深めるための演習問題も用意しました。初学者でも無理なく理解できるよう、基礎から段階的に説明しています。

本教科書が、皆さんのパワーエレクトロニクスの学習に役立つことを願っています。

2025年10月

目次

| | |
|--|-----|
| まえがき | iii |
| 第1章 パワーエレクトロニクスの概要 | 1 |
| 1.1 はじめに | 1 |
| 1.2 パワーエレクトロニクスとは | 3 |
| 1.3 パワーエレクトロニクスで扱う3つの要素 | 11 |
| 1.4 電気回路の基礎 | 12 |
| 1.5 可変抵抗を用いた電力変換 | 18 |
| 1.6 スイッチングによる高効率電力変換 | 25 |
| 1.7 理想的なスイッチと実際のスイッチ | 32 |
| 1.8 まとめ | 48 |
| 第2章 半導体の物理 | 51 |
| 2.1 はじめに | 51 |
| 2.2 半導体とは何か | 53 |
| 2.3 原子構造と電子配置 | 55 |
| 2.4 バンド理論 | 57 |
| 2.5 真性半導体と不純物半導体 | 61 |
| 2.6 pn接合の物理 | 64 |
| 2.7 金属-半導体接合 | 73 |
| 2.8 まとめ | 87 |
| 第3章 パワー半導体の動作原理 | 91 |
| 3.1 はじめに | 91 |
| 3.2 半導体スイッチの応用先 | 93 |
| 3.3 パワー半導体スイッチに求められる機能 | 94 |
| 3.4 スイッチの制御について | 96 |
| 3.5 ダイオードの動作原理 | 98 |
| 3.6 バイポーラトランジスタ（BJT）の動作原理 | 100 |
| 3.7 MOSFET（金属酸化膜半導体電界効果トランジスタ） | 106 |
| 3.8 IGBT（絶縁ゲートバイポーラトランジスタ） | 109 |
| 3.9 サイリスタの動作原理 | 115 |

| | | |
|------|------------|-----|
| 3.10 | ワイドギャップ半導体 | 116 |
| 3.11 | まとめ | 118 |

第1章

パワーエレクトロニクスの概要

1.1 はじめに

1.1.1 講義の進め方

本講義では、パワーエレクトロニクスの基礎から応用までを体系的に学習する。資料などの共有事項は専用の web ページに掲載されており、主にスライドを使って説明を行う。板書は補足で説明するときに利用し、講義の後に演習問題を出す。演習課題を解いて復習することが重要である。わからない点があれば質問してほしい。

講義の進め方

- ・ 資料などの共有事項は下記のwebページにあります
https://soumajinno.notion.site/322-2025-2-2792090e34c880a59634d6e89d03fd0c?source=copy_link
- ・ 主にスライドを使って説明します。
- ・ 板書は補足で説明するときに利用します。
- ・ 講義の後に演習問題を出します。
- ・ 演習課題を解いて復習してください。
- ・ わからない点があれば質問してください。
下記からでも質問できます。
<https://powerelectronics-2024.notionapps.com/>

図 1.1 講義の進め方

1.1.2 本講義の目標

本講義では、以下の 4 つの目標を達成することを目指す：

- パワーエレクトロニクスの概要を理解する
- 可変抵抗を用いた電力変換を理解する
- 理想的なスイッチと現実との違いを理解する
- 電力損失の計算を理解する

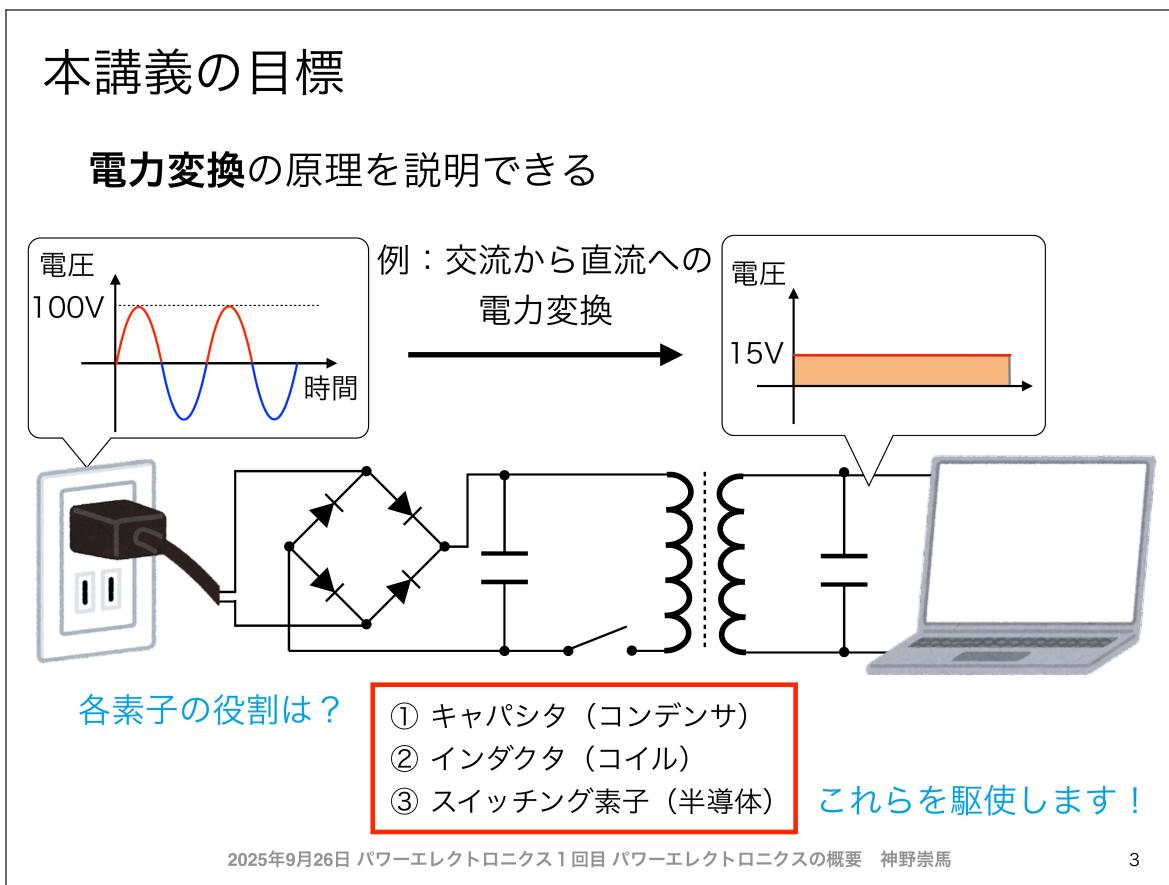


図 1.2 本講義の目標

本日の目標

- パワーエレクトロニクスの概要を理解する
- 可変抵抗を用いた電力変換を理解する
- 理想的なスイッチと現実との違いを理解する
- 電力損失の計算を理解する

2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

4

図 1.3 本日の目標

1.2 パワーエレクトロニクスとは

1.2.1 パワーエレクトロニクスの定義

パワーエレクトロニクスとは、「パワー」と「エレクトロニクス」を組み合わせた学問分野である。

- パワー：電力・エネルギー
- エレクトロニクス：半導体

つまり、半導体を使って電力を変換・制御する工学であり、全てはエネルギーを効率よく使うための技術である。

パワーエレクトロニクスとは？

パワー × エレクトロニクス

半導体

電力
エネルギー

半導体を使って電力を変換・制御する工学
全ては**エネルギーを効率よく使うため**！！

2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

図 1.4 パワーエレクトロニクスとは？

パワーエレクトロニクスの重要性

現代社会において、パワーエレクトロニクスは極めて重要な役割を果たしています。その重要性は、以下の観点から理解できます：

1. エネルギー消費の観点

日本国内で消費される電力の約 60% 以上が、何らかの形で電力変換を経由しています。例えば：

- 家電製品（エアコン、冷蔵庫、洗濯機）のモーター駆動
- IT 機器（パソコン、サーバー）の電源
- 産業用モーター（工場の生産設備）
- 電気自動車のバッテリー充電と駆動制御
- 再生可能エネルギー（太陽光、風力）の系統連系

2. 省エネルギーへの貢献

電力変換の効率を 1% 改善するだけで、莫大な省エネルギー効果が得られます。

具体例：

日本全体の年間電力消費量を約 1 兆 kWh (10^{12} kWh) とすると、そのうち 60% が電力変換を経由するため：

- 電力変換を経由する電力： $10^{12} \times 0.6 = 6 \times 10^{11}$ kWh
- 効率が 1% 改善されると： $6 \times 10^{11} \times 0.01 = 6 \times 10^9$ kWh の省エネ
- これは約 **200 万世帯の年間電力消費量**に相当

3. 環境問題との関係

電力変換の高効率化は、CO₂ 排出削減に直結します：

- 火力発電からの CO₂ 排出削減
- 再生可能エネルギーの有効活用（太陽光・風力発電のインバータ）
- 電気自動車の航続距離延長（バッテリーの有効利用）

パワーエレクトロニクスの歴史

パワーエレクトロニクスの発展は、半導体技術の進歩と密接に関係しています。

- **1950 年代**：サイリスタ (SCR) の発明 → 大電力制御が可能に
- **1970 年代**：パワー MOSFET の実用化 → 高速スイッチングが可能に
- **1980 年代**：IGBT（絶縁ゲートバイポーラトランジスタ）の開発 → 大電力と高速スイッチングの両立
- **1990 年代以降**：デジタル制御の普及、高効率化の追求
- **2000 年代以降**：SiC（炭化ケイ素）、GaN（窒化ガリウム）などのワイドバンドギャップ半導体の実用化 → さらなる高効率化・小型化

技術進化の方向性：

- **高効率化**：損失の低減 (95% → 98% → 99% 以上へ)
- **高速化**：スイッチング周波数の向上 (kHz → MHz)
- **小型化**：受動部品（コイル、コンデンサ）の小型化
- **高耐圧化**：より高い電圧での動作 (kV → 数十 kV)
- **高温動作**：冷却システムの簡素化

1.2.2 電力変換の例

電力変換の代表的な例として、交流から直流への変換がある。例えば、コンセントから得られる 100V の交流電圧を、ノートパソコンなどで使用する 15V の直流電圧に変換する。この変換を実現するために、以下の 3 つの主要な素子が用いられる：

1. キャパシタ（コンデンサ）：電荷を蓄える
2. インダクタ（コイル）：磁気エネルギーを蓄える

3. スイッチング素子（半導体）：電流のオン・オフを制御

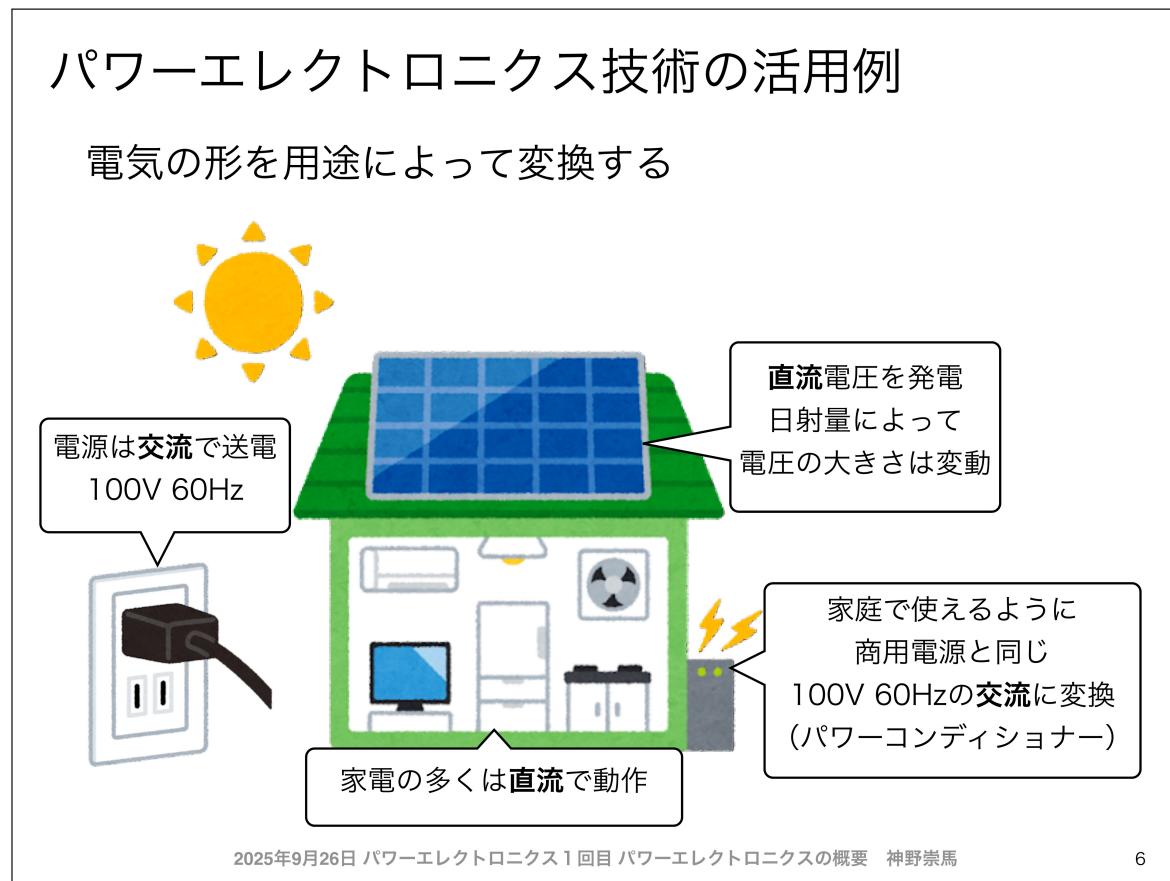


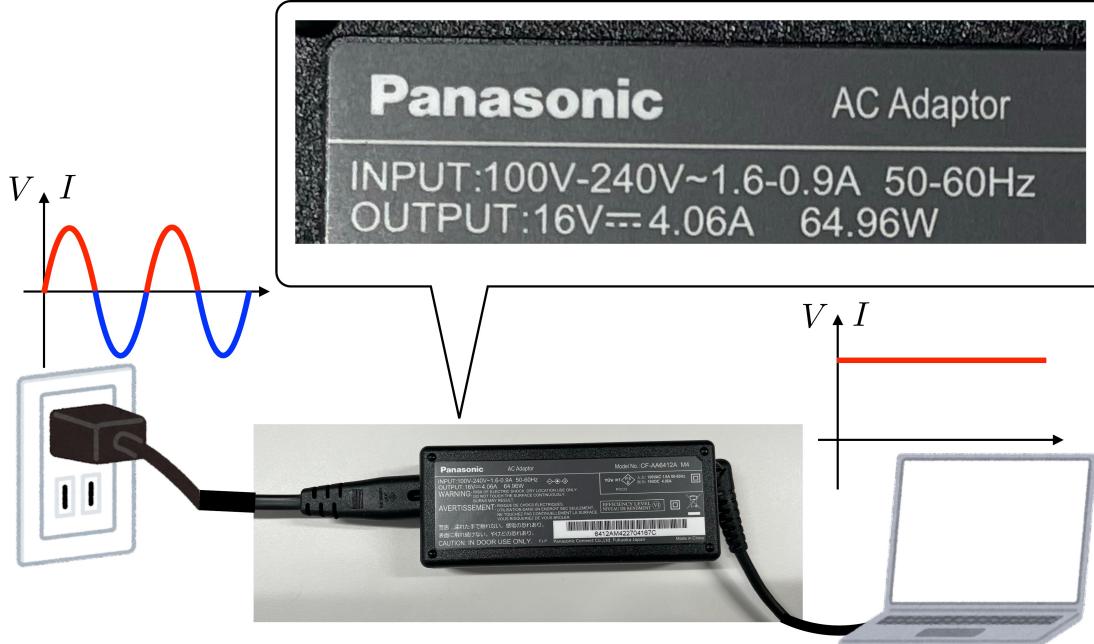
図 1.5 電力変換の例 (AC-DC 変換)

1.2.3 身の回りの電力変換

現代社会では、あらゆる場所で電力変換が行われている。スマートフォンの充電器、ノートパソコンの AC アダプタ、電気自動車の充電システム、太陽光発電システムなど、私たちの生活は電力変換技術なしには成り立たない。

パワーエレクトロニクス技術の活用例

交流から直流に変換しています



2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

7

図 1.6 身の回りの電力変換

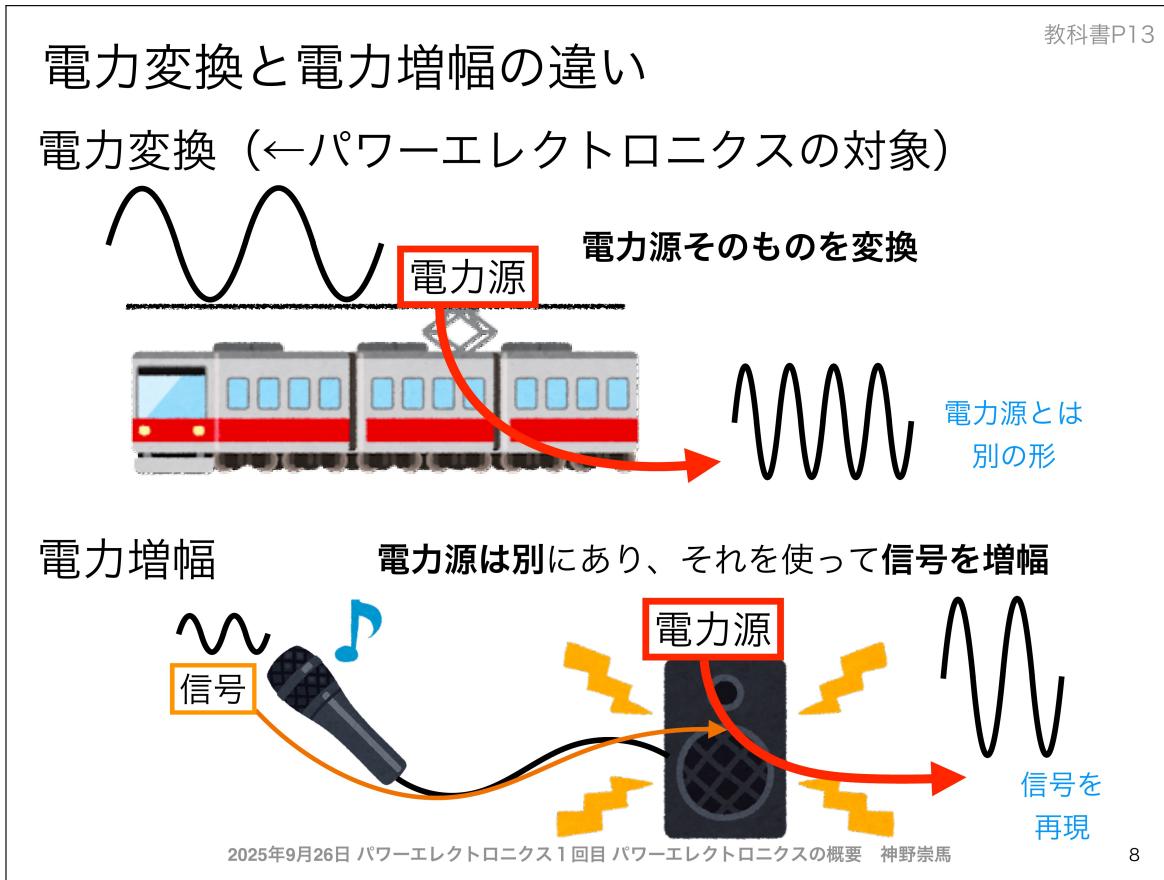


図 1.7 電力変換の応用例

1.2.4 電力変換の種類

電力変換には、以下の 4 つの基本的な種類がある：

1. **AC-DC 変換（整流）**：交流を直流に変換（例：スマート充電器）
2. **DC-AC 変換（インバータ）**：直流を交流に変換（例：太陽光発電）
3. **DC-DC 変換（チョッパ）**：直流電圧を昇圧・降圧（例：USB 充電）
4. **AC-AC 変換（サイクロコンバータ）**：交流の周波数や電圧を変換

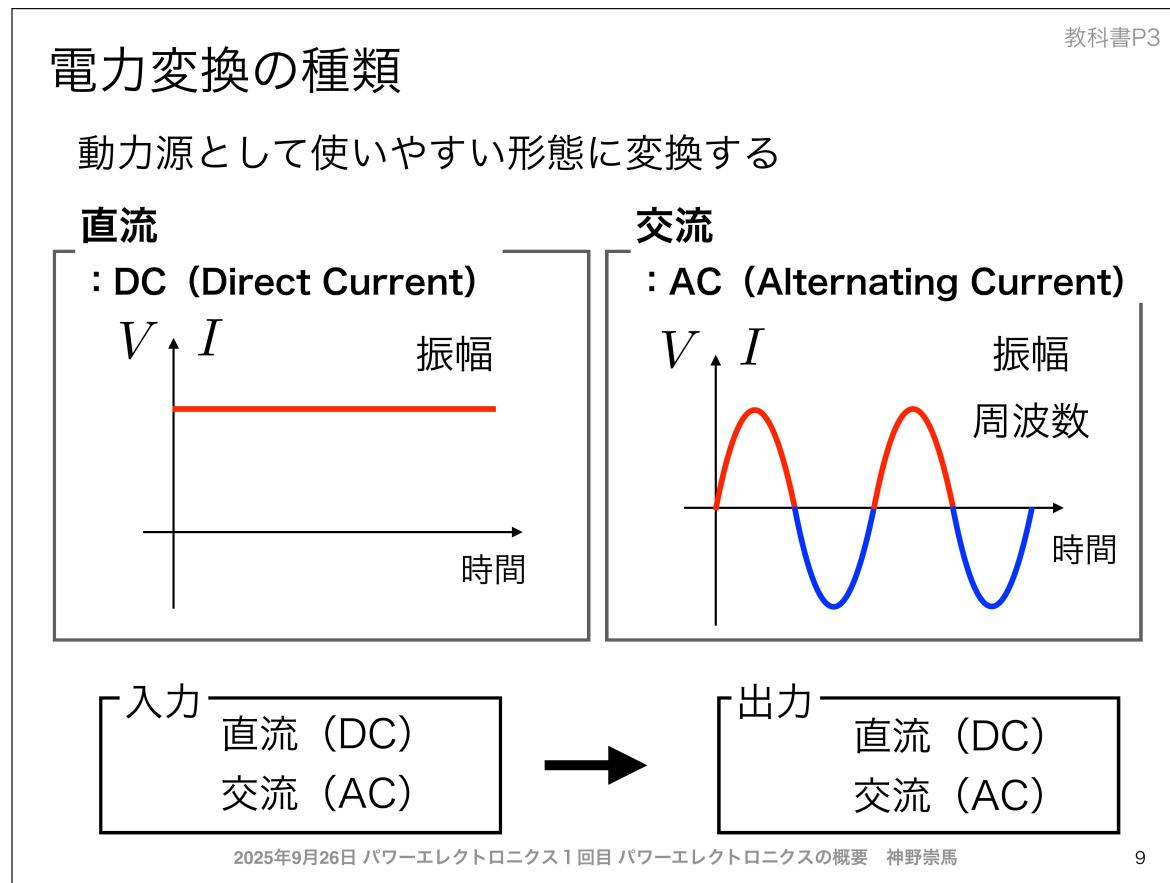


図 1.8 電力変換の種類

1.2.5 なぜ電力変換が必要なのか

電力変換の必要性を理解するために、電源と負荷の関係を考えてみましょう。

電源と負荷のミスマッチ

現実の世界では、電源（エネルギー供給側）と負荷（エネルギー消費側）の電圧・電流特性が一致しないことがほとんどです。

具体例 1：スマートフォン充電

- 電源：コンセント（AC 100V、50/60Hz）
- 負荷：スマホバッテリー（DC 3.7V、2000mAh）
- 必要な変換：AC → DC 変換、電圧降圧（100V → 5V）

具体例 2：太陽光発電

- 電源：太陽電池（DC 30-40V、出力が時間変動）
- 負荷：家電製品（AC 100V、50/60Hz）
- 必要な変換：DC → AC 変換、電圧調整、周波数生成

電力変換の物理的意味

電力変換は、単なる電圧・電流の変更ではありません。エネルギーの形態を変換しています。

1. 交流 (AC) と直流 (DC) の違い

- **交流**：電圧・電流の向きと大きさが周期的に変化

$$v(t) = V_m \sin(\omega t) \quad (1.1)$$

- 長距離送電に適している（変圧が容易）
- モーターの駆動に適している

- **直流**：電圧・電流の向きと大きさが一定

$$v(t) = V_{dc} = \text{一定} \quad (1.2)$$

- 電子回路の動作に必要
- バッテリー充電に必要
- 精密な制御がしやすい

2. 電圧変換の必要性

異なる電圧レベルが必要な理由：

- **送電**：高電圧（数百 kV）→ 電力損失を低減

$$P_{\text{loss}} = I^2 R = \left(\frac{P}{V} \right)^2 R \propto \frac{1}{V^2} \quad (1.3)$$

同じ電力 P を送電する場合、電圧 V を高くすると電流 I が小さくなり、損失が減少

- **配電**：中電圧（6.6kV）→ 地域への配電
- **家庭**：低電圧（100V/200V）→ 安全性
- **電子機器**：極低電圧（1.2V～5V）→ 半導体の動作電圧

送電損失の具体例：

1000 kW の電力を 10 km の距離を送電する場合（送電線抵抗：1 Ω/km）

低電圧送電（1000 V）の場合：

- 電流： $I = P/V = 1000000/1000 = 1000$ A
- 送電線抵抗： $R = 10 \times 1 = 10$ Ω
- 損失： $P_{\text{loss}} = I^2 R = 1000^2 \times 10 = 10$ MW（送電電力の 10 倍！）

高電圧送電（100 kV）の場合：

- 電流： $I = P/V = 1000000/100000 = 10$ A
- 送電線抵抗： $R = 10$ Ω
- 損失： $P_{\text{loss}} = I^2 R = 10^2 \times 10 = 1$ kW（わずか 0.1%）

→ 電圧を 100 倍にすると、損失は 1 万分の 1 になる！

直流と交流の使い分け

表 1.1 直流と交流の特徴と用途

| 項目 | 直流 (DC) | 交流 (AC) |
|--------|-----------------|-----------|
| 電圧変換 | 難しい (チョッパ必要) | 容易 (変圧器) |
| 長距離送電 | 損失大 (以前) | 損失小 (変圧可) |
| モーター駆動 | 制御が複雑 | 簡単 (誘導機) |
| 電子回路 | 必須 | 不適 |
| バッテリー | 必須 | 不可 |
| 主な用途 | 電子機器、EV、データセンター | 送電網、家電、工場 |

注：近年は、HVDC（高圧直流送電）技術により、長距離送電でも直流が使われるようになってきています。これは、パワーエレクトロニクス技術の進歩により、大電力の DC-DC 変換や DC-AC 変換が可能になったためです。

1.3 パワーエレクトロニクスで扱う 3 つの要素

パワーエレクトロニクスは、以下の 3 つの要素の組み合わせで構成される：

1. スイッチングデバイス（半導体）：電力の流れを制御
2. 電気・電子回路：回路の設計と解析
3. 制御：スイッチングのタイミングと方法

これらの要素は、電子物性論、電子デバイス工学、電気電子材料、電子回路工学、電磁気学、電磁界理論、電気回路、ディジタル電子回路、制御工学などの基礎知識の組み合わせで成り立っている。

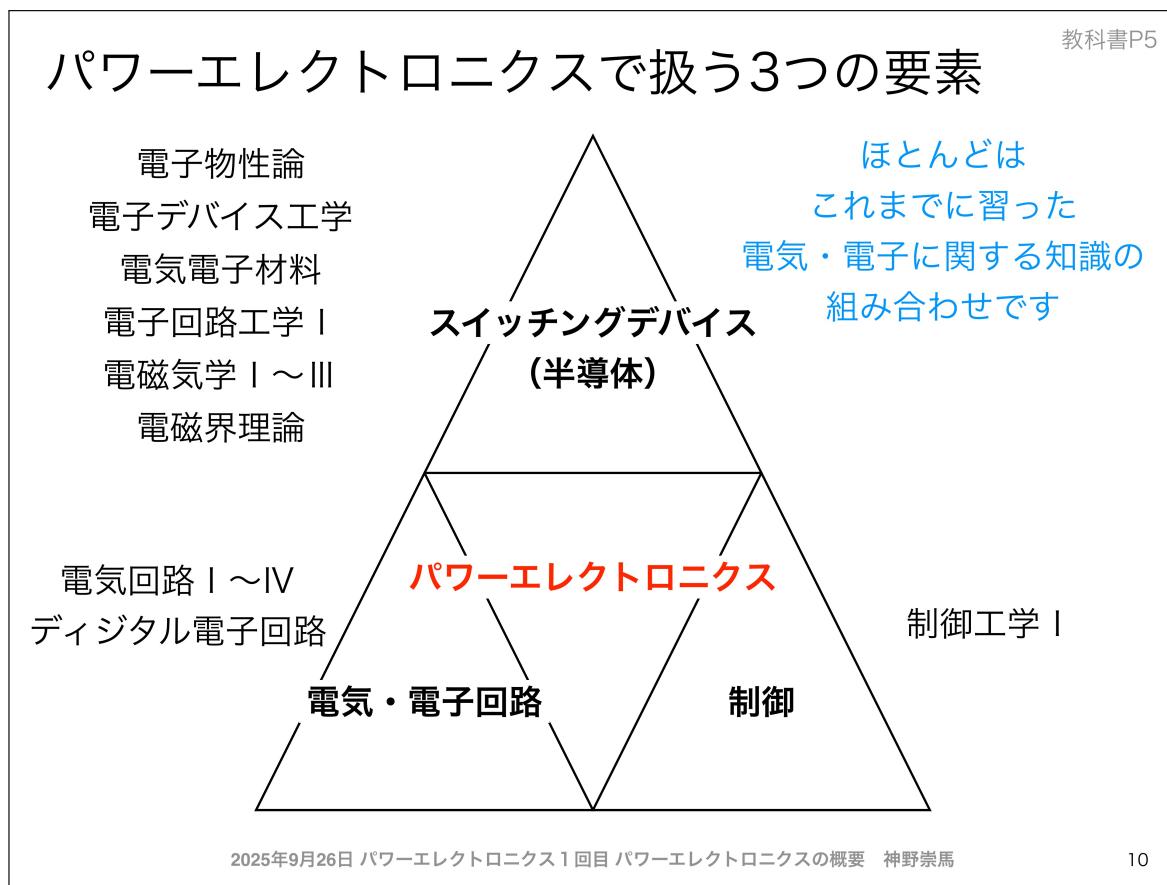


図 1.9 パワーエレクトロニクスで扱う 3 つの要素

1.4 電気回路の基礎

1.4.1 回路解析の基本法則

パワーエレクトロニクス回路を理解するためには、電気回路の基本法則を理解することが不可欠である。

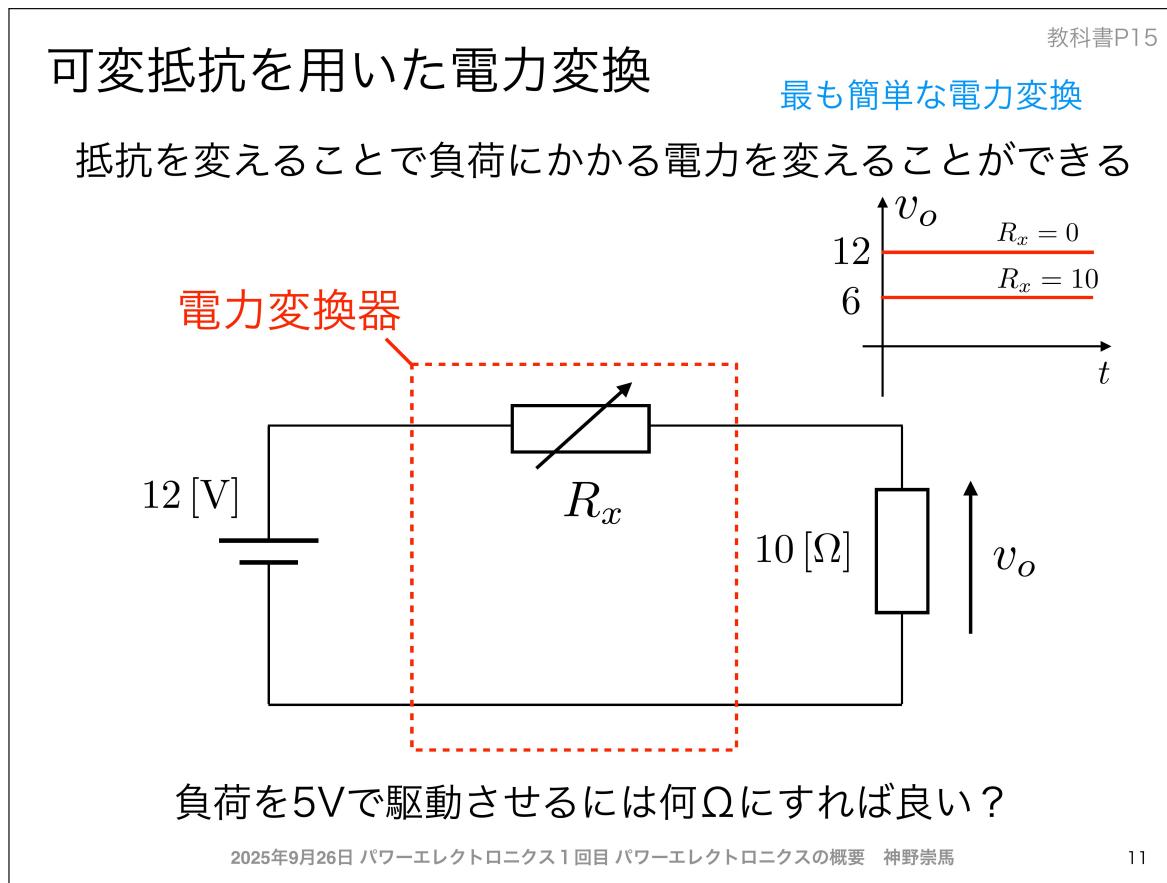


図 1.10 電気回路の基礎

1.4.2 キルヒhoffの法則

電気回路の解析には、キルヒhoffの2つの法則が基本となる：

キルヒhoffの電圧則 (KVL: Kirchhoff's Voltage Law)

閉回路における電圧の総和はゼロである。

$$\sum V = 0 \quad (1.4)$$

キルヒhoffの電流則 (KCL: Kirchhoff's Current Law)

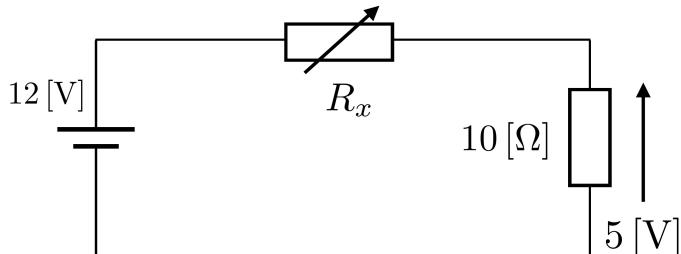
ノード（接続点）に流入する電流の総和と流出する電流の総和は等しい。

$$\sum I_{\text{in}} = \sum I_{\text{out}} \quad (1.5)$$

可変抵抗を用いた電力変換

Quiz

負荷を5Vで駆動させるには何Ωにすれば良い？



12Vから5Vに直流電圧を変換します

2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

12

図1.11 キルヒ霍ッフの法則

キルヒホッフの法則の物理的意味

キルヒホッフの2つの法則は、単なる経験則ではなく、物理学の基本的な保存則に基づいています。

1. キルヒホッフの電流則 (KCL) ← 電荷保存則

KCLは、電荷保存則の帰結です。

物理的意味：

ノード（接続点）において、電荷は生成も消滅もしない。したがって、流入する電荷の総量と流出する電荷の総量は等しい。

$$\sum I_{\text{in}} = \sum I_{\text{out}} \quad (1.6)$$

ここで、電流 I は単位時間あたりの電荷量 dQ/dt であるため：

$$\frac{dQ_{\text{in}}}{dt} = \frac{dQ_{\text{out}}}{dt} \quad (1.7)$$

もしノードに電荷が蓄積されると、そこに電位が発生して流入を妨げる（あるいは流出を促進する）ため、定常状態では必ず流入=流出となる。

具体例：

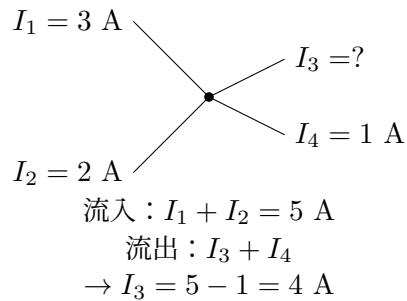


図 1.12 KCL の例：ノードでの電荷保存

2. キルヒ霍フの電圧則 (KVL) ← エネルギー保存則

KVL は、エネルギー保存則の帰結です。

物理的意味：

電圧とは、単位電荷あたりの位置エネルギーの差です。閉回路を一周すると、出発点に戻るため、位置エネルギーの変化はゼロでなければなりません。

$$\sum V = 0 \quad (1.8)$$

これは、重力場における位置エネルギーと同じです。山を登って（エネルギー獲得）、下って（エネルギー放出）、元の場所に戻れば、位置エネルギーの変化はゼロです。

具体例：

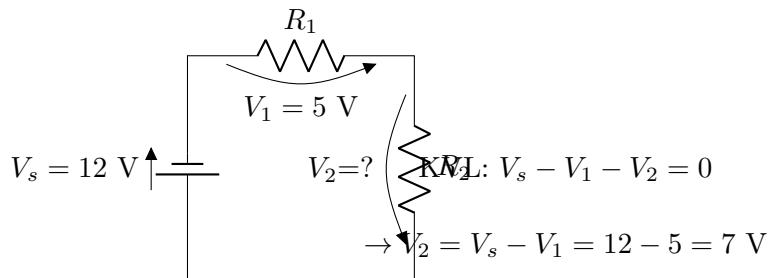


図 1.13 KVL の例：閉回路でのエネルギー保存

エネルギーの観点から：

電池が電荷に与えるエネルギー: $W_{\text{in}} = Q \cdot V_s$

抵抗 R_1 、 R_2 で消費されるエネルギー: $W_{\text{out}} = Q \cdot V_1 + Q \cdot V_2$

エネルギー保存則より: $W_{\text{in}} = W_{\text{out}}$

$$Q \cdot V_s = Q \cdot V_1 + Q \cdot V_2 \quad (1.9)$$

両辺を Q で割ると: $V_s = V_1 + V_2$ (KVL)

パワーエレクトロニクスにおける KVL・KCL の重要性

パワーエレクトロニクス回路では、スイッチの状態が時間的に変化するため、各瞬間において KVL・KCL を適用することで、回路の動作を解析します。

- **KCL**：インダクタやキャパシタを含む回路で、電流の流れを追跡
- **KVL**：スイッチのオン・オフ状態に応じた電圧関係を導出

1.4.3 オームの法則

抵抗 R に流れる電流 I と電圧 V の関係は、オームの法則で表される：

$$V = RI \quad (1.10)$$

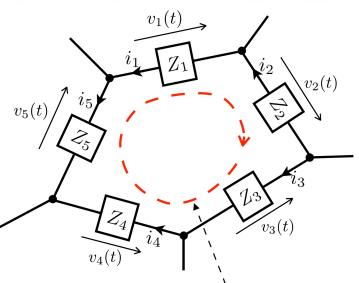
この法則は、パワーエレクトロニクス回路の解析において最も基本的な関係式である。

回路理論の復習

回路理論で使うのはこの3つの法則だけ

KVL

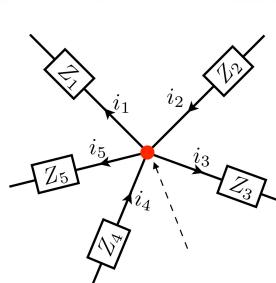
：キルヒ霍ッフの電圧則



$$v_1(t) + v_2(t) - v_3(t) - v_4(t) + v_5(t) = 0$$

KCL

：キルヒ霍ッフの電流則



$$i_1 - i_2 + i_3 - i_4 + i_5 = 0$$

枝構成式

(オームの法則)

抵抗

$$v(t) = Ri(t)$$

コイル

$$v(t) = L \frac{di(t)}{dt}$$

コンデンサ

$$i(t) = C \frac{dv(t)}{dt}$$

求めたい未知数について解く

図 1.14 オームの法則

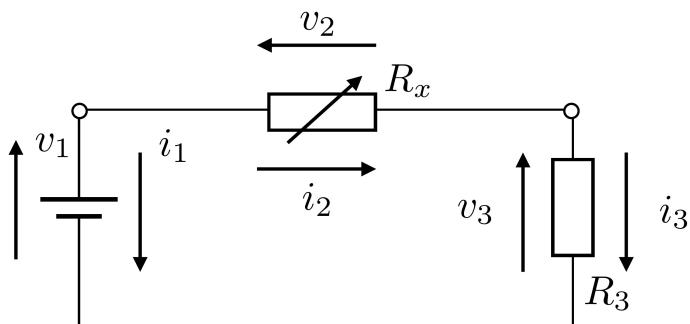
1.4.4 回路問題の定式化

回路問題を解く際には、KVL（キルヒ霍ッフの電圧則）と KCL（キルヒ霍ッフの電流則）、そして枝構成式（オームの法則など）を全て書き出すことで、どんな回路の問題も解くことができる。

回路問題の定式化

Quiz

KVLとKCLと枝構成式を全て書き出してみる



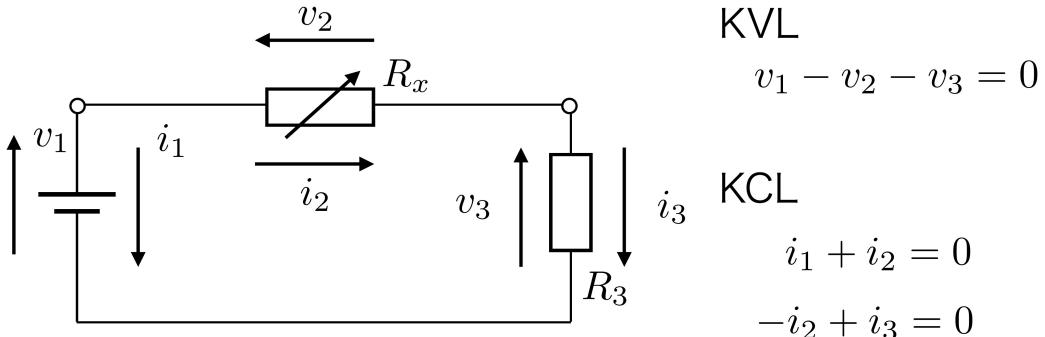
これができれば
どんな回路の問題も解けます

図 1.15 回路問題の解法

回路問題の定式化

Quiz

KVLとKCLと枝構成式を全て書き出してみる



これができれば
どんな回路の問題も解けます

枝構成式

$$v_2 = R_x i_2$$

$$v_3 = R_3 i_3$$

図 1.16 回路問題の定式化

1.5 可変抵抗を用いた電力変換

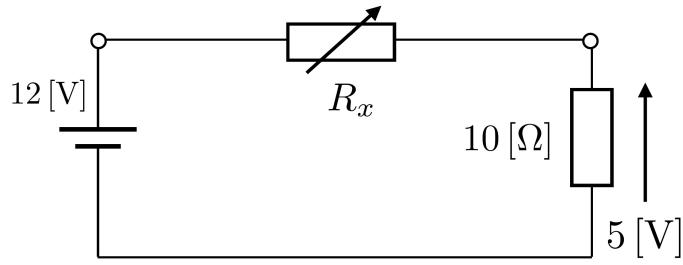
1.5.1 可変抵抗による電圧制御

最も単純な電力変換の方法は、可変抵抗を用いた電圧制御である。抵抗値を変化させることで、負荷に加わる電圧を調整することができる。

可変抵抗を用いた電力変換

Quiz

負荷を5Vで駆動させるには何Ωにすれば良い？



KVL

$$\underline{v_1} - \underline{v_2} - \underline{v_3} = 0$$

KCL

$$i_1 + i_2 = 0$$

$$-i_2 + i_3 = 0$$

枝構成式

$$v_2 = R_x i_2$$

$$\underline{v_3} = \underline{R_3 i_3}$$

図 1.17 可変抵抗を用いた電力変換

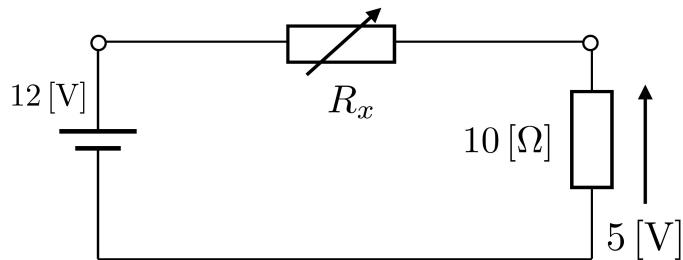
1.5.2 可変抵抗の問題点

可変抵抗を用いた電力変換には、重大な問題点がある。それは、効率が非常に悪いことである。可変抵抗で電圧を下げる際、余分なエネルギーは熱として失われてしまう。

可変抵抗を用いた電力変換

Quiz

負荷を5Vで駆動させるには何Ωにすれば良い？



KVLから

$$v_2 = 12 - 5 = 7$$

枝構成式から

$$i_3 = \frac{5}{10} = 0.5$$

KCLから

$$i_2 = i_3 = 0.5$$

$$R_x = \frac{v_2}{i_2} = \frac{7}{0.5} = 14$$

図 1.18 可変抵抗の問題点

エネルギーはどこへ行くのか

可変抵抗による電力変換の問題を、エネルギーの流れから詳しく見てみましょう。

回路構成：

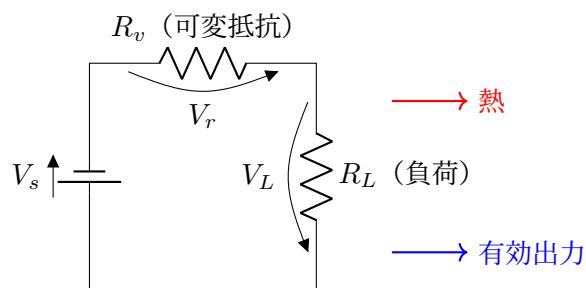


図 1.19 可変抵抗による電圧制御

エネルギー収支の計算：

例： $V_s = 12 \text{ V}$ 、 $V_L = 5 \text{ V}$ （負荷に供給したい電圧）、 $I = 0.5 \text{ A}$ （負荷電流）の場合

ステップ 1：電源からの供給エネルギー

電源が供給する電力：

$$P_{\text{in}} = V_s \cdot I = 12 \times 0.5 = 6 \text{ W} \quad (1.11)$$

ステップ 2：負荷で消費される有効エネルギー

負荷での消費電力（有効出力）：

$$P_{\text{out}} = V_L \cdot I = 5 \times 0.5 = 2.5 \text{ W} \quad (1.12)$$

ステップ 3：可変抵抗で失われるエネルギー

KVL より： $V_r = V_s - V_L = 12 - 5 = 7 \text{ V}$

可変抵抗での損失：

$$P_{\text{loss}} = V_r \cdot I = 7 \times 0.5 = 3.5 \text{ W} \quad (1.13)$$

エネルギー収支：

$$P_{\text{in}} = P_{\text{out}} + P_{\text{loss}} = 2.5 + 3.5 = 6 \text{ W} \quad \checkmark \quad (1.14)$$

なぜ熱になるのか

抵抗における電力損失のメカニズムを、微視的に理解しましょう。

電子の運動とエネルギー散逸：

1. 電界による加速：

電圧 V_r が印加されると、抵抗内部に電界 $E = V_r/L$ (L ：抵抗の長さ) が発生し、電子が加速される。

2. 格子との衝突：

電子は金属の原子格子と衝突し、運動エネルギーを格子振動（フォノン）に変換する。

3. 温度上昇：

格子振動のエネルギーが増加すると、物質の温度が上昇する。これがジュール熱である。

$$P = I^2 R = \frac{V^2}{R} \quad (1.15)$$

電力と電力量（エネルギー）の違い

表 1.2 電力と電力量の違い

| 項目 | 電力 | 電力量（エネルギー） |
|-------|---------------|------------------------------|
| 記号 | P | E or W |
| 単位 | W (ワット) | Wh (ワット時)、J (ジュール) |
| 定義 | 単位時間あたりのエネルギー | 時間積分した総エネルギー |
| 式 | $P = VI$ | $E = \int P dt = Pt$ (一定の場合) |
| 物理的意味 | エネルギーの流れる速さ | 総エネルギー量 |

具体例：

上記の回路を 1 時間 (3600 秒) 動作させた場合：

- 電源から供給されたエネルギー： $E_{in} = P_{in} \times t = 6 \times 3600 = 21600$ J = 6 Wh
- 負荷で消費されたエネルギー： $E_{out} = 2.5 \times 3600 = 9000$ J = 2.5 Wh
- 可変抵抗で失われたエネルギー： $E_{loss} = 3.5 \times 3600 = 12600$ J = 3.5 Wh
- 失われた熱量：12600 J ≈ 3 kcal (水 300g を約 10 °C 温める熱量)

可変抵抗方式の致命的な欠点

1. エネルギー効率が悪い：

出力電圧が入力電圧より低い場合、効率 $\eta = V_L/V_s$ となる。

例： $\eta = 5/12 \approx 42\%$ (半分以上のエネルギーを捨てている)

2. 発熱問題：

無駄になったエネルギーは熱となり、冷却が必要。特に大電力では深刻。

3. サイズと重量：

発熱を処理するため、大型のヒートシンクや冷却ファンが必要。

4. 電圧制御の柔軟性がない：

昇圧 ($V_L > V_s$) は不可能。

なぜパワーエレクトロニクスが必要なのか：

可変抵抗方式の問題を解決するために、スイッチングによる電力変換が開発されました。スイッチングでは、理想的には電力損失をゼロにできるため、高効率な電力変換が実現できます (次節で詳しく説明)。

1.5.3 電力変換の効率

電力変換の効率 η は、出力電力 P_{out} と入力電力 P_{in} の比で定義される：

$$\eta = \frac{P_{\text{out}}}{P_{\text{in}}} \quad (1.16)$$

ここで、電力 P は電圧 V と電流 I の積である：

$$P = VI \quad (1.17)$$

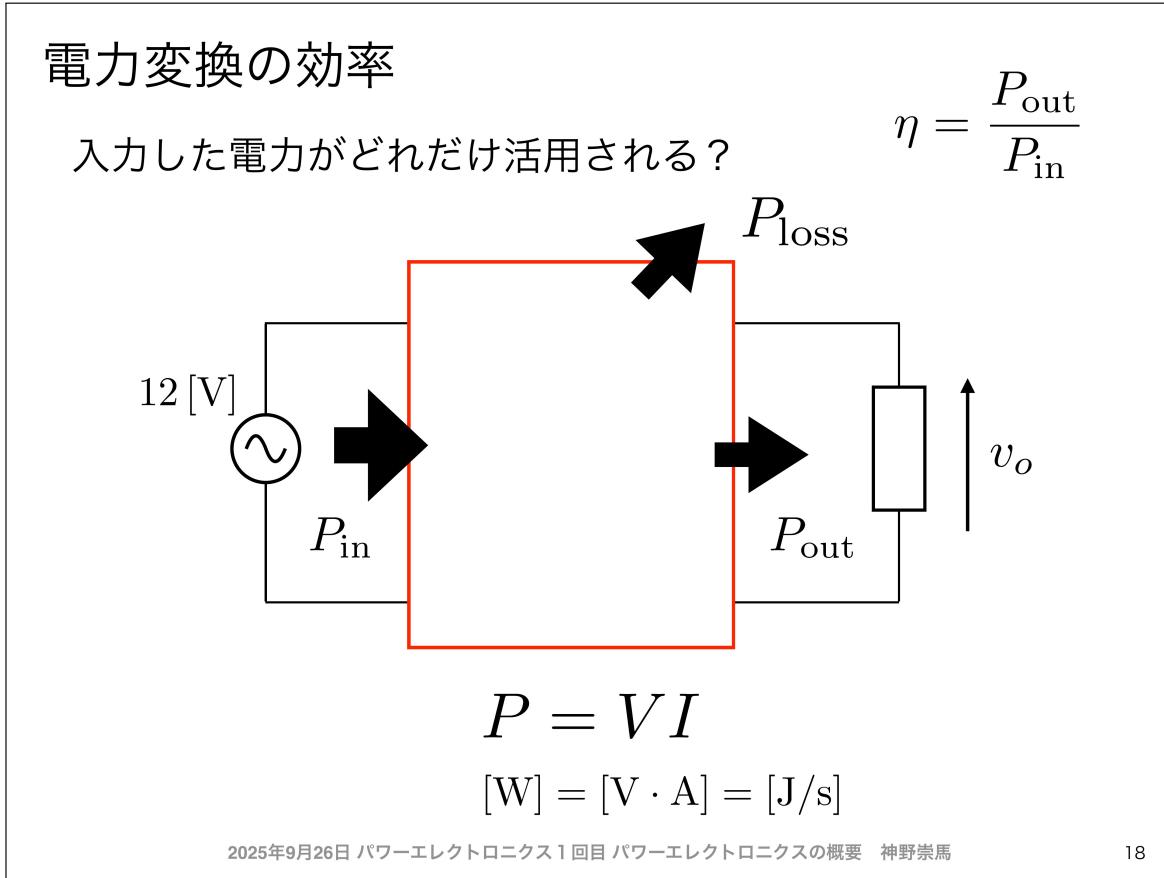


図 1.20 電力変換の効率

1.5.4 効率計算の例

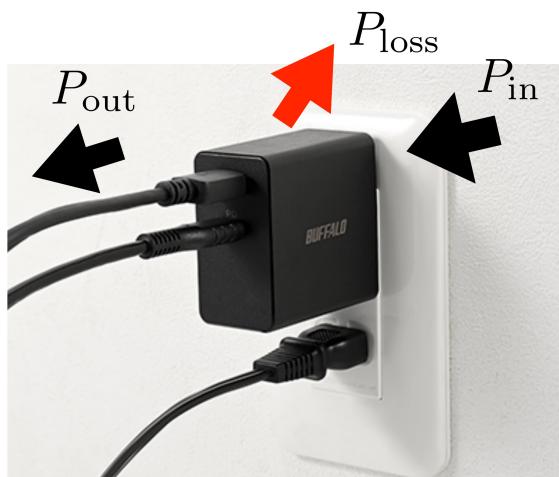
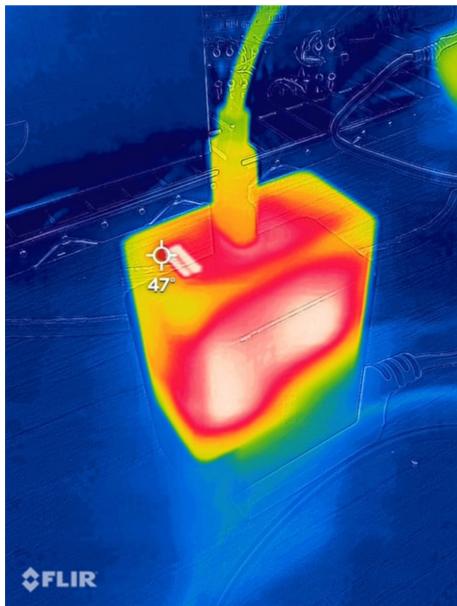
例えば、12V から 5V に電圧を変換する場合を考える。負荷電流が 0.5A のとき、可変抵抗を用いた変換では：

- 入力電力： $P_{\text{in}} = 12 \times 0.5 = 6 \text{ W}$
- 出力電力： $P_{\text{out}} = 5 \times 0.5 = 2.5 \text{ W}$
- 効率： $\eta = 2.5/6 = 41.7\%$

このように、可変抵抗を用いた電力変換では、半分以上のエネルギーが無駄になってしまう。

電力変換の効率

電力変換時の損失 (Loss) は熱の原因となる



<https://www.buffalo.jp/product/detail/bsacpd5200bk.html>

2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

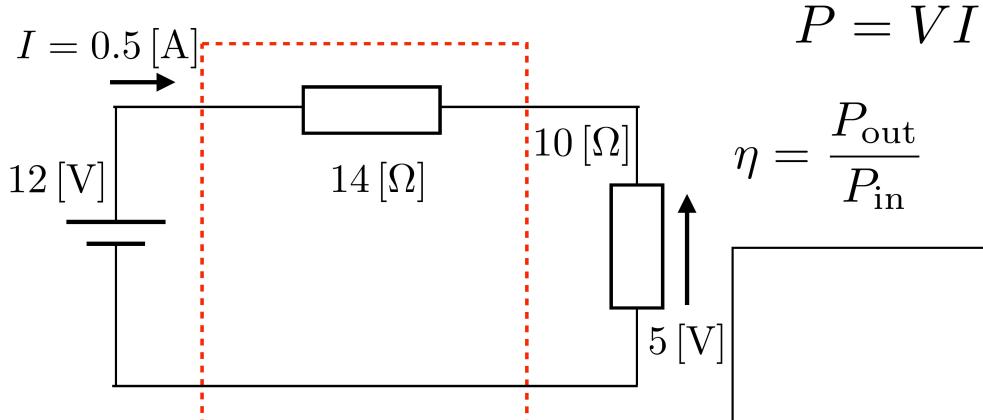
19

図 1.21 効率計算の具体例

可変抵抗の電力変換の効率は？

Quiz

負荷電圧を12Vから5V変換した際の効率は？



2025年9月26日 パワーエレクトロニクス1回目 パワーエレクトロニクスの概要 神野崇馬

20

図 1.22 可変抵抗の電力変換の効率は？

1.6 スイッチングによる高効率電力変換

1.6.1 スイッチングの原理

可変抵抗の問題を解決するために、スイッチングという手法が用いられる。抵抗値を連続的に変化させるのではなく、スイッチのオン・オフを高速で切り替えることで、効率的な電力変換を実現する。

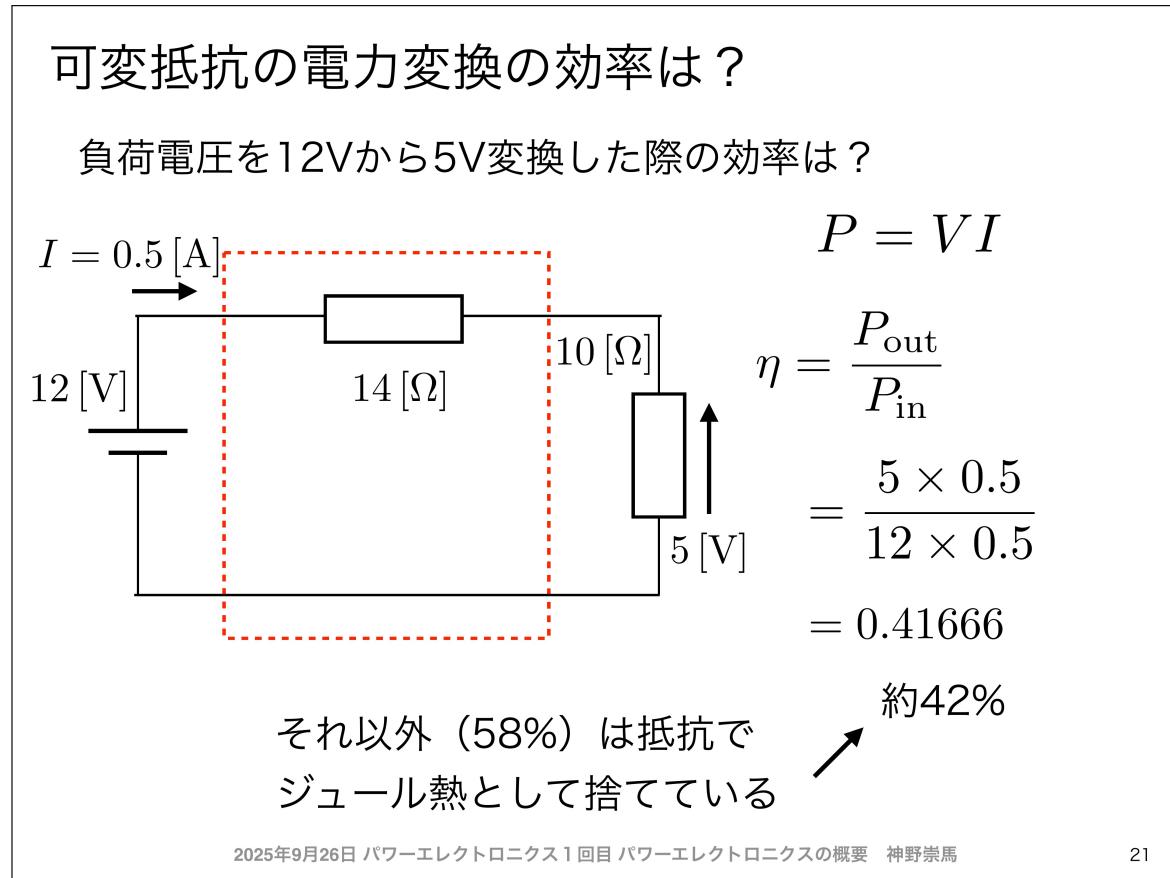


図 1.23 スイッチングによる電力変換

なぜスイッチングで高効率が実現できるのか

スイッチングによる高効率化の原理を、可変抵抗との比較で理解しましょう。

理想的なスイッチの動作：

表 1.3 理想的なスイッチの2つの状態

| 状態 | 電圧 | 電流 | 電力損失 | 抵抗値 |
|----------|------------|------------|--------------|--------------|
| ON (導通) | $V = 0$ | $I \neq 0$ | $P = VI = 0$ | $R = 0$ |
| OFF (遮断) | $V \neq 0$ | $I = 0$ | $P = VI = 0$ | $R = \infty$ |

重要なポイント：

どちらの状態でも電力損失 $P = VI = 0$ である！

- ON 状態：電圧降下がゼロ ($V = 0$) なので、電流が流れても損失なし
- OFF 状態：電流がゼロ ($I = 0$) なので、電圧があっても損失なし

これがスイッチングによる高効率化の核心原理です。

可変抵抗とスイッチングの比較

同じ電力変換 ($12V \rightarrow 5V, 0.5A$) を実現する場合を比較してみましょう。

1. 可変抵抗方式

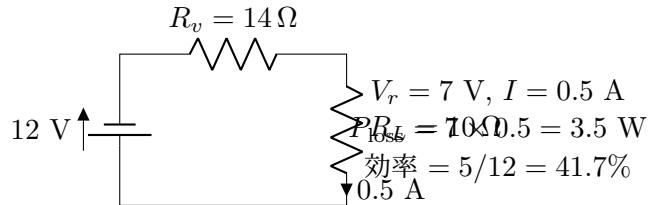


図 1.24 可変抵抗方式：常に損失が発生

2. スイッチング方式（理想的な場合）

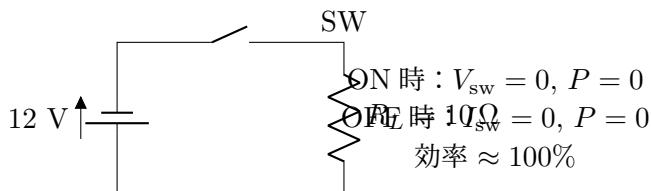


図 1.25 スイッチング方式：ON/OFF のどちらでも損失ゼロ

平均化による電圧制御

スイッチングで電圧を制御できる理由は、時間平均にあります。

スイッチング波形：

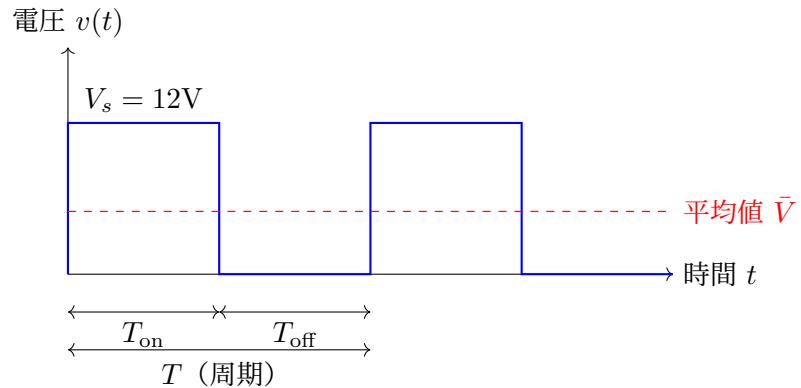


図 1.26 スイッチング電圧波形とその平均値

平均電圧は以下のように計算されます：

$$\bar{V} = \frac{1}{T} \int_0^T v(t) dt = \frac{1}{T} (V_s \cdot T_{\text{on}} + 0 \cdot T_{\text{off}}) = V_s \cdot \frac{T_{\text{on}}}{T} \quad (1.18)$$

デューティ比 $D = T_{\text{on}}/T$ を用いると：

$$\boxed{\bar{V} = D \cdot V_s} \quad (1.19)$$

具体例： $V_s = 12$ V、目標電圧 $\bar{V} = 5$ V の場合

$$D = \frac{\bar{V}}{V_s} = \frac{5}{12} \approx 0.417 = 41.7\% \quad (1.20)$$

つまり、周期の 41.7% だけ ON にすれば、平均で 5V が得られます。

フィルタの役割

実際の回路では、スイッチングによるパルス状の電圧を平滑化するために、フィルタ（コイルとコンデンサ）を使用します。

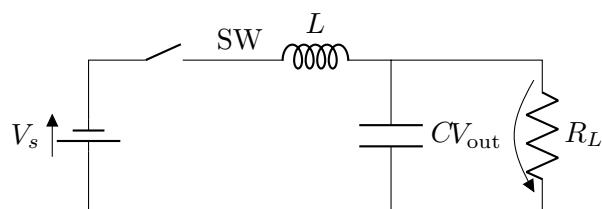


図 1.27 LC フィルタを用いた DC-DC コンバータ（降圧チョッパ）

フィルタの働き：

1. インダクタ（コイル） L ：

電流の急激な変化を抑制。エネルギーを磁気エネルギーとして一時蓄積し、放出することで、電流を平滑化。

2. キャパシタ（コンデンサ） C ：

電圧の急激な変化を抑制。エネルギーを静電エネルギーとして一時蓄積し、放出することで、電圧を平滑化。

この組み合わせにより、パルス状の電圧が**ほぼ一定の直流電圧**に変換されます。

エネルギー保存の観点から

スイッチング方式では、エネルギーを捨てずに一時保存します。

表 1.4 可変抵抗とスイッチングのエネルギー処理方式の違い

| 項目 | 可変抵抗 | スイッチング |
|---------|-------------------------|----------------|
| 余剰エネルギー | 熱として廃棄 | LC に一時保存 |
| エネルギー変換 | 電気 → 熱（不可逆） | 電気 ↔ 磁気・静電（可逆） |
| 効率 | 低い ($\eta = V_L/V_s$) | 高い（理想では 100%） |
| 発熱 | 大きい | 小さい |

1.6.2 デューティ比

スイッチングにおいて重要な概念が**デューティ比（Duty ratio） D** である。これは、スイッチがオンになっている時間の割合を表す：

$$D = \frac{T_{\text{on}}}{T_{\text{on}} + T_{\text{off}}} = \frac{T_{\text{on}}}{T} \quad (1.21)$$

ここで、 T は周期、 T_{on} はオン時間、 T_{off} はオフ時間である。

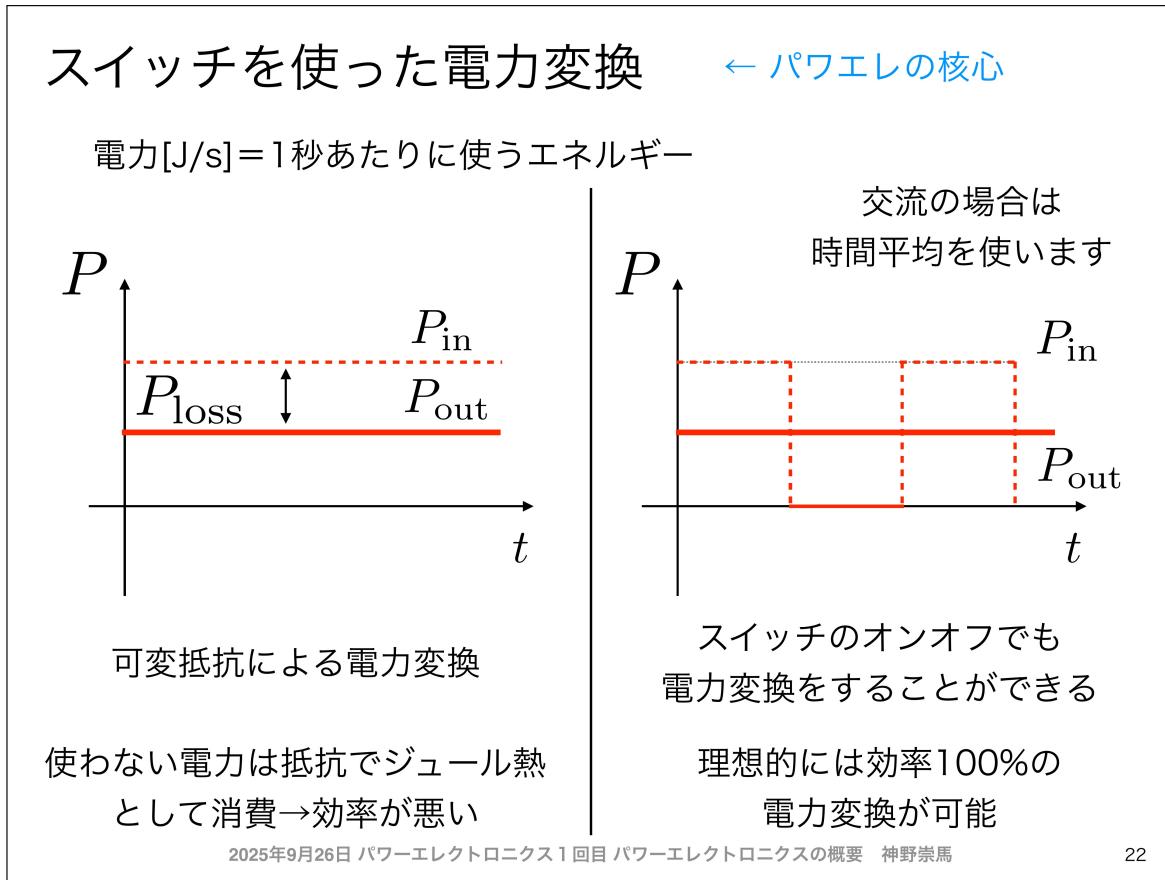


図 1.28 デューティ比

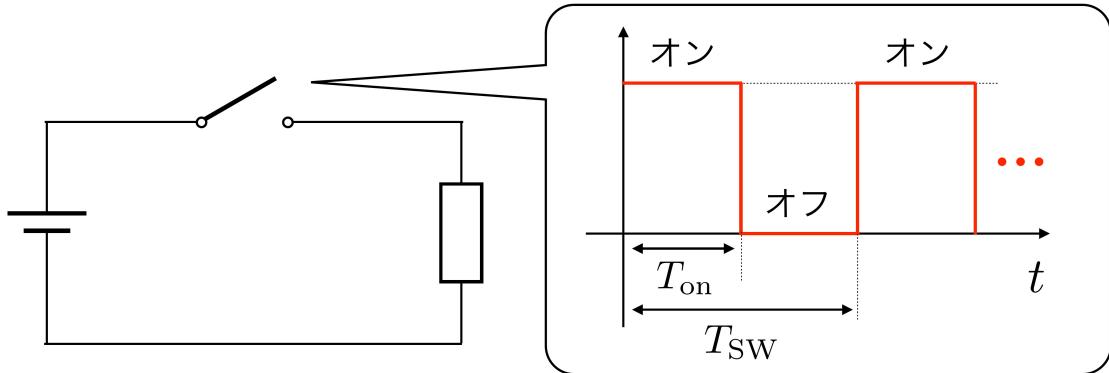
1.6.3 スイッチングによる電圧制御

スイッチングを用いることで、平均電圧を制御できる。デューティ比 D を調整することで、出力電圧 V_{out} を入力電圧 V_{in} に対して以下のように制御できる：

$$V_{\text{out}} = D \cdot V_{\text{in}} \quad (1.22)$$

スイッチング（オンオフ動作）に関する用語

パワエレはデューティー比で電力変換を制御する



どれぐらい長くオンするか → デューティー比： $D = \frac{T_{on}}{T_{SW}}$

どれぐらい早くオン・オフするか → スイッチング周期： $f_{SW} = \frac{1}{T_{SW}}$

図 1.29 スイッチングによる電圧制御

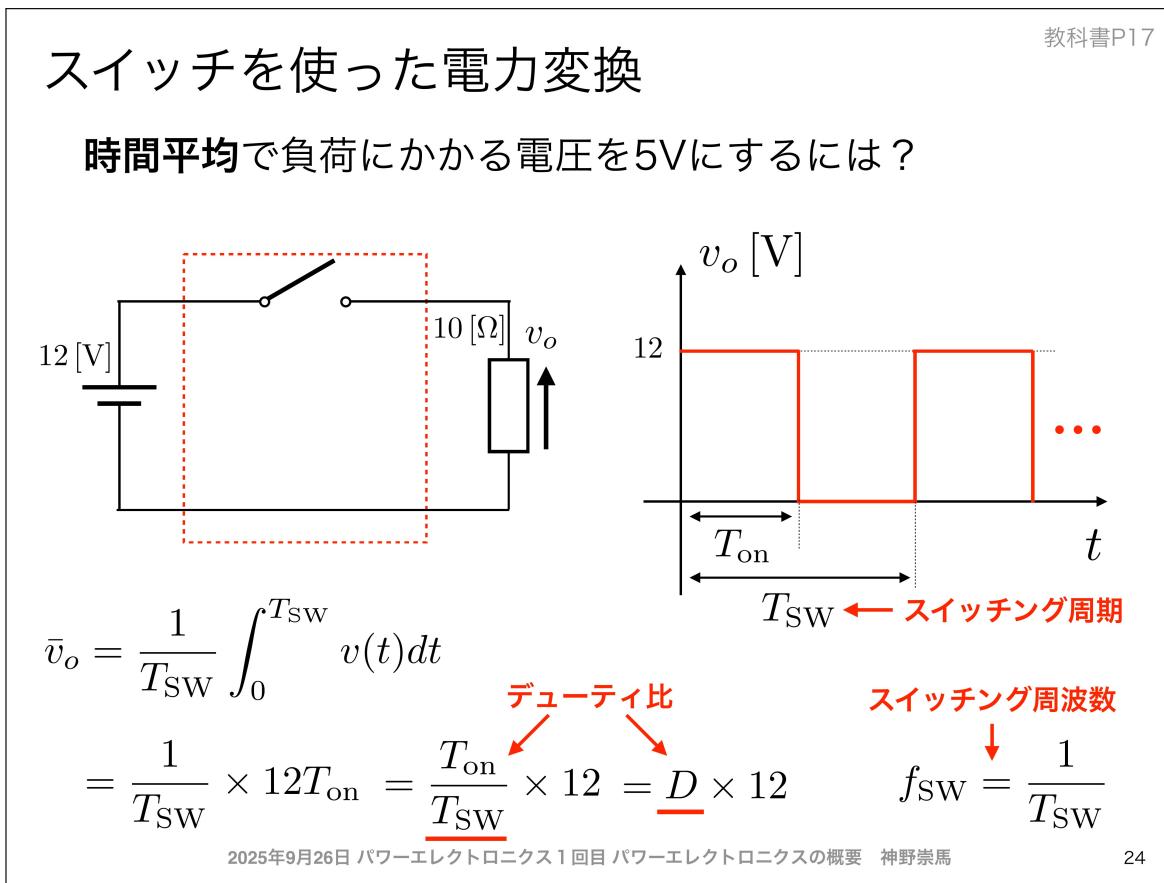


図 1.30 スイッチングの効果

1.7 理想的なスイッチと実際のスイッチ

1.7.1 理想的なスイッチの性質

理想的なスイッチは、以下の3つの性質を持つ：

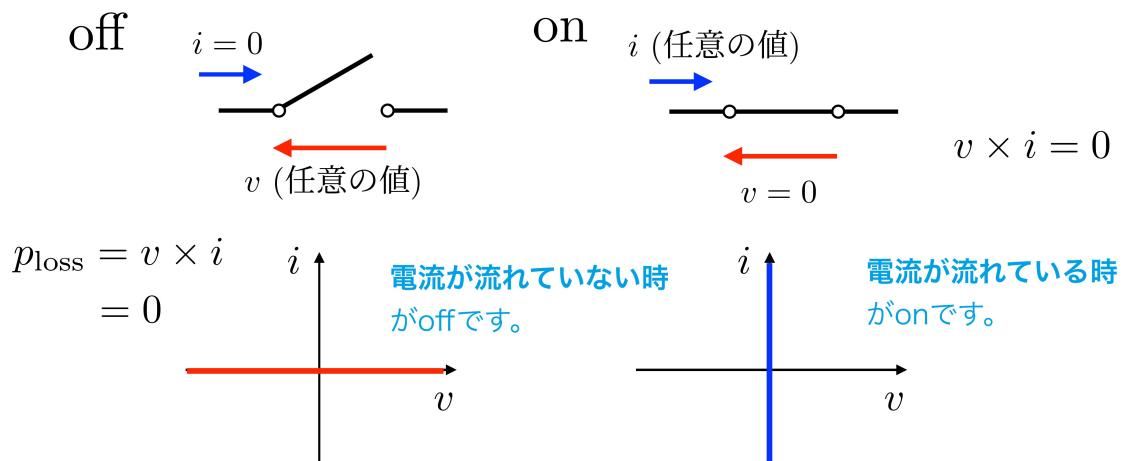
1. 0秒でスイッチを on・off できる（瞬間的な切り替え）
2. スイッチ off 時は電流は流れない（完全な遮断）
3. スイッチ on 時は電圧降下はない（完全な導通）

理想的なスイッチでは、電力損失 $P_{loss} = V \times I = 0$ となる。これは、off 時は $I = 0$ 、on 時は $V = 0$ であるためである。

理想的なスイッチの性質

理想的なスイッチは瞬間にon・offでき、電力を消費しない

- ① 0秒でスイッチon・off
- ② スイッチoff時は電流は流れない
- ③ スイッチon時は電圧降下はない



25

図 1.31 理想的なスイッチの性質

1.7.2 実際のスイッチング素子

実際の半導体スイッチング素子（MOSFET、IGBT、ダイオードなど）は、理想的なスイッチとは異なる特性を持つ：

1. スイッチングに有限の時間がかかる（スイッチング損失）
2. on状態でも電圧降下が存在する（導通損失）
3. off状態でもわずかな漏れ電流が流れる

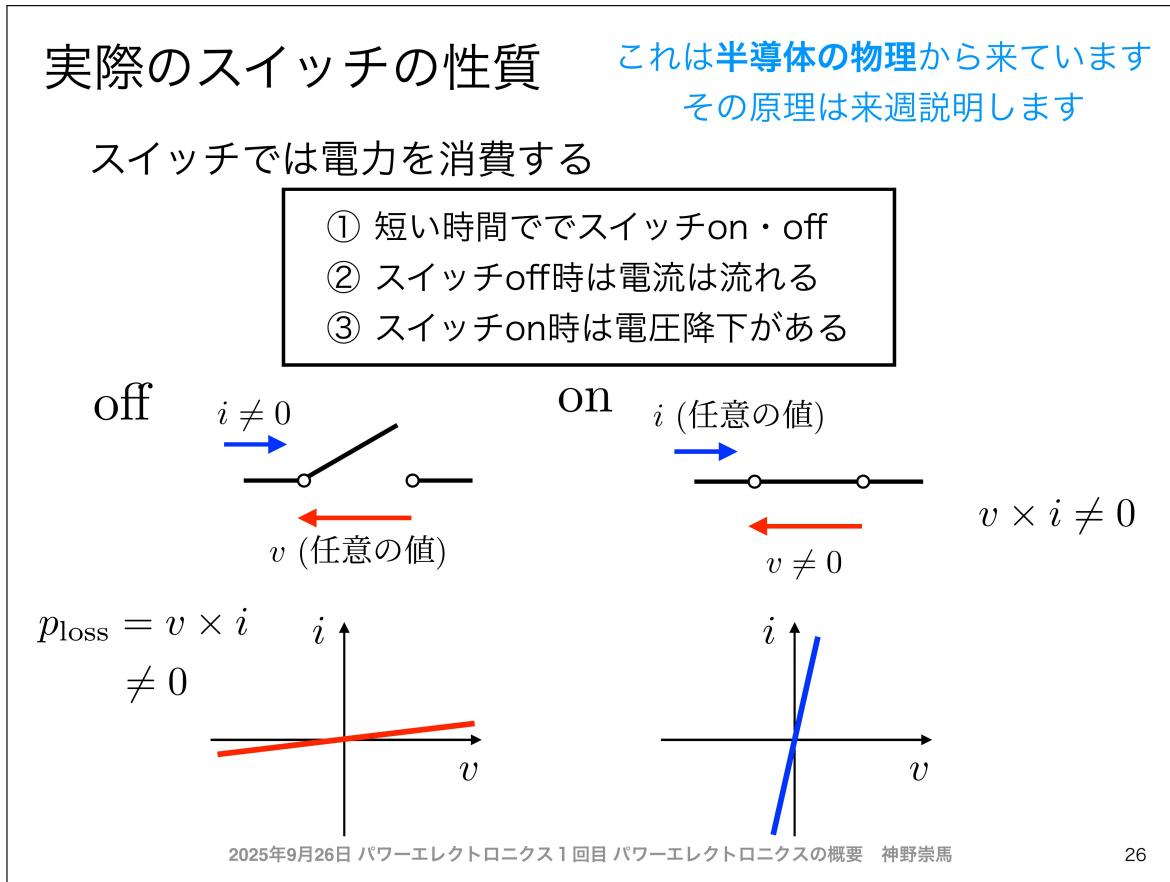


図 1.32 実際のスイッチング素子

1.7.3 スイッチング損失

実際のスイッチング素子では、on・off 切り替え時に電圧と電流が同時に存在する期間があり、この間に電力損失が発生する。これを**スイッチング損失**と呼ぶ。

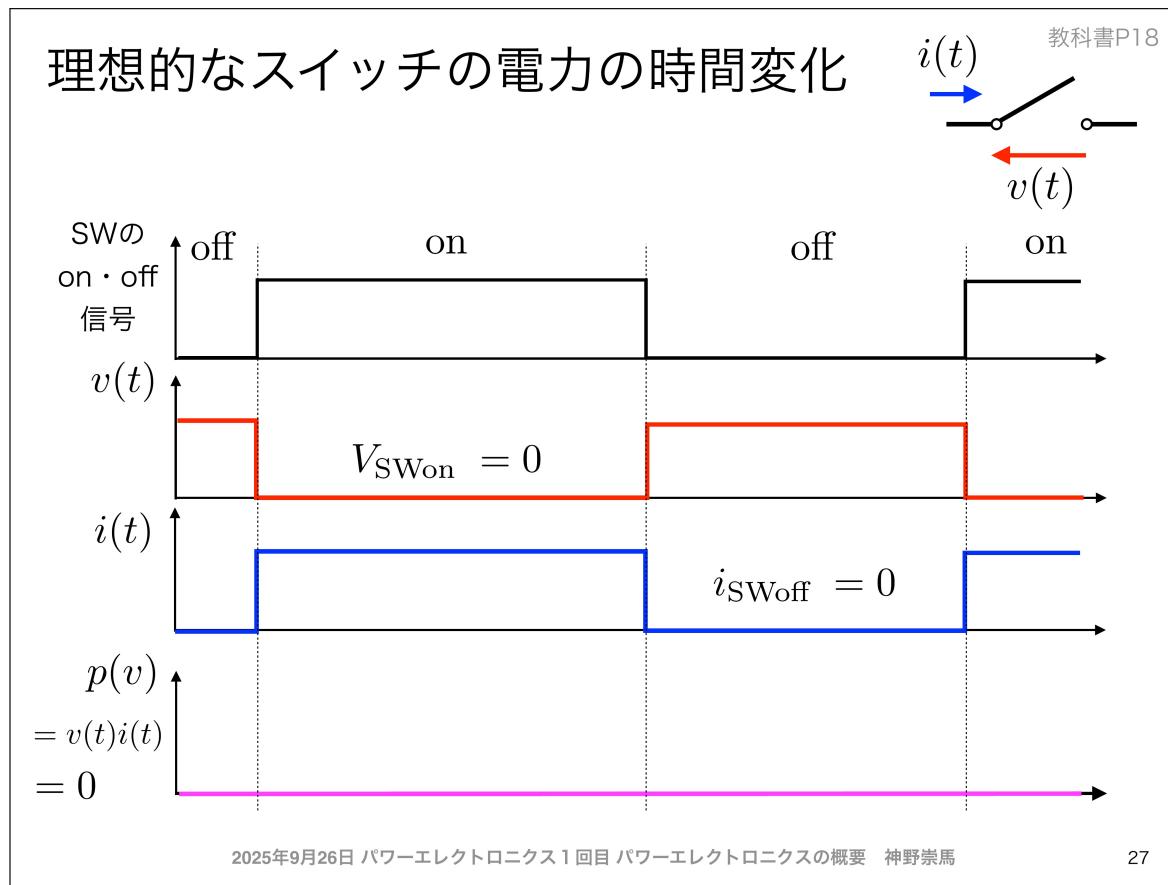


図 1.33 スイッチング損失

スイッチング過渡現象の詳細

スイッチング素子は、瞬間にON・OFFできるわけではありません。有限の時間（遷移時間）がかかります。

ターンオン (Turn-on) 過程

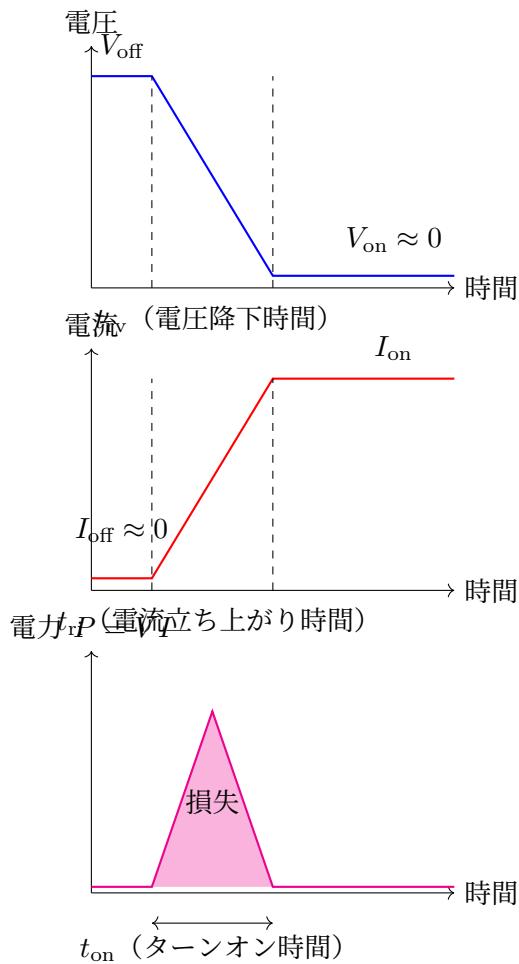


図 1.34 ターンオン時の電圧・電流・電力波形

ターンオン損失の発生メカニズム：

1. 初期状態 (OFF) :

$$V = V_{\text{off}} \text{ (高電圧)} , I \approx 0, P = VI \approx 0$$

2. 遷移期間 :

電圧が徐々に下がり、電流が徐々に上がる。

両方がゼロでないため、 $P = VI > 0$ (損失発生)

3. 定常状態 (ON) :

$$V \approx 0, I = I_{\text{on}}, P = VI \approx 0$$

ターンオン損失のエネルギー：

$$E_{\text{on}} = \int_0^{t_{\text{on}}} v(t) \cdot i(t) dt \approx \frac{1}{6} V_{\text{off}} \cdot I_{\text{on}} \cdot t_{\text{on}} \quad (1.23)$$

(三角形の面積の近似)

ターンオフ (Turn-off) 過程

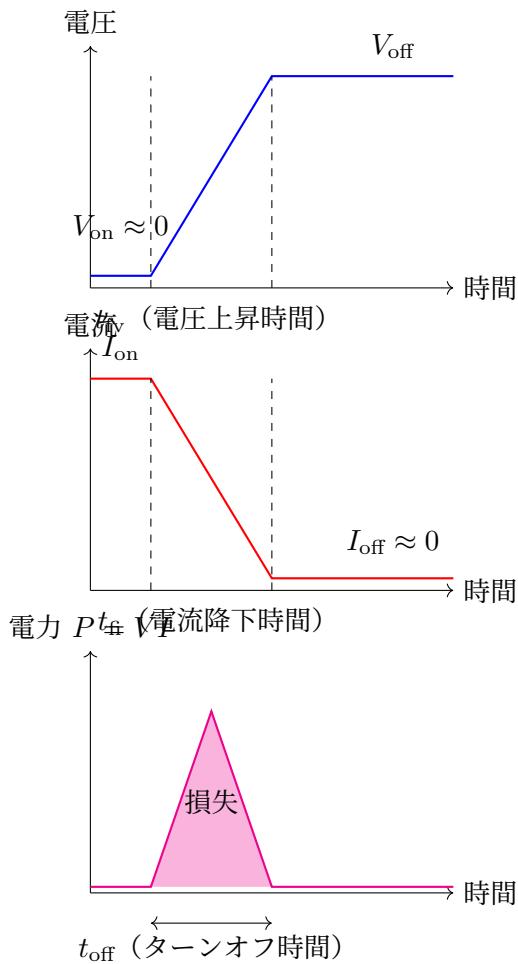


図 1.35 ターンオフ時の電圧・電流・電力波形

ターンオフ損失の発生メカニズム：

1. 初期状態 (ON) :

$$V \approx 0, I = I_{on}, P \approx 0$$

2. 遷移期間：

電圧が徐々に上がり、電流が徐々に下がる。

両方がゼロでないため、 $P = VI > 0$ (損失発生)

3. 定常状態 (OFF) :

$$V = V_{off}, I \approx 0, P \approx 0$$

ターンオフ損失のエネルギー：

$$E_{off} = \int_0^{t_{off}} v(t) \cdot i(t) dt \approx \frac{1}{6} V_{off} \cdot I_{on} \cdot t_{off} \quad (1.24)$$

スイッチング損失の計算

1 スイッチング周期あたりの損失：

$$E_{\text{sw,cycle}} = E_{\text{on}} + E_{\text{off}} = \frac{1}{6} V_{\text{off}} I_{\text{on}} (t_{\text{on}} + t_{\text{off}}) \quad (1.25)$$

平均スイッチング損失電力：

スイッチング周波数を f_{sw} とすると、1 秒間に f_{sw} 回スイッチングするため：

$$P_{\text{sw}} = E_{\text{sw,cycle}} \cdot f_{\text{sw}} = \frac{1}{6} V_{\text{off}} I_{\text{on}} (t_{\text{on}} + t_{\text{off}}) \cdot f_{\text{sw}} \quad (1.26)$$

重要な結論：

- スイッチング損失は周波数に比例する： $P_{\text{sw}} \propto f_{\text{sw}}$
- 高速スイッチング（高周波数）ほど損失が増える
- 遷移時間 ($t_{\text{on}} + t_{\text{off}}$) が短い素子ほど損失が小さい

具体的な数値例

条件：

- $V_{\text{off}} = 100 \text{ V}$
- $I_{\text{on}} = 10 \text{ A}$
- $t_{\text{on}} = 50 \text{ ns}$ (ナノ秒)
- $t_{\text{off}} = 50 \text{ ns}$
- $f_{\text{sw}} = 100 \text{ kHz}$

計算：

1 スイッチング周期あたりの損失：

$$E_{\text{sw,cycle}} = \frac{1}{6} \times 100 \times 10 \times (50 \times 10^{-9} + 50 \times 10^{-9}) \quad (1.27)$$

$$= \frac{1}{6} \times 1000 \times 100 \times 10^{-9} \quad (1.28)$$

$$= 16.7 \times 10^{-6} \text{ J} = 16.7 \mu\text{J} \quad (1.29)$$

平均スイッチング損失：

$$P_{\text{sw}} = 16.7 \times 10^{-6} \times 100 \times 10^3 \quad (1.30)$$

$$= 1.67 \text{ W} \quad (1.31)$$

スイッチング周波数とのトレードオフ

表 1.5 スイッチング周波数の影響

| 項目 | 低周波数 (kHz) | 高周波数 (MHz) |
|------------|------------|------------|
| スイッチング損失 | 小 | 大 |
| LC フィルタサイズ | 大 (大型) | 小 (小型) |
| リップル (脈動) | 大 | 小 |
| 制御応答速度 | 遅い | 速い |
| 電磁ノイズ | 少 | 多 |

設計者は、これらのトレードオフを考慮して最適なスイッチング周波数を選択する必要があります。

1.7.4 導通損失

スイッチが on 状態のとき、理想的にはゼロであるべき電圧降下が実際には存在する。この電圧降下によって発生する損失を**導通損失**と呼ぶ。

$$P_{\text{conduction}} = V_{\text{on}} \cdot I \quad (1.32)$$

ここで、 V_{on} は on 時の電圧降下である。

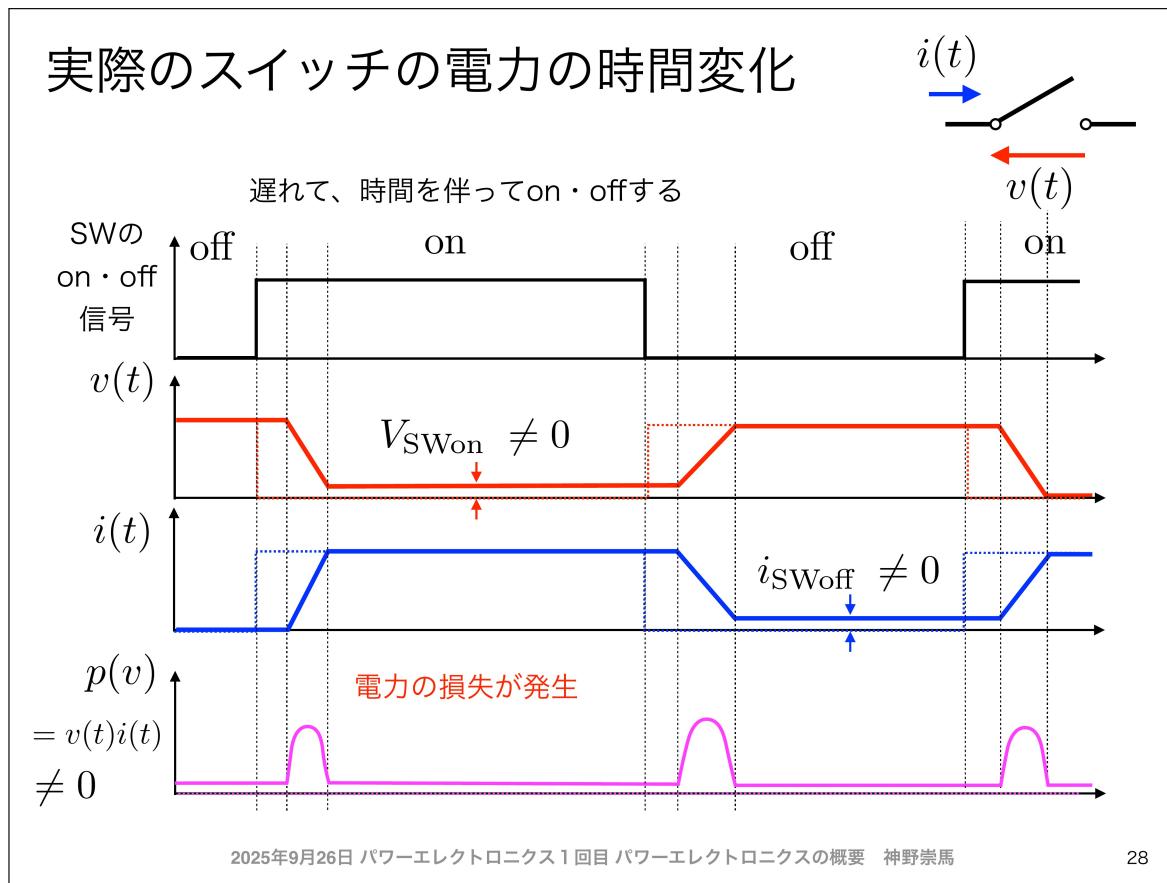


図 1.36 導通損失

なぜ ON 状態でも電圧降下が存在するのか

理想的なスイッチでは $V_{on} = 0$ ですが、実際の半導体素子では有限の電圧降下が発生します。その物理的な理由を理解しましょう。

1. オン抵抗 (On-resistance) R_{on}

半導体スイッチング素子 (MOSFET、IGBTなど) は、ON 状態でもオン抵抗 R_{on} を持ります。

オン抵抗の物理的起源：

1. 半導体材料の固有抵抗：

半導体は金属より導電率が低い（キャリア密度が小さい）

2. ドリフト領域の抵抗：

高耐圧素子ほど、ドリフト領域（低ドープ層）が厚く、抵抗が大きい

3. 接触抵抗：

金属-半導体接合部での接触抵抗

4. 配線抵抗：

チップ内部の配線や外部端子の抵抗

表 1.6 代表的なパワー半導体素子のオン抵抗

| 素子タイプ | 定格電圧 | オン抵抗 R_{on} |
|------------|--------|---|
| 低耐圧 MOSFET | 30 V | 数 mΩ |
| 中耐圧 MOSFET | 600 V | 数十～数百 mΩ |
| IGBT | 600 V | $V_{\text{CE(sat)}} \approx 1 \sim 2 \text{ V}$ (非線形) |
| SiC MOSFET | 1200 V | 数十 mΩ (Si より小) |

注：IGBT は厳密には抵抗ではなく、電圧降下がほぼ一定値（飽和電圧 $V_{\text{CE(sat)}}$ ）を示します。

導通損失の計算

MOSFET の場合（オーム特性）

ON 状態での電圧降下：

$$V_{\text{on}} = R_{\text{on}} \cdot I_{\text{on}} \quad (1.33)$$

導通時の瞬時電力損失：

$$P_{\text{cond}}(t) = V_{\text{on}} \cdot I_{\text{on}} = R_{\text{on}} \cdot I_{\text{on}}^2 \quad (1.34)$$

平均導通損失（デューティ比 D を考慮）：

$$P_{\text{cond}} = R_{\text{on}} \cdot I_{\text{on}}^2 \cdot D \quad (1.35)$$

ここで、 D はスイッチが ON になっている時間の割合（デューティ比）です。

具体例：MOSFET

- $R_{\text{on}} = 50 \text{ m}\Omega = 0.05 \Omega$
- $I_{\text{on}} = 10 \text{ A}$
- $D = 0.5$ (50% デューティ)

導通損失：

$$P_{\text{cond}} = R_{\text{on}} \cdot I_{\text{on}}^2 \cdot D \quad (1.36)$$

$$= 0.05 \times 10^2 \times 0.5 \quad (1.37)$$

$$= 0.05 \times 100 \times 0.5 \quad (1.38)$$

$$= 2.5 \text{ W} \quad (1.39)$$

IGBT の場合（飽和電圧特性）

IGBT では、ON 状態の電圧降下が電流にほぼ依存せず、ほぼ一定値 $V_{\text{CE(sat)}}$ となります。

$$V_{\text{on}} \approx V_{\text{CE(sat)}} \approx \text{一定} \quad (1.40)$$

導通損失：

$$P_{\text{cond}} = V_{\text{CE(sat)}} \cdot I_{\text{on}} \cdot D \quad (1.41)$$

具体例：IGBT

- $V_{CE(sat)} = 1.5 \text{ V}$
- $I_{on} = 20 \text{ A}$
- $D = 0.5$

導通損失：

$$P_{cond} = V_{CE(sat)} \cdot I_{on} \cdot D \quad (1.42)$$

$$= 1.5 \times 20 \times 0.5 \quad (1.43)$$

$$= 15 \text{ W} \quad (1.44)$$

オン抵抗と耐圧のトレードオフ

パワー半導体素子において、オン抵抗と耐圧は基本的にトレードオフの関係にあります。

物理的な理由：

高耐圧を実現するには：

- ドリフト領域を厚くする必要がある
- ドリフト領域のドーピング濃度を低くする必要がある

→ どちらも抵抗を増加させる要因

シリコン (Si) の理論限界：

オン抵抗と耐圧の関係は、材料の物理定数で決まります：

$$R_{on} \propto \frac{V_{BR}^{2.5}}{\epsilon_r \mu_n E_c^3} \quad (1.45)$$

ここで、 V_{BR} ：降伏電圧、 ϵ_r ：比誘電率、 μ_n ：電子移動度、 E_c ：臨界電界

ワイドバンドギャップ半導体の優位性：

SiC（炭化ケイ素）やGaN（窒化ガリウム）は、臨界電界 E_c が Si の約 10 倍：

- 同じ耐圧でドリフト領域を $1/10$ に薄くできる
- オン抵抗を約 $1/100$ に削減できる

→ これが次世代パワー半導体の本質的な優位性です。

導通損失とスイッチング損失のバランス

表 1.7 導通損失とスイッチング損失の特徴

| 項目 | 導通損失 | スイッチング損失 |
|---------|------------------------------|------------------------------|
| 発生タイミング | ON 状態 | ON \leftrightarrow OFF 遷移時 |
| 周波数依存性 | 無関係 | 周波数に比例 |
| 電流依存性 | I^2 (MOSFET) I (IGBT) | I に比例 |
| デューティ依存 | デューティに比例 | 無関係 |
| 削減方法 | 低 R_{on} 素子 | 高速素子、低周波数 |

設計における最適化：

- 低周波数動作：導通損失が支配的 \rightarrow 低 R_{on} 素子を選択
- 高周波数動作：スイッチング損失が支配的 \rightarrow 高速スイッチング素子を選択
- 総損失 $P_{total} = P_{cond} + P_{sw}$ を最小化する周波数が存在

1.7.5 トータル損失

パワー半導体素子の全体的な損失は、スイッチング損失と導通損失の和として表される：

$$P_{total} = P_{switching} + P_{conduction} \quad (1.46)$$

高効率な電力変換を実現するためには、これらの損失を最小化することが重要である。

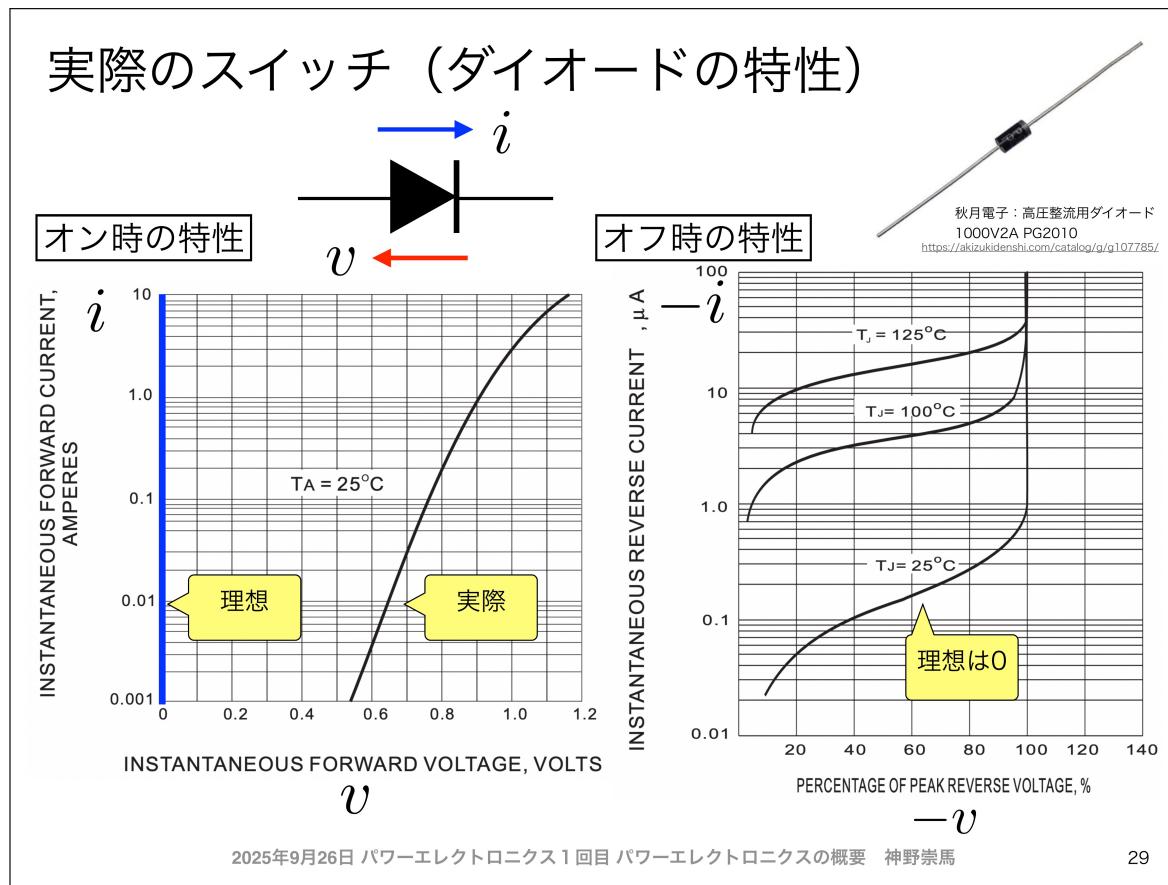


図 1.37 トータル損失

総合的な損失計算の具体例

実際の DC-DC コンバータを想定して、総損失を計算してみましょう。

システム仕様：

- 入力電圧： $V_{in} = 48 \text{ V}$
- 出力電圧： $V_{out} = 12 \text{ V}$
- 出力電流： $I_{out} = 10 \text{ A}$
- 出力電力： $P_{out} = 12 \times 10 = 120 \text{ W}$
- デューティ比： $D = V_{out}/V_{in} = 12/48 = 0.25$
- スイッチング周波数： $f_{sw} = 100 \text{ kHz}$

MOSFET パラメータ：

- オン抵抗： $R_{on} = 20 \text{ m}\Omega = 0.02 \text{ }\Omega$
- ターンオン時間： $t_{on} = 30 \text{ ns}$
- ターンオフ時間： $t_{off} = 40 \text{ ns}$

ステップ1：導通損失の計算

スイッチ ON 時の電流は、出力電流と等しいと仮定： $I_{on} = I_{out} = 10 \text{ A}$

$$P_{\text{cond}} = R_{\text{on}} \cdot I_{\text{on}}^2 \cdot D \quad (1.47)$$

$$= 0.02 \times 10^2 \times 0.25 \quad (1.48)$$

$$= 0.02 \times 100 \times 0.25 \quad (1.49)$$

$$= 0.5 \text{ W} \quad (1.50)$$

ステップ 2：スイッチング損失の計算

OFF 時の電圧は入力電圧： $V_{\text{off}} = V_{\text{in}} = 48 \text{ V}$

1 周期あたりのスイッチング損失：

$$E_{\text{sw,cycle}} = \frac{1}{6} V_{\text{off}} I_{\text{on}} (t_{\text{on}} + t_{\text{off}}) \quad (1.51)$$

$$= \frac{1}{6} \times 48 \times 10 \times (30 + 40) \times 10^{-9} \quad (1.52)$$

$$= \frac{1}{6} \times 48 \times 10 \times 70 \times 10^{-9} \quad (1.53)$$

$$= 5600 \times 10^{-9} \text{ J} = 5.6 \mu\text{J} \quad (1.54)$$

平均スイッチング損失：

$$P_{\text{sw}} = E_{\text{sw,cycle}} \cdot f_{\text{sw}} \quad (1.55)$$

$$= 5.6 \times 10^{-6} \times 100 \times 10^3 \quad (1.56)$$

$$= 0.56 \text{ W} \quad (1.57)$$

ステップ 3：総損失と効率の計算

$$P_{\text{total}} = P_{\text{cond}} + P_{\text{sw}} \quad (1.58)$$

$$= 0.5 + 0.56 \quad (1.59)$$

$$= 1.06 \text{ W} \quad (1.60)$$

入力電力：

$$P_{\text{in}} = P_{\text{out}} + P_{\text{total}} = 120 + 1.06 = 121.06 \text{ W} \quad (1.61)$$

変換効率：

$$\eta = \frac{P_{\text{out}}}{P_{\text{in}}} = \frac{120}{121.06} \approx 99.1\% \quad (1.62)$$

結果の解釈：

- 導通損失：0.5 W（総損失の 47%）
- スイッチング損失：0.56 W（総損失の 53%）
- 変換効率：99.1%（非常に高効率！）

この例では、導通損失とスイッチング損失がほぼ同程度です。これが最適な動作点に近い状態と言えます。

スイッチング周波数と損失の関係

同じ回路で、スイッチング周波数を変化させた場合の損失を計算してみましょう。

表 1.8 スイッチング周波数と損失の関係 ($V_{in} = 48V$ 、 $I_{out} = 10A$)

| f_{sw} [kHz] | P_{cond} [W] | P_{sw} [W] | P_{total} [W] | η [%] |
|----------------|----------------|--------------|-----------------|------------|
| 10 | 0.5 | 0.056 | 0.556 | 99.5 |
| 50 | 0.5 | 0.28 | 0.78 | 99.4 |
| 100 | 0.5 | 0.56 | 1.06 | 99.1 |
| 200 | 0.5 | 1.12 | 1.62 | 98.7 |
| 500 | 0.5 | 2.8 | 3.3 | 97.3 |
| 1000 | 0.5 | 5.6 | 6.1 | 95.2 |

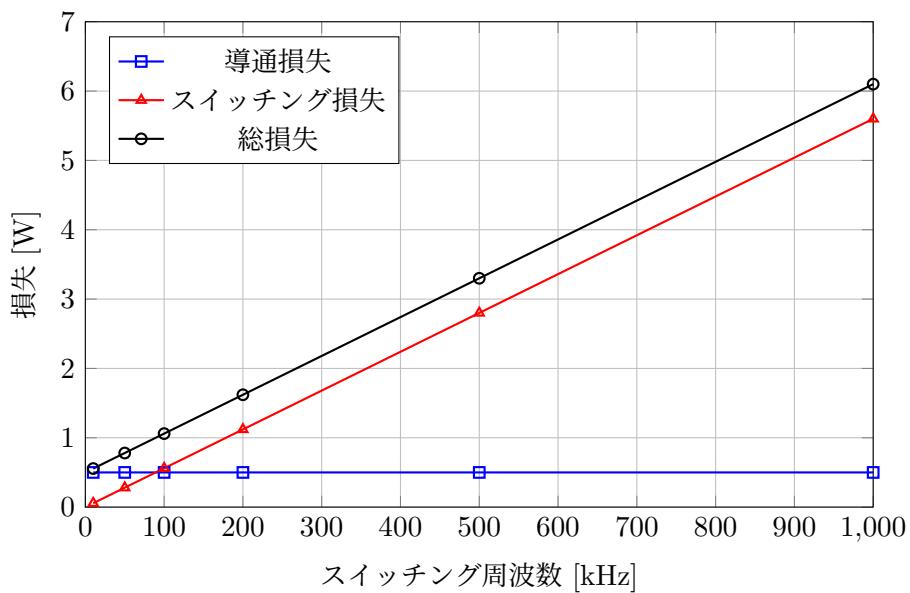


図 1.38 スイッチング周波数と損失の関係

重要な観察：

- 導通損失は周波数に依存しない（一定）
- スイッチング損失は周波数に比例して増加
- 低周波数では導通損失が支配的、高周波数ではスイッチング損失が支配的
- 最適周波数は、回路パラメータとトレードオフで決まる

効率と周波数のトレードオフ

高周波数化のメリット：

- LC フィルタが小型化できる ($L \propto 1/f$, $C \propto 1/f$)
- リップル（出力電圧の変動）が小さくなる
- 応答速度が速くなる

高周波数化のデメリット：

- スイッチング損失が増加し、効率が低下
- 電磁ノイズ（EMI）が増加
- 制御回路が複雑化

設計における判断基準：

- **据え置き機器** (PC 電源など)：効率重視 → 低～中周波数 (50-200 kHz)
- **モバイル機器** (スマホ充電器など)：小型化重視 → 高周波数 (500 kHz - 数 MHz)
- **大電力機器** (電気自動車など)：効率と冷却性重視 → 低周波数 (10-50 kHz)

熱設計の重要性

損失で発生した熱を適切に放熱しないと、素子の温度が上昇し、故障の原因となります。

熱設計の基本：

$$T_{\text{junction}} = T_{\text{ambient}} + P_{\text{total}} \cdot R_{\text{th}} \quad (1.63)$$

ここで：

- T_{junction} : ジャンクション温度 (半導体内部の温度)
- T_{ambient} : 周囲温度
- R_{th} : 热抵抗 (ジャンクションから周囲まで)

具体例：

- 総損失 : $P_{\text{total}} = 6.1 \text{ W}$ ($f_{\text{sw}} = 1 \text{ MHz}$ の場合)
- 周囲温度 : $T_{\text{ambient}} = 25^{\circ}\text{C}$
- 热抵抗 : $R_{\text{th}} = 10^{\circ}\text{C}/\text{W}$ (ヒートシンク付き)

ジャンクション温度：

$$T_{\text{junction}} = 25 + 6.1 \times 10 \quad (1.64)$$

$$= 25 + 61 = 86^{\circ}\text{C} \quad (1.65)$$

MOSFET の最大ジャンクション温度が 150°C なら、十分に安全に動作できます。

1.8 まとめ

本章では、パワーエレクトロニクスの概要について学習した。主な内容は以下の通りである：

- 電力変換の意味と日常生活での応用例
- 可変抵抗を用いた電力変換（効率が悪い）
- 効率の良い電力変換の方法→スイッチング
- 実際のスイッチング素子（半導体）の損失

パワーエレクトロニクスは、半導体を使って電力を効率よく変換・制御する工学である。可変抵抗を用いた方法では効率が悪いため、スイッチングという手法を用いることで高効率な電力変換が実現できる。しかし、実際のスイッチング素子には、スイッチング損失と導通損失が存在し、これらを考慮した設計が必要である。

まとめ

パワーエレクトロニクスの概要について説明した

- 電力変換の意味と日常生活での応用例
- 可変抵抗を用いた電力変換
- 効率の良い電力変換の方法→スイッチング
- 実際のスイッチング素子（半導体）の損失

図 1.39 まとめ

1.8.1 次回の予告

次回は、半導体の物理について学習する。パワーエレクトロニクスで用いられる半導体素子の動作原理を理解するために、半導体の基礎的な物理現象について詳しく説明する。

1.8.2 演習問題

1. パワーエレクトロニクスの定義を説明せよ。
2. AC-DC 変換、DC-AC 変換、DC-DC 変換、AC-AC 変換のそれぞれについて、具体的な応用例を挙げよ。
3. 可変抵抗を用いた電力変換の問題点を説明せよ。
4. 電源電圧が 20V、負荷電圧が 8V、負荷電流が 2A の場合、可変抵抗を用いた電力変換の効率を計算せよ。
5. スイッチングによる電力変換が高効率である理由を、理想的なスイッチの性質を用いて説明せよ。
6. 実際のスイッチング素子で発生する 2 種類の損失について説明せよ。

第2章

半導体の物理

2.1 はじめに

2.1.1 本章の目的と学習目標

パワーエレクトロニクスは、電力を効率的に制御・変換する技術であり、現代社会において欠かせない重要な技術分野です。電気自動車、太陽光発電システム、産業用モータ制御、スマートフォンの充電器など、私たちの身の回りには数多くのパワーエレクトロニクス機器が存在しています。

この技術の中心には「半導体素子」があります。半導体素子は、電力を高効率で制御するスイッチとして機能し、パワーエレクトロニクスの性能を大きく左右します。本章では、これらの半導体素子がどのような物理原理で動作しているのかを、基礎から丁寧に学んでいきます。

学習目標：

- スイッチング素子である半導体の物理を理解する
- 半導体の基本であるバンド理論について理解する
- pn接合で起こる物理現象を理解する
- 金属-半導体接合で起こる物理現象を理解する
- 電磁気学の観点からバンドが描ける

2.1.2 パワーエレクトロニクスと半導体素子

パワーエレクトロニクスで使用される半導体素子は、主に「スイッチ」として機能します。理想的なスイッチは、以下の特性を持ちます。

- オン状態：電気抵抗がゼロで、大電流を流すことができる
- オフ状態：電気抵抗が無限大で、電流を完全に遮断できる
- 高速動作：オンとオフを高速に切り替えられる
- 低損失：スイッチング時のエネルギー損失が小さい

実際の半導体素子は理想スイッチには及びませんが、機械式のスイッチに比べて圧倒的に高速で、しかも摩耗することなく動作できるという大きな利点があります。

2.1.3 パワーエレクトロニクスで用いる半導体素子

パワーエレクトロニクスで使用される主な半導体素子を図 2.1 に示します。

| パワーエレクトロニクスで用いる半導体 | | |
|--------------------|-------|--------------------|
| 半導体のpn接合で動作している | | |
| ダイオード | A → C | p n |
| トランジスタ | C-E-B | n p n |
| サイリスタ | A-C-G | p n p n G |

2025年10月3日 パワーエレクトロニクス2回目 半導体の物理 神野崇馬

図 2.1 パワーエレクトロニクスで用いる半導体素子と回路記号

- **ダイオード**：p 型半導体と n 型半導体を接合した最もシンプルな素子。一方向にのみ電流を流す整流作用を持つ。構造は「pn 接合」。
- **トランジスタ**：3 層構造 (npn 型または pnp 型) を持ち、ベース電流により大きなコレクタ電流を制御できる增幅・スイッチング素子。
- **サイリスタ**：4 層構造 (pnpn) を持ち、ゲート信号によりオン状態にできる素子。大電力用途に適している。
- **MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)**：金属・絶縁体・半導体の積層構造を持ち、ゲート電圧により電流を制御する。高速スイッチングが可能。
- **IGBT (Insulated Gate Bipolar Transistor)**：MOSFET とトランジスタの長所を組み合わせた素子。高電圧・大電流用途に適している。

図 2.2 に、MOSFET と IGBT の内部構造を示します。

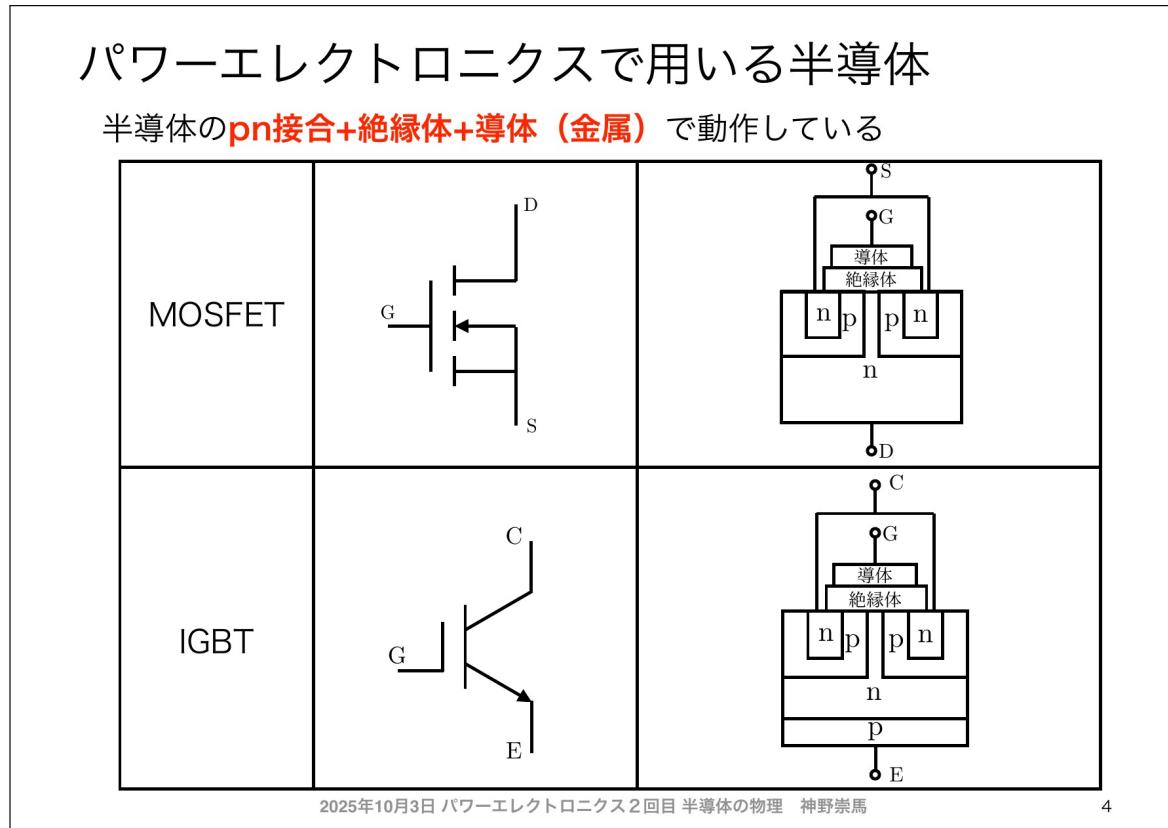


図 2.2 MOSFET と IGBT の構造 (pn 接合 + 絶縁体 + 導体の組み合わせ)

これらの素子は、すべて半導体の **pn 接合**を基本として動作しています。また、MOSFET や IGBT では、半導体と金属、絶縁体を組み合わせた複雑な構造が使われています。したがって、pn 接合および金属-半導体接合の物理を理解することが、これらの素子を理解する上で不可欠です。

2.2 半導体とは何か

2.2.1 導体・半導体・絶縁体の違い

物質は電気の流れやすさによって、大きく 3 つに分類されます。

- **導体（金属）**：電流が非常に流れやすい物質。銅、アルミニウム、金、銀など。
- **絶縁体**：電流がほとんど流れない物質。ガラス、ゴム、プラスチックなど。
- **半導体**：導体と絶縁体の中間的な性質を持つ物質。シリコン、ゲルマニウム、ガリウムヒ素など。

半導体の最大の特徴は、「電流を流したり、流さなかったりすることができる」ことです（図 2.3）。つまり、外部条件（温度、不純物、電圧など）によって電気伝導性を制御できるのです。

半導体とは？

半導体とは、電流を流したり、流さなかつたりする物質



電流は電荷（電子・正孔）が移動することで生じる現象



導体、半導体、絶縁体は電子の**移動のしやすさ**で決まる



電子の移動のしやすさは何が決めている？

2025年10月3日 パワーエレクトロニクス2回目 半導体の物理 神野崇馬

5

図 2.3 半導体とは？ 電流を流したり流さなかつたりできる物質

2.2.2 電流と電荷の移動

電流とは何でしょうか？ 電流は、電荷（電子や正孔）が移動することで生じる現象です。

電流 I は、単位時間あたりに流れる電荷 Q の量として定義されます。

$$I = \frac{dQ}{dt} \quad (2.1)$$

電子は負の電荷を持ち、電荷量は $-e = -1.602 \times 10^{-19}$ C (クーロン) です。正孔は正の電荷を持ち、電荷量は $+e$ です。

したがって、導体・半導体・絶縁体の違いは、電子（または正孔）の移動のしやすさによって決まります。

重要な問い合わせ：

電子の移動のしやすさは何によって決まるのでしょうか？

この問い合わせに答えるために、まず「電子がどこに存在しているか」を理解する必要があります。

2.3 原子構造と電子配置

2.3.1 原子の構造

すべての物質は原子から構成されています。原子は、中心にある原子核と、その周りを取り巻く電子から成り立っています。

- **原子核**：正電荷を持つ陽子と、電荷を持たない中性子から構成される
- **電子**：負電荷を持ち、原子核の周りの特定の軌道上に存在する

原子核は非常に小さく（直径約 10^{-15} m）、原子全体のサイズ（直径約 10^{-10} m）に比べて 10 万分の 1 程度です。したがって、原子の大部分は空間であり、電子が原子核の周りを「雲」のように存在しています。

2.3.2 電子殻と軌道

電子は原子核の周りの軌道上に存在します（図 2.4）。これらの軌道は「電子殻」と呼ばれ、内側から順に K 殻、L 殻、M 殻…と名付けられています。

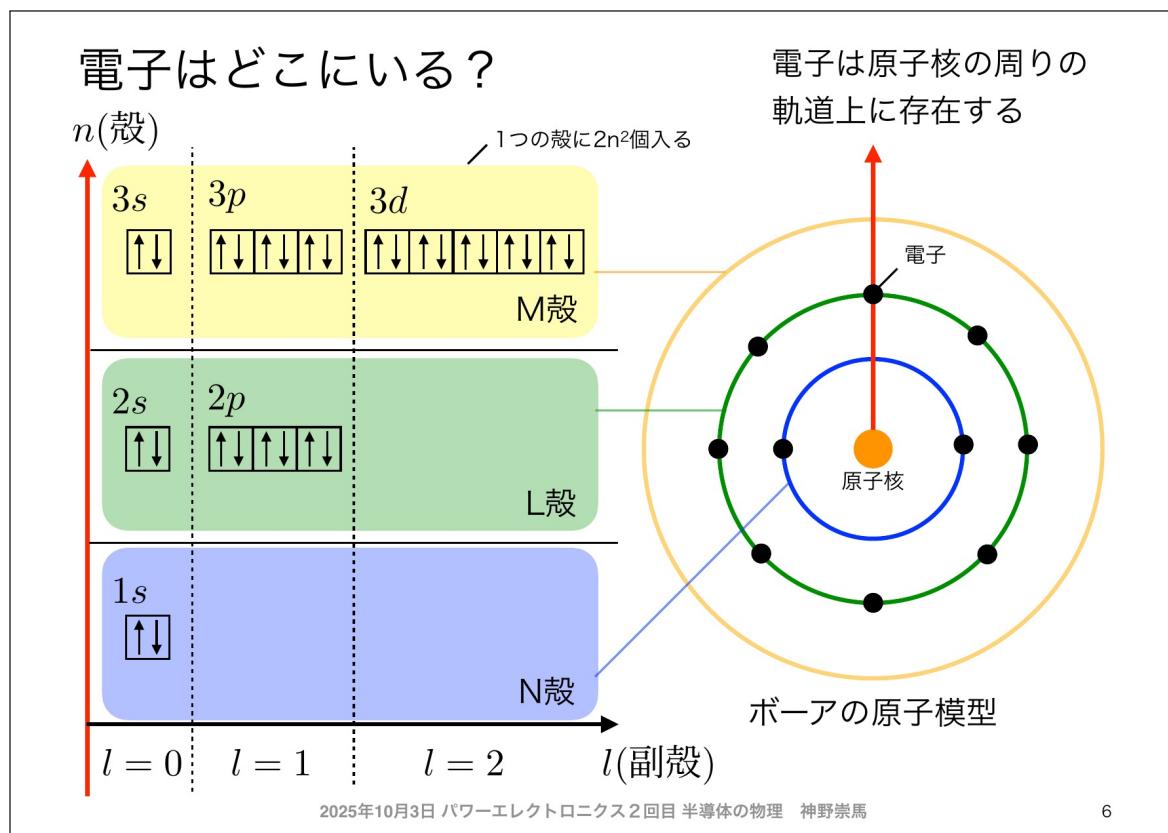


図 2.4 電子の軌道とエネルギー準位（ボーラーの原子模型）

各電子殻は、さらに細かい軌道（s 軌道、p 軌道、d 軌道など）に分かれています。

- **K 殻 ($n=1$)**：1s 軌道のみ。最大 2 個の電子を収容。

- **L殻 ($n=2$)**: 2s 軌道と 2p 軌道。最大 8 個の電子を収容 (2s: 2 個、2p: 6 個)。
- **M殻 ($n=3$)**: 3s 軌道、3p 軌道、3d 軌道。最大 18 個の電子を収容 (3s: 2 個、3p: 6 個、3d: 10 個)。

各軌道には、**パウリの排他原理**により、スピンが逆向きの電子が最大 2 個まで入ることができます。

2.3.3 エネルギー準位

重要なことは、各軌道が**固有のエネルギー**を持つということです (図 2.5)。

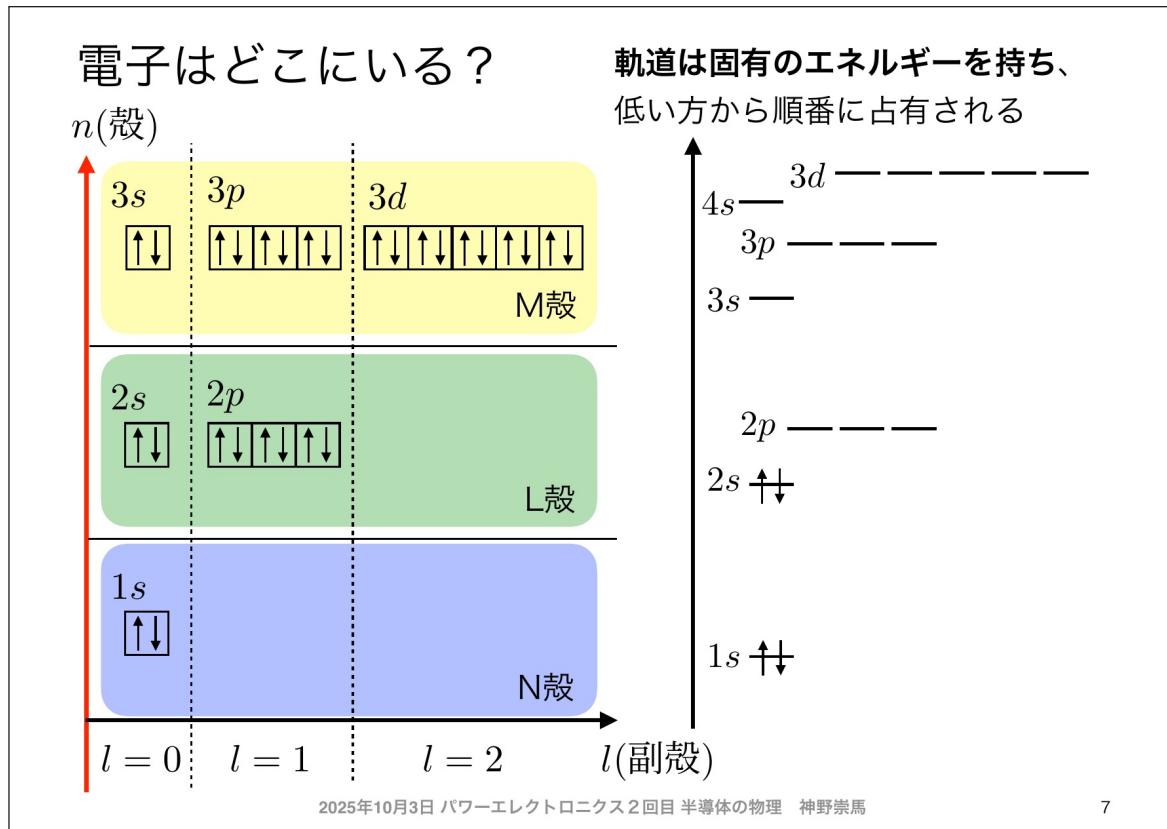


図 2.5 軌道のエネルギー準位 (低い方から順に占有される)

電子は、エネルギーの低い軌道から順番に占有されていきます。これは、自然界では系のエネルギーが最小になる状態が最も安定だからです。

最も外側の殻にある電子を**価電子**と呼び、この価電子が化学結合や電気伝導に重要な役割を果たします。

2.3.4 シリコン原子の電子配置

パワーエレクトロニクスで最も広く使われる半導体はシリコン (Si) です。シリコンは原子番号 14 の元素で、14 個の電子を持ちます。

シリコン原子の電子配置は以下のようになります。

$$\text{Si: } 1s^2 2s^2 2p^6 3s^2 3p^2 \quad (2.2)$$

最も外側の M 層 ($n=3$) には 4 個の電子があり、これが価電子です。シリコンは**4 価の元素**と呼ばれます。

この 4 個の価電子が、シリコンの化学結合や電気的性質を決定します。

2.4 バンド理論

2.4.1 孤立原子からバンドへ

1 個の原子では、電子はとびとびのエネルギー準位 ($1s, 2s, 2p, \dots$) を持ります。しかし、原子が 2 個、3 個と集まると、電子同士の相互作用により、状況が変わってきます。

原子が近づくと、各原子の電子軌道が重なり合い、電子は複数の原子にまたがって存在できるようになります。このとき、エネルギー準位が分裂し始めます。

固体のように原子の数が非常に多い場合（シリコンでは約 5×10^{22} 個/ cm^3 ）、エネルギー準位は無数に分裂し、事実上連続したバンド（帯）とみなすことができます（図 2.6）。

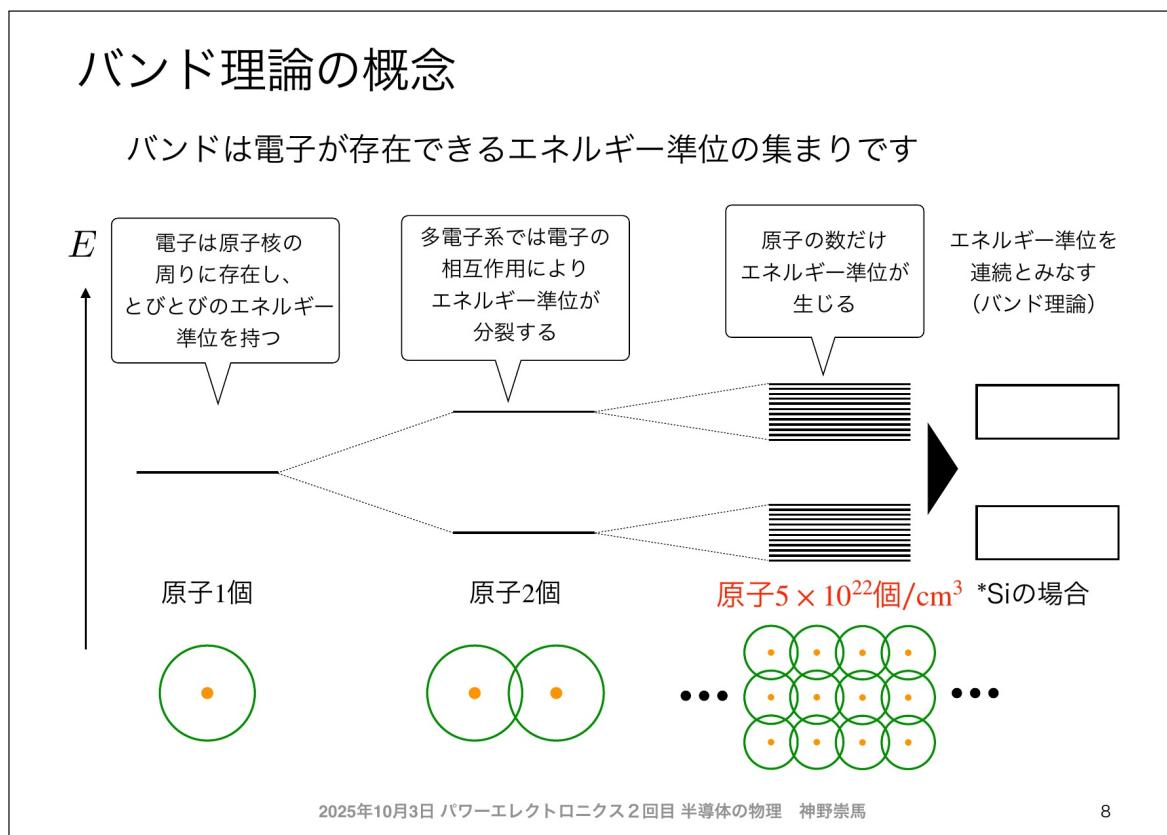


図 2.6 バンド理論の概念（原子が集まるとエネルギー準位がバンドになる）

バンドとは、電子が存在できるエネルギー準位の集まりです。固体中の電子のエネルギー状態は、このバンドで説明されます。これが「バンド理論」の基本的な考え方です。

2.4.2 価電子帯と伝導帯

固体のバンド構造では、主に以下の 2 つのバンドが重要です。

- **価電子帯 (Valence Band)** : 価電子が占めるバンド。通常、電子で完全に満たされている。
- **伝導帯 (Conduction Band)** : 電子が自由に移動できる空のバンド。

この 2 つのバンドの間には、電子が存在できないエネルギー領域があり、これを**バンドギャップ** (E_g) と呼びます。

バンドギャップのエネルギーは物質によって異なります。

- シリコン (Si) : $E_g \approx 1.1$ eV
- ゲルマニウム (Ge) : $E_g \approx 0.67$ eV
- 炭化シリコン (SiC) : $E_g \approx 3.3$ eV
- 窒化ガリウム (GaN) : $E_g \approx 3.4$ eV
- ダイヤモンド (C) : $E_g \approx 5.5$ eV

2.4.3 導体・半導体・絶縁体のバンド図

物質の電気的性質は、バンドギャップの大きさと伝導帯に電子が存在するかどうかによって決まります（図 2.7）。

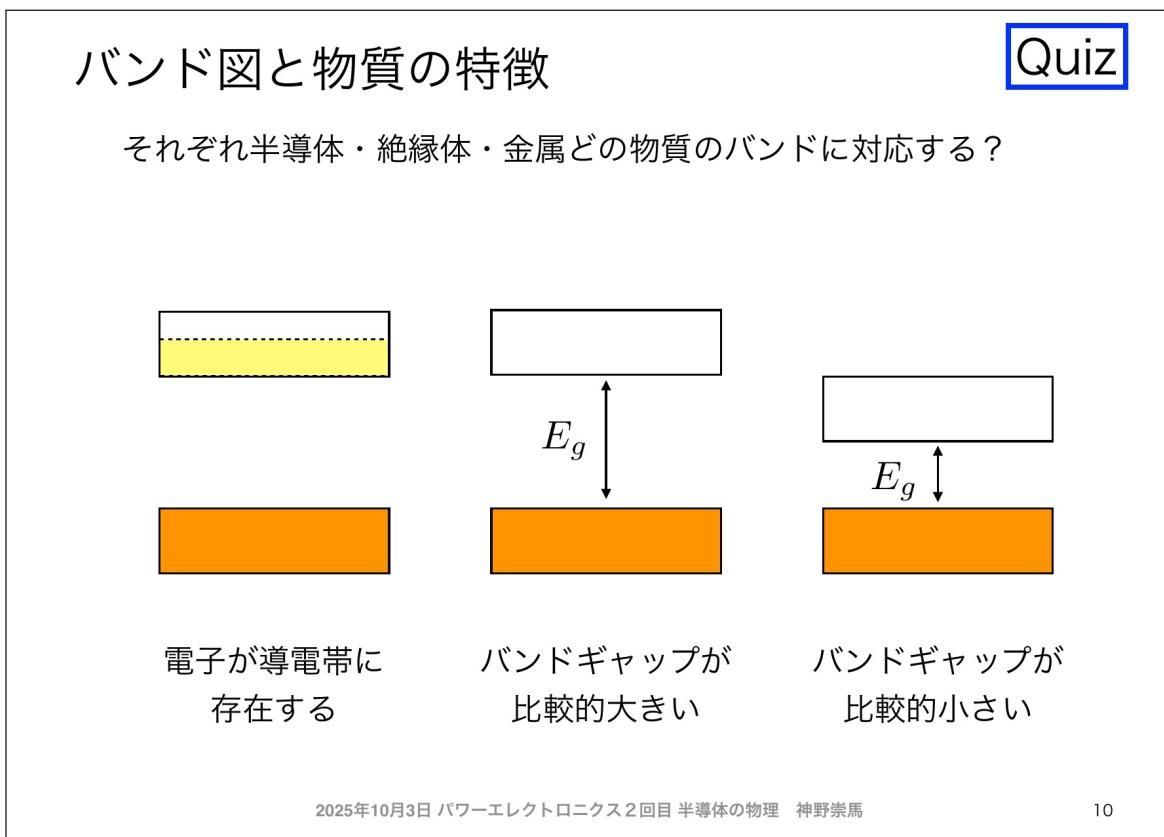


図 2.7 バンド図と物質の特徴（導体・半導体・絶縁体）

- **導体（金属）：**
 - 伝導帯に電子が存在している
 - バンドギャップがほぼゼロか、価電子帯と伝導帯が重なっている

- 室温で多数の自由電子が存在し、電流が非常に流れやすい
 - 代表例：銅、アルミニウム、金
- **絶縁体：**
 - バンドギャップが比較的大きい（通常 5 eV 以上）
 - 室温では熱エネルギー（約 0.026 eV）では電子が伝導帯に励起されない
 - 電流がほとんど流れない
 - 代表例：酸化シリコン (SiO_2)、ガラス、プラスチック
 - **半導体：**
 - バンドギャップが比較的小さい（通常 0.5~3 eV 程度）
 - 室温でも熱エネルギーにより、わずかに電子が伝導帯に励起される
 - 外部からエネルギー（光、熱、電圧など）を加えることで電気伝導性を制御できる
 - 代表例：シリコン、ゲルマニウム、ガリウムヒ素

2.4.4 フェルミエネルギーとフェルミ準位

電子がどのエネルギー準位を占有しているかを表すために、**フェルミエネルギー**（または**フェルミ準位E_F という概念を導入します。**

フェルミエネルギー E_F は、「電子が存在する確率が 50% となるエネルギー準位」と定義されます。

- 絶対零度 (0 K) では、 E_F より低いエネルギー準位はすべて電子で満たされ、 E_F より高いエネルギー準位は空である
- 有限温度では、熱エネルギーにより、 E_F 付近のエネルギー分布がなだらかになる

真性半導体（不純物を含まない純粋な半導体）では、フェルミ準位はバンドギャップのほぼ中央に位置します。

2.4.5 フェルミ・ディラック分布

実際の物質では、電子を一つ一つ数えるのではなく、統計的に扱います（図 2.8）。

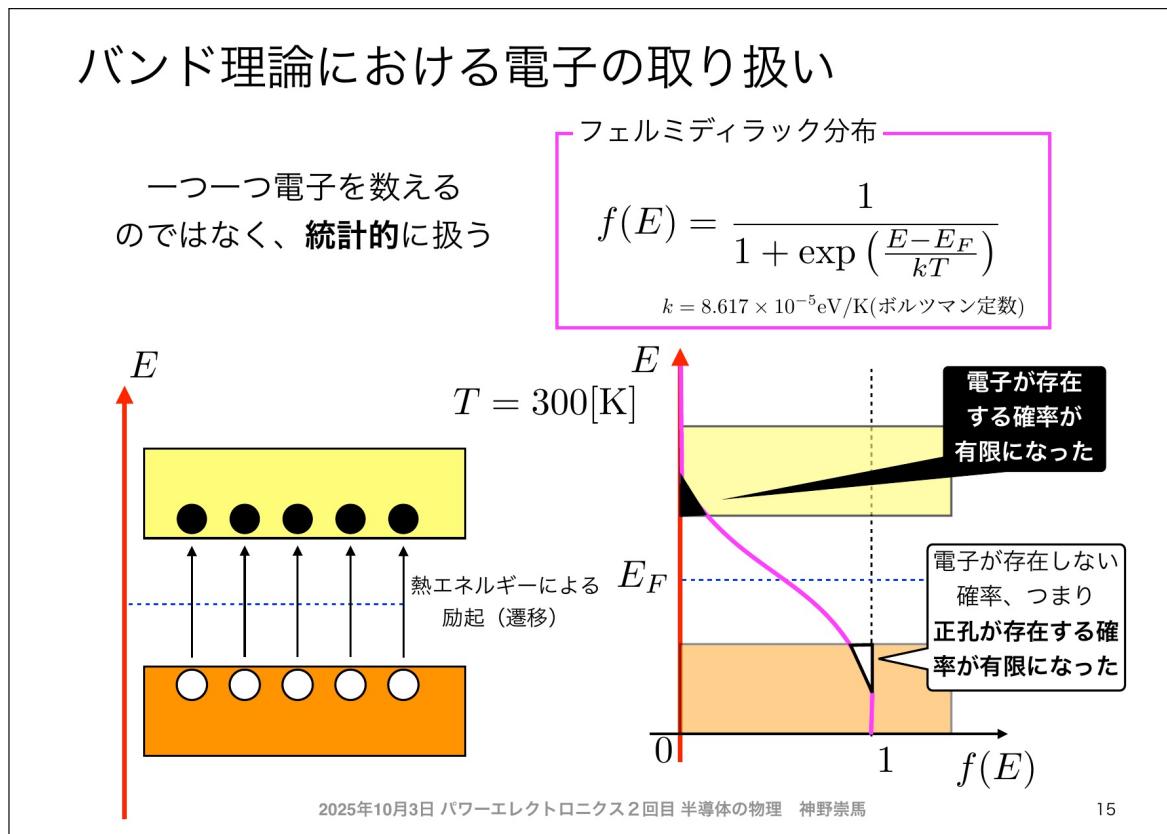


図 2.8 バンド理論における電子の統計的な取り扱い（フェルミ・ディラック分布）

あるエネルギー E の状態に電子が存在する確率 $f(E)$ は、**フェルミ・ディラック分布**で表されます。

$$f(E) = \frac{1}{1 + \exp\left(\frac{E-E_F}{kT}\right)} \quad (2.3)$$

ここで、

- E ：電子のエネルギー [eV]
- E_F ：フェルミエネルギー [eV]
- $k = 8.617 \times 10^{-5} \text{ eV/K}$ ：ボルツマン定数
- T ：絶対温度 [K]

この式の意味を考えてみましょう。

- $E = E_F$ のとき、 $f(E_F) = 1/(1+1) = 0.5$ (50% の確率)
- $E \ll E_F$ のとき、 $f(E) \approx 1$ (ほぼ 100% の確率で電子が存在)
- $E \gg E_F$ のとき、 $f(E) \approx 0$ (ほぼ 0% の確率、つまり電子がほとんど存在しない)

室温 ($T = 300 \text{ K}$) では、 $kT \approx 0.026 \text{ eV}$ (約 26 meV) となります。この熱エネルギーにより、一部の電子が価電子帯から伝導帯へ励起（遷移）されます。

これにより、以下の現象が起こります。

- 伝導帯に電子が存在する確率が有限になる（わずかだが電子が存在する）

- 僮電子帯には電子が抜けた穴（正孔）が残る

正孔は、あたかも正の電荷を持つ粒子のように振る舞い、電流を運ぶキャリアとなります。

2.4.6 正孔の概念

正孔（ホール）とは、僕電子帯で電子が欠けた状態のことです。

僕電子帯が完全に電子で満たされている場合、電子は移動することができません（隣の席もすべて埋まっている状態）。しかし、1つの電子が抜けて正孔ができると、隣の電子がその正孔に移動できるようになります。

このとき、電子が正孔に移動すると、元の位置に新たな正孔ができます。これは、正孔が電子とは逆方向に移動したように見えます。

正孔を1つの粒子として扱うと、以下の性質を持ちます。

- 電荷： $+e$ （正の電荷）
- 有効質量：正の値（電子とは異なる）
- 移動方向：電場と同じ向き（電子とは逆）

2.5 真性半導体と不純物半導体

2.5.1 真性半導体

純粋な半導体を**真性半導体**（intrinsic semiconductor）と呼びます。真性半導体では、伝導帯の電子と僕電子帯の正孔の数が等しくなります。

真性半導体中のキャリア濃度は、温度とバンドギャップに依存します。室温でのシリコンの真性キャリア濃度は約 $n_i \approx 1.5 \times 10^{10}$ 個/cm³ です。

これは、シリコンの原子密度 5×10^{22} 個/cm³ に比べて非常に小さい値です。つまり、真性半導体では、ほとんどの電子は僕電子帯に留まっており、わずかな電子のみが伝導帯に励起されています。

2.5.2 半導体の純度

半導体素子を製造するには、極めて高純度のシリコンが必要です（図 2.9）。

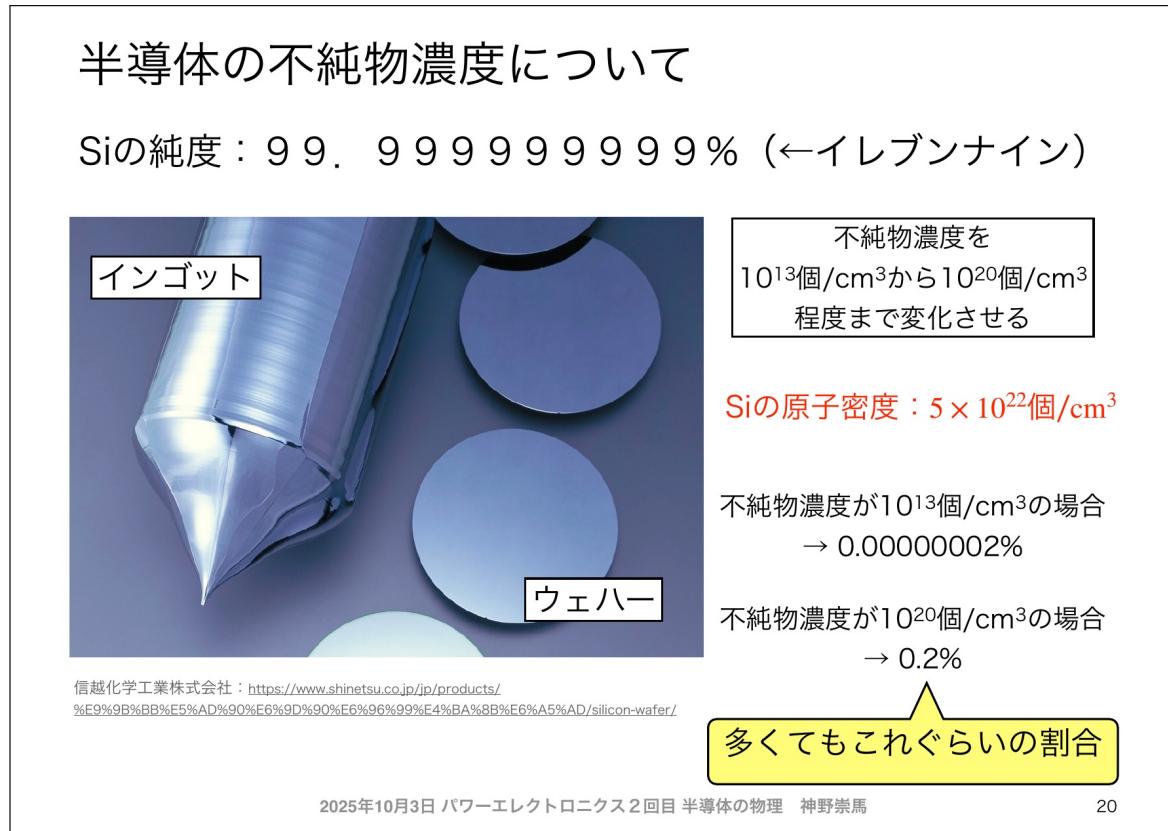


図 2.9 半導体の不純物濃度とその純度

シリコンの純度は 99.99999999% (イレブンナイン、11N) にも達します。これは、1兆個の原子のうち、不純物原子がわずか 1 個という驚異的な純度です。

シリコンの原子密度は約 5×10^{22} 個/cm³ です。これに対して、制御して添加する不純物濃度は、 10^{13} 個/cm³ から 10^{20} 個/cm³ 程度まで変化させることができます。

具体的な割合を計算してみましょう。

- 不純物濃度が 10^{13} 個/cm³ の場合：

$$\frac{10^{13}}{5 \times 10^{22}} = 2 \times 10^{-10} = 0.00000002\% \quad (2.4)$$

- 不純物濃度が 10^{20} 個/cm³ の場合：

$$\frac{10^{20}}{5 \times 10^{22}} = 0.002 = 0.2\% \quad (2.5)$$

このように、ごくわずかな不純物でも、半導体の電気的性質は大きく変化します。これが半導体の特徴であり、電気伝導性を精密に制御できる理由です。

2.5.3 ドーピングとは

半導体に不純物を意図的に添加することをドーピング (doping) と呼びます。ドーピングにより、半導体のキャリア濃度と電気伝導性を自在に制御することができます。

ドーピングに使われる不純物には、以下の 2 種類があります。

- **ドナー (Donor)** : 電子を供給する不純物 (5 値元素)
- **アクセプタ (Acceptor)** : 正孔を供給する不純物 (3 値元素)

2.5.4 n 型半導体

シリコン (4 値) に対して、5 値の元素 (リン: P、ヒ素: As、アンチモン: Sb など) を添加すると、**n 型半導体**ができます。

5 値元素は、シリコン結晶中で 4 つの電子を共有結合に使い、1 つの電子が余ります。この余った電子は、容易に伝導帯に励起されます。

ドナーのイオン化エネルギーは非常に小さい (シリコン中のリンで約 45 meV) ため、室温ではほとんどのドナー原子がイオン化し、電子を供給します。

n 型半導体では、以下の関係が成り立ちます。

- **多数キャリア** : 電子 (濃度: n)
- **少数キャリア** : 正孔 (濃度: p)
- $n \gg p$
- $n \approx N_d$ (N_d : ドナー濃度)

2.5.5 p 型半導体

シリコン (4 値) に対して、3 値の元素 (ホウ素: B、ガリウム: Ga、インジウム: In など) を添加すると、**p 型半導体**ができます。

3 値元素は、シリコン結晶中で 4 つの結合を作ろうとしますが、電子が 1 つ不足します。この不足した電子の位置は正孔となり、価電子帯に正孔を供給します。

p 型半導体では、以下の関係が成り立ちます。

- **多数キャリア** : 正孔 (濃度: p)
- **少数キャリア** : 電子 (濃度: n)
- $p \gg n$
- $p \approx N_a$ (N_a : アクセプタ濃度)

2.5.6 キャリア濃度の積

n 型半導体でも p 型半導体でも、電子と正孔の濃度の積は一定です。この関係を質量作用の法則といいます。

$$n \cdot p = n_i^2 \quad (2.6)$$

ここで、 n_i は真性キャリア濃度です。室温のシリコンでは、 $n_i \approx 1.5 \times 10^{10}$ 個/cm³ です。

例えば、n 型半導体で $N_d = 10^{16}$ 個/cm³ の場合、

$$n \approx N_d = 10^{16} \text{ 個}/\text{cm}^3 \quad (2.7)$$

$$p = \frac{n_i^2}{n} = \frac{(1.5 \times 10^{10})^2}{10^{16}} \approx 2.25 \times 10^4 \text{ 個}/\text{cm}^3 \quad (2.8)$$

このように、多数キャリアの濃度は不純物濃度とほぼ等しく、少数キャリアの濃度は非常に小さくなります。

2.6 pn 接合の物理

2.6.1 pn 接合とは

p 型半導体と n 型半導体を接合したものを **pn 接合**と呼びます。pn 接合は、ダイオードの基本構造であり、すべての半導体素子の基礎となる重要な構造です。

pn 接合では、接合部で特徴的な現象が起こります。これを理解することが、半導体素子の動作を理解する鍵となります。

2.6.2 キャリアの拡散

p 型半導体と n 型半導体を接合すると、接合部でキャリアの濃度差が生じます。

- p 型領域：正孔が多数、電子が少数
- n 型領域：電子が多数、正孔が少数

濃度差があると、**拡散**が発生します。拡散とは、濃度の高い場所から低い場所へ粒子が移動する現象です（インクを水に垂らすと広がるのと同じ原理）。

したがって、以下の拡散が起こります。

- n 型領域の電子が p 型領域へ拡散する
- p 型領域の正孔が n 型領域へ拡散する

2.6.3 空乏層の形成

拡散により、接合部では以下の現象が起こります（図 2.10）。

pn接合のバンドが曲がるメカニズム

キャリアの濃度差による拡散が発生する

拡散したキャリアによりドナーイオン（n型）と
アクセプタイオン（p型）が残り（空乏層）
電荷分布の偏りが生じる

電荷分布の偏りにより、空乏層内で電場が発生する

電場が生じると、空乏層内には電位差が生じ、空乏層内の
電子のエネルギーが変化しバンドが曲げられる
バンドを曲げる向きに注意

2025年10月3日 パワーエレクトロニクス2回目 半導体の物理 神野崇馬

30

図 2.10 pn 接合のバンドが曲がるメカニズム

1. **キャリアの拡散**：n 型領域の電子が p 型領域へ拡散し、p 型領域の正孔と再結合して消滅します。同様に、p 型領域の正孔が n 型領域へ拡散し、n 型領域の電子と再結合して消滅します。
2. **固定電荷の出現**：キャリアが拡散すると、以下の固定電荷（イオン）が残ります。
 - n 型領域：ドナーイオン（+）が残る
 - p 型領域：アクセプタイオン（-）が残る
 この領域を**空乏層**（depletion layer）と呼びます。空乏層では、移動可能なキャリア（電子や正孔）がほとんど存在しません。
3. **電場の発生**：固定電荷の分布により、空乏層内に電場が発生します。電場の向きは、n 型から p 型へ向かいます（正電荷から負電荷へ）。
4. **電位差の発生**：電場があると、空乏層内に電位差が生じます。この電位差を**拡散電位**（またはビルトイン電位） V_{bi} と呼びます。
5. **バンドの傾き**：電位差により、空乏層内で電子のポテンシャルエネルギーが変化します。これがバンド図では「バンドの傾き（曲がり）」として表現されます。

重要なポイント：

- バンドを曲げる向きには注意が必要です
- 電場の向きとバンドが曲がる向きは対応しています
- n 型側のバンドが上がり、p 型側のバンドが下がります

2.6.4 平衡状態の pn 接合

図 2.11 に、pn 接合を接続した直後（平衡状態）のバンド図を示します。

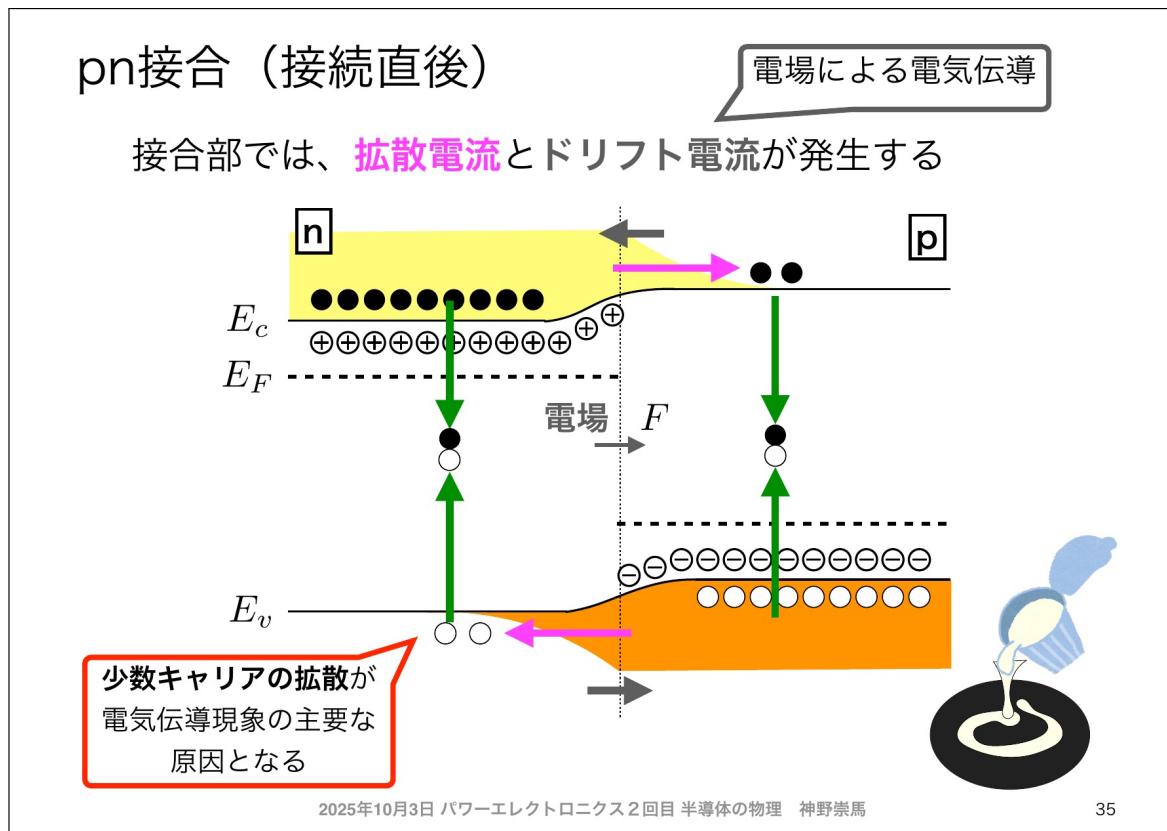


図 2.11 pn 接合（接続直後の平衡状態）

平衡状態では、以下の 2 つの電流が釣り合っています。

- **拡散電流**：濃度勾配によってキャリアが移動する電流
 - 電子の拡散電流：n 型から p 型へ（図のマゼンタの矢印）
 - 正孔の拡散電流：p 型から n 型へ（図のマゼンタの矢印）
- **ドリフト電流**：電場によってキャリアが移動する電流
 - 電子のドリフト電流：p 型から n 型へ（図のグレーの矢印）
 - 正孔のドリフト電流：n 型から p 型へ（図のグレーの矢印）

平衡状態では、拡散電流とドリフト電流が完全に釣り合い、正味の電流はゼロになります。

$$I_{\text{拡散}} + I_{\text{ドリフト}} = 0 \quad (2.9)$$

このとき、少数キャリアの拡散が電気伝導現象の主要な原因となります。これは、pn 接合に電圧を印加したときの動作を理解する上で重要なポイントです。

2.6.5 拡散電位

pn 接合の拡散電位 V_{bi} (ビルトイン電位) は、接合前の n 型半導体と p 型半導体のフェルミ準位の差に対応します。

重要な理解：

拡散電位は、以下のように定義されます：

$$eV_{bi} = E_{F,n}^{(\text{接合前})} - E_{F,p}^{(\text{接合前})} \quad (2.10)$$

または電圧で表すと：

$$V_{bi} = \frac{E_{F,n} - E_{F,p}}{e} \quad (2.11)$$

符号に注意：

n 型半導体のフェルミ準位 $E_{F,n}$ は、伝導帯に近い（高い位置）にあり、p 型半導体のフェルミ準位 $E_{F,p}$ は、価電子帯に近い（低い位置）にあります。したがって：

$$E_{F,n} > E_{F,p} \Rightarrow V_{bi} > 0 \quad (2.12)$$

よくある誤解：

$V_{bi} = E_{F,p} - E_{F,n}$ とすると負の値になってしまい、物理的におかしいです。

正しくは $V_{bi} = (E_{F,n} - E_{F,p})/e > 0$ です。

接合前と接合後の違い：

- 接合前：n 型と p 型は独立した系で、異なるフェルミ準位を持つ
- 接合後（熱平衡）：フェルミ準位は全体で一定（水平）
- 拡散電位：接合前のフェルミ準位の差が、接合後のバンドの曲がり（拡散電位）に変換される

pn 接合の拡散電位 V_{bi} は、以下の式で表されます。

$$V_{bi} = \frac{kT}{e} \ln \left(\frac{N_a N_d}{n_i^2} \right) \quad (2.13)$$

ここで、

- k : ボルツマン定数 (8.617×10^{-5} eV/K)
- T : 絶対温度 [K]
- e : 電気素量 (1.602×10^{-19} C)
- N_a : アクセプタ濃度 [個/cm³]
- N_d : ドナー濃度 [個/cm³]
- n_i : 真性キャリア濃度 [個/cm³]

室温 ($T = 300$ K) のシリコンで、 $N_a = N_d = 10^{16}$ 個/cm³ の場合、

$$V_{bi} = \frac{0.026 \text{ V}}{1} \ln \left(\frac{10^{16} \times 10^{16}}{(1.5 \times 10^{10})^2} \right) \quad (2.14)$$

$$= 0.026 \times \ln(4.44 \times 10^{11}) \quad (2.15)$$

$$\approx 0.026 \times 27 \quad (2.16)$$

$$\approx 0.7 \text{ V} \quad (2.17)$$

シリコンの pn 接合の拡散電位は、通常 0.6~0.7 V 程度です。

2.6.6 空乏層幅

空乏層の幅 d は、不純物濃度に依存します (図 2.12)。

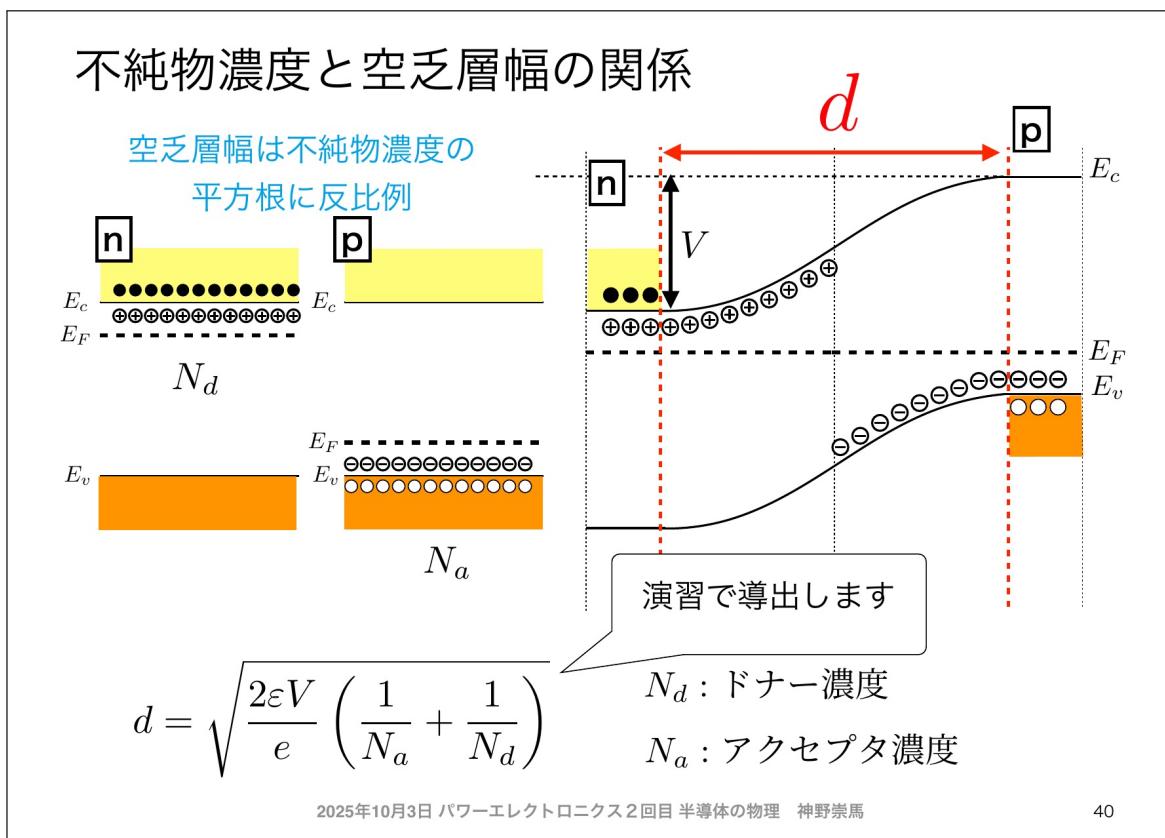


図 2.12 不純物濃度と空乏層幅の関係

空乏層幅は、以下の式で表されます (演習問題で導出します)。

$$d = \sqrt{\frac{2\epsilon V_{bi}}{e} \left(\frac{1}{N_a} + \frac{1}{N_d} \right)} \quad (2.18)$$

ここで、

- ϵ : 半導体の誘電率 (シリコン : $\epsilon = 11.7\epsilon_0 \approx 1.04 \times 10^{-12}$ F/cm)
- V_{bi} : 拡散電位 [V]
- e : 電気素量 (1.602×10^{-19} C)

- N_d : ドナー濃度 [個/cm³]
- N_a : アクセプタ濃度 [個/cm³]

重要な性質 :

- 空乏層幅は、不純物濃度の平方根に反比例する
- 不純物濃度が高いほど、空乏層幅は狭くなる
- 空乏層は、不純物濃度の低い側により広く伸びる

例えば、 $N_a = 10^{18}$ 個/cm³、 $N_d = 10^{16}$ 個/cm³ の場合、p型側の空乏層幅は、n型側の空乏層幅の約 $\sqrt{10^{18}/10^{16}} = 10$ 倍小さくなります。

空乏層幅の式の近似

教科書や資料によっては、空乏層幅の式が以下のように簡略化されている場合があります：

$$d = \sqrt{\frac{4\epsilon V_{bi}}{eN_a}} \quad (2.19)$$

この式は、一般式と比較すると係数が異なります。どのような近似からこの式が導かれるのでしょうか？

一般式と簡略式を比較すると：

$$\text{一般式: } d = \sqrt{\frac{2\epsilon V_{bi}}{e} \left(\frac{1}{N_a} + \frac{1}{N_d} \right)} \quad (2.20)$$

$$\text{簡略式: } d = \sqrt{\frac{4\epsilon V_{bi}}{eN_a}} \quad (2.21)$$

両式が等しいためには：

$$\frac{1}{N_a} + \frac{1}{N_d} = \frac{2}{N_a} \quad (2.22)$$

この式を変形すると：

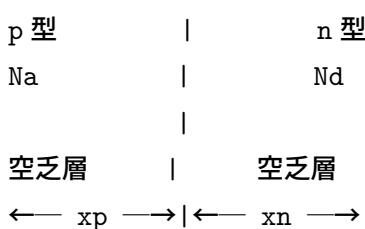
$$\frac{1}{N_d} = \frac{2}{N_a} - \frac{1}{N_a} = \frac{1}{N_a} \quad (2.23)$$

$$\Rightarrow \boxed{N_d = N_a} \quad (2.24)$$

答え：対称接合 (symmetric junction) の近似

簡略式は、 $N_a = N_d$ (対称接合) を仮定しています。

対称接合の物理的意味：



$N_a = N_d$ のとき：

- 電荷の中性条件： $N_a \cdot x_p = N_d \cdot x_n$
- したがって： $x_p = x_n$
- 空乏層が両側に均等に広がる

計算の確認：

$$\frac{1}{N_a} + \frac{1}{N_d} = \frac{1}{N_a} + \frac{1}{N_a} = \frac{2}{N_a} \quad (2.25)$$

$$d = \sqrt{\frac{2\epsilon V_{bi}}{e} \cdot \frac{2}{N_a}} = \sqrt{\frac{4\epsilon V_{bi}}{e N_a}} \quad (2.26)$$

その他の近似：片側接合 (one-sided junction)

もし一方のドーピング濃度が他方よりもはるかに高い場合（例： $N_d \gg N_a$ ）：

$$\frac{1}{N_a} + \frac{1}{N_d} \approx \frac{1}{N_a} \quad (N_d \gg N_a \text{ のとき}) \quad (2.27)$$

このとき：

$$d \approx \sqrt{\frac{2\epsilon V_{bi}}{e N_a}} \quad (2.28)$$

この場合、空乏層はほとんど低濃度側（p型側）に広がります。

実際のデバイス設計：

- 対称接合 ($N_a = N_d$)：教科書の例題や理論計算で使われる
- 片側接合 ($N_d \gg N_a$ または $N_a \gg N_d$)：実際のデバイスでよく使われる設計

実用デバイスでは、片側接合の方が一般的です。例えば、パワーダイオードでは、高耐圧を得るために低濃度のn型ドリフト層 ($N_d \approx 10^{14} \text{ cm}^{-3}$) に高濃度のp型層 ($N_a \approx 10^{19} \text{ cm}^{-3}$) を接合します。

2.6.7 バンド図におけるエネルギー関係

バンド図を描く際、以下の関係を覚えておくと便利です（図 2.13）。

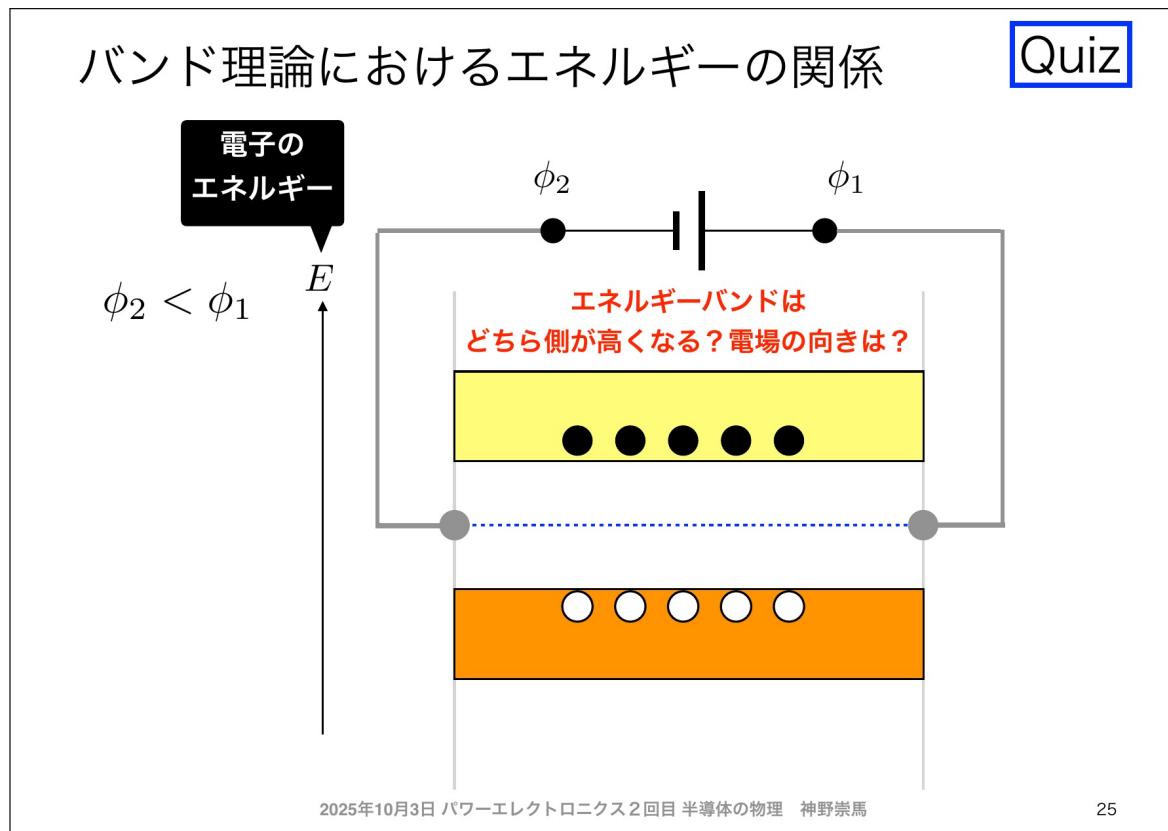


図 2.13 バンド理論におけるエネルギーの関係

- 電子のエネルギーは、バンド図で上に行くほど高い
- 電場の向きは、バンドが上がる向き（正電荷から負電荷へ）
- 電位は、バンドが下がる方が高い（電子にとってのポテンシャルエネルギーが低い=電位が高い）
- フェルミ準位は、平衡状態では全体で一定

フェルミ準位とバンド端の本質的な違い

pn 接合や金属-半導体接合を理解する上で、「フェルミ準位は曲がらず、バンドが曲がる」という原理は非常に重要です。しかし、多くの学生がこの違いを混同しやすいため、ここで本質的な違いを明確にします。

バンド端 (E_c 、 E_v) とは：

- 電子のエネルギー固有状態を表す
- 電子が実際に占有できるエネルギー準位の境界
- 静電ポテンシャル $\phi(x)$ の影響を直接受ける
- 局所的な量（場所ごとに定義される）
- 例： $E_c(x) = E_{c0} - e\phi(x)$ (電子のポテンシャルエネルギー)

フェルミ準位 (E_F) とは：

- 電子の化学ポテンシャル（熱力学的な量）

- 電子がどちらの方向に移動したがるかを決める基準
- 物質間で電子をやり取りする際の平衡条件
- 熱平衡状態では空間的に一定（水平）

なぜフェルミ準位は曲がらない（水平になる）のか：

熱平衡状態では、系全体でフェルミ準位が一定になります。これは熱力学の基本原理です。

重要な関係：

熱平衡 \Leftrightarrow フェルミ準位が空間的に一定

もしフェルミ準位に傾き（空間的な差）があったら：

1. 場所 A と場所 B で $E_F(A) > E_F(B)$ となる
2. 電子が高いエネルギー（A）から低いエネルギー（B）へ移動する
3. 電流が流れる
4. これは熱平衡ではない！

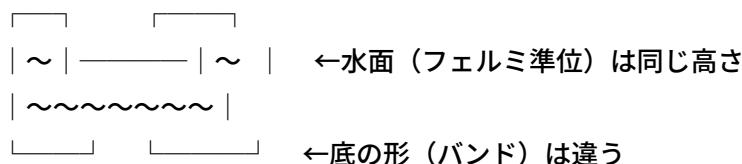
したがって、熱平衡状態では電流がゼロであり、フェルミ準位は空間的に一定（水平）となります。

水の高さによる類推：

この概念を理解するために、水の高さで例えてみましょう：

- バンド端 = 容器の底の形（場所によって高さが違う）
- フェルミ準位 = 水面の高さ（つながっていれば同じ高さ）

容器 A 容器 B



容器の底の形が違っても、つながっている水面は同じ高さになります。もし水面に高低差があれば、水が流れ平衡状態ではありません。

接合時の変化：

pn 接合や金属-半導体接合を形成すると：

1. 電子が移動する（高いフェルミ準位から低いフェルミ準位へ）
2. 界面に電荷が蓄積される
3. 電場が発生する
4. バンド端が曲がる（電場によるポテンシャルエネルギーの変化）
5. その結果、フェルミ準位が全体で一定になる

表 2.1 フェルミ準位とバンド端の比較

| 性質 | バンド端 (E_c, E_v) | フェルミ準位 (E_F) |
|-----------|---------------------|------------------|
| 物理的意味 | エネルギー固有状態 | 化学ポテンシャル |
| ポテンシャルの影響 | 受ける（曲がる） | 受けない |
| 熱平衡での振る舞い | 場所で変化可能 | 空間的に一定 |

まとめ：

- フェルミ準位の水平性 = 热平衡 = 電流ゼロ
- バンドの曲がりは、電場による電子のポテンシャルエネルギーの変化を表す
- この区別を理解することが、pn接合や金属-半導体接合を正しく理解する鍵となる

2.7 金属-半導体接合

半導体素子では、必ず金属と半導体が接合しています（図 2.14）。金属は電極として、外部回路との電気的接続を提供します。したがって、金属-半導体接合の理解は、実際のデバイスの動作を理解する上で不可欠です。

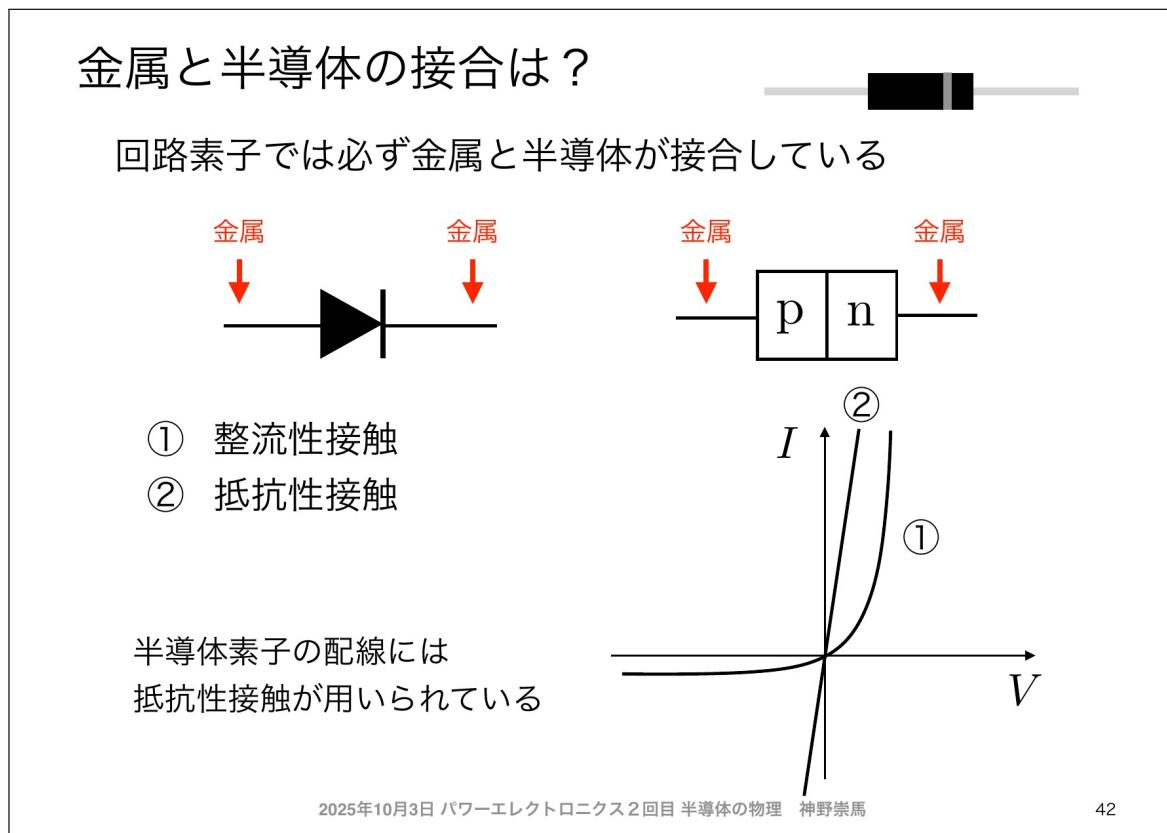


図 2.14 金属と半導体の接合（回路素子では必ず金属と半導体が接合している）

金属-半導体接合には、主に 2 つのタイプがあります：

1. 整流性接触：一方向にのみ電流を流す性質を持つ接合（ショットキー接合）

2. 抵抗性接觸：低抵抗で双方向に電流を流す接合（オーム接合）

半導体素子の配線には抵抗性接觸（オーム接合）が用いられています。

2.7.1 金属と半導体のバンド構造の違い

金属-半導体接合を理解するために、まず金属と半導体のバンド構造の違いを理解する必要があります。図 2.15 に、金属、n 型半導体、p 型半導体を接合する前の独立した状態におけるバンド図を示します。

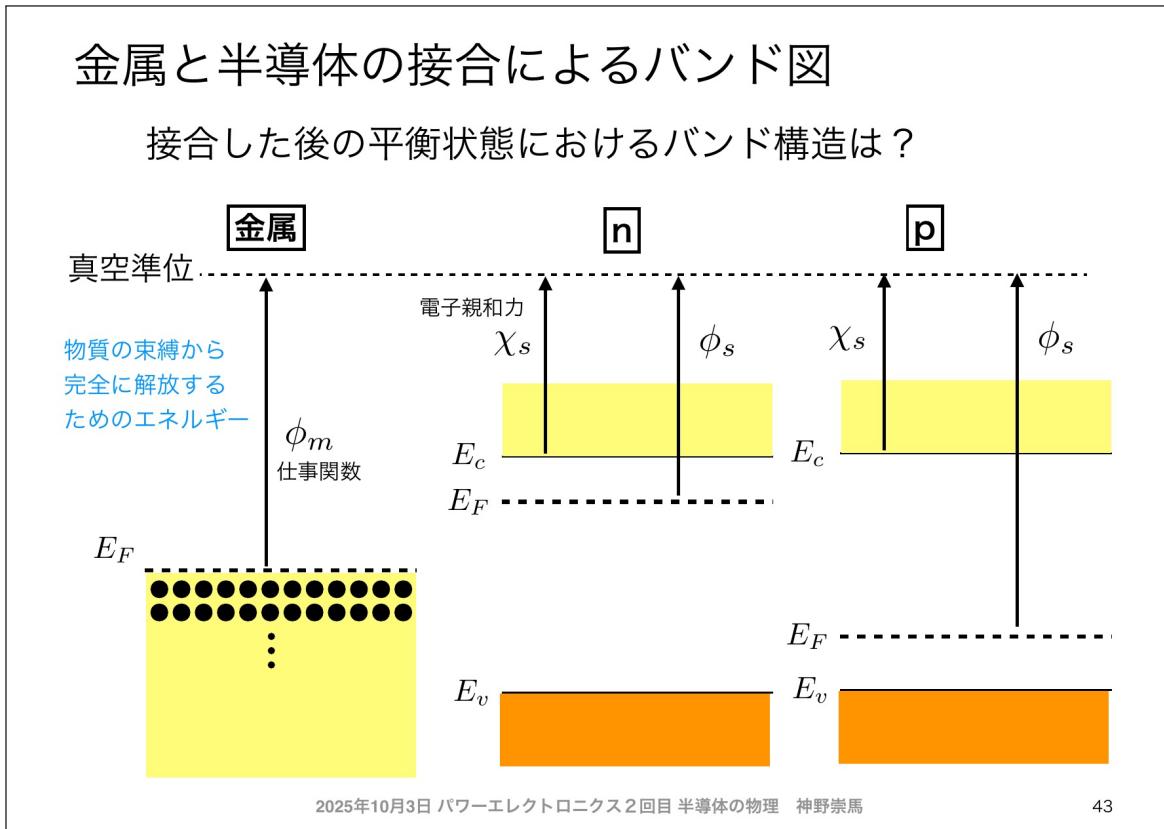


図 2.15 金属と半導体の接合前のバンド図（接合前の独立した平衡状態）

この図は、金属、n 型半導体、p 型半導体がそれぞれ独立して存在している状態を示しています。接合前の状態では、各物質はそれぞれ独自のフェルミ準位を持っています。ただし、真空準位 E_{vacuum} は、全ての物質で共通の基準として定義されます。

接合前の金属のバンド構造

図 2.15 の左側に示す金属のバンド構造には、以下の特徴があります：

- **価電子帯と伝導帯が重なっている**：金属では、価電子帯の上端と伝導帯の下端が重なっているか、または伝導帯に電子が部分的に満たされています
- **フェルミ準位が伝導帯内にある**：金属のフェルミ準位 E_F は、電子で満たされた領域の上端に位置します（図の黒い点で示された領域）。これは、室温でも多数の自由電子が存在することを意味します

- **バンドギャップがない**：金属には半導体のようなバンドギャップ E_g が存在しません。そのため、電子は容易に移動でき、高い電気伝導性を持ちます
- **多数の自由電子**：金属中の自由電子密度は非常に高く（約 $10^{22}\sim10^{23}$ 個/cm³）、半導体の真性キャリア濃度（約 10^{10} 個/cm³）と比べて 10 兆倍以上も多い
- **仕事関数 ϕ_m** ：金属から電子を取り出すために必要なエネルギーは、真空準位 E_{vacuum} からフェルミ準位 E_F までのエネルギー差として定義されます（図の青字で説明されている「物質の束縛から完全に解放するためのエネルギー」）

接合前の n 型半導体のバンド構造

図 2.15 の中央に示す n 型半導体のバンド構造には、以下の特徴があります：

- **バンドギャップ E_g が存在**：伝導帯下端 E_c と価電子帯上端 E_v の間にバンドギャップが存在します（黄色の領域が伝導帯、オレンジ色の領域が価電子帯）
- **フェルミ準位 E_F は伝導帯 E_c に近い**：n 型半導体では、ドーピングによりフェルミ準位が伝導帯側に移動しています。これは、多数キャリアが電子であることを意味します
- **電子親和力 χ_s** ：真空準位 E_{vacuum} から伝導帯下端 E_c までのエネルギー差として定義されます。電子親和力は、半導体の種類（例：シリコン）で決まる固有の値であり、ドーピングには依存しません
- **仕事関数 ϕ_s** ：真空準位 E_{vacuum} からフェルミ準位 E_F までのエネルギー差として定義されます。仕事関数は、ドーピング濃度によって変化します

接合前の p 型半導体のバンド構造

図 2.15 の右側に示す p 型半導体のバンド構造には、以下の特徴があります：

- **バンドギャップ E_g が存在**：n 型半導体と同様に、伝導帯と価電子帯の間にバンドギャップが存在します
- **フェルミ準位 E_F は価電子帯 E_v に近い**：p 型半導体では、ドーピングによりフェルミ準位が価電子帯側に移動しています。これは、多数キャリアが正孔であることを意味します
- **電子親和力 χ_s は n 型と同じ**：同じ材料（例：シリコン）であれば、電子親和力は不純物の種類によらず一定です
- **仕事関数 ϕ_s は n 型と異なる**：フェルミ準位の位置が異なるため、p 型半導体の仕事関数は n 型半導体より大きくなります

接合前の状態における重要なポイント

接合する前の状態では、以下のことが重要です：

1. **真空準位は全ての物質で共通**：真空準位 E_{vacuum} は、全ての物質に共通の基準エネルギーです
2. **フェルミ準位は物質ごとに異なる**：金属、n 型半導体、p 型半導体では、それぞれ異なるフェルミ準位を持っています
3. **電子親和力は材料固有の値**：同じ半導体材料（例：シリコン）であれば、n 型でも p 型でも電

子親和力 χ_s は同じです

4. **仕事関数はフェルミ準位の位置で決まる**：仕事関数 ϕ は、真空準位からフェルミ準位までのエネルギー差なので、フェルミ準位の位置によって変わります

- n 型半導体： $\phi_s = \chi_s + (E_c - E_F)$ (小さい)
- p 型半導体： $\phi_s = \chi_s + E_g - (E_F - E_v)$ (大きい)

接合によって起こること：フェルミ準位はどのように一致するのか？

これらの異なるフェルミ準位を持つ物質を接合すると、熱平衡状態において系全体でフェルミ準位が一致します。しかし、「フェルミ準位が一致する」とは、どういうメカニズムで起こるのでしょうか？

重要な誤解を避けるために：

「フェルミ準位を一致させるために電子が移動する」という表現は、結果としては正しいのですが、フェルミ準位自体が移動するわけではありません。正確には、以下のプロセスが起こります。

ステップ 1：電子の移動

接合直後、金属と半導体のフェルミ準位が異なる場合、電子はエネルギーの高い方から低い方へ移動しようとします。

例：金属の仕事関数 ϕ_m が n 型半導体の仕事関数 ϕ_s より大きい場合 ($\phi_m > \phi_s$)

- 金属のフェルミ準位は半導体のフェルミ準位より**低い**位置にある（仕事関数が大きい=フェルミ準位が低い）
- エネルギーの高い半導体の電子が、エネルギーの低い金属へ移動する
- つまり、n 型半導体から金属へ電子が移動する

ステップ 2：界面への電荷の蓄積

電子が移動すると、界面付近に電荷が蓄積されます。

- n 型半導体側：電子が抜けた後、ドナーイオン（正の固定電荷）が残る
- 金属側：電子が蓄積され、負に帯電する

ステップ 3：電場の発生

界面に電荷が蓄積されると、正電荷から負電荷へ向かう電場 \vec{E} が発生します。この電場は、さらなる電子の移動を妨げる向きに作用します。

ステップ 4：バンドが曲がる

電場が存在すると、電子のポテンシャルエネルギーが空間的に変化します。バンド図では、これが「**バンドが曲がる**」として表現されます。

- 電場の向き：n 型半導体→金属（正電荷から負電荷へ）
- 電子にとってのポテンシャルエネルギー：電場と逆向きに高くなる
- したがって、n 型半導体の界面付近でバンドが**上方に曲がる**

電位差 V と電場 E の関係は：

$$E = -\frac{dV}{dx} \quad (2.29)$$

電子のポテンシャルエネルギー U は、電位 V と電気素量 e を用いて：

$$U = -eV \quad (2.30)$$

バンド図における伝導帯下端 E_c のエネルギーは、電子のポテンシャルエネルギーに対応するため、電位が高い場所ほどバンドは下に位置します（電子にとってエネルギーが低い=安定）。

ステップ5：フェルミ準位が一致する

バンドが曲がり続けると、ある時点では電子の移動が停止します。これは、バンドの曲がりによって生じたポテンシャル障壁が、フェルミ準位の差を相殺するからです。

熱平衡状態では、系全体でフェルミ準位が一定となります。これは、バンドが曲がることで実現されます。

金属と半導体のどちらのフェルミ準位が変化するのか？

ここで重要な質問は、「金属のフェルミ準位が変化するのか？ 半導体のフェルミ準位が変化するのか？」です。

答えは：どちらも変化しますが、変化量が大きく異なります

この非対称性の理由は、キャリア密度（状態密度）の圧倒的な違いにあります。

キャリア密度の比較：

- 金属：自由電子密度 $\approx 10^{22} \sim 10^{23}$ 個/cm³
- n型半導体：電子密度 $\approx 10^{16} \sim 10^{18}$ 個/cm³

→ 金属は半導体の約 $10^5 \sim 10^7$ 倍の電子を持つ

金属のフェルミ準位：

- 金属中の自由電子密度は非常に高い ($\sim 10^{22} \sim 10^{23}$ 個/cm³)
- 電子の「海」から少し出していくだけ
- 10^{23} 個のうちの 10^{16} 個程度 → 無視できる変化
- わずかな電子の出入りでは、フェルミ準位はほとんど変化しない
- 金属内部では、フェルミ準位は接合前とほぼ同じ位置にある
- 金属は「フェルミ準位の基準」として振る舞う

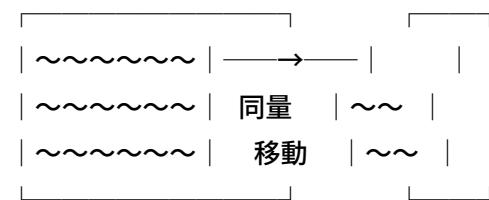
半導体のフェルミ準位：

- 半導体中のキャリア密度は比較的低い ($\sim 10^{10} \sim 10^{16}$ 個/cm³)
- もともと電子が少ない
- 相対的に大きな割合の電子が出入り
- 電子の出入りにより、界面付近でバンド全体が曲がる
- 半導体の内部（バルク）では、フェルミ準位は接合前と同じ位置にある
- しかし、界面付近ではバンドが曲がっているため、見かけ上「フェルミ準位が変化した」ように見える
- 半導体側が金属に「合わせに行く」

水槽とコップの例え：

この状況を、大きな水槽と小さなコップを繋いだときの水の移動で例えることができます。

大きな水槽（金属） 小さなコップ（半導体）



水位ほぼ不变

水位大変化！

接合時に同じ量の電子が移動しても：

- **金属側**：膨大な電子の「海」から少量が移動するだけ → フェルミ準位はほぼ不变
- **半導体側**：相対的に少ない電子から同量が移動 → フェルミ準位が大きく変化（バンドが大きく曲がる）

正確な表現：

したがって、より正確には：

- フェルミ準位自体は移動しない（各物質の内部では接合前と同じ）
- 電子が移動する（高エネルギー側から低エネルギー側へ）
- 界面に電荷が蓄積される
- 電場が発生する
- 半導体側のバンドが曲がる（金属側はほとんど変化しない）
- バンドが曲がった結果、熱平衡状態では系全体でフェルミ準位が一定になる

これが、次節以降で詳しく説明する金属-半導体接合の形成メカニズムです。図 2.16～2.19 で示されるバンド図は、このメカニズムによってバンドが曲がった後の平衡状態を表しています。

2.7.2 仕事関数

金属や半導体から電子を取り出すために必要なエネルギーを**仕事関数** (work function) ϕ と呼びます。仕事関数は、真空準位からフェルミ準位までのエネルギー差として定義されます。

$$\phi = E_{\text{vacuum}} - E_F \quad (2.31)$$

図 2.15 の左側の注釈に示されているように、仕事関数は「物質の束縛から完全に解放するためのエネルギー」です。

代表的な物質の仕事関数を以下に示します。

- 金 (Au) : $\phi_m \approx 5.1 \text{ eV}$
- アルミニウム (Al) : $\phi_m \approx 4.3 \text{ eV}$
- タングステン (W) : $\phi_m \approx 4.5 \text{ eV}$
- n 型シリコン (Si) : $\phi_s \approx 4.0 \text{ eV}$ (ドーピング濃度に依存)
- p 型シリコン (Si) : $\phi_s \approx 5.0 \text{ eV}$ (ドーピング濃度に依存)

電子親和力：

半導体には、仕事関数の他に電子親和力 (electron affinity) χ_s という重要なパラメータがあります。電子親和力は、真空準位から伝導帯下端までのエネルギー差として定義されます：

$$\chi_s = E_{\text{vacuum}} - E_c \quad (2.32)$$

シリコンの場合、 $\chi_s \approx 4.05$ eV です。電子親和力は、半導体の種類で決まる固有の値であり、ドーピングには依存しません。

仕事関数と電子親和力の関係は、以下のようになります：

- n 型半導体: $\phi_s = \chi_s + (E_c - E_F)$
- p 型半導体: $\phi_s = \chi_s + E_g - (E_F - E_v)$

ドーピング濃度によってフェルミ準位 E_F が変化するため、半導体の仕事関数 ϕ_s もドーピング濃度に依存します。

2.7.3 金属-半導体接合の形成

金属と半導体を接合すると、それぞれの仕事関数の違いにより、電子が移動します。接合後は、フェルミ準位が一致します（熱平衡状態）。

重要な原理：

熱平衡状態では、系全体でフェルミ準位 E_F が一定となります。これは、pn 接合と同じ原理です。フェルミ準位を一致させるために、電子が移動し、界面に電荷が蓄積され、バンドが曲がります。

金属-半導体接合の形成過程：

1. 接合前：金属と半導体はそれぞれ独立した系で、異なるフェルミ準位を持つ
2. 接合時：電子が移動し、界面に電荷が蓄積される
3. 接合後（平衡状態）：フェルミ準位が一致し、電子の移動が停止する

接合のタイプ（整流性かオーム性か）は、金属の仕事関数 ϕ_m と半導体の仕事関数 ϕ_s の大小関係、および半導体の型（n 型か p 型か）によって決まります。

金属と n 型半導体の接合

図 2.16 に、金属と n 型半導体を接合する前の状態を示します。

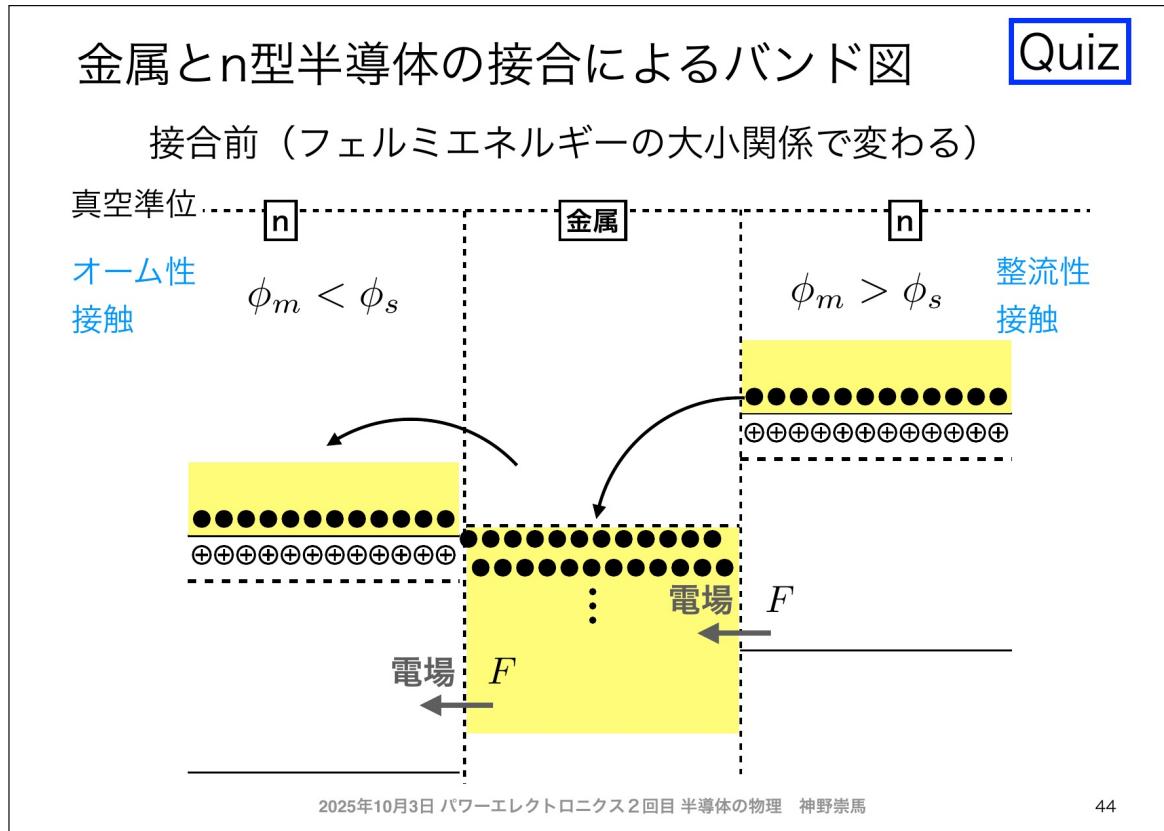


図 2.16 金属と n 型半導体の接合前のバンド図（フェルミエネルギーの大小関係で接合タイプが変わる）

接合前の状態では、左側に n 型半導体 ($\phi_m < \phi_s$)、中央に金属、右側に n 型半導体 ($\phi_m > \phi_s$) が独立して存在しています。それぞれのフェルミ準位は異なる位置にあります。

図 2.17 に、金属と n 型半導体を接合した後の状態を示します。

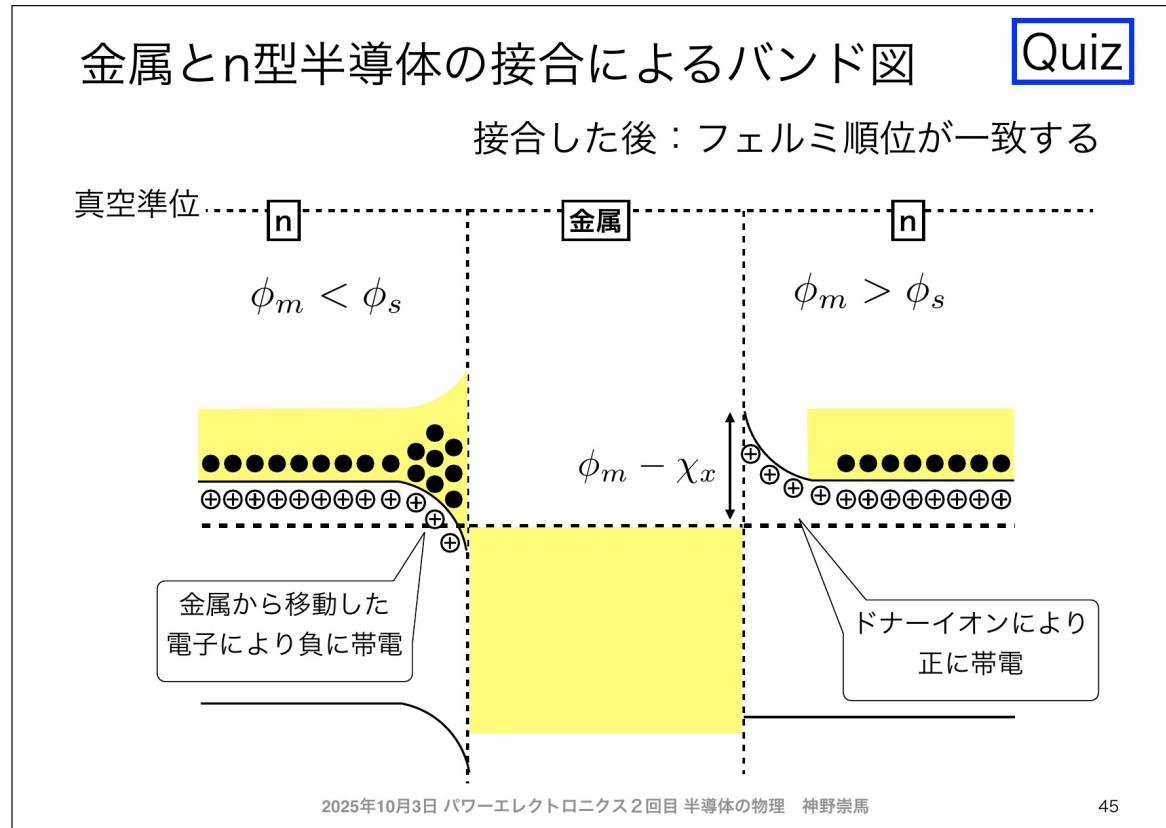


図 2.17 金属と n 型半導体の接合後のバンド図（フェルミ準位が一致する）

ケース 1： $\phi_m > \phi_s$ の場合（右側）：整流性接触

1. 接合前：金属のフェルミ準位が半導体のフェルミ準位より低い位置にある
2. 電子の移動：接合すると、エネルギーの高い位置（半導体のフェルミ準位）から低い位置（金属のフェルミ準位）へ電子が移動しようとする。つまり、n 型半導体から金属へ電子が移動する
3. 界面の電荷分布：
 - n 型半導体側：電子が抜けた後に、ドナーイオン (+) が残る
 - 金属側：移動してきた電子により、負に帯電する
4. 空乏層の形成：n 型半導体の界面付近に、キャリアがほとんど存在しない空乏層が形成される。空乏層内には正の固定電荷（ドナーイオン）が存在する
5. 電場の発生：正電荷（半導体側）から負電荷（金属側）へ向かう電場 F が発生する
6. バンドの曲がり：電場により、n 型半導体のバンドが界面で上方に曲がる（図 2.17 右側）
7. エネルギー障壁の形成：界面にエネルギー障壁が形成され、電子が半導体から金属へ移動するのを妨げる。この障壁により、整流性（一方向のみ電流を流す性質）が生じる

ケース 2： $\phi_m < \phi_s$ の場合（左側）：オーム性接触

1. 接合前：金属のフェルミ準位が半導体のフェルミ準位より高い位置にある
2. 電子の移動：接合すると、エネルギーの高い位置（金属のフェルミ準位）から低い位置（半導体のフェルミ準位）へ電子が移動しようとする。つまり、金属から n 型半導体へ電子が移動する

3. 界面の電荷分布：

- n 型半導体側：金属から移動してきた電子が蓄積され、負に帯電する
 - 金属側：電子が抜けた後、正に帯電する
4. 電場の発生：正電荷（金属側）から負電荷（半導体側）へ向かう電場 F が発生する
5. バンドの曲がり：電場により、n 型半導体のバンドが界面で下方に曲がる（図 2.17 左側）
6. 低抵抗接触：界面にエネルギー障壁がほとんど存在しないか、非常に薄いため、電子が容易に通過できる。これにより、オーム性接触（低抵抗の双方向接觸）となる

金属と p 型半導体の接合

次に、金属と p 型半導体の接合について見てきます。図 2.18 に、金属と p 型半導体を接合する前の状態を示します。

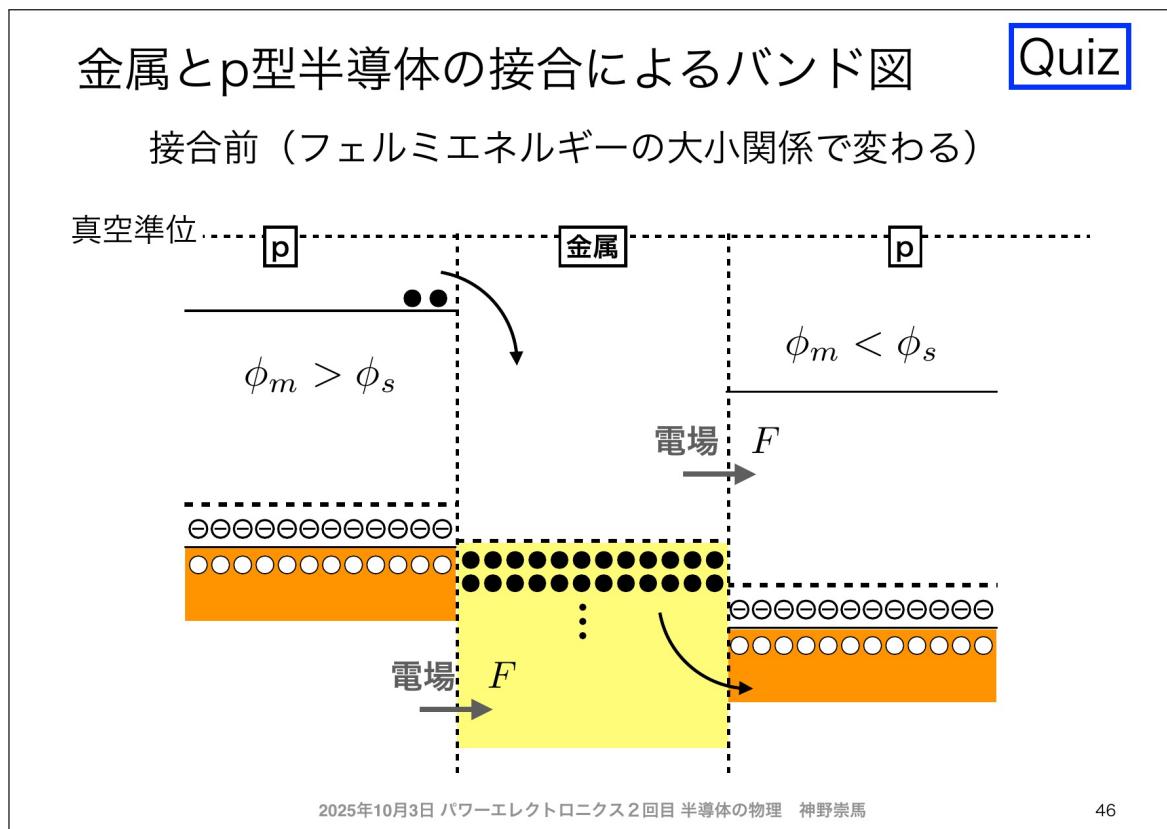


図 2.18 金属と p 型半導体の接合前のバンド図（フェルミエネルギーの大小関係で接合タイプが変わる）

図 2.19 に、金属と p 型半導体を接合した後の状態を示します。

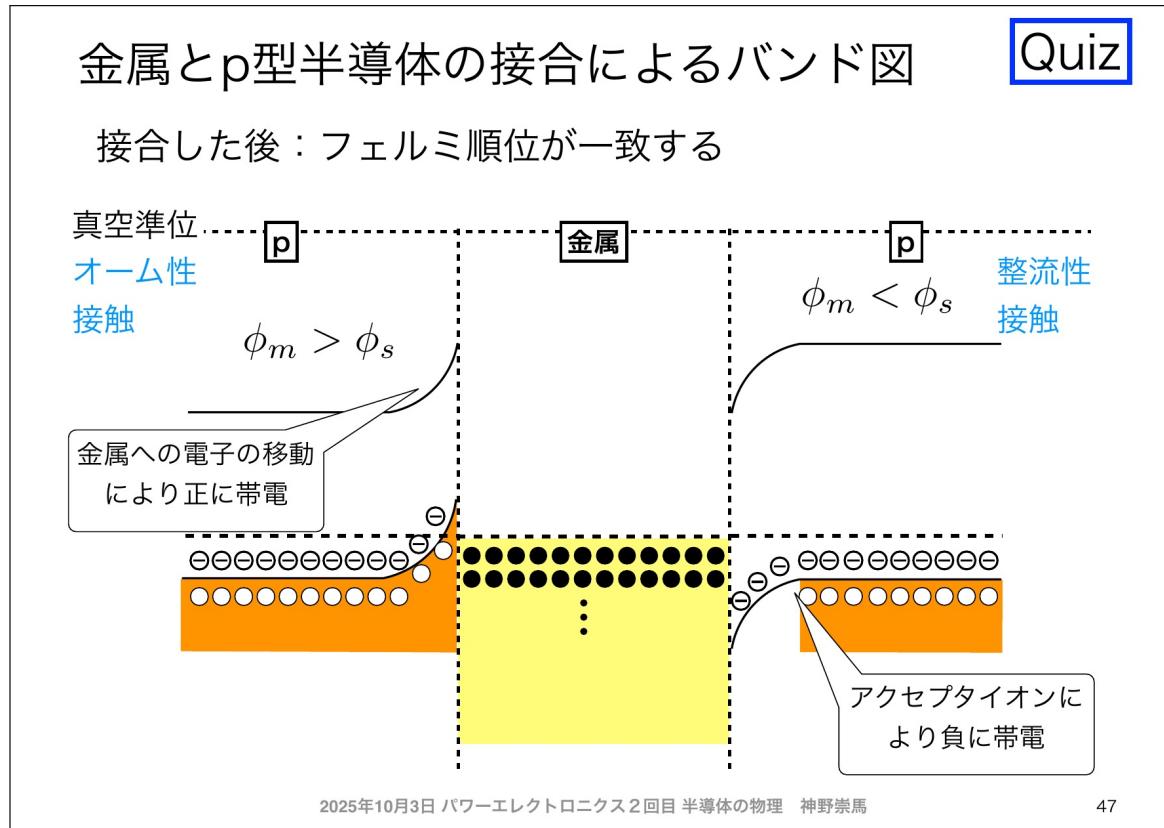


図 2.19 金属と p 型半導体の接合後のバンド図（フェルミ準位が一致する）

ケース 3： $\phi_m > \phi_s$ の場合（左側）：オーム性接触

1. 接合前：金属のフェルミ準位が p 型半導体のフェルミ準位より低い位置にある
2. 電子の移動：接合すると、エネルギーの高い位置（p 型半導体のフェルミ準位）から低い位置（金属のフェルミ準位）へ電子が移動する。つまり、p 型半導体から金属へ電子が移動する
3. 界面の電荷分布：
 - p 型半導体側：電子が抜けることは、正孔が増えることと等価である。つまり、p 型半導体の界面付近に正孔が蓄積される（正に帯電する）
 - 金属側：移動してきた電子により、負に帯電する
4. 電場の発生：正電荷（半導体側）から負電荷（金属側）へ向かう電場 F が発生する
5. バンドの曲がり：電場により、p 型半導体のバンドが界面で下方に曲がる（図 2.19 左側）
6. 低抵抗接觸：p 型半導体では、多数キャリアは正孔である。界面に正孔が蓄積されるため、電流が流れやすいオーム性接觸となる

ケース 4： $\phi_m < \phi_s$ の場合（右側）：整流性接觸

1. 接合前：金属のフェルミ準位が p 型半導体のフェルミ準位より高い位置にある
2. 電子の移動：接合すると、エネルギーの高い位置（金属のフェルミ準位）から低い位置（p 型半導体のフェルミ準位）へ電子が移動する。つまり、金属から p 型半導体へ電子が移動する
3. 界面の電荷分布：
 - p 型半導体側：金属から電子が注入されることは、正孔が減少することと等価である。界

- 面付近の正孔が電子と再結合して消滅し、アクセプタighton (−) が残る（負に帶電する）
- 金属側：電子が抜けた後、正に帶電する
 - 4. 空乏層の形成：p 型半導体の界面付近に、キャリア（正孔）がほとんど存在しない空乏層が形成される
 - 5. 電場の発生：正電荷（金属側）から負電荷（半導体側）へ向かう電場 F が発生する
 - 6. バンドの曲がり：電場により、p 型半導体のバンドが界面で上方に曲がる（図 2.19 右側）
 - 7. エネルギー障壁の形成：界面にエネルギー障壁が形成され、正孔が半導体から金属へ移動するのを妨げる。この障壁により、整流性が生じる

n 型半導体と p 型半導体での接合タイプの違い

ここで重要なポイントは、同じ仕事関数の大小関係でも、n 型半導体と p 型半導体では接合タイプが逆になるということです。

表 2.2 金属-半導体接合のタイプ（仕事関数の大小関係による分類）

| 仕事関数の関係 | n 型半導体との接合 | p 型半導体との接合 |
|-------------------|------------|------------|
| $\phi_m > \phi_s$ | 整流性接触 | オーム性接触 |
| $\phi_m < \phi_s$ | オーム性接触 | 整流性接触 |

この違いが生じる理由：

- n 型半導体では、多数キャリアは電子である。 $\phi_m > \phi_s$ の場合、電子が n 型半導体から金属へ移動し、界面に空乏層（正の固定電荷）が形成され、エネルギー障壁ができる（整流性）。
- p 型半導体では、多数キャリアは正孔である。 $\phi_m > \phi_s$ の場合、電子が p 型半導体から金属へ移動するが、これは正孔が蓄積されることを意味する。正孔は多数キャリアなので、電流が流れやすくなる（オーム性）。
- つまり、同じ $\phi_m > \phi_s$ でも、n 型では多数キャリア（電子）が減少して空乏層ができるのに対し、p 型では多数キャリア（正孔）が増加して低抵抗接觸となる。

実際のデバイスへの応用：

- 半導体素子の電極（配線接続部）には、オーム性接觸が必要である
- n 型半導体の電極には、 $\phi_m < \phi_s$ となる金属を選ぶか、半導体表面を高濃度にドーピングする
- p 型半導体の電極には、 $\phi_m > \phi_s$ となる金属を選ぶか、半導体表面を高濃度にドーピングする
- 高濃度ドーピング ($> 10^{19}$ 個/cm³) により空乏層幅を極めて薄くし、トンネル効果で電子が通過できるようにすることで、仕事関数の関係によらずオーム性接觸を実現できる

2.7.4 ショットキー接合

前節で説明したように、金属と n 型半導体を接合する際、 $\phi_m > \phi_s$ の場合に整流性接觸（ショットキー接合）が形成されます。この接合はショットキー接合と呼ばれ、pn 接合と同様に整流性（一方向のみ電流を流す性質）を持ちます。

ショットキー障壁：

ショットキー接合では、界面にエネルギー障壁が形成されます。このエネルギー障壁の高さ ϕ_B を **ショットキー障壁** と呼び、以下の式で表されます。

$$\phi_B = \phi_m - \chi_s \quad (2.33)$$

ここで、 χ_s は半導体の電子親和力（真空準位から伝導帯下端までのエネルギー差）です。

各記号の物理的意味：

ショットキーバリアの式 $\phi_B = \phi_m - \chi_s$ を理解するために、各記号の意味を明確にします。

- ϕ_m (**金属の仕事関数**) :

- 真空準位から金属のフェルミ準位までのエネルギー差
- 金属から電子 1 個を取り出すのに必要なエネルギー
- 例：Al ≈ 4.3 eV、Au ≈ 5.1 eV

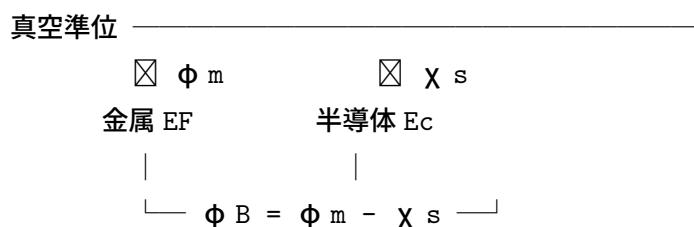
- χ_s (**半導体の電子親和力**) :

- 真空準位から半導体の伝導帯端までのエネルギー差
- 真空中の静止した電子を伝導帯底に入れたときに得られるエネルギー
- 例：Si ≈ 4.05 eV、GaAs ≈ 4.07 eV
- **重要**：電子親和力は半導体材料固有の値で、ドーピングには依存しない

- ϕ_B (**ショットキーバリア高さ**) :

- 金属のフェルミ準位から半導体の伝導帯端までのエネルギー差
- 金属から半導体へ電子が移る際の障壁の高さ
- この値が大きいほど、電子の移動が困難（整流性が強い）

バンド図での理解：



具体例：Au (金) と n型 Si 接合

具体的な数値で計算してみましょう：

- $\phi_m(\text{Au}) \approx 5.1$ eV
- $\chi_s(\text{Si}) \approx 4.05$ eV
- $\phi_B \approx 5.1 - 4.05 \approx 1.05$ eV

この 1.05 eV が、金属から半導体への電子注入を妨げる障壁となります。この障壁の高さは、以下のデバイス特性を決定する最も重要なパラメータです：

- **整流特性**：障壁の高さが大きいほど、整流性が強くなる
- **逆方向リーク電流**： $I_{\text{leak}} \propto \exp(-\phi_B/kT)$ で減少
- **接触抵抗**：オーム性接触では $\phi_B < 0$ となるように設計

接合タイプとの関係：

- $\phi_m > \chi_s$ の場合（整流性接触）：
 - $\phi_B = \phi_m - \chi_s > 0 \rightarrow$ 正のバリアが存在
 - 電子の流れが制限される
 - ショットキーダイオードとして機能
- $\phi_m < \chi_s$ の場合（オーム性接触）：
 - $\phi_B = \phi_m - \chi_s < 0 \rightarrow$ バリアが存在しない
 - 電子が金属→半導体へ容易に流れる
 - 低抵抗接觸

ショットキー接合の特徴と応用：

- 順方向電圧降下が小さい：pn 接合のダイオードでは順方向電圧降下が約 0.7 V（シリコンの場合）であるのに対し、ショットキーバリアダイオードでは約 0.3~0.4 V と小さい。これにより、導通損失を低減できる
- 高速スイッチング：pn 接合では少数キャリアの蓄積効果（リカバリ時間）があるが、ショットキー接合では多数キャリアのみが関与するため、高速スイッチングが可能
- 逆方向耐圧が比較的低い：ショットキー接合の逆方向耐圧は、pn 接合に比べて低い（通常 100 V 以下）。これは、空乏層内の電場集中が大きいためである
- 温度特性：ショットキー障壁は温度に依存し、高温では逆方向漏れ電流が増加する
- 主な応用例：
 - ショットキーバリアダイオード（SBD）：低電圧・高速スイッチング用途
 - 整流回路：AC-DC 変換器の二次側整流
 - フリーホイールダイオード：インバータ回路の環流ダイオード

2.7.5 オーム接合

前節で説明したように、金属と半導体を接合する際、以下の条件でオーム性接合（オーム接合）が形成されます：

- n 型半導体との接合： $\phi_m < \phi_s$
- p 型半導体との接合： $\phi_m > \phi_s$

オーム接合は低抵抗の接合となり、整流性を持ちません。半導体素子の電極として不可欠です。

オーム接合の特徴：

- 線形な電流-電圧特性：電流 I と電圧 V の関係がオームの法則 $V = IR$ に従う（線形）
- 接触抵抗が非常に小さい：接触抵抗 R_c は、通常 $10^{-6} \sim 10^{-8} \Omega \cdot \text{cm}^2$ と非常に小さい
- 双方向に電流が流れる：整流性がないため、正負両方向に電流が流れる
- 温度安定性が良い：ショットキー接合に比べて、温度による特性変化が小さい

オーム接合の実現方法：

実際のデバイスでは、以下の方法でオーム接合を実現します。

1. 適切な金属の選択：

- n型半導体：仕事関数の小さい金属（例：アルミニウム、チタン）
- p型半導体：仕事関数の大きい金属（例：金、白金）

2. 高濃度ドーピング：半導体表面を高濃度にドーピング ($> 10^{19}$ 個/cm³) することで、空乏層幅を極めて薄くする（数 nm 以下）。これにより、電子がトンネル効果で障壁を通過できるようになり、仕事関数の関係によらずオーム性接触を実現できる

3. 合金化処理：金属と半導体を高温で熱処理し、界面に金属シリサイド層を形成することで、低抵抗接合を実現する

主な応用例：

- 半導体素子の電極（ソース、ドレイン、エミッタ、コレクタ電極）
- 配線接続部
- ボンディングパッド

金属-半導体接合の理解は、実際のパワー半導体デバイスを設計・製造する上で不可欠です。次章では、これらの接合を利用したダイオード、トランジスタ、MOSFETなどの動作原理を学びます。

2.8 まとめ

本章では、パワーエレクトロニクスで使用される半導体素子を理解するために必要な半導体の物理について学びました。

2.8.1 重要なポイント

1. 半導体の定義：

- 半導体は、電流を流したり流さなかったりすることができる物質
- 導体と絶縁体の中間的な性質を持つ
- 外部条件によって電気伝導性を制御できる

2. 原子と電子：

- 電子は原子核の周りの軌道上に存在する
- 各軌道は固有のエネルギーを持つ
- エネルギーの低い軌道から電子が詰まる

3. バンド理論：

- 固体では、多数の原子が集まることでエネルギー準位がバンドを形成する
- 働電子帯（電子で満たされている）と伝導帯（電子が移動できる）がある
- バンドギャップの大きさにより、導体・半導体・絶縁体が決まる

4. フェルミ・ディラック分布：

- 電子がどのエネルギー準位に存在するかを統計的に扱う
- フェルミエネルギーは、電子が存在する確率が 50% となるエネルギー

- 室温では熱エネルギーにより、わずかに電子が伝導帯に励起される

5. ドーピング：

- n 型半導体：5 値元素を添加し、電子が多数キャリア
- p 型半導体：3 値元素を添加し、正孔が多数キャリア
- わずかな不純物でも電気伝導性が大きく変化する

6. pn 接合：

- キャリアの拡散により空乏層が形成される
- 空乏層内に電場が発生し、バンドが曲げられる
- 拡散電流とドリフト電流が釣り合い、平衡状態となる
- 空乏層幅は不純物濃度の平方根に反比例する

7. 金属-半導体接合：

- 仕事関数の違いにより、ショットキー接合またはオーム接合が形成される
- ショットキー接合は整流性を持つ
- オーム接合は低抵抗接続となり、電極として使用される

2.8.2 次回の予告

次回以降の講義では、以下の内容について学びます。

- pn 接合に電圧を印加したときの動作（順バイアス・逆バイアス）
- ダイオードの電流-電圧特性
- トランジスタの動作原理
- MOSFET、IGBT などのパワー半導体素子の動作原理
- 半導体素子の特性と応用

本章で学んだ内容は、これらの素子を理解するための基礎となります。特に、バンド図の描き方、空乏層の形成メカニズム、キャリアの拡散とドリフトの概念は重要です。しっかりと復習しておきましょう。

2.8.3 演習問題

- シリコンのバンドギャップが 1.1 eV であることを使って、室温 (300 K) で価電子帯から伝導帯に励起される電子の割合を概算せよ。(ヒント：フェルミ・ディラック分布を使用)
- n 型シリコンで、ドナー濃度が $N_d = 10^{17}$ 個/cm³ のとき、少数キャリア（正孔）の濃度を求めよ。真性キャリア濃度は $n_i = 1.5 \times 10^{10}$ 個/cm³ とする。
- pn 接合の空乏層幅の式を、ポアソン方程式を使って導出せよ。(ヒント：空乏層内の電荷密度から電場、電位を求め、境界条件を適用する)
- 金 ($\phi_m = 5.1$ eV) と n 型シリコン ($\phi_s = 4.0$ eV) の接合は、ショットキー接合かオーム接合か答えよ。また、その理由を説明せよ。
- パワーエレクトロニクスで炭化シリコン (SiC) や窒化ガリウム (GaN) などのワイドバンドギャップ半導体が注目される理由を、バンドギャップの大きさと半導体の性質の関係から説明

せよ。

第3章

パワー半導体の動作原理

3.1 はじめに

3.1.1 本章の目的と学習目標

本章では、パワーエレクトロニクスで使用される半導体スイッチング素子の動作原理について学びます。前章で学んだ半導体の物理的性質を基礎として、実際のパワー半導体素子がどのように動作するのかを理解することが目標です。

本章の学習目標は以下の通りです：

1. スイッチング素子の物理を理解する
2. 半導体の構造からスイッチの制御の原理を理解する
3. ワイドギャップ半導体の特徴を理解する

本日の目標

スイッチング素子の物理を理解する

- ・ 半導体の構造からスイッチの制御の原理を理解する
- ・ ワイドギャップ半導体の特徴を理解する

2024年10月4日 パワーエレクトロニクス3回目 パワー半導体の動作原理 神野崇馬 soma.jinno@oit.ac.jp

2

図3.1 本日の目標

3.1.2 本章で学ぶスイッチの種類

パワーエレクトロニクスで使用される主要なスイッチング素子には、以下のようなものがあります：

- ・ **ダイオード**：最も基本的な半導体素子で、一方向にのみ電流を流す
- ・ **サイリスタ**：制御可能なスイッチング素子
- ・ **トランジスタ**：電流または電圧で制御できるスイッチング素子
- ・ **IGBT**：絶縁ゲートバイポーラトランジスタ
- ・ **MOSFET**：金属酸化膜半導体電界効果トランジスタ

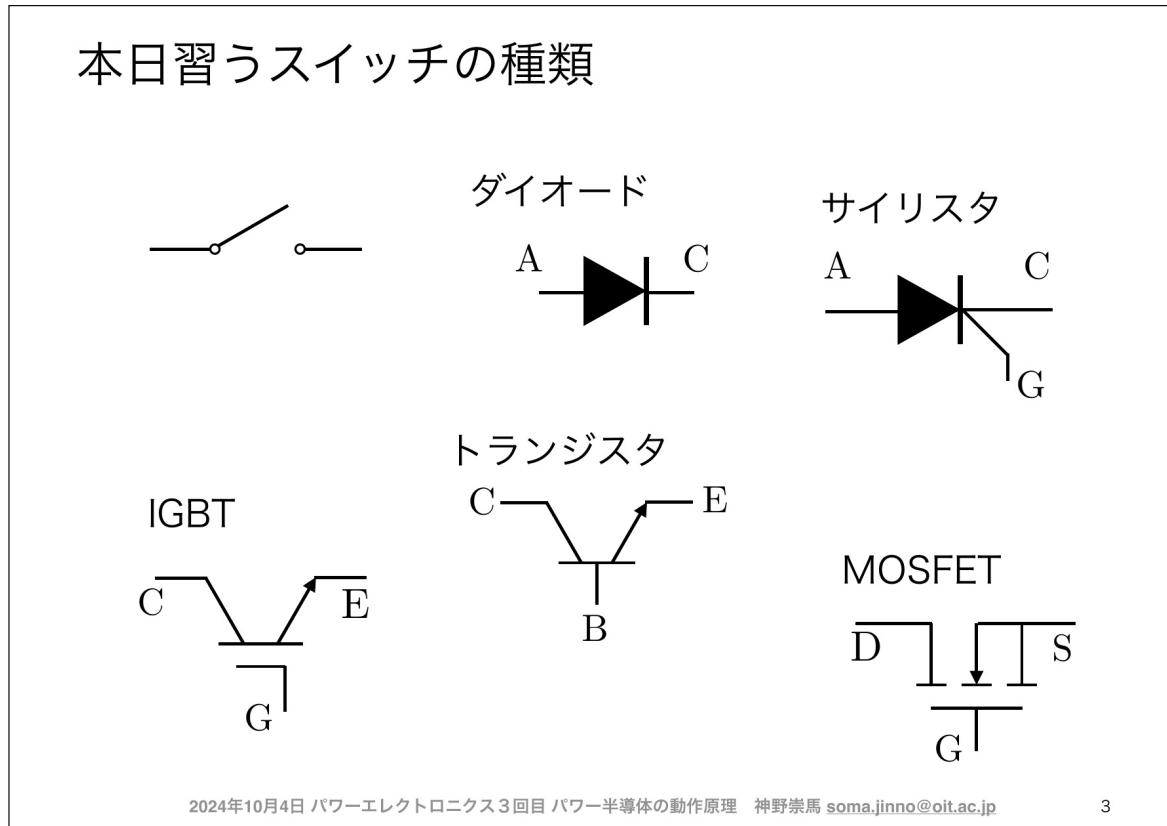


図 3.2 本日習うスイッチの種類

これらの素子は、それぞれ異なる特性を持ち、用途に応じて使い分けられます。

3.2 半導体スイッチの応用先

3.2.1 用途に応じたスイッチの使い分け

半導体スイッチは、その出力容量と動作周波数によって使い分けられます。図 3.3 に示すように、サイリスタは電鉄や製鉄などの大容量・低周波数の用途に、IGBT は電力機器や自動車などの中容量・中周波数の用途に、MOSFET は電子レンジや洗濯機などの小容量・高周波数の用途に使用されます。

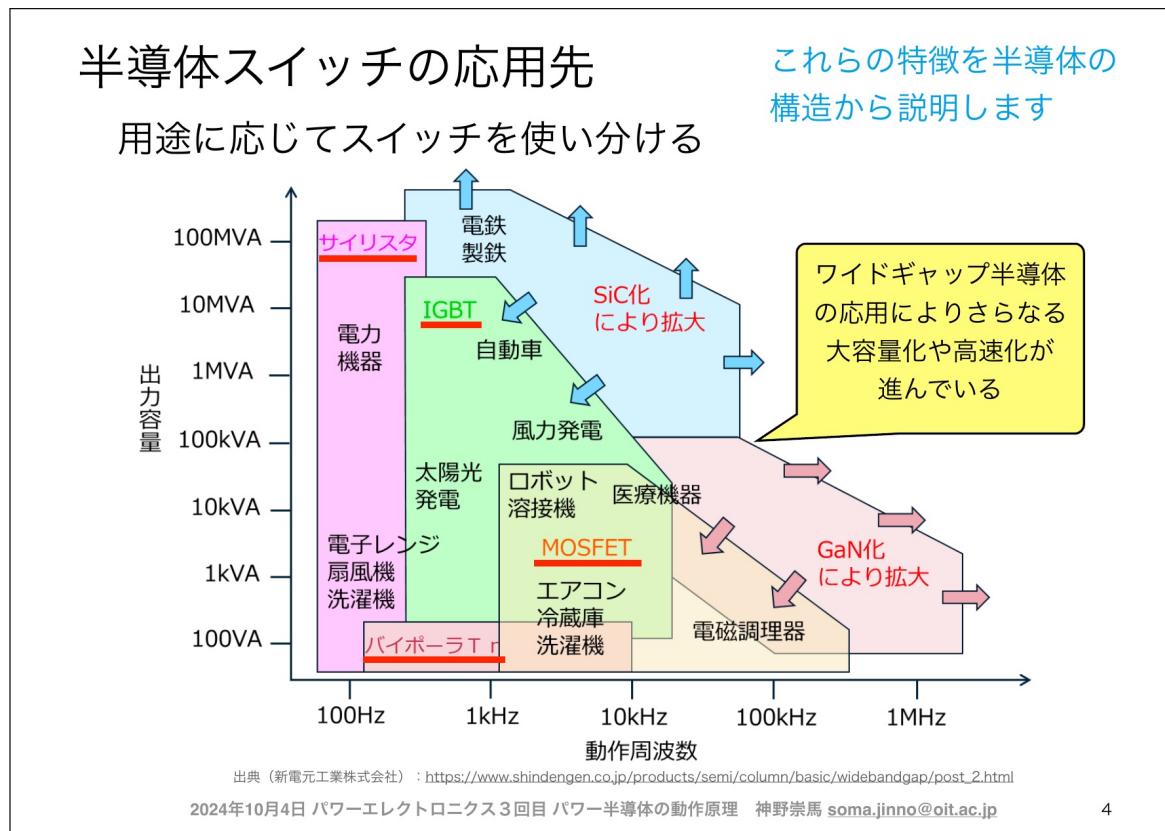


図3.3 半導体スイッチの応用先

近年では、SiC（シリコンカーバイド）やGaN（窒化ガリウム）などのワイドギャップ半導体の応用により、さらなる大容量化や高速化が進んでいます。これにより、従来は困難だった領域への応用が可能になっています。

3.3 パワー半導体スイッチに求められる機能

3.3.1 電力変換用途での要求特性

パワー半導体スイッチは、電力変換の用途で使用されるため、以下の特性が求められます：

1. **高耐圧**（オフ時）：スイッチがオフの状態では、高電圧がかかっても破壊されない耐圧性が必要
2. **低抵抗**（オン時）：スイッチがオンの状態では、大電流が流れてても損失が小さい低抵抗性が必要

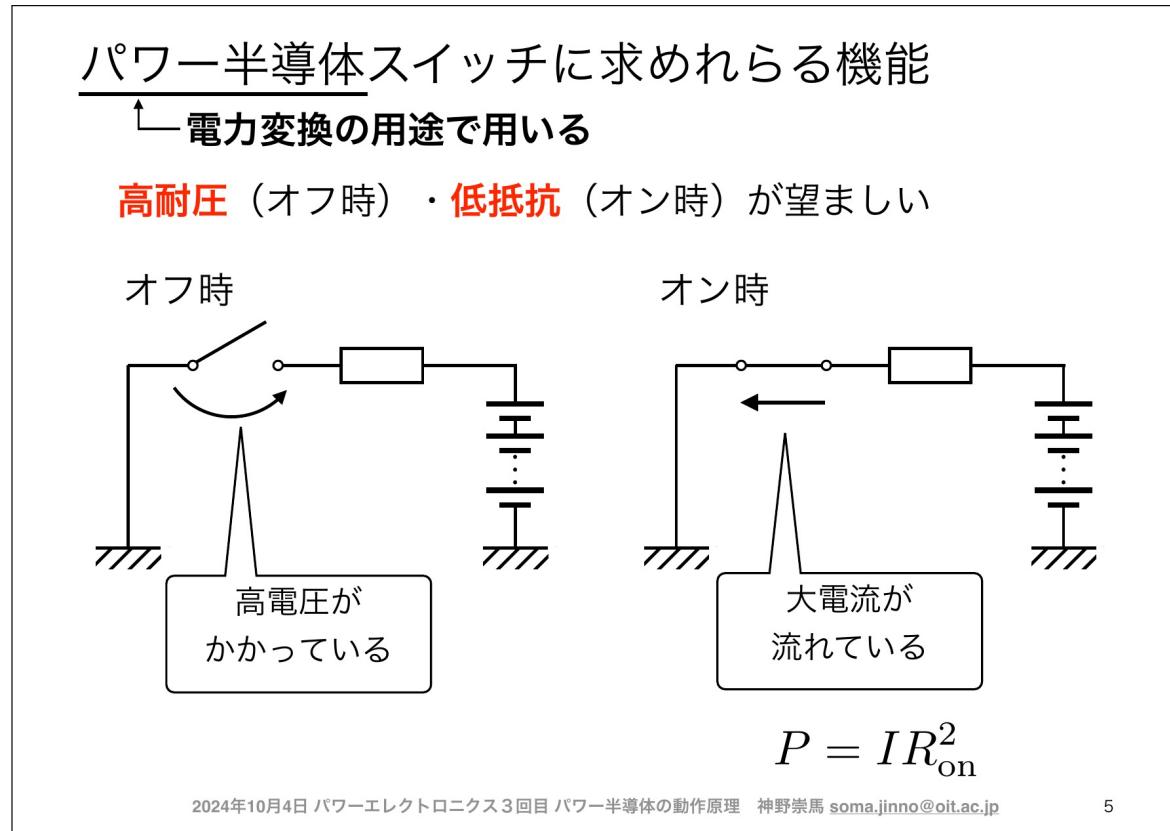


図 3.4 パワー半導体スイッチに求められる機能

オン時の電力損失は、電流 I とオン抵抗 R_{on} の関係から $P = IR_{\text{on}}^2$ で表されます。したがって、オン抵抗を小さくすることが、効率の良いスイッチング素子を実現する上で重要です。

3.3.2 パワー半導体の耐圧と損失のトレードオフ

パワー半導体素子の設計においては、耐圧と損失の間にトレードオフの関係があります。図 3.5 に示すように、pn 接合の耐圧を上げるためにドーピング濃度を小さくする必要がありますが、一方でドリフト電流による損失を小さくするためにはドーピング濃度を大きくする必要があります。

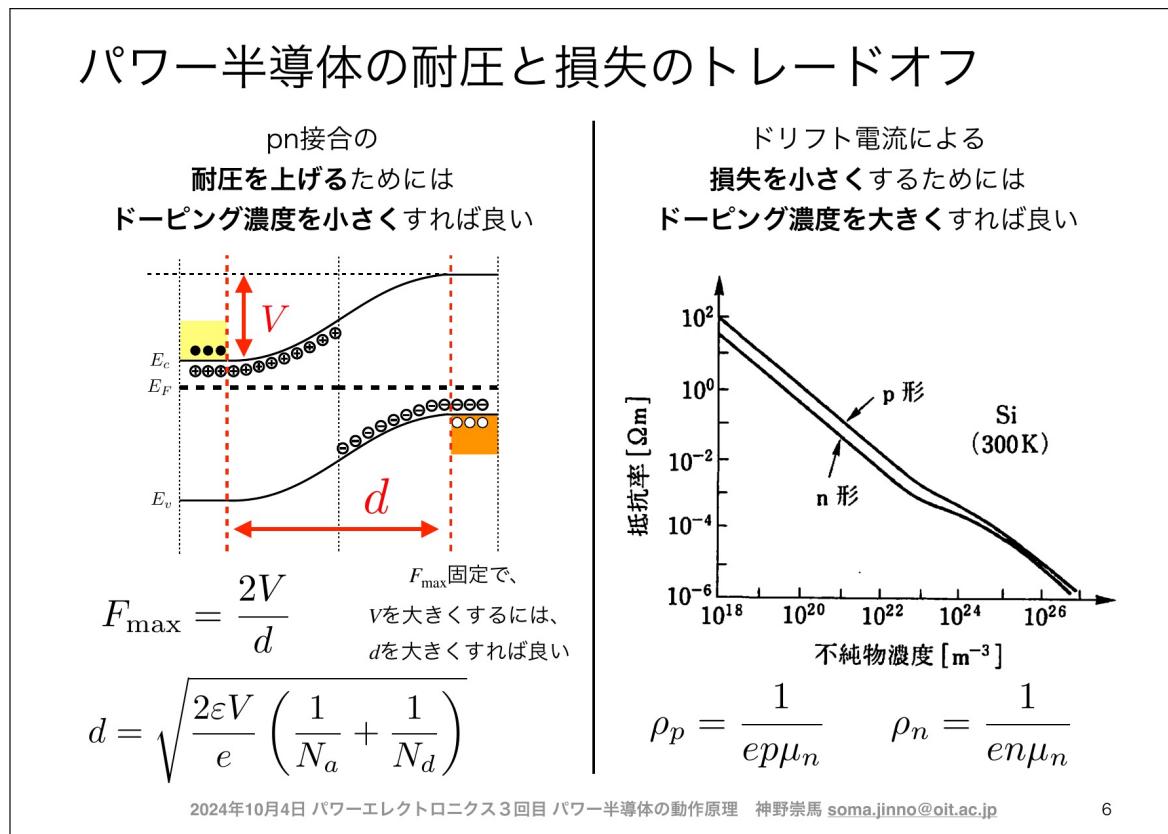


図3.5 パワー半導体の耐圧と損失のトレードオフ

最大電界 F_{\max} は、空乏層幅 d と耐圧 V の関係から以下の式で表されます：

$$F_{\max} = \frac{2V}{d} \quad (3.1)$$

また、空乏層幅 d は以下の式で計算されます：

$$d = \sqrt{\frac{2\varepsilon V}{e} \left(\frac{1}{N_a} + \frac{1}{N_d} \right)} \quad (3.2)$$

ここで、 ε は誘電率、 e は電荷素量、 N_a はアクセプタ濃度、 N_d はドナー濃度です。

右側のグラフは、不純物濃度と抵抗率の関係を示しています。n型半導体とp型半導体では、不純物濃度が増加すると抵抗率が減少することがわかります。

3.4 スイッチの制御について

3.4.1 制御可能性による分類

半導体スイッチは、その制御方法によって分類できます。図3.6に示すように、スイッチの制御には以下の2つのタイプがあります：

1. 好きなときに切り替え可能：電圧または電流で制御できるスイッチ（例：トランジスタ、MOSFET、IGBT）

2. ある条件で切り替わる：特定の条件下でのみオン・オフが切り替わるスイッチ（例：ダイオード）

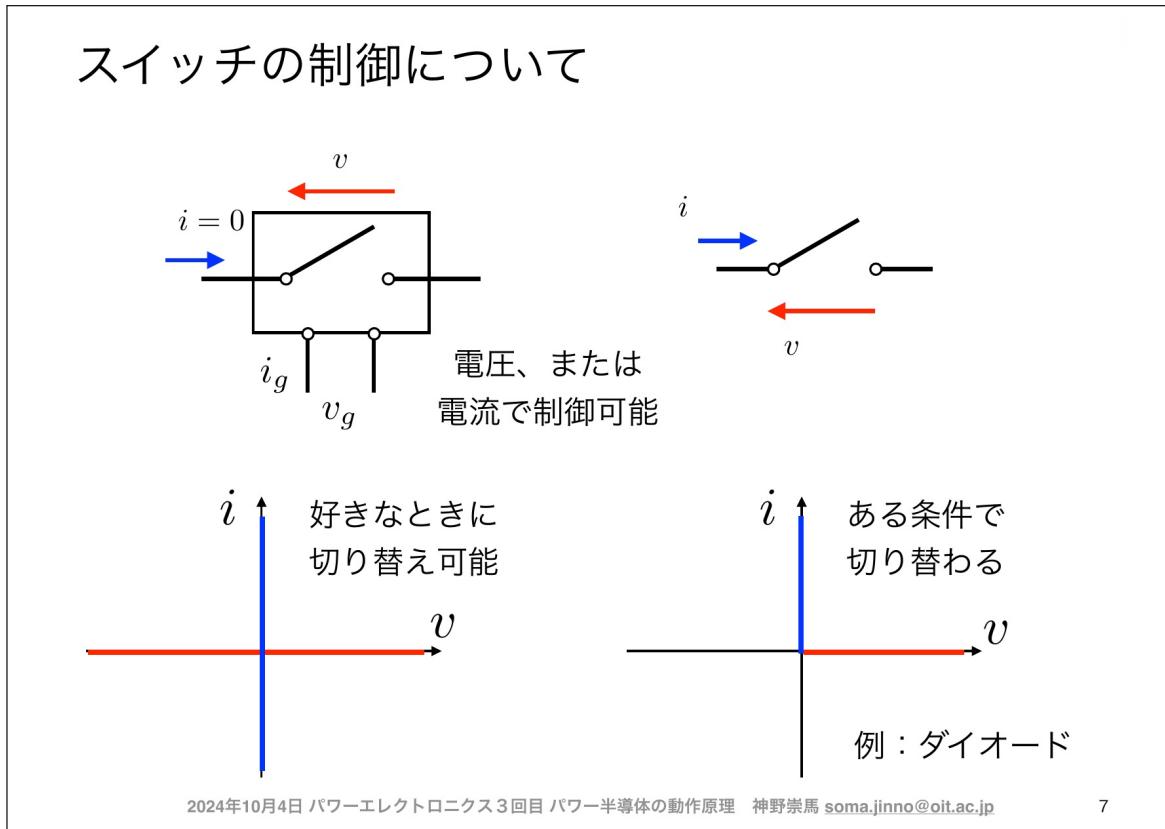


図 3.6 スイッチの制御について

制御可能なスイッチは、ゲート電圧 v_g やベース電流 i_g によって、主電流 i を制御することができます。

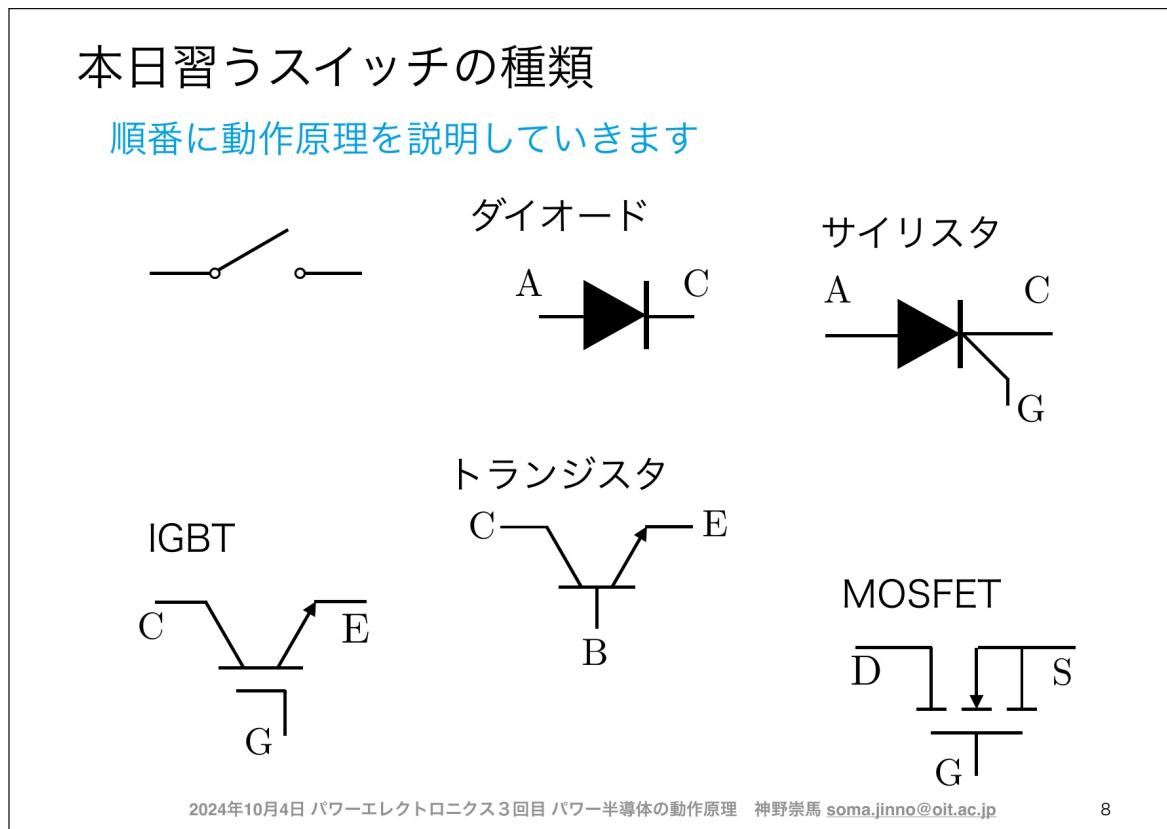


図3.7 本日習うスイッチの種類（回路記号）

3.5 ダイオードの動作原理

3.5.1 ダイオードの基本構造

ダイオードは、pn接合を基本とした最もシンプルな半導体素子です。p型半導体とn型半導体を接合することで、一方向にのみ電流を流す整流作用を実現します。ダイオードは制御端子を持たず、印加される電圧によって自動的にオン・オフが切り替わります。

3.5.2 ダイオードのスイッチ特性

図3.8に、ダイオードの電圧-電流特性を示します。

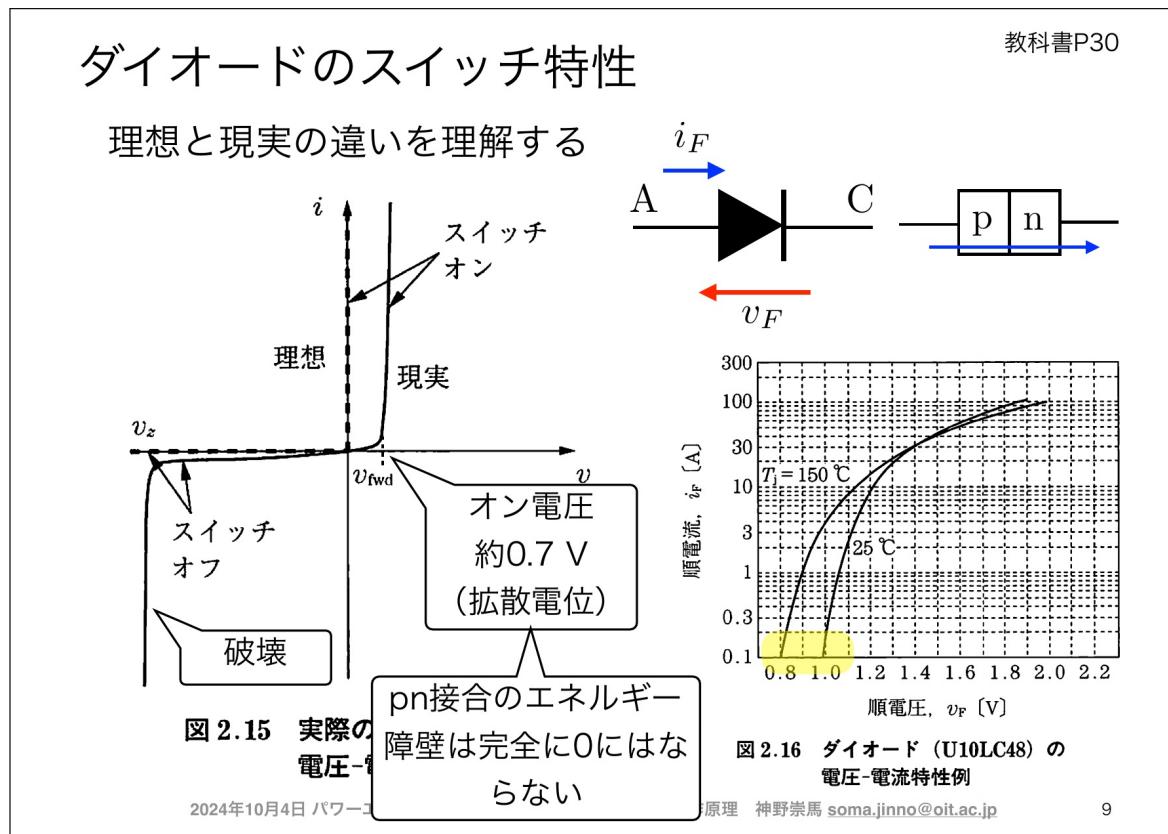


図 3.8 ダイオードのスイッチ特性

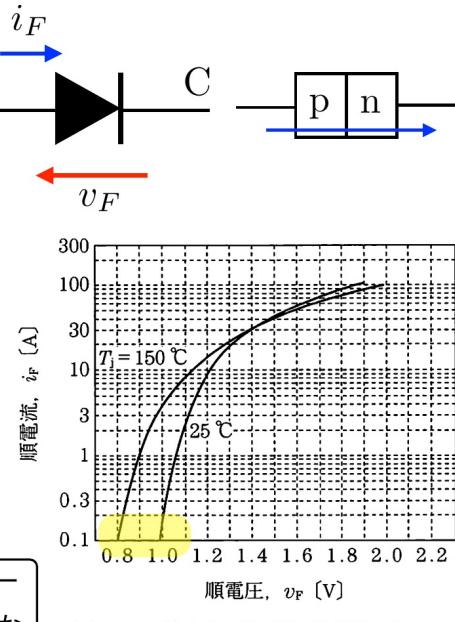
ダイオードの特性は以下のようになります：

- 順方向バイアス時（アノードがカソードより高電位）：
 - pn 接合の拡散電位（約 0.7 V）を超えると電流が流れ始める
 - オン電圧 $v_{fwd} \approx 0.7$ V（シリコンダイオードの場合）
 - 実際のダイオードでは、理想的なゼロ抵抗ではなく、わずかな電圧降下が存在する
- 逆方向バイアス時（カソードがアノードより高電位）：
 - 空乏層が広がり、電流はほとんど流れない
 - 逆方向電圧が破壊電圧を超えると、絶縁が破れて電流が流れる（破壊）

右側のグラフは、実際のダイオード（U10LC48）の電圧-電流特性を示しています。温度が高くなると（150 °C）、順方向電圧が小さくなることがわかります。これは、温度上昇により真性キャリア濃度が増加するためです。

重要なポイント：

pn 接合のエネルギー障壁は完全にゼロにはならないため、ダイオードには必ず順方向電圧降下が存在します。この電圧降下は、ダイオードの損失の原因となります。



3.6 バイポーラトランジスタ (BJT) の動作原理

3.6.1 BJT の基本構造

バイポーラトランジスタ (BJT: Bipolar Junction Transistor) は、npn型またはpnp型の3層構造を持つ半導体素子です。図3.9に示すように、エミッタ (E)、ベース (B)、コレクタ (C) の3つの端子を持ち、矢印の向きに電流が流れるように設計されています。

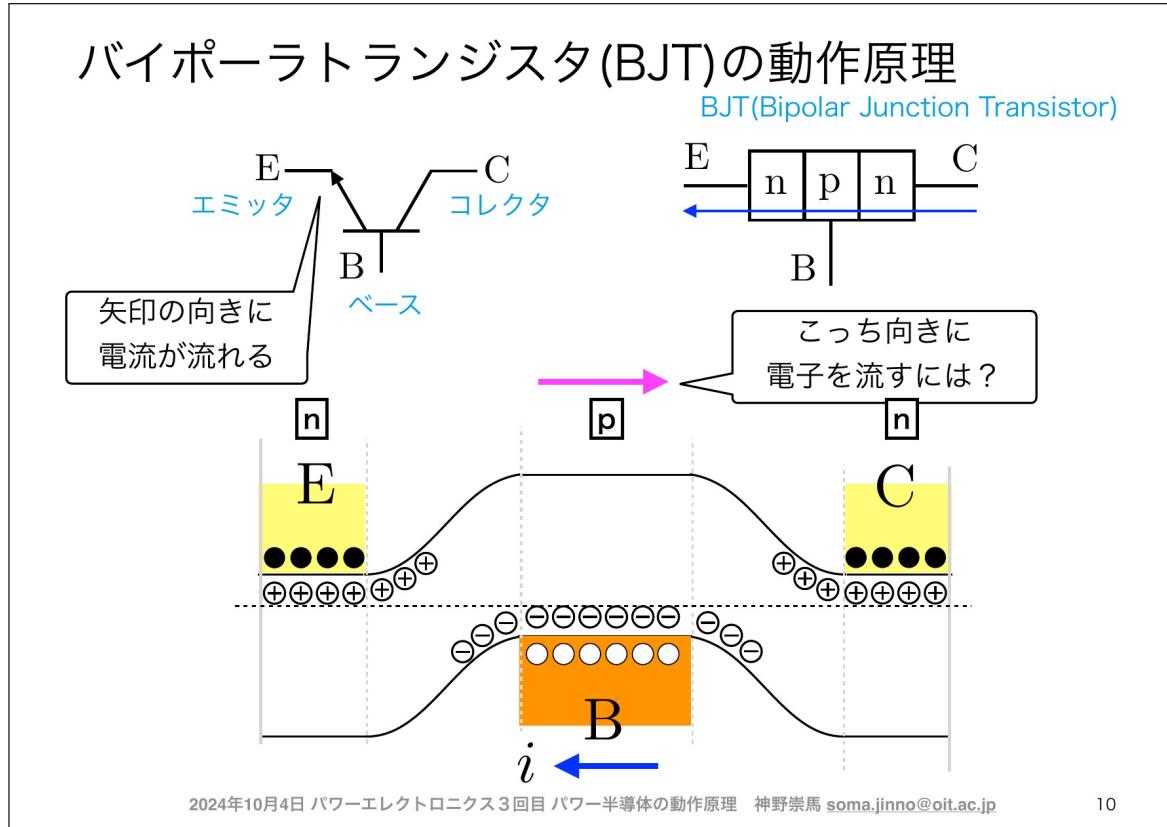


図3.9 バイポーラトランジスタ (BJT) の動作原理

BJTでは、エミッタからコレクタへ電子を流すために、中央のp型領域（ベース）を通過する必要があります。ここで重要なのは、ベース領域を非常に薄く作ることです。

3.6.2 BJT の動作メカニズム

BJTの動作原理を理解するためには、まず通常の動作時のバイアス条件を確認する必要があります：

- エミッタ-ベース接合：順方向バイアス（約0.7V）
- ベース-コレクタ接合：逆方向バイアス（数V～数十V）

この条件下で、以下のプロセスが進行します：

1. エミッタ (n型) からベース (p型) への電子の注入

- エミッタは高濃度にドーピングされた n 型半導体 ($N_d \approx 10^{19} \text{ cm}^{-3}$)
- 順方向バイアスにより、エミッタから大量の電子がベース領域へ注入される

2. ベース領域での電子の挙動

- ベース領域は薄く（典型的には $0.1\sim\text{数 } \mu\text{m}$ ）、かつ低濃度にドーピングされた p 型半導体 ($N_a \approx 10^{16} \text{ cm}^{-3}$)
- ベース領域に注入された電子は、2 つの経路をたどる：
 - (a) **再結合経路**：ベース領域の正孔と再結合して消滅（少数）
 - (b) **通過経路**：ベース領域を拡散してコレクタへ到達（多数）

3. コレクタ (n 型) へ電子が到達

- ベース-コレクタ接合の逆バイアスにより、強い電界が形成されている
- ベース領域からコレクタ側へ到達した電子は、この電界で加速されてコレクタ電極へ引き込まれる

図 3.9 の下部に示されているバンド図では、エミッタ、ベース、コレクタの各領域におけるエネルギー-band の関係が示されています。電子（黒丸）はエミッタから注入され、ベース領域の正孔（白丸）と再結合することなく、コレクタへと流れます。

なぜ電流増幅が起こるのか？

BJT の電流増幅の鍵は、ベース領域が非常に薄く、かつ低濃度にドーピングされていることにあります。これにより、以下の現象が生じます：

- **ベースが薄い**：電子がベース領域を通過する時間が短い（典型的には数 ps～数十 ps）
- **ベースの正孔濃度が低い**：電子が正孔と遭遇する確率が低い
- **エミッタの電子濃度が高い**：大量の電子が注入される

その結果、エミッタから注入された電子のうち、大部分（例えば 99% 以上）がベース領域を通過してコレクタに到達し、ごく一部（例えば 1% 未満）だけがベース領域で再結合します。

具体例による理解：

例えば、エミッタから 100 個の電子が注入されたとします：

- 99 個の電子がベースを通過してコレクタに到達 → **コレクタ電流 I_C**
- 1 個の電子がベースで正孔と再結合 → この再結合を補うために外部から正孔（電流）が供給される → **ベース電流 I_B**

この場合、電流増幅率 β は：

$$\beta = \frac{I_C}{I_B} = \frac{99}{1} = 99$$

つまり、わずか 1 単位のベース電流を流すだけで、99 単位のコレクタ電流を制御できるのです。これが BJT の電流増幅作用の本質です。

重要なポイント：

- ベース電流 I_B は、ベース領域での再結合を補うための電流
- コレクタ電流 I_C は、ベース領域を通過した電子の流れ
- $I_C \gg I_B$ となるのは、ベース領域が薄く低濃度であるため、再結合が少ないから

- ベース電流を制御することで、エミッタからの電子注入量が変化し、結果としてコレクタ電流が変化する

このメカニズムにより、小さなベース電流で大きなコレクタ電流を制御することができ、これがトランジスタの増幅作用の基本原理となります。

3.6.3 なぜベース電流が必要なのか？

ここで重要な疑問が生じます：「エミッタ-ベース接合に順バイアスをかけると拡散電流が流れるはずなのに、なぜ外部からベース電流を供給する必要があるのか？」

この疑問に答るために、pn接合の順バイアス時の電流の流れを詳しく見てみましょう。

エミッタ-ベース接合の順バイアス時の拡散電流：

エミッタ-ベース接合に順バイアスを印加すると、確かに拡散電流が流れます。しかし、この拡散電流には2つの成分があります：

1. **電子の拡散**：エミッタ（n型）→ベース（p型）
 - エミッタは超高濃度にドーピングされている ($N_d \approx 10^{19} \text{ cm}^{-3}$)
 - 大量の電子がベース領域へ注入される
2. **正孔の拡散**：ベース（p型）→エミッタ（n型）
 - ベースは低濃度にドーピングされている ($N_a \approx 10^{16} \text{ cm}^{-3}$)
 - わずかな正孔しかエミッタへ注入されない

エミッタとベースのドーピング濃度の差が 10^3 倍もあるため、電子の拡散が圧倒的に支配的です。つまり、順バイアスによる拡散電流の大部分は、エミッタからベースへの電子の流れです。

ベース領域での正孔の消費：

ベース領域に注入された電子の一部（例えば1%）は、ベース領域の正孔と再結合します。この再結合により：

- ベース領域の正孔が消費される
- 時間が経つと、ベース領域の正孔濃度が減少する

なぜベース電流が必要か？

もし外部からベース端子を通じて正孔を補給しなければ、以下のことが起こります：

1. ベース領域の正孔濃度が減少し続ける
2. 正孔濃度が減少すると、エミッタ-ベース接合の順バイアス状態が維持できなくなる
3. エミッタからの電子注入が停止する
4. トランジスタ動作が停止する

したがって、ベース電流は、再結合により消費された正孔を補充し、トランジスタ動作を持続させるために必要なのです。

電流の収支バランス：

BJTの動作中の電流の流れを整理すると：

- エミッタ電流 I_E ：エミッタから注入される電子の流れ（最大）
- コレクタ電流 I_C ：ベースを通過してコレクタに到達した電子の流れ (I_E の約 99%)
- ベース電流 I_B ：ベースで再結合した電子を補うために、ベース端子から供給される正孔の流れ (I_E の約 1%)

キルヒホップの電流則により：

$$I_E = I_C + I_B \quad (3.3)$$

具体例：

100 mA のエミッタ電流が流れている場合：

- 99 mA の電子がコレクタに到達 $\rightarrow I_C = 99 \text{ mA}$
- 1 mA の電子がベースで再結合 \rightarrow この再結合を補うために $I_B = 1 \text{ mA}$ の正孔をベース端子から供給
- $I_E = I_C + I_B = 99 + 1 = 100 \text{ mA}$

重要なまとめ：

- 順バイアスによる拡散電流は確かに存在するが、それは主にエミッタからベースへの電子の流れ
- ベース領域で電子が正孔と再結合すると、正孔が消費される
- この消費された正孔を補充するために、外部からベース電流を供給する必要がある
- ベース電流がないと、正孔が枯渇してトランジスタ動作が停止する
- ベース電流を制御することで、エミッタからの電子注入量を制御でき、結果としてコレクタ電流を制御できる

これが BJT においてベース電流が必要不可欠である理由です。

ベース電流と正孔補充のメカニズム

ベース電流の役割をより深く理解するために、キャリア補充の観点から詳しく見ていきましょう。

ステップ 1：電子の注入と再結合

エミッタ-ベース接合に順バイアスを印加すると：

1. エミッタ (n^+ 型) から大量の電子がベース (p 型) へ注入される
2. ベース領域に注入された電子の挙動：
 - 大部分 (約 99%) : ベースを通過してコレクタへ到達
 - 一部 (約 1%) : ベース領域の正孔と再結合して消滅

ステップ 2：正孔の消費

再結合により、ベース領域の正孔が消費されます：

- 電子 (●) + 正孔 (○) \rightarrow 消滅
- ベース領域の正孔濃度が減少する傾向

ステップ 3：ベース電流による正孔補充

もし外部からベース端子を通じて正孔を補給しなければ：

1. ベース領域の正孔濃度が減少し続ける
2. 正孔濃度が減少すると、エミッタ-ベース接合の順バイアス状態が維持できなくなる
3. エミッタからの電子注入が停止する
4. トランジスタ動作が停止する

したがって、ベース電流 I_B は、再結合により消費された正孔を補充し、トランジスタ動作を持続させるために必要です。

電流の収支バランス：

- エミッタ電流 I_E ：エミッタから注入される電子の流れ（最大）
- コレクタ電流 I_C ：ベースを通過してコレクタに到達した電子の流れ (I_E の約 99%)
- ベース電流 I_B ：ベースで再結合した電子を補うために、ベース端子から供給される正孔の流れ (I_E の約 1%)

キルヒホップの電流則により：

$$I_E = I_C + I_B \quad (3.4)$$

具体例：

100 mA のエミッタ電流が流れている場合（電流増幅率 $\beta = 99$ として）：

- 99 mA の電子がコレクタに到達 $\rightarrow I_C = 99 \text{ mA}$
- 1 mA の電子がベースで再結合 \rightarrow この再結合を補うために $I_B = 1 \text{ mA}$ の正孔をベース端子から供給
- $I_E = I_C + I_B = 99 + 1 = 100 \text{ mA}$

なぜベース電流が小さいのか：

ベース電流が小さい ($I_B \ll I_C$) のは、以下の設計によります：

1. ベースを薄くする：電子がベース領域を通過する時間が短い（典型的には数 ps～数十 ps）
2. ベースの正孔濃度を低くする：電子が正孔と遭遇する確率が低い ($N_a \approx 10^{16} \text{ cm}^{-3}$)
3. エミッタの電子濃度を高くする：大量の電子が注入される ($N_d \approx 10^{19} \text{ cm}^{-3}$)

その結果、エミッタから注入された電子のうち、大部分（例えば 99% 以上）がベース領域を通過してコレクタに到達し、ごく一部（例えば 1% 未満）だけがベース領域で再結合します。

重要なまとめ：

- ベース電流は、ベース領域で消費された正孔を補充するために必要
- ベース電流がないと、正孔が枯渇してトランジスタ動作が停止する
- ベース電流を制御することで、エミッタからの電子注入量を制御でき、結果としてコレクタ電流を制御できる
- この仕組みにより、小さなベース電流で大きなコレクタ電流を制御する電流増幅が実現される

3.6.4 BJT のバイアス条件

BJT をスイッチング素子として動作させるためには、適切なバイアス条件が必要です。図 3.10 に、順バイアスと逆バイアスの状態を示します。

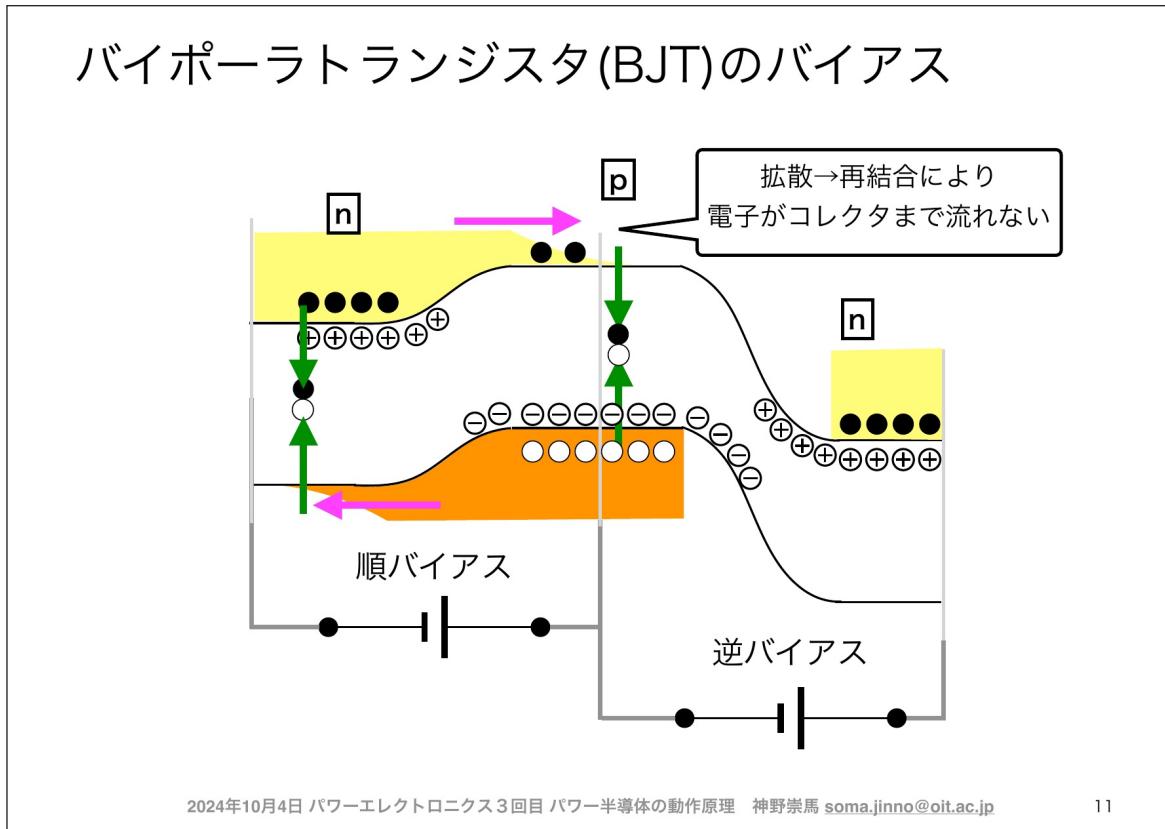


図 3.10 バイポーラトランジスタ (BJT) のバイアス条件

順バイアス状態では：

- エミッタ-ベース間に順方向電圧を印加
- エミッタから電子（黒丸）がベース領域へ注入される
- ベース領域の p 型半導体中には正孔（白丸）が存在
- 注入された電子の一部は、ベース領域の正孔と拡散→再結合により消滅
- しかし、ベース領域が十分薄いため、多くの電子は再結合せずにコレクタまで到達

図の注釈にある「拡散→再結合により電子がコレクタまで流れない」という現象は、BJT の重要な損失メカニズムです。ベース電流 I_B は、この再結合により消費される電子の流れに相当します。

一方、逆バイアス状態では、エミッタ-ベース間の電位関係が逆転し、電子の注入が阻止されます。BJT の電流増幅率 β （ベータ）は、コレクタ電流 I_C とベース電流 I_B の比として定義されます：

$$\beta = \frac{I_C}{I_B} \quad (3.5)$$

通常、 β は数十から数百の値を持ち、小さなベース電流で大きなコレクタ電流を制御できることを

意味します。

3.7 MOSFET（金属酸化膜半導体電界効果トランジスタ）

3.7.1 MOSFET の構造

MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）は、トランジスタ（BJT）と構造がよく似ていますが、制御方法が異なります。図3.11に示すように、MOSFETはnpn型の基本構造に、絶縁体（酸化膜）と導体（金属ゲート）が追加された構造を持っています。

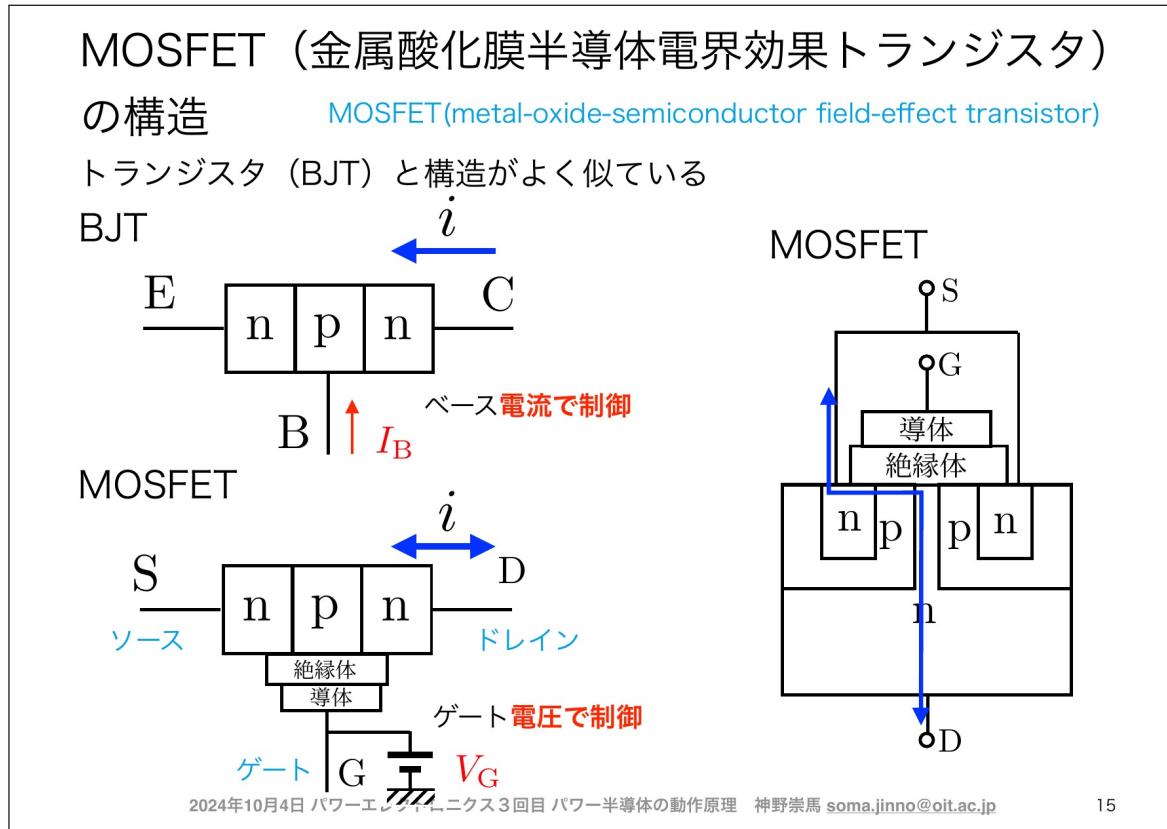


図3.11 MOSFET（金属酸化膜半導体電界効果トランジスタ）の構造

MOSFETの主な構成要素は以下の通りです：

- ソース (S)：電子の供給源となる n 型領域
- ドレイン (D)：電子の排出先となる n 型領域
- ゲート (G)：絶縁体を介して電圧を印加する電極
- p 型基板：ソースとドレインの間の p 型領域

BJTではベース電流 I_B で制御しますが、MOSFETではゲート電圧 V_G で制御します。これは、絶縁体を介して電界を加えることで、p 型領域に反転層（n 型のチャネル）を形成し、電流を流す経路を作るためです。

3.7.2 MOSFET の動作原理

MOSFET の動作原理は、電界効果を利用してしています：

1. ゲート電圧 V_G を印加しない状態では、ソース-ドレイン間は 2 つの pn 接合によって遮断されています
2. ゲート電圧 V_G を印加すると、p 型基板表面に電子が引き寄せられ、反転層（n チャネル）が形成されます
3. この反転層を通じて、ソースからドレインへ電流 i が流れます

図 3.11 の右側に示された 3 次元構造図では、絶縁体（酸化膜）を介してゲート電極が配置され、その下に p 型基板があることが明確に示されています。ゲート電圧によって形成される反転層が、ソースとドレインをつなぐ導電路となります。

3.7.3 反転層の形成メカニズム

MOSFET の動作の核心は、反転層（inversion layer）の形成にあります。図 3.12 に、反転層形成の詳細なメカニズムを示します。

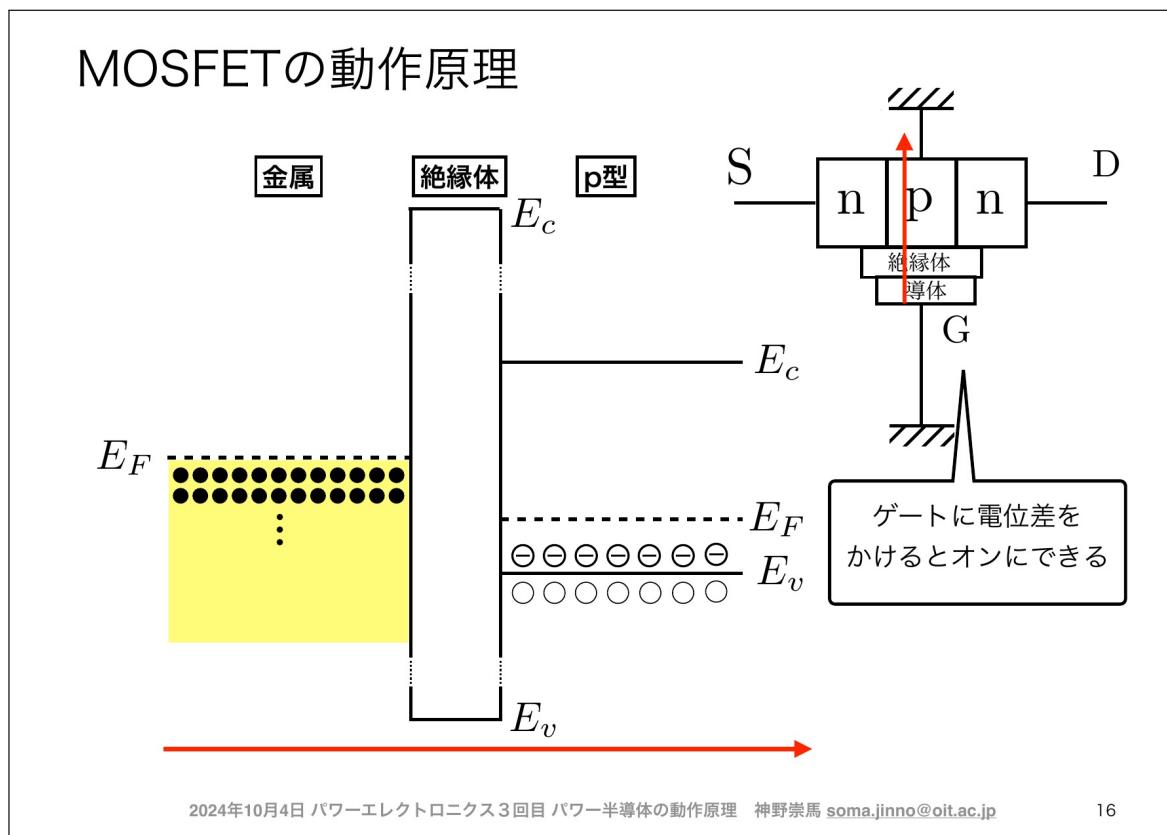


図 3.12 MOSFET の反転層形成メカニズム

図の左側には、バンド図が示されています。ここで重要なエネルギー準位は以下の通りです：

- E_c : 伝導帯の下端 (conduction band edge)

- E_F : フェルミ準位 (Fermi level)
- E_v : 僮電子帯の上端 (valence band edge)

ゲート電圧を印加していない状態では：

- p型基板のフェルミ準位 E_F は、僮電子帯 E_v に近い位置にある
- 絶縁体によって金属ゲートと半導体が分離されている
- p型基板表面には正孔（白丸）が多数存在

ゲート電圧 V_G を印加すると（図の右側の注釈「ゲートに電位差をかけるとオンにできる」）：

- 金属ゲートが正電位になると、絶縁体を介して電界が形成される
- この電界により、p型基板表面に電子（黒丸）が引き寄せられる
- p型基板表面の電子濃度が正孔濃度を超えると、反転層が形成される
- この反転層は、実質的にn型の導電チャネルとして機能する

図の左側のバンド図を見ると、電子（黄色の点で表示）がフェルミ準位 E_F 付近に多数存在していることがわかります。反転層が形成されると、ソース（S）とドレイン（D）の間にn型の導電路ができ、電流が流れます。

重要なポイント：

MOSFETでは、BJTと異なり、制御端子（ゲート）に電流を流す必要はありません。ゲート電圧によって電界を形成するだけで、主電流を制御できます。これにより、**極めて低い入力電力**でスイッチングが可能となります。

3.7.4 MOSFET のスイッチ特性

MOSFETの大きな特徴の一つは、pn接合のエネルギー障壁がないことです。図3.13に示すように、これによりオン電圧が小さくなります。

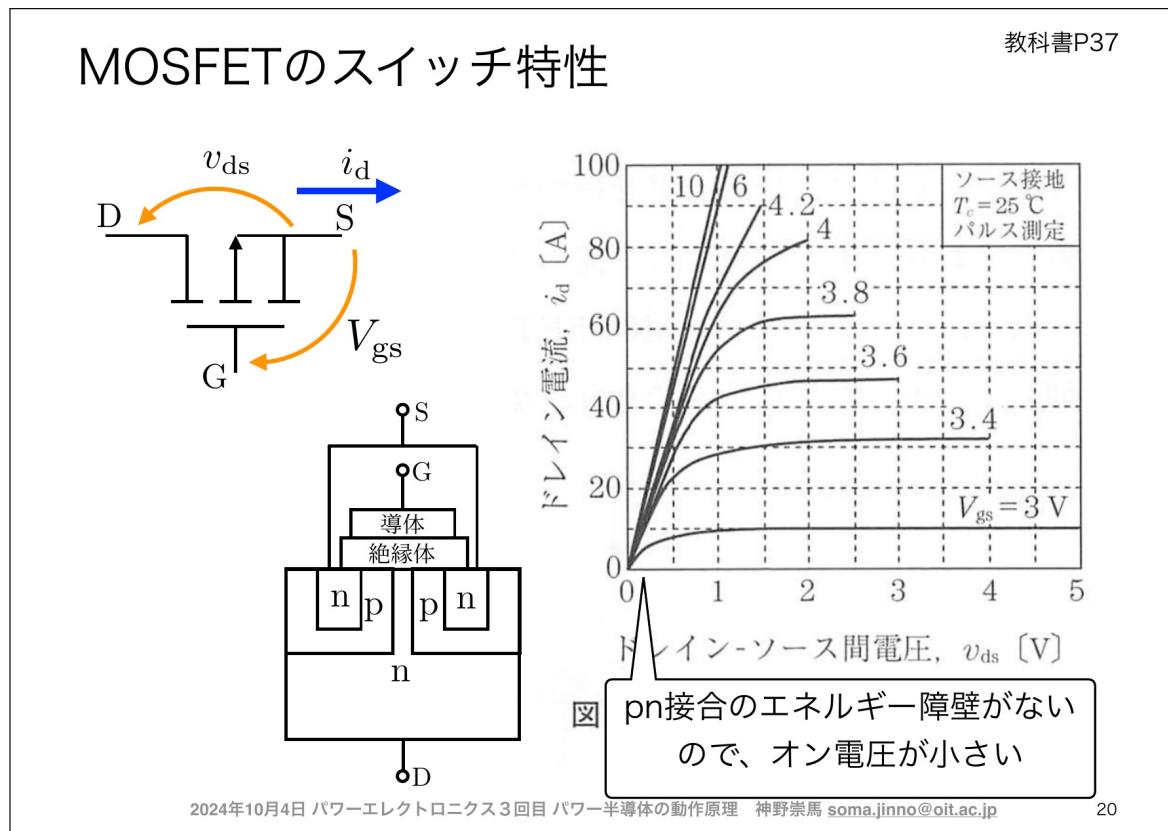


図 3.13 MOSFET のスイッチ特性

グラフは、ドレイン-ソース間電圧 v_{ds} とドレイン電流 i_d の関係を、ゲート-ソース間電圧 V_{gs} をパラメータとして示しています。ゲート電圧を変化させることで、ドレイン電流を制御できることがわかります。

図中に示されているように、pn 接合のエネルギー障壁がないため、オン電圧が小さいという利点があります。これにより、スイッチング損失を低減できます。

3.8 IGBT (絶縁ゲートバイポーラトランジスタ)

3.8.1 IGBT の動作原理

IGBT (Insulated Gate Bipolar Transistor) は、MOSFET の制御の容易さと BJT の低オン抵抗の特性を組み合わせた素子です。図 3.14 に示すように、IGBT は npnp 型の 4 層構造を持ち、ゲート電圧で制御されます。

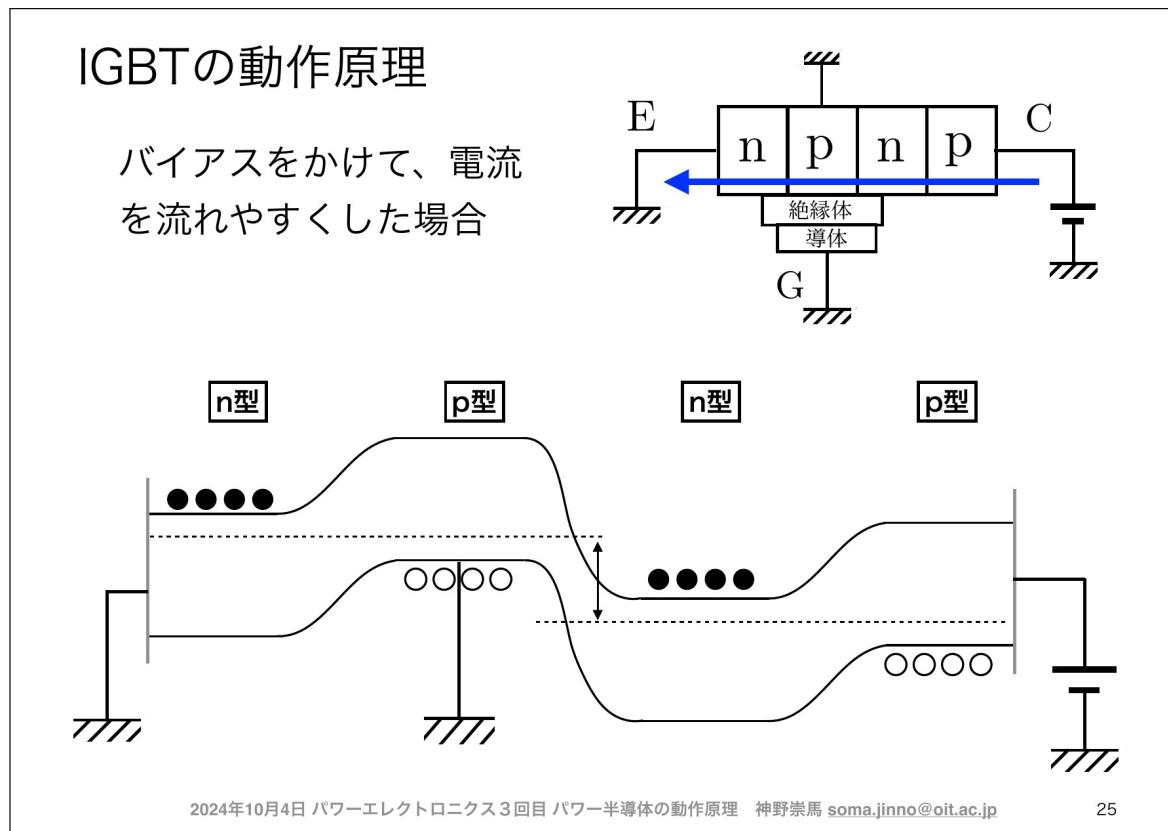


図 3.14 IGBT の動作原理

IGBT の構造的特徴は以下の通りです：

- n型、p型、n型、p型の4層構造
- ゲートに電圧をかけることで、絶縁体を介して制御
- エミッタ (E)、コレクタ (C)、ゲート (G) の3端子構造

バイアスをかけて電流を流れやすくした場合、図の下部に示されているように、n型領域とp型領域が交互に配置された構造となります。ゲート電圧によって、エミッタからコレクタへの電流経路が制御されます。

3.8.2 IGBT のハイブリッド構造

IGBT の最大の特徴は、MOSFET の入力特性と BJT の出力特性を組み合わせたハイブリッド構造にあります。図 3.15 に、ゲート電圧を印加した際の動作メカニズムを示します。

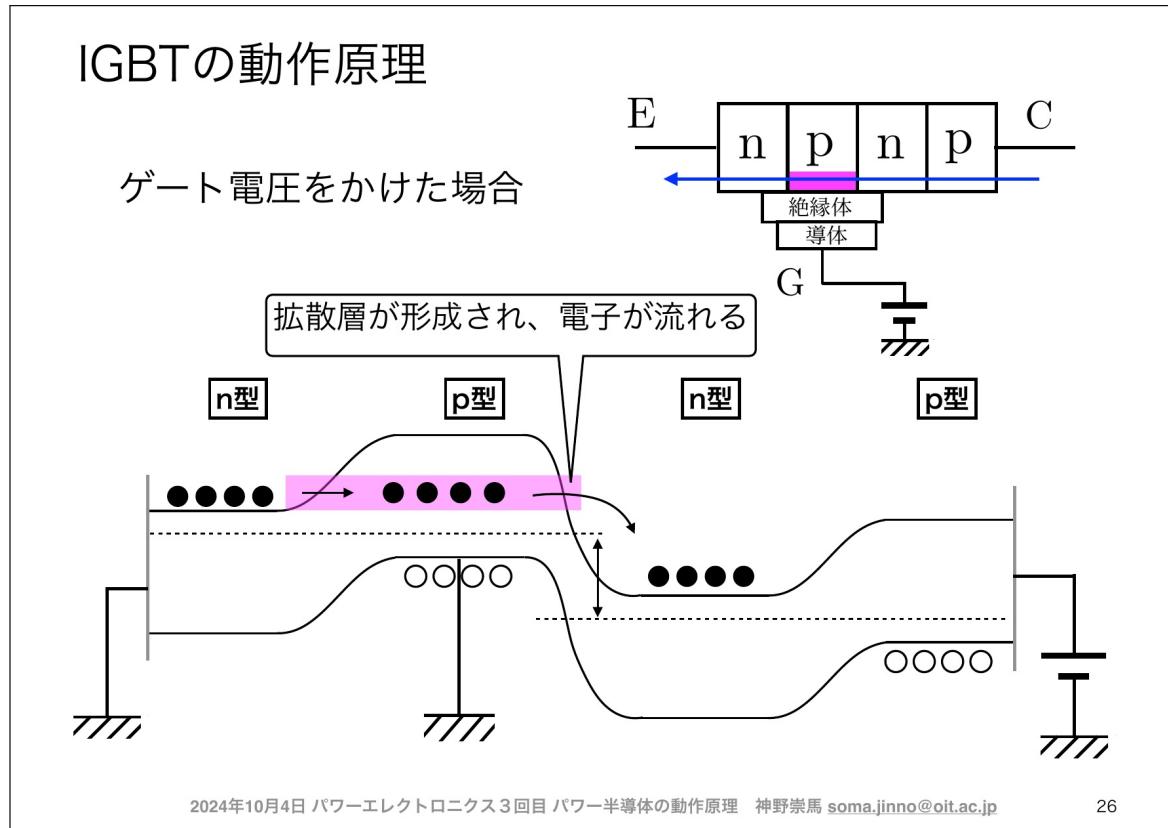


図 3.15 IGBT のハイブリッド構造と拡散層の形成

図に示されているように、**ゲート電圧をかけた場合**には以下の動作が起こります：

1. **MOSFET 部分の動作 :**
 - ゲート電圧により、p 型領域表面に反転層（n チャネル）が形成される
 - この反転層を通じて、エミッタから n 型領域へ電子が流入する
2. **拡散層の形成**（図の注釈「拡散層が形成され、電子が流れる」）：
 - n 型領域に注入された電子（黒丸）が、p 型領域へ拡散していく
 - 同時に、p 型領域から正孔（白丸）が n 型領域へ注入される
 - この双方向のキャリア注入により、**導電率変調 (conductivity modulation)** が発生
3. **導電率変調の効果 :**
 - n 型ドリフト領域に正孔が注入されることで、この領域の導電率が大幅に向上
 - 結果として、オン抵抗が低減される
 - これが BJT の特性を活かした低損失化のメカニズム

図の下部のバンド図を見ると、n-p-n-p の 4 層構造が明確に示されています。ゲート電圧によって形成されたチャネルを通じて電子が流れ（ピンクの矢印）、同時に正孔も注入されることで（青い矢印）、全体として大きな電流を流すことができます。

IGBT の動作メカニズムの詳細

IGBT の最大の特徴である**伝導度変調 (conductivity modulation)**について、詳しく見ていきましょう。

ステップ1：MOSFET部分の動作（電子の流れ開始）

1. ゲート電圧 V_G を印加すると、p型領域表面に反転層（nチャンネル）が形成される
2. エミッタの n^+ 領域から、この反転層を通じて電子（●）が n^- ドリフト領域へ流入する
3. この段階では、MOSFETと同様のユニポーラ動作（電子のみの流れ）

ステップ2：正孔の注入（バイポーラ動作の開始）

1. n^- ドリフト領域に電子が流入すると、コレクタ側の p^+ 層と n^- 層の接合が順バイアス状態になる
2. p^+ 層（コレクタ）から正孔（○）が n^- ドリフト層へ注入される
3. これにより、双向のキャリア注入が実現される

ステップ3：伝導度変調の発生

n^- ドリフト領域に正孔が注入されると、以下の現象が起こります：

- キャリア濃度の増加：

$$n_{\text{total}} = n_{\text{electron}} + p_{\text{hole}} \gg n_{\text{electron}} \quad (3.6)$$

- 導電率の向上：

$$\sigma = e(n\mu_n + p\mu_p) \quad (p \text{ の寄与で大幅に増加}) \quad (3.7)$$

- 抵抗の低下：

$$R = \frac{1}{\sigma A/L} \quad (\sigma \text{ が増加すると } R \text{ が減少}) \quad (3.8)$$

伝導度変調の効果：

正孔注入により、 n^- ドリフト層の導電率が以下のように変化します：

- 注入前：低濃度n型 ($N_d \approx 10^{14} \text{ cm}^{-3}$) → 高抵抗
- 注入後：高濃度キャリア（電子+正孔 $\approx 10^{16} \sim 10^{17} \text{ cm}^{-3}$ ）→ 低抵抗

この導電率の変調により、オン抵抗が大幅に低減されます。

MOSFETとの比較：

表3.1 MOSFETとIGBTの電流メカニズムの比較

| 項目 | MOSFET | IGBT |
|----------|--------|-----------|
| キャリア | 電子のみ | 電子+正孔 |
| 動作モード | ユニポーラ | バイポーラ |
| ドリフト層の抵抗 | 高い | 低い（伝導度変調） |
| オン抵抗 | 大きい | 小さい |

なぜIGBTは低オン抵抗を実現できるのか：

1. MOSFETでは、ドリフト層の抵抗がオン抵抗の主要因
 - 高耐圧を得るために、ドリフト層を厚くかつ低濃度にする必要がある
 - これにより、オン抵抗が増大する

2. IGBT では、伝導度変調により抵抗を低減

- ドリフト層は低濃度でも、正孔注入により実効的に高濃度化
- 高耐圧と低オン抵抗を両立できる

電流の内訳：

IGBT のコレクタ電流 I_C は、以下の 2 つの成分から構成されます：

$$I_C = I_{\text{electron}} + I_{\text{hole}} \quad (3.9)$$

- I_{electron} : MOSFET チャネルを通じた電子電流
- I_{hole} : コレクタから注入された正孔電流（伝導度変調に寄与）

この二重の電流メカニズムにより、IGBT は大電流を低損失で流すことができます。

3.8.3 IGBT の利点と特性

IGBT は、MOSFET と BJT の長所を組み合わせることで、以下の優れた特性を実現しています：

- 電圧駆動：MOSFET と同様に、ゲート電圧で制御できるため、駆動回路が簡単
- 低オン抵抗：導電率変調により、BJT のような低いオン抵抗を実現
- 高耐圧：npnp 構造により、高電圧に耐えられる
- 大電流容量：導電率変調により、大電流を流すことが可能

これらの特性により、IGBT は中～大容量の電力変換器で広く使用されています。特に、電気自動車のインバータや産業用モータドライブなどで重要な役割を果たしています。

MOSFET と IGBT の使い分け：

- MOSFET：低電圧・高周波数・小～中容量の用途に適する
- IGBT：高電圧・中周波数・中～大容量の用途に適する

3.8.4 IGBT のオフ状態における電位分布

IGBT は npnp 型の 4 層構造を持つため、3 つの pn 接合が存在します。オフ状態（ゲート電圧なし）でコレクタ-エミッタ間に電圧を印加すると、なぜ特定の接合に電圧が集中するのかという疑問が生じます。

IGBT の 3 つの pn 接合：

E 側 n+ | p | n- | p+ C 側
 J1 J2 J3

- J1 (エミッタ側) : n⁺-p 接合
- J2 (中央) : p-n⁻ 接合
- J3 (コレクタ側) : n⁻-p⁺ 接合

オフ状態での各接合の役割

コレクタが正、エミッタが負の電圧を印加した場合（通常の使用状態）：

1. J1 (n⁺-p) 接合：

- エミッタ電極が n⁺ 層と p 層の両方に接触している
- 実質的に短絡（ショート）されている
- ほとんど電位差がかからない
- 抵抗： $R_1 \approx 0$

2. J2 (p-n⁻) 接合：

- この接合は逆バイアス状態
- 空乏層が広がり、ほぼ全ての電圧をここで支える
- 耐圧を決定する重要な接合
- 抵抗： $R_2 \gg R_1, R_3$ (非常に大きい)

3. J3 (n⁻-p⁺) 接合：

- 順バイアス方向 (p⁺ が正)
- しかし、電流は流れない (後述の理由による)
- 電圧降下は小さい
- 抵抗： R_3 は小さい (順バイアスだが電流がないため)

なぜ J2 に電圧が集中するのか：

電圧は抵抗が高い部分に多くかかります。3つの接合を直列接続した抵抗と考えると：

$$V_{CE} = V_{J1} + V_{J2} + V_{J3} \quad (3.10)$$

- $V_{J1} \approx 0$ (J1 は短絡)
- $V_{J2} \approx V_{CE}$ (J2 が高抵抗)
- $V_{J3} \approx 0$ (順バイアスだが電流なし)

キャリア補充経路の重要性

重要な疑問：「J3 が順バイアスなら電流が流れるはずでは？」

実際には、J3 を通じて連続的な電流は流れません。その理由をキャリア補充の観点から説明します。

もし J3 で電流が流れようとすると：

1. J3 (n⁻-p⁺) が順バイアスで、正孔が p⁺ から n⁻ へ注入される
2. 同時に、電子が n⁻ から p⁺ へ移動する
3. しかし、n⁻ 層の電子を補充する経路が必要

キャリア補充経路の遮断：

E 側 n⁺ | p | n⁻ | p⁺ C 側
 J1 J2 J3

↑
逆バイアス
(電子が通れない)

- J3 で電子が消費されると、n⁻ 層の電子が枯渇する
- 電子を補充するには、J2 を通って左側 (p 層) から供給される必要がある
- しかし、J2 は逆バイアスで遮断されている
- 電子の補充経路がない

結果：

- n⁻ 層の電子が枯渇して電流は止まる
- ごく微小な漏れ電流しか流れない
- 電圧は J2 で支えられる

電流の連続性：

電流が連続的に流れるためには、全ての接合で電流が等しくなければなりません：

$$I_{J1} = I_{J2} = I_{J3} \quad (3.11)$$

J2 が逆バイアスで電流をほぼ遮断 → 全体の電流がほぼゼロ → J3 も実質的に電流が流れないと
電圧は J2 の空乏層で支えられる

まとめ：

- J1：エミッタ電極で短絡 → 電圧降下なし
- J2：逆バイアスで高抵抗 → ほぼ全電圧を支える
- J3：順バイアス方向だがキャリア補充経路がない → 電流が流れず、電圧降下小

この原理は、IGBT だけでなく、サイリスタなどの他の多層構造デバイスにも共通する重要な概念です。

3.9 サイリスタの動作原理

3.9.1 サイリスタの基本動作

サイリスタは、4 層構造 (npnp) を持つ半導体素子で、一度オンすると外部から制御しない限りオン状態を保持する特性を持ちます。図 3.16 に示すように、何も接続していない場合の熱平衡状態では、各層のバンドが図のように形成されます。

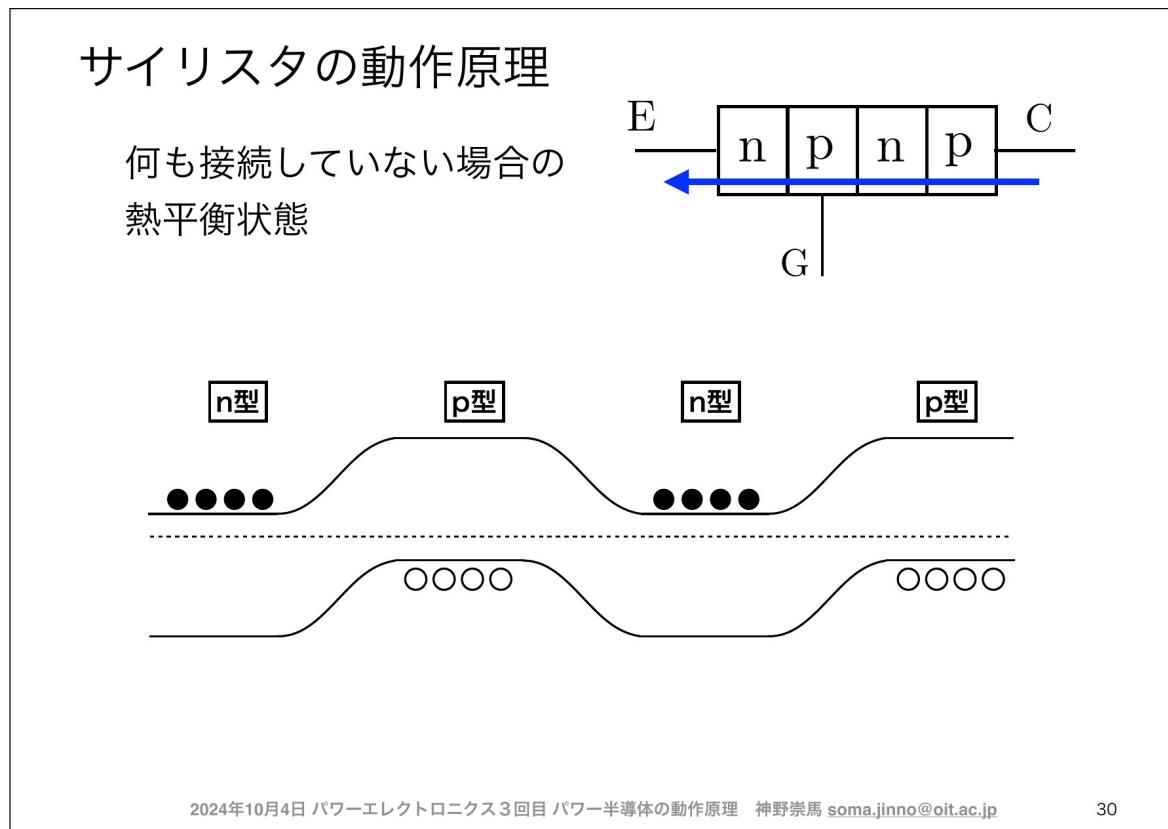


図3.16 サイリスタの動作原理

サイリスタの構造は、IGBTと同様に npnp の4層構造ですが、制御方法が異なります。サイリスタでは、ゲート端子 (G) に信号を与えることで、素子をオン状態にすることができます。

熱平衡状態のバンド図を見ると、n型とp型の接合部分でバンドが曲がっていることがわかります。この状態では、電子（黒丸）と正孔（白丸）が各領域に留まっており、電流は流れません。

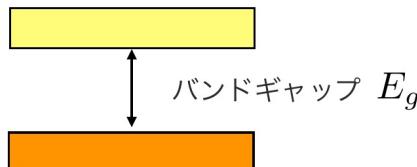
ゲート信号によってサイリスタがオンすると、エミッタ (E) からコレクタ (C) へ電流が流れ始め、その後はゲート信号がなくても電流が流れ続けます。この特性は、ラッチアップと呼ばれます。

3.10 ワイドギャップ半導体

3.10.1 ワイドギャップ半導体とは

ワイドギャップ半導体は、従来のシリコン (Si) よりも大きなバンドギャップを持つ半導体材料です。図3.17に示すように、代表的なワイドギャップ半導体には、4H-SiC（シリコンカーバイド）、GaN（窒化ガリウム）、ダイヤモンドなどがあります。

ワイドギャップ半導体



高耐圧・低損失化が可能

放熱にも優れている

| 単位 | | Si | 4H-SiC | GaN | ダイヤモンド |
|----------|---------------------|------|--------|------|--------|
| バンドギャップ | eV | 1.12 | 3.26 | 3.39 | 5.47 |
| 電子移動度 | cm ² /Vs | 1400 | 1000 | 900 | 2200 |
| 絶縁破壊電界強度 | MV/cm | 0.3 | 2.5 | 3.3 | 10 |
| 熱伝導度 | W/cmK | 1.5 | 4.9 | 2 | 20 |
| 比誘電率 | | 11.8 | 10 | 9.5 | |
| 技術レベル | - | 量産 | 一部量産 | 一部量産 | 研究段階 |

出典（新電元工業株式会社）：https://www.shindengen.co.jp/products/semi/column/basic/widebandqap/post_2.html

デメリット：生産が難しい

2024年10月4日 パワーエレクトロニクス3回目 パワー半導体の動作原理 神野崇馬 soma.jinno@oit.ac.jp

35

図 3.17 ワイドギャップ半導体

表に示されているように、ワイドギャップ半導体は以下の特性を持ちます：

- 大きなバンドギャップ：Si の 1.12 eV に対し、4H-SiC は 3.26 eV、GaN は 3.39 eV
 - 高い絶縁破壊電界強度：Si の 0.3 MV/cm に対し、4H-SiC は 2.5 MV/cm、GaN は 3.3 MV/cm
 - 高い熱伝導度：Si の 1.5 W/cmK に対し、4H-SiC は 4.9 W/cmK、GaN は 2 W/cmK

これらの特性により、高耐圧・低損失化が可能となり、放熱にも優れています。ただし、デメリットとして生産が難しいという課題があります。

3.10.2 ワイドギャップ半導体のその他の特徴

ワイドギャップ半導体の優れた特性は、デバイスの小型化にも貢献します。図 3.18 に示すように、容量成分が小さくなることで、以下のメリットが得られます：

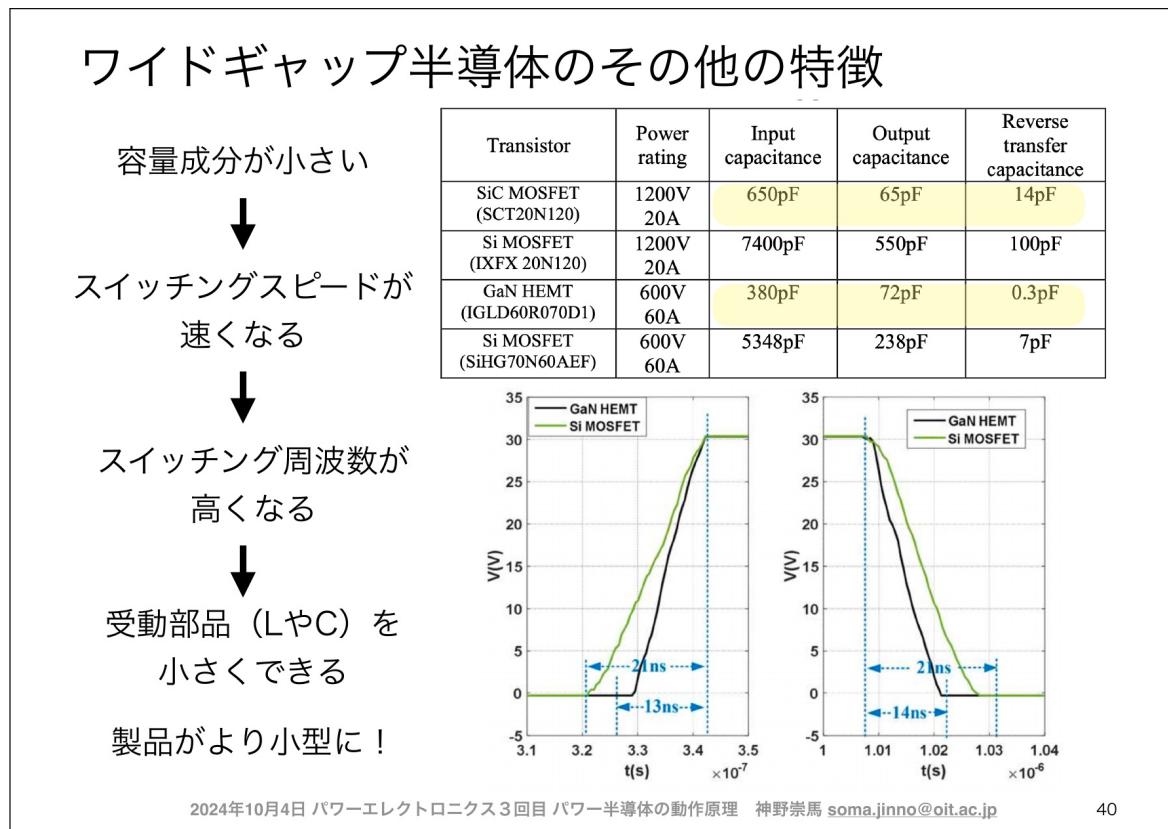


図3.18 ワイドギャップ半導体のその他の特徴

1. 容量成分が小さい：入力容量と出力容量が小さくなる
2. スイッチングスピードが速くなる：容量が小さいため、充放電時間が短縮
3. スイッチング周波数が高くなる：より高速なスイッチングが可能
4. 受動部品 (LやC) を小さくできる：高周波化により、インダクタやコンデンサを小型化可能
5. 製品がより小型に：全体としてデバイスの小型化が実現

表には、SiC MOSFETとSi MOSFET、GaN HEMTの比較が示されており、特に入力容量、出力容量、逆方向転送容量において、GaN HEMTが優れた特性を示しています。

グラフでは、GaN HEMTとSi MOSFETのスイッチング特性の比較が示されており、GaN HEMTの方がスイッチング時間が短く、高速動作が可能であることがわかります。

3.11 まとめ

3.11.1 本章の要点

本章では、スイッチング素子の物理について説明しました。主な内容は以下の通りです：

1. 半導体の構造からスイッチの制御の原理を説明した：
 - BJTはベース電流で制御
 - MOSFETはゲート電圧で制御（電界効果）
 - IGBTはMOSFETとBJTの特性を組み合わせた素子

- サイリスタはラッチアップ特性を持つ素子
2. ワイドギャップ半導体の特徴を説明した：
- 大きなバンドギャップにより高耐圧化が可能
 - 高い絶縁破壊電界強度により薄型化が可能
 - 高い熱伝導度により放熱性能が向上
 - 小さい容量により高速スイッチングが可能
 - デバイスの小型化・高効率化が実現

本日のまとめ

スイッチング素子の物理について説明した

- 半導体の構造からスイッチの制御の原理を説明した
- ワイドギャップ半導体の特徴を説明した

2024年10月4日 パワーエレクトロニクス3回目 パワー半導体の動作原理 神野崇馬 soma.jinno@oit.ac.jp

41

図 3.19 本日のまとめ

3.11.2 次回の予告

次回の講義では、これらのスイッチング素子を用いた実際の電力変換回路について学習します。具体的には、以下の内容を扱う予定です：

- 整流回路
- インバータ回路
- DC-DC コンバータ
- PWM 制御技術

本章で学んだスイッチング素子の特性を理解していることが、次回の内容を理解する上で重要となります。

3.11.3 演習問題

本章の理解を深めるために、以下の演習問題に取り組んでください：

1. BJT と MOSFET の制御方法の違いを説明してください。
2. パワー半導体において、耐圧と損失の間にトレードオフがある理由を、ドーピング濃度の観点から説明してください。
3. ワイドギャップ半導体が Si に比べて優れている点を 3 つ挙げ、それぞれについて説明してください。
4. IGBT が MOSFET と BJT の特性をどのように組み合わせているかを説明してください。
5. サイリスタのラッチアップ特性について説明し、この特性がどのような応用に適しているかを考察してください。