MAC 0219/5742 – Introdução à Computação Concorrente, Paralela e Distribuída

Prof. DR. Alfredo Goldman, Guilherme Souza S.

1

1. Relatório Geral

Para esse trabalho implementou-se o cálculo de aproximação do PI conforme era pedido no enunciado. Tal trabalho foi implementado fazendo uso de processos, fazendo uso das chamadas de sistema, sendo utilizada as funções indicadas pelos instrutores para resolução do problema.

2. Relato Pessoal

A resolução do míni ep3 em comparação aos demais podemos dizer que foi "mais simples" (no meu caso onde senti dificuldade em alguns anteriores), mas realizar tal afirmação só tornou-se possível pelo conhecimento adquirido em *pthreads*, as dicas contidas no enunciado do problema alem da disponibilização do código de aproximação do pi realizado pelos instrutores e disponível no GitHub (devidos créditos e link, são disponibilizados no código fonte da solução), o que permitiu uma melhor visualização do problema e de como resolvê-lo.

Partindo desse ponto, entender como os processos em si funcionava com a quantidade de exemplos na internet, junto a man page e algumas conversas com o monitor, resumindo de forma sucinta:

Inicia criando uma partição de memória compartilhada, para que os processos possam armazenar seus cálculos, para tal feito usou-se *shmget()*, *shmat()* e *shmctl()*, usando de forma correta as *flags* necessárias, para criação, cópia das informações e marcação para exclusão da mesma, isso realizou-se antes de criar-se mais processos para evitar possíveis problemas, além de se encaixar melhor na solução pensada por mim.

Dando continuidade, passou-se para criação dos processos filhos, antes de eles serem realmente criados é feito a divisão de trabalho referente o filho que está prestes a nascer, sendo possível somente o pai (único), criar filhos. Conforme eles nasciam, já era lhe dado o trabalho o qual eles deveriam realizar, salvando o resultado em um posição exata da memoria compartilhada.

Logo após o pai fica aguardando até que todos os filhos encerrem seus devidos trabalhos e então são encaminhados para que se encerrem, com isso o trabalho de somar as somas em partes realizadas pelo filho, fica a corgo do pai, Com isso bastando retornar o resultado da aproximação do PI e destruir a memoria compartilhada.

3. Hardware

O computador no qual os testes foram rodados conta com as configurações apresentadas abaixo. Tais informações foram obtidas com o comando *lscpu* em conjunto com *lshw*.

```
x86_{-}64
  Arquitetura:
 Modo(s) operacional da CPU:32-bit, 64-bit
 Ordem dos bytes:
                          Little Endian
 CPU(s):
                          4
 Lista de CPU(s) on-line:0-3
  Thread(s) per n cleo: 2
  N cleo(s) por soquete:2
  Soquete(s):
 N (s) de NUMA:
11 ID de fornecedor:
                          GenuineIntel
12 Fam lia da CPU:
13 Modelo:
                          58
                          Intel(R) Core(TM) i3 -3217U CPU @ 1.80GHz
Nome do modelo:
15 Step:
16 CPU MHz:
                          1356.701
17 CPU MHz m x .:
                          1800,0000
 CPU MHz m n .:
                          800,0000
18
19 BogoMIPS:
                          3591.71
20 Virtualiza o:
                          VT-x
cache de L1d:
                          32K
22 cache de L1i:
                          32K
23 cache de L2:
                          256K
24 cache de L3:
                          3072K
25 CPU(s) de n 0 NUMA:
                          0 - 3
```

Listing 1. informações CPU (Sem placa de Video)

```
*-cache:0
                description: L1 cache
                physical id: 6
                slot: L1-Cache
                size: 32KiB
                capacity: 32KiB
                capabilities: internal write-through instruction
                configuration: level=1
          *-cache:1
10
                description: L2 cache
11
                physical id: 7
12
                slot: L2-Cache
13
                size: 256KiB
14
                capacity: 256KiB
15
                capabilities: internal write-through unified
16
                configuration: level=2
17
          *-cache:2
18
                description: L3 cache
19
                physical id: 8
20
                slot: L3-Cache
21
                size: 3MiB
                capacity: 3MiB
                capabilities: internal write-back unified
24
25
                configuration: level=3
```

Listing 2. Informacoes Cache (Sem placa de Video)

```
*-memory

description: System Memory
physical id: 29
slot: System board or motherboard
size: 4GiB
```

Listing 3. Informacoes Memoria (Sem placa de video)