

Taller 2

Brayan Esteban Alpízar Elizondo
Kevin Antonio Carranza Blanco

Fundamentos de arquitectura en computadores
Instituto Tecnológico de Costa Rica

17 de septiembre de 2025

1. Introducción

Los circuitos de lógica combinatorial son fundamentales en el diseño de sistemas digitales, ya que su salida depende exclusivamente de la combinación actual de sus entradas, sin elementos de memoria o retroalimentación. En este contexto, los decodificadores desempeñan un papel crucial al convertir información codificada de n bits de entrada en hasta 2^n líneas de salida, donde solo una de ellas se activa para cada combinación de entrada [1].

Un caso particular de decodificador ampliamente utilizado en aplicaciones de visualización es el **decodificador de display de siete segmentos**, que traduce un código binario, como el BCD (Binary-Coded Decimal), en señales que controlan los segmentos individuales de un display para representar dígitos decimales u otros símbolos. Este tipo de circuitos permite la interfaz entre sistemas digitales y usuarios, haciendo visibles estados o valores internos del sistema [1].

En este trabajo se diseña e implementa un decodificador con display de siete segmentos como parte de un sistema de control de acceso, donde una combinación binaria de 8 bits determina si se abre o se cierra una puerta. Se aplican técnicas de diseño combinatorio, simplificación de funciones booleanas y uso de integrados para lograr un sistema eficiente y confiable.

2. Bitácora

2.1. 3/09/2025

El día de hoy se armó la parte del circuito para visualizar la contraseña con el registro de corrimiento.

2.2. 6/09/2025

Se diseñó el circuito lógico para ambas contraseñas utilizando las compuertas NOT y AND.

2.3. 7/09/2025

Se armó la primera parte de la contraseña correspondiente a abrir la puerta.

2.4. 9/09/2025

Se armó la segunda parte de la contraseña correspondiente a abrir y cerrar la puerta, aún tiene algunos fallos como que el led prende tenuemente aunque la salida no sea un "1" lógico.

2.5. 15/09/2025

Se diseñó el decoder para convertir las salidas de 2 bits [00] para la entrada del BCD con una salida de 7 bits para el display de 7 segmentos.

2.6. 16/09/2025

Se armó el circuito del decoder para visualizar la salida en el display. pero existían ligeros errores en el muestreo, los cuales se corrigieron.

Referencias

- [1] S. L. Harris and D. Harris, *Digital Design and Computer Architecture*, 2nd ed. Burlington, MA, USA: Morgan Kaufmann, 2021.