Лабораторная работа №6

Изучение логического элемента сумматор с использованием программы Logisim

Цель работы: Изучить принцип действия сумматора, построить различные модели сумматоров в программе Logisim

Теоретическая часть:

Полный одноразрядный сумматор.

Связь между двоичной арифметикой и алгеброй логики позволяет реализовать логические схемы основных элементов процессора и памяти компьютера.

Сумматор - это устройство, предназначенное для сложения двоичных чисел.

Рассмотрим сначала более простое устройство – полусумматор.

Построим таблицу истинности для устройства реализующего арифметическую операцию сложения. Операция «+» бинарная, поэтому полусумматор должен иметь два входа (A и B). В результате сложения двух одноразрядных двоичных чисел может получиться двухразрядное число (с переносом в следующий разряд). Значит, устройство должно иметь два выхода (P - перенос в следующий разряд, S - результат, остающийся в текущем разряде).

A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

По данной таблице истинности построим СДНФ (см. алгоритм построения СДНФ):

1. Для переноса в старший разряд: $P = A \land B$
2. Для текущего разряда: $S = \neg A \land B \lor A \land \neg B$

Преобразуем логическую формулу для S:

$(\neg A \bullet B) + (A \bullet \neg B) = (\neg A \bullet A) + (\neg A \bullet B) + (A \bullet \neg B) + (\neg B \bullet B) =$

$= \neg A \bullet (A + B) + \neg B \bullet (A + B) = (A + B) \bullet \neg (A \bullet B)$

С учетом формулы для переноса имеем:

$S = (A + B) \bullet \neg (A \bullet B) = (A + B) \bullet \neg P$

Таким образом, полусумматор можно построить, используя четыре простейших логических элемента: два конъюнктора, дизъюнктор и инвертор (см. рис.1, слева показано условное обозначение полусумматора):

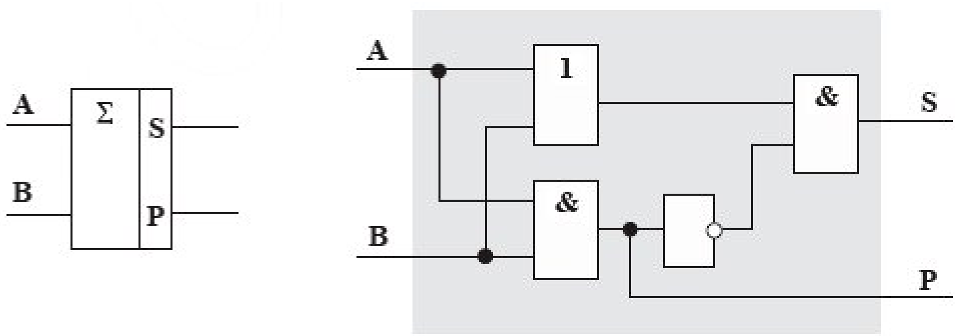


Рис. 1

Итак, получено устройство, реализующее суммирование одноразрядных двоичных чисел без учета переноса из младшего разряда.

Для реализации **полного одноразрядного сумматора** необходимо учесть перенос из младшего разряда (P_0). Поэтому сумматор должен иметь три входа. Построим таблицу истинности для устройства с учетом третьего входа:

A	B	P_0	P	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Построим СДНФ для выхода P (перенос в старший разряд):

$P = (\neg A \wedge B \wedge P_0) \vee (A \wedge \neg B \wedge P_0) \vee (A \wedge B \wedge \neg P_0) \vee (A \wedge B \wedge P_0)$

Преобразуем:

1) $(A \wedge B \wedge \neg P_0) \vee (A \wedge B \wedge P_0) = (A \wedge B) \wedge (\neg P_0 \vee P_0) = A \wedge B$

Имеем, $P = (\neg A \wedge B \wedge P_0) \vee (A \wedge \neg B \wedge P_0) \vee (A \wedge B)$

2) $(\neg A \wedge B \wedge P_0) \vee (A \wedge B) = B \wedge (\neg A \wedge P_0 \vee A) = B \wedge (\neg A \vee A) \wedge (P_0 \vee A) =$

$= B \wedge (P_0 \vee A) = (B \wedge P_0) \vee (A \wedge B)$

Имеем, $P = (A \wedge \neg B \wedge P_0) \vee (B \wedge P_0) \vee (A \wedge B)$

3) $(A \wedge B) \vee (A \wedge \neg B \wedge P_0) = A \wedge (B \vee \neg B \wedge P_0) = A \wedge (B \vee \neg B)(B \vee P_0) =$

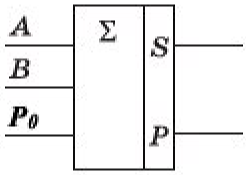
$= A \wedge (B \vee P_0) = (A \wedge B) \vee (A \wedge P_0)$

Таким образом, для переноса в старший разряд получили:

$P = A \wedge B \vee A \wedge P_0 \vee B \wedge P_0$

Проанализируем таблицу истинности для выхода S. Значение S отлично от нуля в том случае, если единица поступает ровно на один вход (при этом на двух других входах фиксируется ноль), или на все три входа

сразу, т. е.:
$S = \neg (A \wedge B \vee A \wedge P_0 \vee B \wedge P_0) \wedge (A \vee B \vee P_0) \vee (A \wedge B \wedge P_0)$
С учетом формулы для переноса в старший разряд, имеем:
$S = \neg P \wedge (A \vee B \vee P_0) \vee (A \wedge B \wedge P_0)$
Таким образом, одноразрядный двоичный сумматор можно реализовать с помощью следующей схемы (см. рис. 2, слева показано условное обозначение сумматора), которая соответствует полученным логическим формулам (1) и (2).



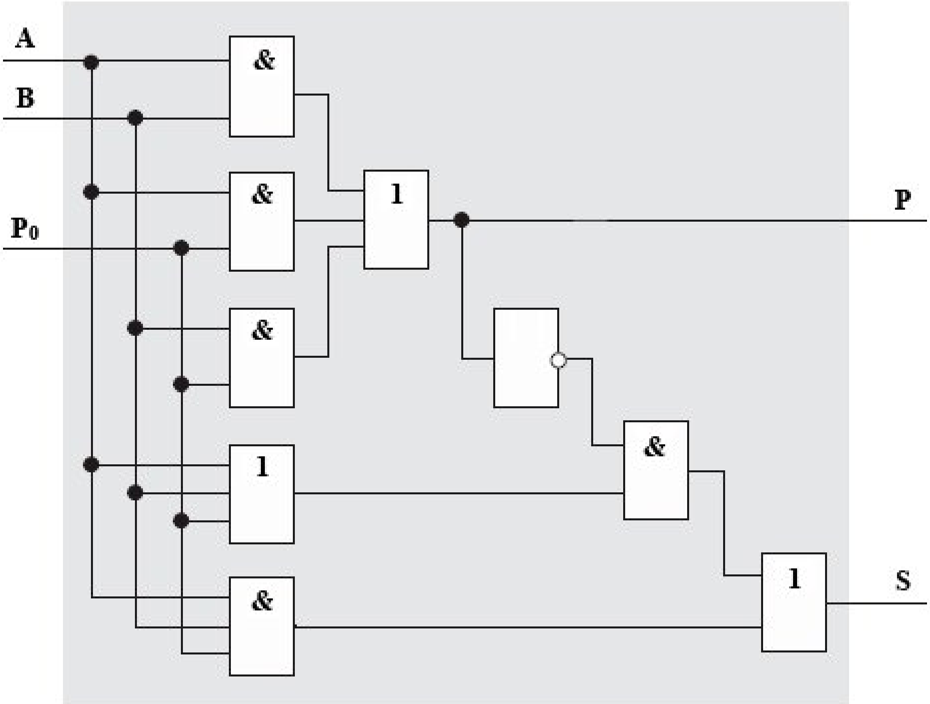


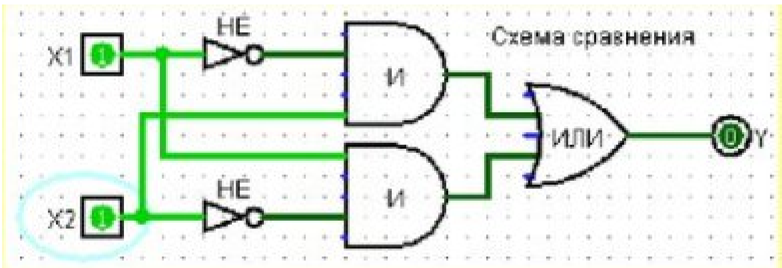
Рис.2

Заметим, что логические функции P и S можно выразить с помощью других формул. В таком случае для одноразрядного двоичного сумматора потребуется другая логическая схема.

Выполнение работы:

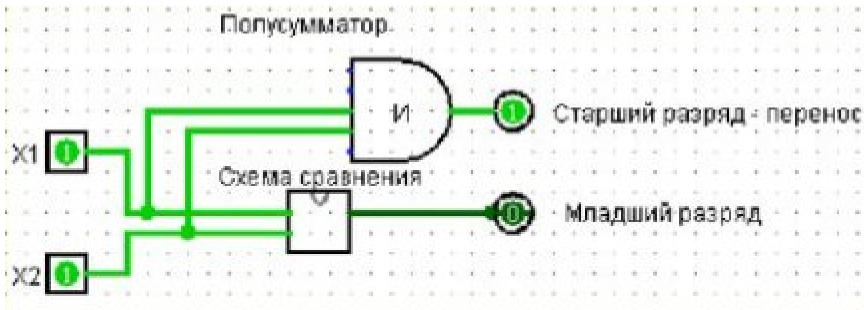
Начнем моделирование со схемы полусумматора.

1. Построить в Logisim Схему сравнения



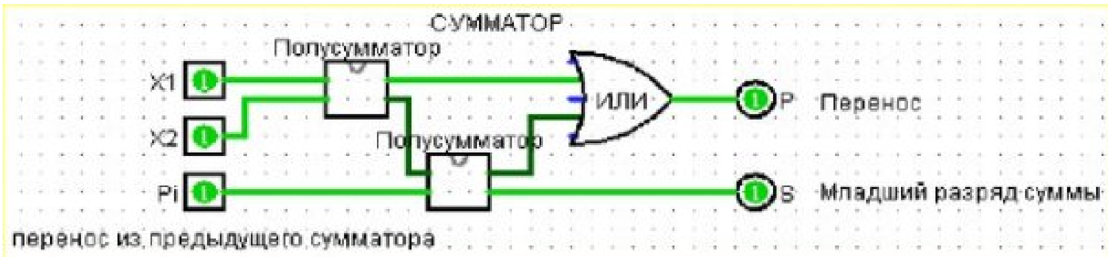
2. С помощью команды Проект - Анализировать схему получить таблицу истинности Схемы сравнения.

3. С помощью инструмента «Добавть схему» добавить схему «Полусумматор»



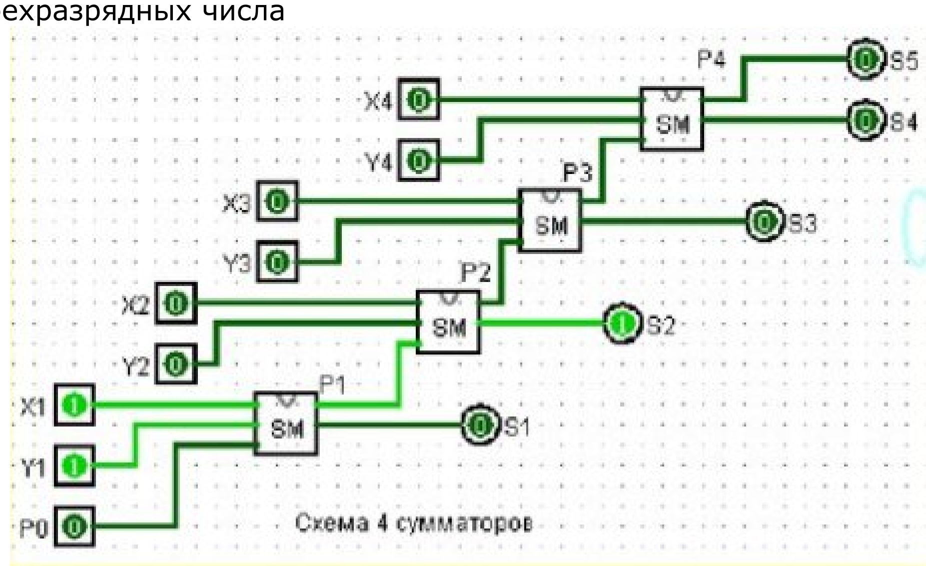
4. С помощью команды Проект - Анализировать схему получить таблицу истинности Полусумматора.

5. Используя «Полусумматор» построить схему «Полного сумматора»



6. С помощью команды Проект - Анализировать схему получить таблицу истинности Сумматора.

7. Построить схему из 4х сумматоров, которые позволяют складывать 2 четырехразрядных числа



Здесь, соответственно X1 и Y1 - слагаемые первого сумматора, X2 и Y2 - второго и т.д. S1-S5 - младший разряд суммы, P1-P4 - перенос, старший разряд соответствующего сумматора, P0 всегда равно 0, так как в первом сумматоре всегда складываются двоичные числа и переноса там нет. На изображенном в схеме примере складываются 0001 +0001 = 00010

X4 X3 X2 X1

+ Y4 Y3 Y2 Y1
S5 S4 S3 S2 S1
Проверить на другом числе.

8. Построить схемы полусумматора и полного сумматора из теоретического раздела.

9. Не обязательное задание - Построить схему сумматора двух восьмиразрядных двоичных чисел

В отчет включить:
1. Файл Logisim проекта
2. Файл Word включающий скриншоты всех построенных схем и все полученные таблицы истинности.