

# Tarea 2. RISC vs CISC

Marco Villatoro Chacon, 2021057692

## I. PARTE 1

La predictibilidad en tiempos de ejecución se debe la simplicidad y uniformidad de las instrucciones disponibles en cada arquitectura. Las arquitecturas RISC hacen uso de un conjunto de instrucciones simplificado con una duración de ejecución relativamente constante mientras que las arquitecturas CISC hacen uso de un conjunto de instrucciones mas complejo incluyendo instrucciones simples como las que se encuentran en RISC pero también instrucciones mas complejas compuestas de varias instrucciones simples, esta variedad en complejidad introduce un nivel de inconsistencia a los tiempos de ejecución de programas hecho en CISC.

La consistencia y predictibilidad es principalmente importante en contextos de sistemas embebidos y aplicaciones de tiempo real ya que tienen restricciones estrictas de tiempo y la ambigüedad de una aplicación mas compleja puede causar que el tiempo de ejecución no cumpla los límites de tiempo impuestos por el contexto de desarrollo.

## II. PARTE 2

Repositorio:

- <https://github.com/Specktic/Tarea-2-Arqui-1>

```
PS C:\Users\mavic\OneDrive\Escritorio\Tarea 2 Arqui 1> &
Resultado CISC: [10, 12, 14, 16, 18, 20, 22, 24, 26, 28]
Instrucciones: 10 Ciclos: 30
PS C:\Users\mavic\OneDrive\Escritorio\Tarea 2 Arqui 1> &
Resultado RISC: [10, 12, 14, 16, 18, 20, 22, 24, 26, 28]
Instrucciones: 40 Ciclos: 40
PS C:\Users\mavic\OneDrive\Escritorio\Tarea 2 Arqui 1> |
```

Fig. 1. Resultados en consola de código de python para simular la suma de vectores en arquitecturas RISC y CISC