

该章节掌握的要点：

- (1) 存储器的主要指标。
- (2) 存储单元的属性、存储字的地址；大小端存储模式；按边界存储；C语言的变量在内存分配字节数。
- (3) 动态存储器为何刷新？刷新方式。
- (4) 存储器的扩展及与CPU的连接。
- (5) 汉明校验码的编解码方法。
- (6) 多体单字存储结构：顺序读取、交叉读取。

作业：

14、(10分) 某8位微型机地址码为18位，若使用 $4K \times 4$ 位的RAM芯片组成模块板结构的存储器，试问：

- (1) 该机所允许的最大主存空间是多少？
- (2) 若每个模块板为 $32K \times 8$ 位，共需几个模块板？
- (3) 每个模块板内共有几片RAM芯片？
- (4) 共有多少片RAM？
- (5) CPU如何选择各模块板？

15、(10分) 设CPU共有16根地址线，8根数据线，并用 $MREQ\#$ (低电平有效) 作访存控制信号， $R/W\#$ 作读写命令信号(高电平为读，低电平为写)。现有下列存储芯片：ROM ($2K \times 8$ 位， $4K \times 8$ 位， $8K \times 8$ 位)，RAM ($1K \times 4$ 位， $4K \times 8$ 位， $8K \times 8$ 位)，及74138译码器和各种门电路(门电路自定)。试从上述规格中选用合适芯片，画出CPU和存储芯片的连接图。要求：

- (1) 最小4K地址为系统程序区，4096~16383地址范围为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出存储芯片的片选逻辑图，给出过程。

16、(10分) 设CPU共有16根地址线，8根数据线，并用 $MREQ\#$ (低电平有效) 作访存控制信号， $R/W\#$ 作读写命令信号(高电平为读，低电平为写)。现有8片 $8K \times 8$ 位的RAM芯片与CPU相连，试回答：

- (1) 用74138译码器画出CPU与存储芯片的连接图；
- (2) 写出每片RAM的地址范围；
- (3) 如果运行时发现不论往哪片RAM写入数据后，以A000H为起始地址的存储芯片都有与其相同的数据，分析故障原因。
- (4) 根据(1)的连接图，若出现地址线A13与CPU断线，并搭接到高电平上，将出现什么后果？

17、(5分) 写出1101的汉明码。

19、(5分) 已知接收到的汉明码(按奇校验配置) 0011001，写出欲传送的有效信息。

24、(5分) 一个4体低位交叉的存储器，假设存取周期为T，CPU每隔 $1/4$ 存取周期启动一个存储体，则依次从存储器中取出64个字共需多少存取周期？