



第8章 中断屏蔽字

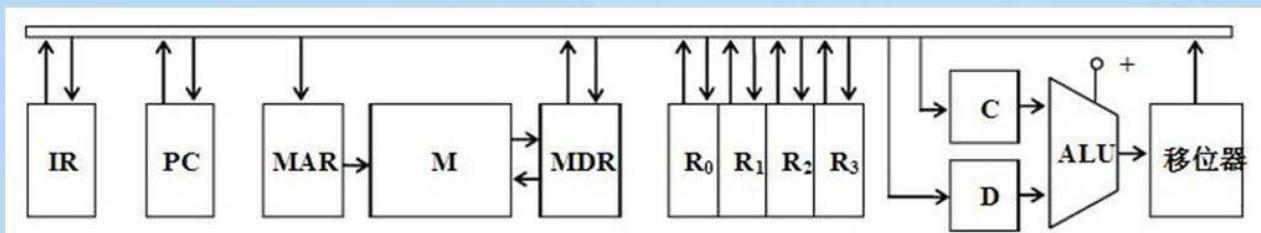
- 习题8：某机有四个中断源A, B, C, D, 其硬件排队优先次序 A>B>C>D, 现要求将中断处理次序改为C>A>D>B
- (1) 写出每个中断源对应的屏蔽字。
- (2) 若设备A、B、C、D同时提出申请，按新的屏蔽字处理，画出CPU执行程序的轨迹。
- (1)

服务 程 序	屏 蔽 码				
	设备	A 设备	B 设备	C 设备	D 设备
A 设备服务程序	1	1	0	1	0
B 设备服务程序	0	1	0	0	1
C 设备服务程序	1	1	1	0	1
D 设备服务程序	0	1	0	1	0



第9章 CU的设计

- 习题9：某计算机有如下部件，ALU，移位器，主存M，主存数据寄存器MDR，主存地址寄存器MAR，指令寄存器IR，通用寄存器R0-R3，暂存器C和D。
 - (1) 请将各逻辑部件组成一个总线型的数据通路，并标明数据流动方向。
 - (2) 画出“ADDR1, R2”指令的指令周期流程图，即 $(R1) + (R2) \rightarrow R1$ 。
- (1) 设该系统为单总线结构，暂存器C和D用于ALU的输入端数据暂存，移位器作为ALU输出端的缓冲器，可对ALU的运算结果进行附加操作，则数据通路可设计如下：





第四章 存储器

- 习题1、设CPU共有16根地址线，8根数据线，并用MREQ作为访存控制信号(低电平有效)，用WR作为读/写控制信号(高电平为读，低电平为写)。现有下列存储芯片：
2K×8位、4K×4位ROM、4K×8位、8K×8位RAM以及
74138译码器和各种门电路，要求主存地址空间满足下列
要求：最小地址4K×8位为ROM区，起始地址为4000H
16K×8位为RAM区。
 - (1) 写出每个芯片的地址范围
 - (2) 画出CPU与存储芯片的连接图

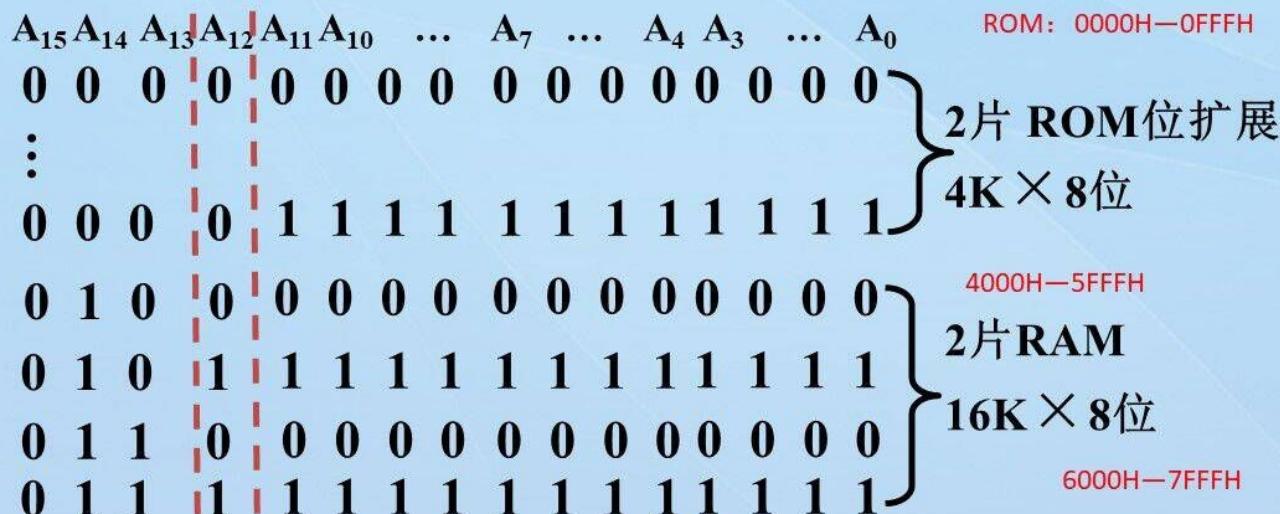


- 1) 选择芯片类型和数量

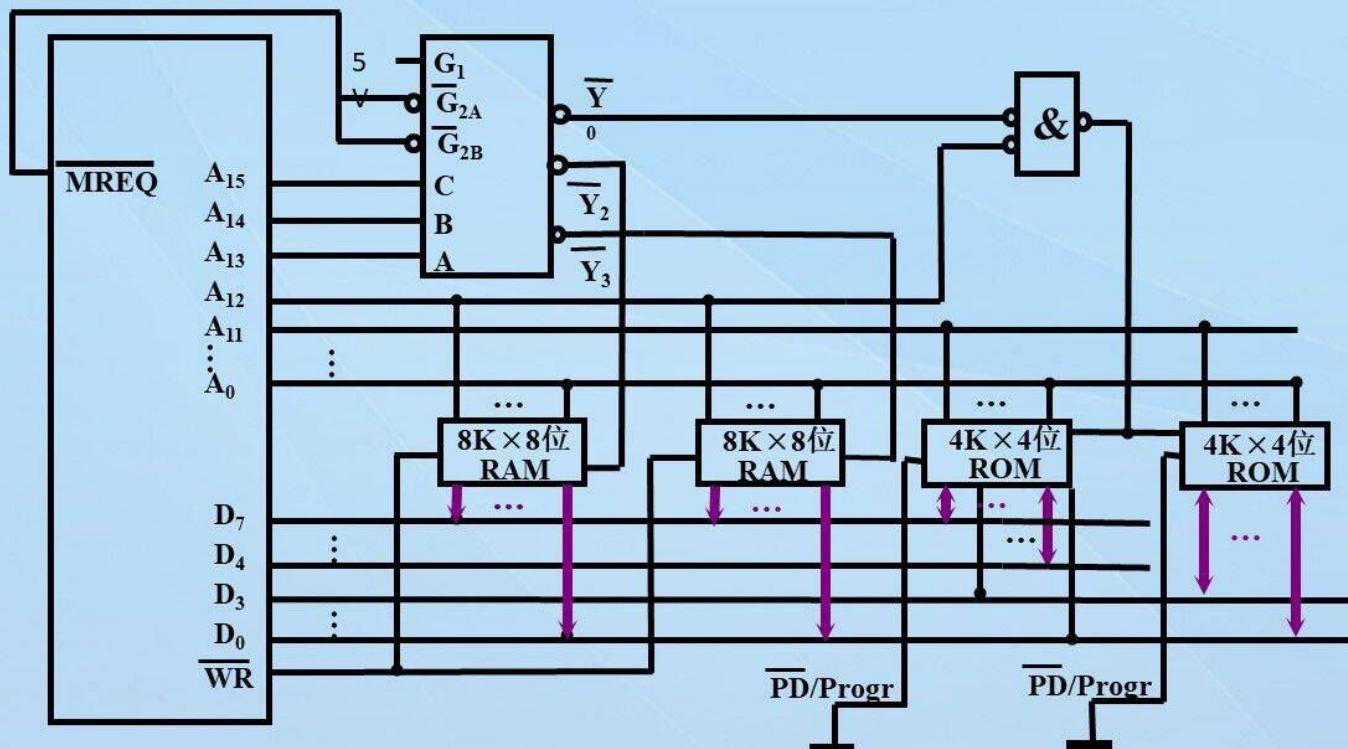
➤ $4K \times 4$ 位RAM 2片; $8K \times 8$ 位ROM 2片 (第1种选择)

➤ $4K \times 4$ 位RAM 2片; $4K \times 8$ 位ROM 4片 (第2种选择)

- 针对第一种选择:

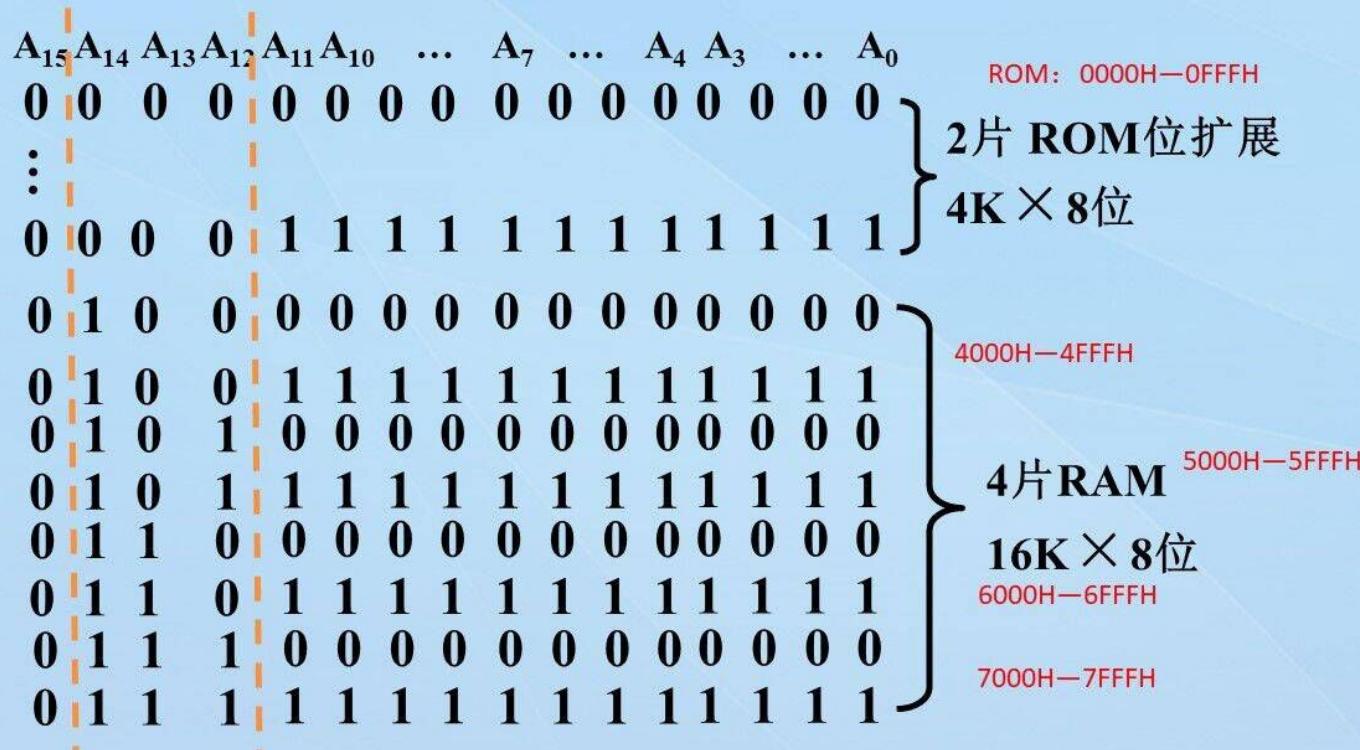


CPU 与存储器的连接图

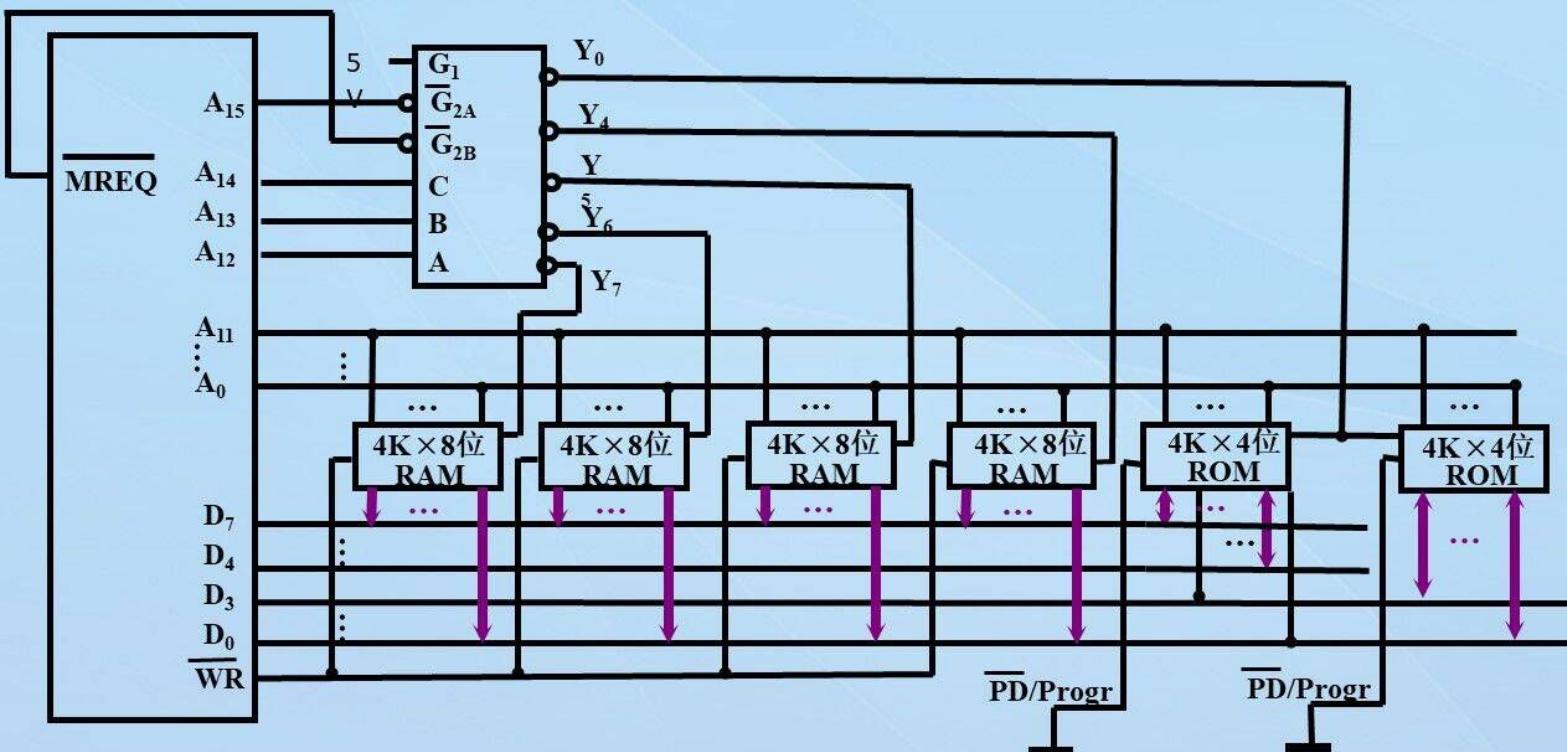




● 针对第二种选择：



CPU 与存储器的连接图





- 习题2：某主存容量1MB，Cache容量为16KB，，每个字块有4个字，每个字为32位，采用4路组相联映象；存储器按字节编址。问：
 - 1) Cache地址各字段如何划分（各需多少位）？
 - 2) 主存地址各字段如何划分（各需多少位）？
 - 3) 写出内存地址ABCDEH可能映射成的Cache地址（用16进制表示）



- 1) 每个字块大小=4字× 32位/字÷8位/字节 =16字节= 2^4
- Cache容量 $16KB=2^{14}B$, Cache地址14位
- Cache块数= $16KB \div 16B/\text{块}=1024\text{ 块} =2^{10}$
- Cache的地址:

Cache地址10	字块内地址 4
-----------	---------

组地址 8	组内块号2	字块内地址 4
-------	-------	---------

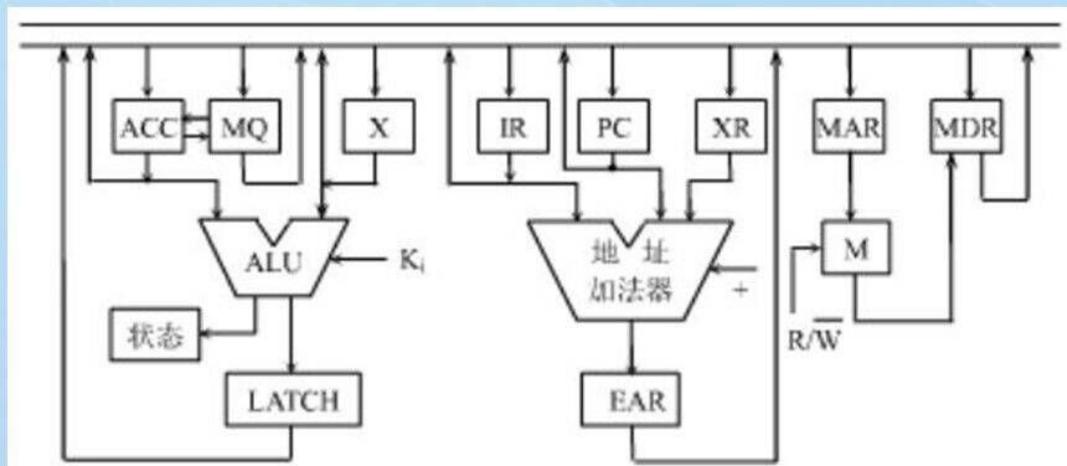
- 2) 组数 $1024 \div 4=2^8$, 组地址8位
- 主存容量 $1MB=2^{20}B$, 主存地址20位
- 主存地址:

主存字块标志 8	组地址 8	字块内地址 4
----------	-------	---------
- 3) ABCDEH = 1010 1011 1100 1101 1110
- 可能的Cache地址: 1100 1101 00 1110 =334EH
- 1100 1101 01 1110 =335EH
- 1100 1101 10 1110 =336EH
- 1100 1101 11 1110 =337EH



第9章 CU的设计

- 习题3、某主机数据通路如下图所示。指令格式为：ADD AD；指令含义为：(AC) 加 (AD) → (AC)；AD为直接寻址。写出完成该指令所需要的全部微操作流程(从取指令开始)。





第7章 指令系统

- 4、某主存储器部分单元的地址码与存储器内容对应关系如下：
- （1）若采用寄存器间址方式读取操作数，指定寄存器R0的内容为2002H，则操作数是多少？
- （2）若采用存储器直接寻址，存储器地址为2000H，则操作数是多少？
- （3）若采用存储器间接寻址，存储器地址为2003H，则操作数是多少？
- （4）若采用寄存器直接寻址，指定寄存器R0的内容为1002H，则操作数是多少？

地址码	存储内容
2000H	307AH
2001H	30BFH
2002H	1200H
2003H	2001H
2004H	D024H



● 习题6、扩展编码的原理？

● 扩展操作码应遵循的原则：

- 使用频度高的指令应分配短的操作码，使用频率低的指令相应地分配较长的操作码。
- 短码不能是长码的前缀

操作码的位数随地址数的减少而增加

4位操作码

OP	A ₁	A ₂	A ₃
0000	A ₁	A ₂	A ₃
0001	A ₁	A ₂	A ₃
:	:	:	:
1110	A ₁	A ₂	A ₃

最多15条三地址指令

8位操作码

1111	0000	A ₂	A ₃
1111	0001	A ₂	A ₃
:	:	:	:
1111	1110	A ₂	A ₃

最多15条二地址指令

12位操作码

1111	1111	0000	A ₃
1111	1111	0001	A ₃
:	:	:	:
1111	1111	1110	A ₃

最多15条一地址指令

16位操作码

1111	1111	1111	0000
1111	1111	1111	0001
:	:	:	:
1111	1111	1111	1111

16条零地址指令



- 习题7: (1) 若指令字长为16位, 采用扩展操作码技术, 地址码长为4位, 要求: 15条三地址指令、12条二地址指令、31条一地址指令和16条零地址指令。给出一种编码方案。
- (2) 若指令字长为12位, 地址码长为3位, 要求: 三地址指令4条, 单地址指令255条, 零地址指令16条。问能否以扩展操作码为其编码? 如果其中单地址指令为254条呢? 说明其理由。
- (1) 三地址: (15条)
 - 0000 **** * * * * *
 -
 - 1110 **** * * * * *
- 二地址: (12条)
 - 1111 0000 **** * * * *
 -
 - 1111 1011 **** * * * *

还有多少代码可扩展?



- 一地址: (31条)
● 11111100 0000 ****
●
● 11111100 1111 ****
● 11111101 0000 ****
●
● 11111101 1110 ****
● 零地址: (16条)
● 11111101 1111 0000
●
● 11111101 1111 1111

还有多少代码可扩展?

$$1+2*16=33$$

还有多少编码没用?

$$2*256=512$$



- (2) 不能用扩展码为其编码
- ∵ 指令字长12位，每个地址码占3位；
- ∴ 三地址指令最多是 $2^{(12-3-3-3)}=8$ 条，
- 现三地址指令需4条，∴ 可有4条编码作为扩展码
- ∴ 单地址指令最多为 $4 \times 2^3 \times 2^3 = 2^8 = 256$ 条，
- 现要求单地址指令255条，∴ 可有一条编码作扩展码
- ∴ 零地址指令最多为 $1 \times 2^3 = 8$ 条
- 不满足题目要求
- 若单地址指令为254条，可有2条编码作扩展码
- ∴ 零地址指令最多为 $2 \times 2^3 = 16$ 条
- 可满足题目要求