ประมวลรายวิชา (Course Syllabus)

รหัสวิชา
 2110252

2. จำนวนหน่วยกิต (course Credit) 3 หน่วยกิต

3. **ชื่อวิชา (Course Title)** ตรรกศาสตร์ของดิจิทัลคอมพิวเตอร์

(Digital Computer Logic)

4. **คณะ/ภาควิชา** วิศวกรรมคอมพิวเตอร์

ภาคการศึกษา
 ปีการศึกษา
 2567

7. ชื่อผู้สอน ผศ.ดร.ณรงค์เดช กีรติพรานนท์

ผศ.ดร.พิชญะ สิทธีอมร

รศ.ดร.เศรษฐา ปานงาม

8. เงื่อนไขรายวิชา

วิชาที่ต้องเรียนมาก่อน ----

9. **สถานภาพของวิชา** วิชาบังคับ

10. ชื่อหลักสูตร วิศวกรรมศาสตรบัณฑิต

11. วิชาระดับ ปริญญาตรี

12. จำนวนชั่วโมงที่สอน/สัปดาห์ วันที่ 23 กันยายน - 24 ตุลาคม 2567

	W1 23 25 26 กย	W2 - W5 30 กย - 24 ตค
sec 51 (กิลด์ 1,5)	201A	401
sec 52 (กิลด์ 2,6)	201B	402
sec 53 (กิลด์ 3,7)	201B	404
sec 54 (กิลด์ 4,8)	201A	405

สื่อการสอน Discord ให้ซักถามข้อสงสัยนอกเวลาเรียน

mycourseville ใช้ประกาศข่าวสาร คะแนน ดาวน์โหลดเอกสาร ดูคลิปทบทวน

13. เนื้อหารายวิชา

ระบบตัวเลข เกตเชิงตรรก และนิพจน์เชิงตรรก พีชคณิตแบบบูล ผังคาร์โนห์ วิธีการใช้ตาราง วงจรตรรกแบบรวมและการใช้งาน วงจรบวก วงจรลบ วงจรแสดงผลพหุคูณ วงจรถอดรหัส มัลติเพล็กเซอร์ การใช้งานของเกตไตรสเตด ความเร็วและเวลาของวงจรเชิงตรรก วงจรเชิงลำดับ และการออกแบบ ฟลิปฟลอป เคาน์เตอร์ รีจิสเตอร์

14. ประมวลการเรียนรายวิชา

- 14.1. วัตถุประสงค์ทั่วไปและ/หรือวัตถุประสงค์เชิงพฤติกรรมเพื่อให้ผู้เรียนได้มี
 - 14.1.1. พื้นฐานคณิตศาสตร์เชิงบูล
 - 14.1.2. ความสามารถและประสบการณ์ในการออกแบบวงจรเชิงตรรกทั้ง แบบ Combinational และ Sequential
 - 14.1.3. อธิบายและวิเคราะห์องค์ประกอบของเครื่องคอมพิวเตอร์ได้
- 14.2. เนื้อหารายวิชาต่อสัปดาห์ ดูรายละเอียดที่ต่อท้าย
- 14.3. วิธีจัดการเรียนการสอน
 - 14.3.1. บรรยายและทำแบบฝึกหัด
 - 14.3.2. ทำปฏิบัติการ
- 14.4. สื่อการสอน
 - 14.4.1. แผ่นสไลด์
 - 14.4.2. Courseville Zoom
 - 14.4.3. ปฏิบัติการ
- 14.5. การวัดผลการเรียน

14.5.1. ปฏิบัติการ	30%
14.5.2. สอบ 2 ครั้ง	35%
14.5.3. โครงงาน	35%

15. รายชื่อหนังสืออ่านประกอบ

- 15.1. หนังสือบังคับ
 - 15.1.1. Katz, Randy H./ Borriello, Gaetano; "Contemporary Logic Design 2nd edition"; Pearson Prentice Hall.
- 15.2. หนังสือเพิ่มเติม
 - 15.2.1. Prosser, Franklin P. / Winkel, David E.; "The Art of Digital Design : An Introduction to Top-Down Design"; Prentice Hall.
 - 15.2.2. Mano, M.; "Digital Design"; Prentice-Hall International Editions.
 - 15.2.3. Roth Jr., C. H.; "Fundamentals of Logics Design"; West Publishing Company.
 - 15.2.4. Kohavi, Z; "Switching and Finite Automata Theory"; McGraw-Hill Book Company.

ข้อตกลง

1. วิชานี้ใช้การประเมินผลตามเกณฑ์คะแนน โดยจะผ่านเมื่อคะแนน >= 65

Tentative Schedule

				เสริม ช่วงเย็น
Module	วัน	เนื้อหา ช่วงเช้า 09.00 - 12.00	แล็ป ช่วงบ่าย 13.00 - 16.00	16.00 - 18.00
Module 1 Combinational	วันที่ 1	Course Introduction +	Simulation	
Logic	94413 25 110	Combinational Logic (Laws of Boolean Algebra)		
	วันที่ 2	Two Level Simplification	Simulation	
	พุธ 25 กย	Logic Realization Non-gate logics		
	วันที่ 3	Time Response in	Actual Digital Logic Gate	
	พฤ 26 กย	Combinational Network PAL, PLA, Non-Gate		
	วันที่ 4	Combinational Logic Word	Simulation	
	จันทร์ 30 กย	Problems, Arithmetic Circuits, ALU		
	วันที่ -			
	พุธ 2 ตค รับ ปริญญา			
	วันที่ -			
	พฤ 3 ตค รับ			
	ปริญญา ราส ธ			c: 1 .:
Module 2 Sequential	วันที่ 5 จันทร์ 7 ตค	สอบ Combinational Logic	Sequential Logic Design + Latches/Flipflops Timing	Simulation
Logic			Methodologies	
	วันที่ 6	State machine design, Moore,	Simulation	
	พุธ 9 ตค วันที่ 7 พฤ 10 ตค	ASM Chart + design example	Simulation	
	วันที่ - จ 14 ตค หยุด ชดเชยวัน ร.9			
Module 3	วันที่ 8	Intro to Architecture	Instruction Set	
Computer Architecture &	พุธ 16 ตค	Performance Measure and Analysis	Architecture	
Organization	วันที่ 9	Single Cycle Processor	Pipeline	
	พฤหัส 17 ตค	Multiple Cycle Processor		

วันที่ 10	Contemporary Architecture	Memory Hierarchy - Vitual	
จันทร์ 21 ตค	Memory Hierarchy - Cache	Memory	
		Storage Architecture	
วันที่ -			
พ 23 ตค			
วันปิยะ			
วันที่ 11	สอบ Sequential Logic	นำเสนอโครงงาน Digital Logic	นำเสนอ
พฤ 24 ตค	สอบ Computer Architecture		โครงงาน
			Digital Logic

Course Mapping

#	Course : 2110251	PEO	Student Outcomes										
	Course Outcomes		а	ь	С	d	е	f	g	h	i.	j	k
1	Describe number systems, Karnaugh map and logic gate	1	a.4										
2	Describe and design basic combinational logic circuits.	1	a.4				e.3						
3	Describe and design basic sequential logic circuits.	1	a.4				e.3		9	Ï			
	Total	1	a.4				e.3						

Program Educational Objectives (PEO):

- 1. Technical skill : Contemporary knowledge, life-long learning and research skills
- 2. Professional skill : Best practice, tools and innovation
- 3. Social skill: Team works, communication, leadership and social awareness

Student Outcomes:

- a an ability to apply knowledge of mathematics, science, and engineering
- b an ability to design and conduct experiments, as well as to analyze and interpret data
- an ability to design a system, component, or process to meet desired needs within realistic constraints such as economic, environmental, social, political, ethical, health and safety, manufacturability, and sustainability à industry
- d an ability to function on multidisciplinary teams
- e an ability to identify, formulate, and solve engineering problems
- f an understanding of professional and ethical responsibility
- g an ability to communicate effectively
- h the broad education necessary to understand the impact of engineering solutions in a global, economic, environmental, and societal context
- i a recognition of the need for, and an ability to engage in life-long learning
- j a knowledge of contemporary issues

k	an ability to use the techniques, skills, and modern engineering tools necessary for
engine	ering practice.