

Izjavljujem da tijekom izrade ove zadaće neću od drugoga primiti niti drugome pružiti pomoć, te da se neću koristiti nedopuštenim sredstvima. Ove su radnje teška povreda Kodeksa ponašanja te mogu uzrokovati i trajno isključenje s Fakulteta. Također izjavljujem da mi zdravstveno stanje dozvoljava pisanje ove zadaće.

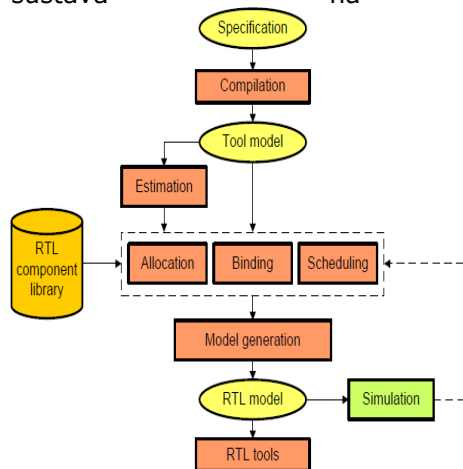
JMBAG

Ime i prezime

Vlastoručni potpis

- (1 bod) U evoluciji pristupa oblikovanja sustava (engl. design flow) najnovija je metodologija:
 - capture and simulate
 - describe and synthesis
 - specify-explore-refine**
- (1 bod) Uporaba gotovih složenih blokova intelektualnog vlasništva (IP property) u kombinaciji s ponovnom uporabom (engl. design reuse) produžava potrebno vrijeme:
 - Točno
 - Netočno**
 - Točno za blokove otvornog koda (engl. open source)
- (1 bod) Ponovnom uporabom blokova intelektualnog vlasništva postiže se (moguće više točnih odgovora):
 - veća cijena proizvoda
 - dulje vrijeme razvoja
 - kraće vrijeme razvoja**
 - poboljšano iskorištavanje tehnoloških mogućnosti**
- Y dijagram (poznat i kao Gajski-Kuhn chart) u prikazu ne obuhvaća perspektivu oblikovanja sklopova:
 - ponašajnu (engl. Behavior),
 - strukturnu (engl. Structure),
 - logičku (engl. Logic),**
 - fizičku (engl. Physical).
- (1 bod) U analizi rezultata oblikovanja metodologije sustava na čipu razmatra se:
 - ostvarena funkcionalnost
 - cijena komponenti
 - potrošnja sustava
 - potrošnja komponenti
 - sve navedeno**
- Najbrže vrijeme izrade SOC prototipa postiže se uporabom tehnologije:
 - korisnički (engl. Full-Custom)
 - čelijski (engl. Standard-Cell Based)
 - FPGA

- (1 bod) Na slici je prikazana metodologija sinteze procesora. Za uporabu ovog pristupa dizajner mora imati veliko znanje ručne izgradnje RTL modela: ispitivanja tako građenih sustava na čipu



- Točno
 - Netočno**
- Metodologija Specificiraj-Istraži-Poboljšaj (engl. Specify-Explore-Refine Methodology) od početnog modela specifikacije sustava nakon uobičajeno više iteracija rezultira izgradnjom:
 - Cycle accurate modela,
 - Poboljšanog modela specifikacije sustava,
 - Executable specification modela (SM),
 - Transaction-level modela (TLM),
 - ni jednog.
 - (1 bod) Za modeliranje sustava u specifikacijskom modelu (engl. Specification Model) vrijedi (moguće više točnih odgovora):
 - visoki novo prikaza procesa obrade (engl. Computation)**
 - uporaba apstraktnih komunikacijskih kanala (engl. Communication)**
 - definiranje protokola komunikacije procesa (engl. protocol layers)
 - uporaba simulatora za generirani kod (engl. Instruction-set simulators)
 - Nijedno od navedenog.

10. (1 bod) Komunikacija procesa FIFO kanalima karakteristika je modela obrade temeljenog na:

11. (2 boda) Skicirajte općeniti blok dijagram sustava na čipu i naznačite najznačajnije komponente. Obrazložite ulogu intelektualnog vlasništva.

12. (3 boda) Opišite karakteristike, prednosti i mane metodologije dizajna sustava temeljenoj na platformi (engl. *platform methodology*). Razmotrite zahtjeve i ograničenja oblikovanja korisničkih komponenti.

13. (3 boda) Razmotrite nivoe apstrakcije modeliranja sustava s obzirom na detaljnost i granularnost obrade (engl. *computation*) i komunikacije (engl. *communication*). Navedite svojstva tri najznačajnija modela te ih prikazite u dvodimenzionalnoj ravni s obzirom na osi vremenske detaljnosti obrade i komunikacije.

14. (3 boda) Navedite osnovna svojstva jezika SystemC.

15. (3 boda) Navedite svojstva osnovnih tipova ASICa: korisnički (engl. Custom, Full-Custom) i čelijski (engl. Cell, Standard-Cell Based) .