

中国科学技术大学计算机学院  
《数字电路实验》报告



实验题目: Logisim 入门  
学生姓名: 黄瑞轩  
学生学号: PB20111686  
完成日期: 2021. 10. 14

计算机实验教学中心制

2020 年 09 月

# 实验题目

Logisim 入门

## 实验目的

- 能够自行搭建 Logisim 实验环境
- 熟悉 Logisim 的各种基础器件和基本操作
- 能够使用 Logisim 搭建组合逻辑电路并进行仿真
- 能够使用封装子电路并进行电路设计

## 实验环境

- PC 一台，能流畅地连接校园网
- VLAB 实验中心平台（[vlab.ustc.edu.cn](http://vlab.ustc.edu.cn)）
- Logisim Version 2.7.1

## 实验过程

1. 利用 VLAB 平台创建一台安装了 Linux 操作系统的虚拟 PC。

test

虚拟机 ID	3099
内存占用	789.7 MB / 4096.0 MB
启动时间	4 days, 2 hours, 28 minutes, 51 seconds
登录端口 (推荐)	<code>ssh -i vlab-vm3099.pem root@vlab.ustc.edu.cn</code>
登录端口 (交互式)	<code>ssh root@vlab.ustc.edu.cn</code>

开机

关机

重启

网页登录

VS Code

更改 root 密码

SSH 密钥管理

销毁

2. 在虚拟机中打开 Logisim，并熟悉界面。

Logisim: main of 01\_Logisim\_1

File Edit Project Simulate Window Help 菜单

工具


管理窗

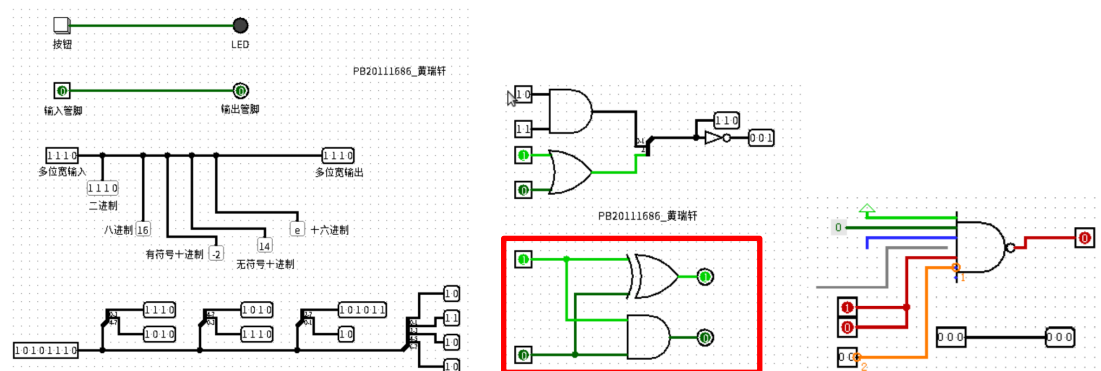
画布

Button 属性表


电路原理图

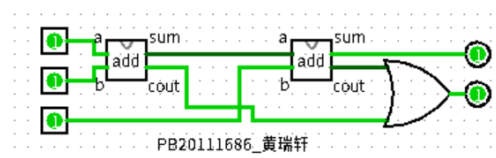
### 3. 尝试在画布区域完成指导手册上的电路，体会各种组件的使用。

- 选中管理窗中的组件后，在画布上相应位置点击，就可以在画布上放置元件。
- 未选中组件时在画布上拖动可以画线，元件输入端有标识，线应当连接标识位置。
- 工具栏中的可以改变输入信号。
- 左下角的属性表可以更改组件的属性，如：输入的位宽，组件的朝向等。
- 分线器可以获得特定位置上的信息，探针可以获得所在位置的信息。
- 线的颜色有一定的含义：浅绿色表示高电平、深绿色表示低电平、蓝色表示未知状态、灰色表示飞线、红色表示信号冲突、橙色表示位宽不匹配、黑色表示多位总线。
- 查阅菜单栏“Help”下的“Tutorial”和“User’s Guide”可以获得详细帮助。



### 4. 封装一个模块，并在其他电路里使用。

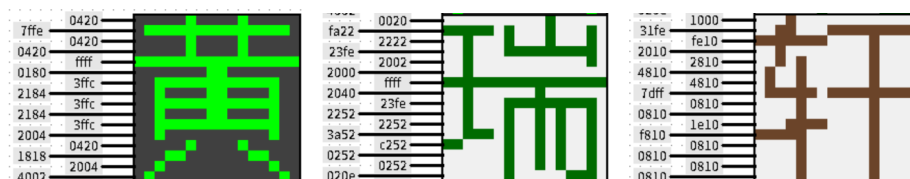
- 按照指导提示设计一个半加器电路，如(3.图)中红框电路所示。
- 按进入电路封装编辑页面，并设计封装、添加管脚注释。
- 在其他电路中从管理窗选择封装好的元件，并使用。
- 注意：模块不能循环封装、递归封装。



## 实验练习

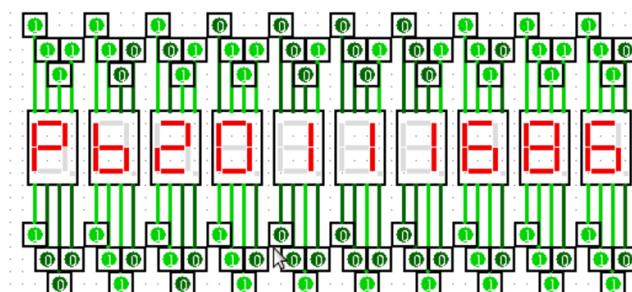
### 【题目 1】

- 发光二极管有 P、N 两端口，只有当阳极为高电平，阴极为低电平时才发光。LED 点阵是多个 LED 构成的阵列，Logisim 中的 LED 点阵有高效和低有效两种，高效点阵是把所有 LED 的阴极接地，每个控制位控制一个 LED 的阳极。
- 从管理窗口“Input/Output”中找到 LED 点阵(LED Matrix)，并设置大小为 16\*16，找到常量(Constant)接上点阵引脚，将常量设置为 16 进制。
- 逐行调试常量值，最终使得 LED 呈现自己的名字。



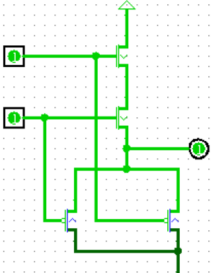
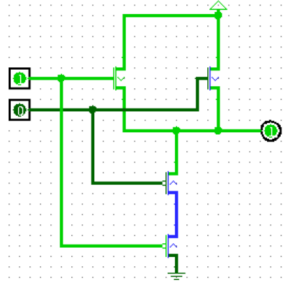
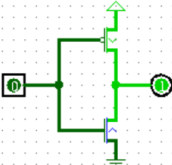
## 【题目 2】

- 七段数码管是 8 个 LED 组合起来的元件。其中 7 个构成数字形状，1 个构成右下角的小点。控制 LED 的亮灭组合便能显示出不同的字符。分共阳极和共阴极两种，在 Logisim 中用户无法控制统一接的电平，只需控制驱动输入端的信号。
- 从管理窗口 “Input/Output” 中找到 7-Sement Display，用普通输入为其接上引脚，再控制输入，使其呈现出自己的学号。



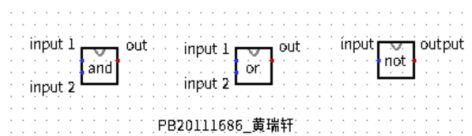
## 【题目 3】

- MOS 是一种包含金属和氧化物的半导体器件，可分为 P 型和 N 型两种，两种 MOS 管都包含三个端口：G(栅极)、D(漏极)、S(源极)，通过在 G 上施加电压，便可控制 D 到 S 的通断。利用这种逻辑特性可以搭建一些逻辑器件(如：逻辑门等)。
- 根据指导手册搭建三种逻辑门，并测试不同输入，分析特性。

电路	真值表	分析&结果															
 <p>黄瑞轩_PB20111686</p>	<table><tr><th>input 1</th><th>input 2</th><th>output</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	input 1	input 2	output	0	0	0	0	1	0	1	0	0	1	1	1	<p>全 1 才 1，否则得 0</p> <p>与门</p>
input 1	input 2	output															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
 <p>黄瑞轩_PB20111686</p>	<table><tr><th>input 1</th><th>input 2</th><th>output</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	input 1	input 2	output	0	0	0	0	1	1	1	0	1	1	1	1	<p>有 1 得 1，全 0 得 0</p> <p>或门</p>
input 1	input 2	output															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
 <p>黄瑞轩_PB20111686</p>	<table><tr><th>input</th><th>output</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	input	output	0	1	1	0	<p>输入与输出相反</p> <p>非门</p>									
input	output																
0	1																
1	0																

#### 【题目 4】

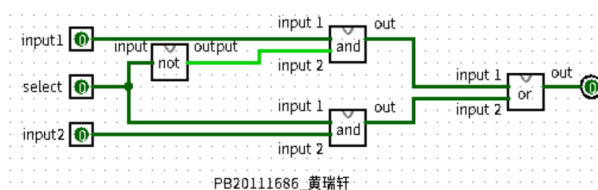
- 利用之前提到的电路封装技术，可以将(题目 3)中的电路封装，分别命名为“And”、“Or”和“Not”。



- 设计的二选一选择器有三个输入端(待选择信号 input1、input2，选择信号 select)和一个输出端(输出信号 output)。当 select 为 0 时选择 input1 输出；当 select 为 1 时选择 input2 输出。逻辑表达式为

$$\text{output} = \overline{\text{select}} \cdot \text{input1} + \text{select} \cdot \text{input2}$$

据此可以使用上面封装的门来设计电路，设计好的电路如下：

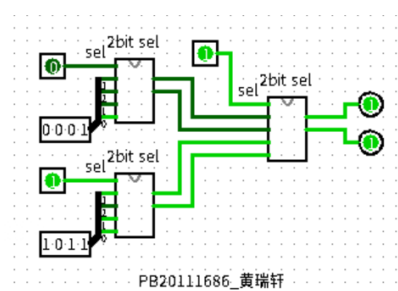
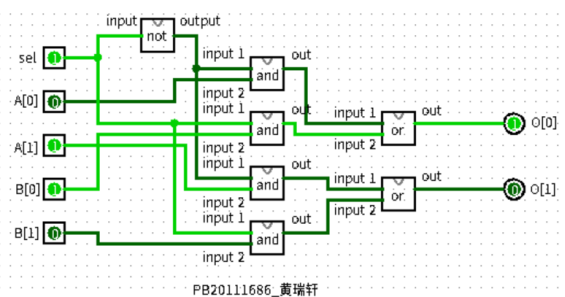


- 上面设计的二选一选择器用到了 4 个基本门，其中与门 2 个，或门和非门各 1 个。
- 如设计一个 2 bit 位宽的四选一选择器，则需要先设计 2 bit 位宽的二选一选择器，输入变为 A[1:0]和 B[1:0]，输出变为 O[1:0]，也即

$$O[0] = \overline{\text{select}} \cdot A[0] + \text{select} \cdot B[0]$$

$$O[1] = \overline{\text{select}} \cdot A[1] + \text{select} \cdot B[1]$$

当 select 为 0 时  $O[1:0] = A[1:0]$ ，当 select 为 1 时  $O[1:0] = B[1:0]$ 。可以按照如下左图方式来构建 2 bit 位宽的二选一选择器。



一个 2 bit 四选一选择器需要先用两个 2 bit 二选一选择器各选一个，再用一个 2 bit 二选一选择器从选出来的两个信号中再选一个。如果希望输入三个单 bit 选择信号，则需要 3 个 2 bit 二选一选择器，共用到 21 个基本门，其中与门 12 个，或门 6 个，非门 3 个。电路如上右图所示。

## 总结与思考

- 本次实验使我初步了解了 Logisim 的基本用法，借助 Logisim 我已经可以实现目前学过的各种电路。Logisim 的电路封装功能非常好，使得复杂功能电路看起来非常清晰。
- 各种功能区的作用指导手册上讲的比较清楚，使得初学者(笔者)上手软件非常快速。由于是第一次实验，练习题比较简单，初学者借此也能逐步熟悉软件各个功能。
- 本次实验任务量不多，主要是练习题难度逐渐递进，综合地应用了所学知识，使得实验不显得繁琐。笔者在使用 Logisim 做实验时，不觉得是在完成任务，而是觉得开启了一扇 DIY 电路的大门。
- 改进建议：
  - ① 适当加入 Verilog 编程的部分，如可以在构建完电路后要求使用 Verilog 实现一遍，刚好为刚学习的理论课做实践。
  - ② 在题目 4 中，二选一选择器是书上有的内容，建议将其改为书上没有但是难度相当的内容，这样更能考验初学者的创造力。
  - ③ 在题目 1 中，因为有些同学的名字过于复杂，而有些同学的名字过于简单，造成了很大的用时不平衡，建议将要显示出的字符改为从备选字符池中选取一定比例。如让同学从一句话“中国科大在可调纳米机电二维阵列上取得进展”中选择 2~3 个字符进行调试显示。