

微程序除法器的设计

邓 华 *

〔提 要〕本文讨论了一种利用可擦除可编程只读存储器EPROM设计的数字除法器, 这种数字除法器结构简单、运算速度快, 具备许多一般除法器所没有的优点。

关键词: 除法器; 微程序; 存储器

除法器一般有模拟和数字两种。模拟除法器由模拟电路构成, 运算速度较快, 但结构比较复杂, 且易受各种干扰如噪声、温度、湿度、零漂及电源波动等影响, 很难保证有足够的精度、线性度和灵敏度。数字除法器又分为两种形式, 其一是利用逻辑电路如加法器、减法器 and 移位寄存器等构成^{[1], 4~7}, 结构也比较复杂, 在位数较多的情况下, 复杂程度更高, 也影响到运算速度, 而且这样的除法器一般是买不到的^[2]。其二是利用计算机软件编程实现除法功能, 虽然结构较简单, 精度也较高, 且不易受环境干扰, 但运行这样的软件需要一定的时间, 这在速度要求较快如实时处理、控制和检测等场合, 应用受到很大的限制。为了解决这些矛盾, 本文探讨一种新型数字除法器——微程序除法器的设计方法, 主要利用可擦除可编程只读存储器EPROM的特点, 期望使以上问题得到较好的解决。

1 基本原理

EPROM是紫外线擦除电可编程的只读存储器, 可存储程序指令、数据和表格等, 使用者能够根据需要固化或修改各存储单元的内容^[3]。一片容量为4K字节(1K=1024)的EPROM2732的引脚如图1所示。引脚 $A_0 \sim A_{11}$ 为地址线, 容量改变时, 地址线有相应的增减。如EPROM2716的容量为2K, 地址线只需11根, 即 $A_0 \sim A_{10}$, 而EPROM2764的容量为8K, 地址线需增至13根, 即 $A_0 \sim A_{12}$ 。 \overline{OE}/V_{pp} 为数据允许输出端, 在固化程序时, \overline{OE}/V_{pp} 接编程电压, 电压值随不同的公司产品和型号有所变化。 \overline{CE}

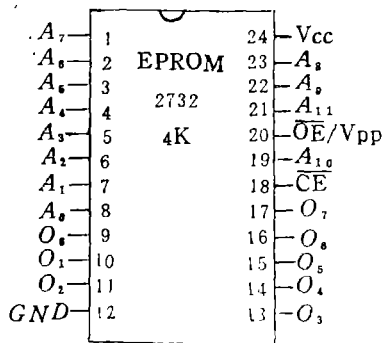


图1 EPROM2732引脚

* 机械工程系, 助教。

本文于1989年6月22日收到

为片选端,低电平有效。 $O_0 \sim O_7$ 为8位数据输出端口。 V_{cc} 为电源端,接+5V电压。 GND 为电源地。对应不同的地址,EPROM有相应的存储单元。如EPROM2732中,对地址 $A_0 \sim A_7$ 为00000001B(B表示二进制数,下同), $A_8 \sim A_{11}$ 为1111B的单元寻址时,则存储在该单元的内容(数据)将从 $O_0 \sim O_7$ 端口输出。

综上所述,如果用地址00000001B作为除数,而用地址1111B作为被除数,并在该单元中预先存储一个数为

$$\frac{00001111B}{00000001B} = 00001111B$$

则当用地址00000001B和1111B对EPROM2732寻址时,从 $O_0 \sim O_7$ 端口输出的数据即为00001111B,也就是所求的商。以此方法,可以方便地实现除法功能,且结构非常简单,也无需花费很长的时间用于软件的执行,完成除法的时间仅仅是EPROM的读出时间,约几百纳秒,从而大大提高运算速度,用于实时处理是非常理想的除法器件。

由于EPROM的数据输出端口只有 $O_0 \sim O_7$ 二进制八位,而商既有整数部分又有小数部分,所以,如何设计满足一定精度要求的实用的除法器,还需进一步讨论。

2 除法器设计

对于一个除数和被除数位一致的四位二进制除法,其商在1/15~15之间变化,故可简单地用一片EPROM2708(1K字节)构成。EPROM2708的地址线有10根,即 $A_0 \sim A_9$,可将地址线 $A_0 \sim A_3$ 及 $A_4 \sim A_7$ 分别作为除数和被除数输入端, A_8 、 A_9 可简单地接地,而 $O_0 \sim O_3$ 及 $O_4 \sim O_7$ 可分别作为商的整数部分及小数部分的输出端口。但是,用 $O_4 \sim O_7$ 四位二进制数表示十进制的小数的位数是有限的,只能分辨出十进制小数0.0625(1/16),这样,一片EPROM2708构成的四位除法器的精度就受到了限制。为了提高精度,必须提高分辨率,这可采用多片

EPROM2708。若需考虑到分辨率为十进制数1/4096,则用两片EPROM2708即可,其具体线路如图2所示。其中,第I片EPROM2708的 $O_0 \sim O_3$ 为商的整数部分,第I片EPROM2708的 $O_4 \sim O_7$ 和第II片EPROM2708的 $O_0 \sim O_7$ 为商的小数部分。真值表如附表所示。

四位二进制除法器的除数和被除数均只能在1~15之间变化,使用范围较小。如果要得到位数更多的除法器,EPROM的地址线必须增加。对一个除数和被除数的位数相同的八位二进制除法器,地址线需增至16根,其中除数和被除数均占8根。显然,八位二进制除法的商在1/255~255之间,有整数也有小数。仿照四位除法器设计方法,可用两片EPROM27512(64K)构成(EPROM27512的地址线为16根),如图3所示。其中,一片EPROM27512的 $O_0 \sim O_7$ 作为商的整数输出口,另一片EPROM27512的 $O_0 \sim O_7$ 作为商的小数输出口,分辨率为十进制1/256。真值表可按附表的方式列出。不难看出,图3所示的八位二进制除法器,尽管结构简单,运算速度较快,但占用的存储单元较多,达128K(2×64K),这是不太

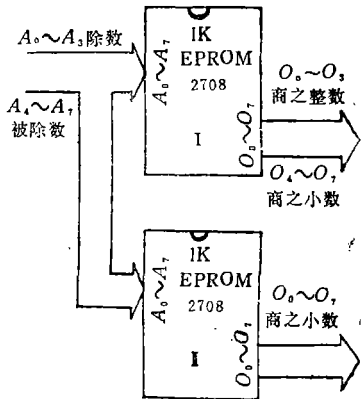


图2 四位除法器

附表 四位 除 法 器 真 值 表

除 数		被 除 数		商 I (2708 I)		商 II (2708 II)		商 I + 商 II
二进制	十进制	二进制	十进制	二进制	十进制	二进制	十进制	十进制
0001	1	0001	1	00010000	1.0000	00000000	0.0000	1.0000
0001	1	0010	2	00100000	2.0000	00000000	0.0000	2.0000
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0001	1	1110	14	11100000	14.0000	00000000	0.0000	14.0000
0001	1	1111	15	11110000	15.0000	00000000	0.0000	15.0000
0010	2	0001	1	00001000	0.5000	00000000	0.0000	0.5000
0010	2	0010	2	00010000	1.0000	00000000	0.0000	1.0000
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1110	14	1110	14	00010000	1.0000	00000000	0.0000	1.0000
1110	14	1111	15	00010001	1.0625	00100100	0.0089	1.0714
1111	15	0001	1	00000001	0.0625	00010001	0.0045	0.0667
1111	15	0010	2	00000010	0.1250	00100010	0.0083	0.1333
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1111	15	1110	14	00001110	0.8750	11101111	0.0583	0.9333
1111	15	1111	15	00010000	1.0000	00000000	0.0000	1.0000

经济的。可否在实现八位二进制除法的前提下，减少部分存贮单元？答案是肯定的。

设八位二进制除数为 $b_7b_6b_5\cdots b_0$ ，用十六进制可表示为 B_1B_2H (H 表示十六进制，下同)，八位二进制被除数为 $c_7c_6\cdots c_0$ ，用十六进制可表示为 C_1C_2H 。其中， B_2 和 C_2 为低四位， B_1 和 C_1 为高四位。商可由下式给出：

$$\frac{C_1C_2H}{B_1B_2H} = \frac{C_10H + 0C_2H}{B_1B_2H} = \frac{C_10H}{B_1B_2H} + \frac{0C_2H}{B_1B_2H}$$

上式右边两部分都包含整数和小数，将整数和小数分离开来，即

$$\frac{C_10H}{B_1B_2H} = \left\{ \frac{C_10H}{B_1B_2H} \right\}_z + \left\{ \frac{C_10H}{B_1B_2H} \right\}_x = I_z + I_x$$

$$\frac{0C_2H}{B_1B_2H} = \left\{ \frac{0C_2H}{B_1B_2H} \right\}_z + \left\{ \frac{0C_2H}{B_1B_2H} \right\}_x = II_z + II_x$$

其中： I_z 、 I_x 分别为被除数高四位产生的商的整数和小数； II_z 、 II_x 分别为被除数低四位产生的商的整数和小数。

这样，商可以进一步表示为

$$\begin{aligned} \frac{C_1C_2H}{B_1B_2H} &= \left\{ \left\{ \frac{C_10H}{B_1B_2H} \right\}_z + \left\{ \frac{0C_2H}{B_1B_2H} \right\}_z \right\} + \left\{ \left\{ \frac{C_10H}{B_1B_2H} \right\}_x + \left\{ \frac{0C_2H}{B_1B_2H} \right\}_x \right\} \\ &= \{ I_z + II_z \} + \{ I_x + II_x \} \end{aligned}$$

显然，商的各部分 I_z 、 II_z 、 I_x 、 II_x 可分别用一片 EPROM 存贮，各部分相加为总的

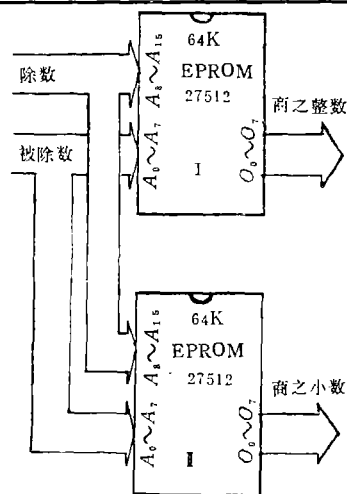


图3 八位除法器 (一)

商。被除数分成高四位和低四位后，存贮商的某一部分只需一片地址线为12根（除数输入8根与被除数高四位或低四位输入4根）的EPROM2732，因此，可用四片4K的EPROM2732构成八位除法器，分辨率为十进制数1/256，其线路图如图4所示。其中，八位二进制除数分别作为四片EPROM2732的地址输入 $A_0 \sim A_7$ ，八位被除数的高四位作为第I片和第III片EPROM2732的地址输入 $A_8 \sim A_{11}$ ，低四位作为第II片和第IV片EPROM2732的地址输入 $A_8 \sim A_{11}$ 。第I片

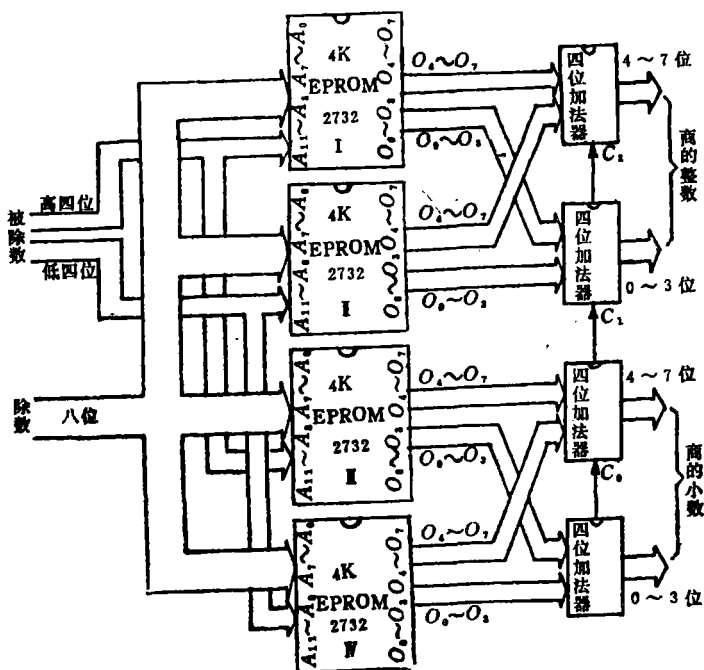


图4 八位除法器（二）

EPROM2732与第III片EPROM2732的 $O_0 \sim O_7$ 端口分别为被除数高四位产生的商之整数和小数输出端口，第II片EPROM2732和第IV片EPROM2732的 $O_0 \sim O_7$ 端口分别为被除数低四位产生的商之整数和小数输出端口。通过四个四位二进制加法器，将商的整数部分（EPROM2732 I与II之输出）和商的小数部分（EPROM2732 III与IV之输出）分别相加，便可得到总的商的整数和小数部分，从而实现八位二进制除法。占用的存储单元仅为 $16K(4 \times 4K)$ ，与两片EPROM27512构成的八位二进制除法器相比，存储单元减少了 $112K(128K - 16K)$ 。但由于增加了加法器，线路结构会变得复杂些，这是实际应用中应考虑的问题。按照上述方法，也可用八片EPROM2708（容量为1K）与八个四位二进制加法器设计出八位二进制除法器，进一步减少内存，只是线路将变得更加复杂。若需要高位数的除法器，只要根据除数和被除数的位数选择地址线合适的EPROM，依精度要求增加EPROM的数量即可。

以上主要讨论了除数和被除数的位数一致的二进制除法器的设计方法，对于除数和被除数的位数不一致的除法器的设计，基本方法与前述类似，这里就不再赘述了。

3 结束语

由EPROM设计的除法器，克服了模拟除法器及一般数字除法器的缺点，同时，在需要时，可进行码制直接转换。如除数和被除数输入为二进制，而输出需用BCD码时，可在EPROM中将各存储单元的商以相应的BCD码代替，当某一存储单元被寻址时，便可得到以

BCD码输出的商,而无需利用软件编程或增加其它电路实现码制转换。按照EPROM设计数字除法器的思想,还可以用EPROM设计出数字乘法器^{[12]、[4]、[7]},求平方根及求倒数等数字器件。使用非常方便、灵活,只要根据要求,将各存储单元的内容修改并固化,便可得到相应的数字器件。

参 考 文 献

- 1 顾德仁等.脉冲与数字电路.北京:人民教育出版社,1981
- 2 H·陶布著;印丕勒等译.数字电路与微处理机.北京:中国建筑工业出版社,1987
- 3 孙育才.MCS—51系列单片微型计算机及其应用.南京:南京工学院出版社
- 4 孙肇燾主编.脉冲与数字电路.北京:中国铁道出版社,1983
- 5 阎石主编.数字电子技术基础.北京:人民教育出版社,1983
- 6 钱民康.集成数字电路原理与应用.武汉:湖北科学技术出版社
- 7 雍新生主编.集成数字电路的逻辑设计.上海:复旦大学出版社

A DESIGN OF THE MICROPROGRAM DIVIDER

Deng Hua

ABSTRACT

This paper treats of a digital divider which is designed by using EPROM. The divider has many advantages; simple structure and quick speed of calculation etc.

Key words: divider; microprogram; memory