



第4章 组合逻辑电路

第3讲：标准化设计 竞争与冒险



§ 4.4 利用MSI设计组合电路(标准化设计)

中规模组件都是为了实现专门的逻辑功能而设计，但是通过适当的连接，可以实现一般的逻辑功能。

用中规模组件设计逻辑电路，可以减少连线、提高可靠性。

下面介绍用选择器和译码器设计组合逻辑电路的方法。

一、用译码器实现组合逻辑函数

原理：变量译码器输出能产生输入变量的所有最小项。

高电平输出时： $Y_i = m_i$

低电平输出时： $\overline{Y_i} = \overline{m_i}$

而任何一个组合逻辑函数都可以变换为最小项之和的标准形式。因此，用译码器和门电路可实现任何单输出或多输出的组合逻辑函数。

当译码器输出低电平有效时，一般选用 **与非** 门；

当译码器输出高电平有效时，一般选用 **或** 门；

3位二进制译码器(3线-8线译码器)

A_2	A_1	A_0	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

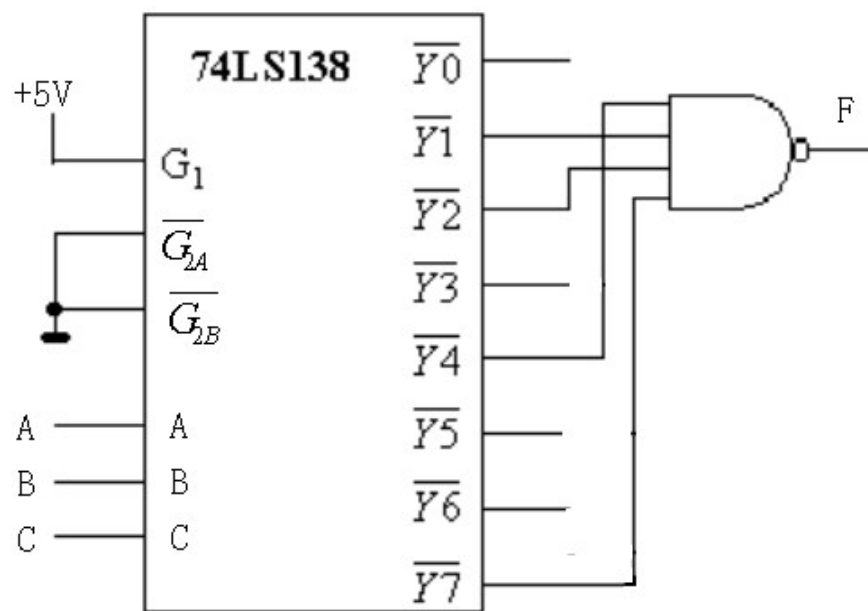
输入：3位二进制代码

输出：8个互斥的信号（高电平有效）

例 用译码器实现三个输入变量函数

$$F = \sum m(1,2,4,7)$$

解：由于本题有三个输入变量，总共有八个最小项。可以采用3线-8线译码器（如74LS138），得到逻辑电路图如下图所示。



$$F = m_1 + m_2 + m_4 + m_7$$

$$= \overline{\overline{m_1} \cdot \overline{m_2} \cdot \overline{m_4} \cdot \overline{m_7}}$$

例 用译码器和门电路实现逻辑函数：

$$Y = \overline{A} \overline{B} C + A B \overline{C} + C$$

解：1) 选择译码器。


由于Y中有3个变量A、B、C，故应选3-8译码器，如74LS138。

因74LS138输出为低电平有效，故选用与非门。

2) 将Y变换为标准与或表达式。

$$\begin{aligned} Y &= \overline{A} \overline{B} C + A B \overline{C} + A B C + \overline{A} B C + \overline{A} B \overline{C} \\ &= m_1 + m_3 + m_5 + m_6 + m_7 \\ &= \overline{m_1 \bullet m_3 \bullet m_5 \bullet m_6 \bullet m_7} \end{aligned}$$

3) 令 $A_2=A$ 、 $A_1=B$ 、 $A_0=C$ ，可画出逻辑电路图。



例：试用3线—8线译码器74HC138设计一个多输出的组合逻辑电路。输出逻辑函数式为

$$\begin{cases} Z_1 = AC' + A'BC + AB'C \\ Z_2 = BC + A'B'C \\ Z_3 = A'B + AB'C \\ Z_4 = A'BC' + B'C' + ABC \end{cases}$$

解： 化为最小项之和的形式：

$$\left\{ \begin{array}{l} Z_1 = ABC' + AB'C' + A'BC + AB'C \\ Z_2 = ABC + A'BC + A'B'C \\ Z_3 = A'BC + A'BC' + AB'C \\ Z_4 = A'BC' + AB'C' + A'B'C' + ABC \end{array} \right.$$

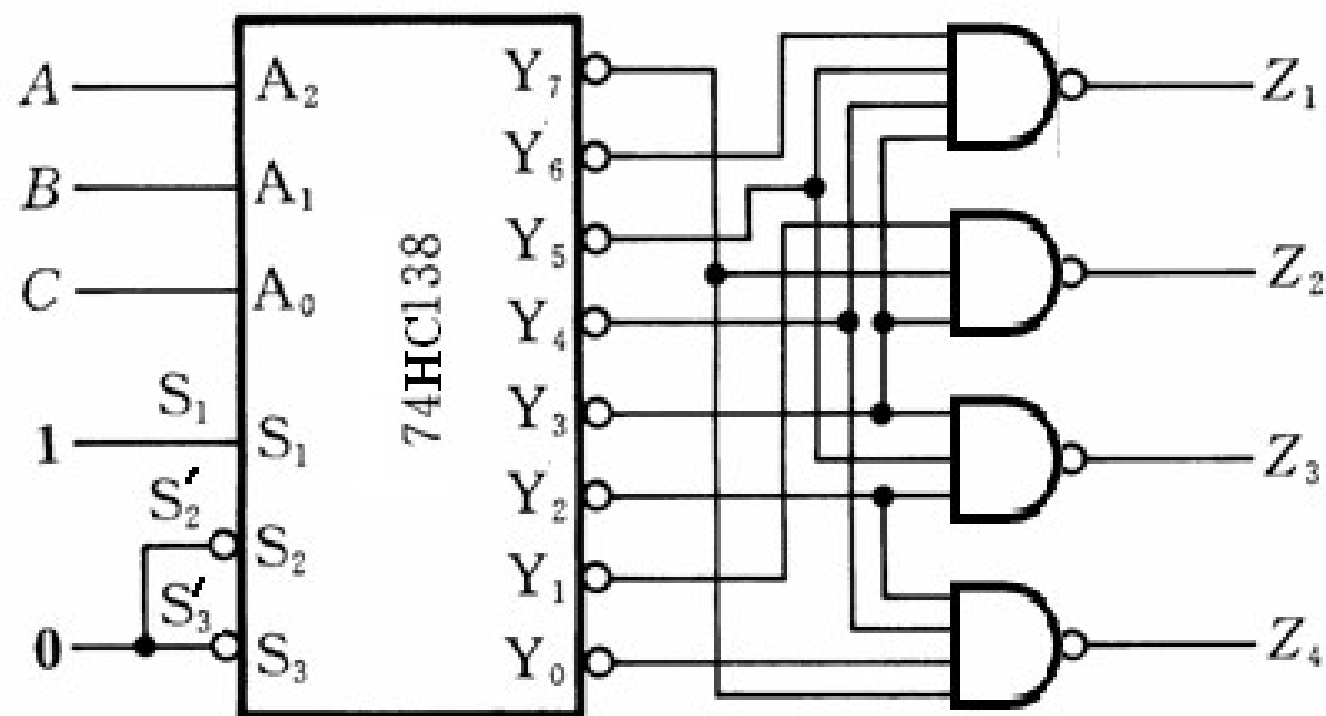




当 $S_1=1, S_2'=S_3'=0$ 时,令 $A_2=A, A_1=B, A_0=C$,则

$$\begin{cases} Z_1 = m_3 + m_4 + m_5 + m_6 = (m'_3 \cdot m'_4 \cdot m'_5 \cdot m'_6)' \\ Z_2 = m_1 + m_3 + m_7 = (m'_1 \cdot m'_3 \cdot m'_7)' \\ Z_3 = m_2 + m_3 + m_7 = (m'_2 \cdot m'_3 \cdot m'_7)' \\ Z_4 = m_0 + m_2 + m_4 + m_7 = (m'_0 \cdot m'_2 \cdot m'_4 \cdot m'_7)' \end{cases}$$

画电路图



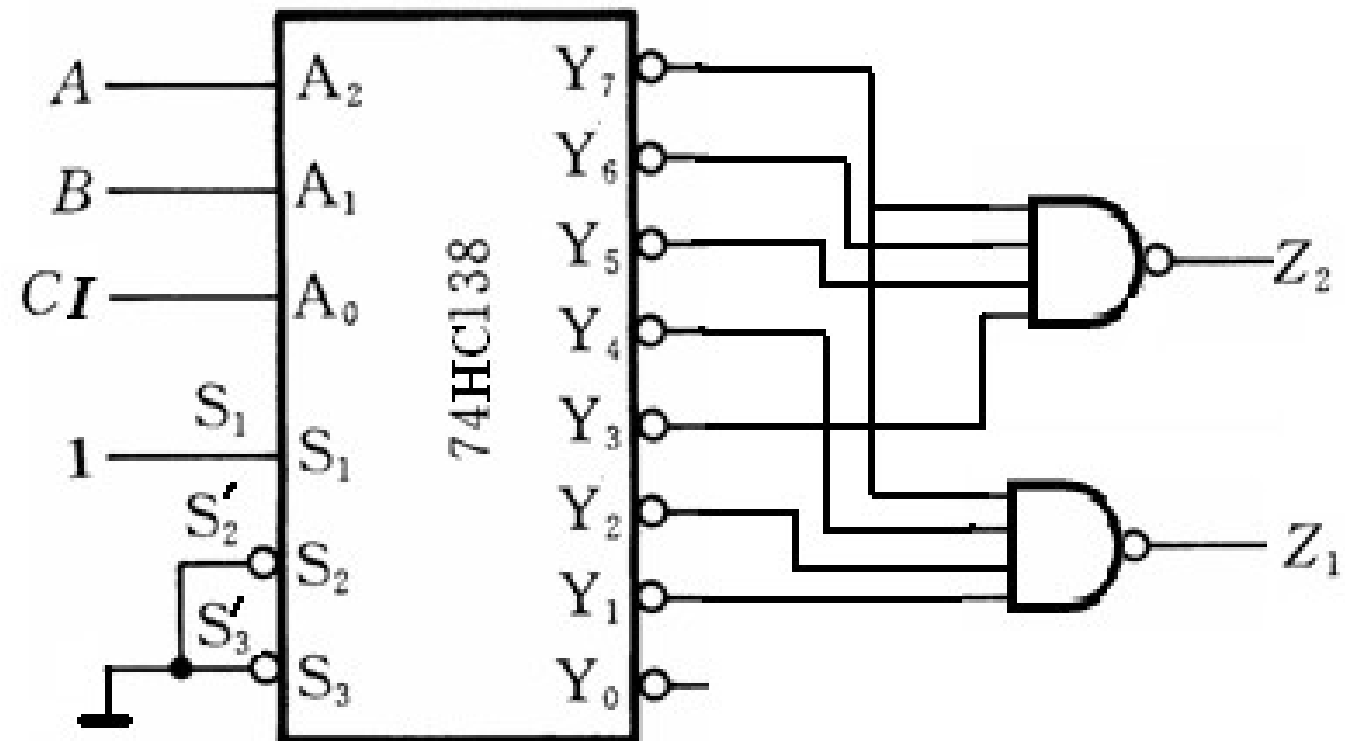
例：试用3线—8线译码器74HC138设计一个全加器。

全加器电路功能表

<i>A</i>	<i>B</i>	<i>CI</i>	<i>Z</i> ₁	<i>Z</i> ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$Z_1 = A'B'CI + A'BCI' + AB'CI' + ABCI$$

$$Z_2 = A'BCI + AB'CI + ABCI' + ABCI$$

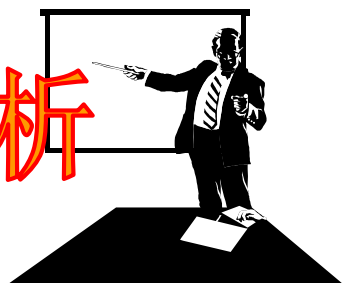


二、用数据选择器设计逻辑电路

四选一选择器功能表

输入			输出
A_1	A_0	\overline{E}	W
ϕ	ϕ	1	0
0	0	0	D_0
0	1	0	D_1
1	0	0	D_2
1	1	0	D_3

分析



$\overline{E} = 0$ 时:

$$W = D_0(\overline{A_1} \overline{A_0}) + D_1(\overline{A_1} A_0) + D_2(\overline{A_0} A_1) + D_3(A_1 A_0)$$

类似三变量函数的表达式!

例1: 利用四选一选择器实现如下逻辑函数。

$$Y = \overline{R}\overline{A}\overline{G} + \overline{R}A\overline{G} + R\overline{A}G + AG$$

变换

$$Y = \overline{R}(\overline{G}\overline{A}) + \overline{R}(\overline{G}A) + R(G\overline{A}) + 1 \cdot (GA)$$

与四选一选择器输出的逻辑式比较

$$W = D_0(\overline{A_1}\overline{A_0}) + D_1(\overline{A_1}A_0) + D_2(\overline{A_0}A_1) + D_3(A_1A_0)$$

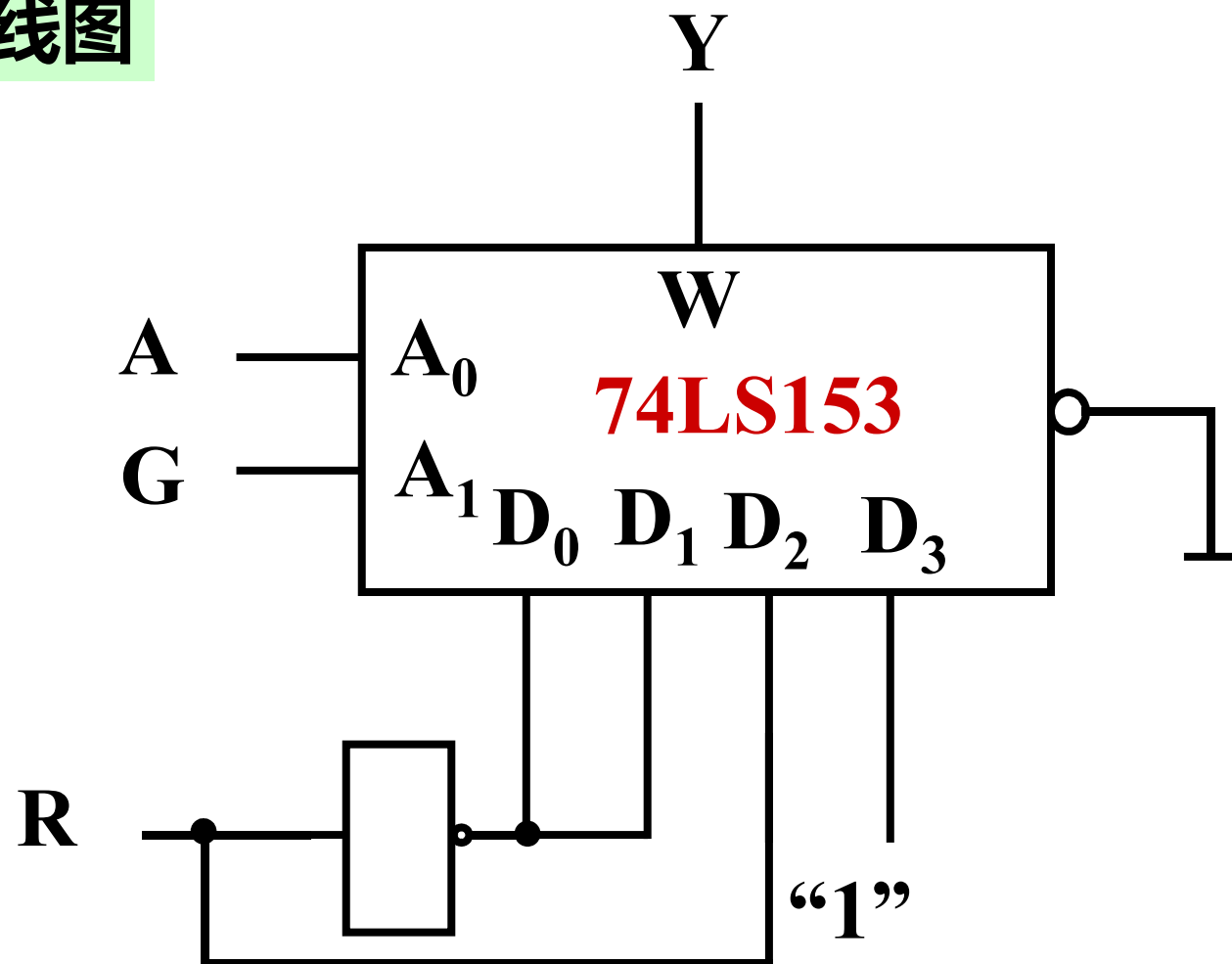
可以令:

$$G = A_1 \quad A = A_0$$

$$D_2 = R \quad D_3 = 1$$

$$D_0 = D_1 = \overline{R}$$

接线图



$$Y = \overline{R}\overline{A}\overline{G} + \overline{R}A\overline{G} + R\overline{A}G + AG$$



用数据选择器设计组合逻辑电路

1. 列出所求逻辑函数的真值表，写出其最小项表达式。
2. 根据上述函数包含的变量数，选定数据选择器。
3. 对照比较所求逻辑函数式和数据选择器的输出表达式确定选择器输入变量的表达式或取值。
4. 按照求出的表达式或取值连接电路，画电路连线图。

逻辑函数

1 n 个地址变量的数据选择器，不需要增加门电路，最多可实现 $n+1$ 个变量的函数。

确定数据选择器

2

确定地址变量

$$L = A'B'C + A'BC' + AB$$

1 3个变量，选用4选1数据选择器。

选用74HC153

2

74HC153有两个地址变量。

$$A_1=A, A_0=B$$

3

(1) 公式法

函数的标准与或表达式:

$$\begin{aligned} L &= A'B'C + A'BC' + AB \\ &= A_1'A_0'C + A_1'A_0'C' + A_1A_0' \cdot 0 + A_1A_0 \cdot 1 \end{aligned}$$

4选1数据选择器输出信号的表达式:

$$Y = A_1'A_0'D_0 + A_1'A_0'D_1 + A_1A_0'D_2 + A_1A_0D_3$$

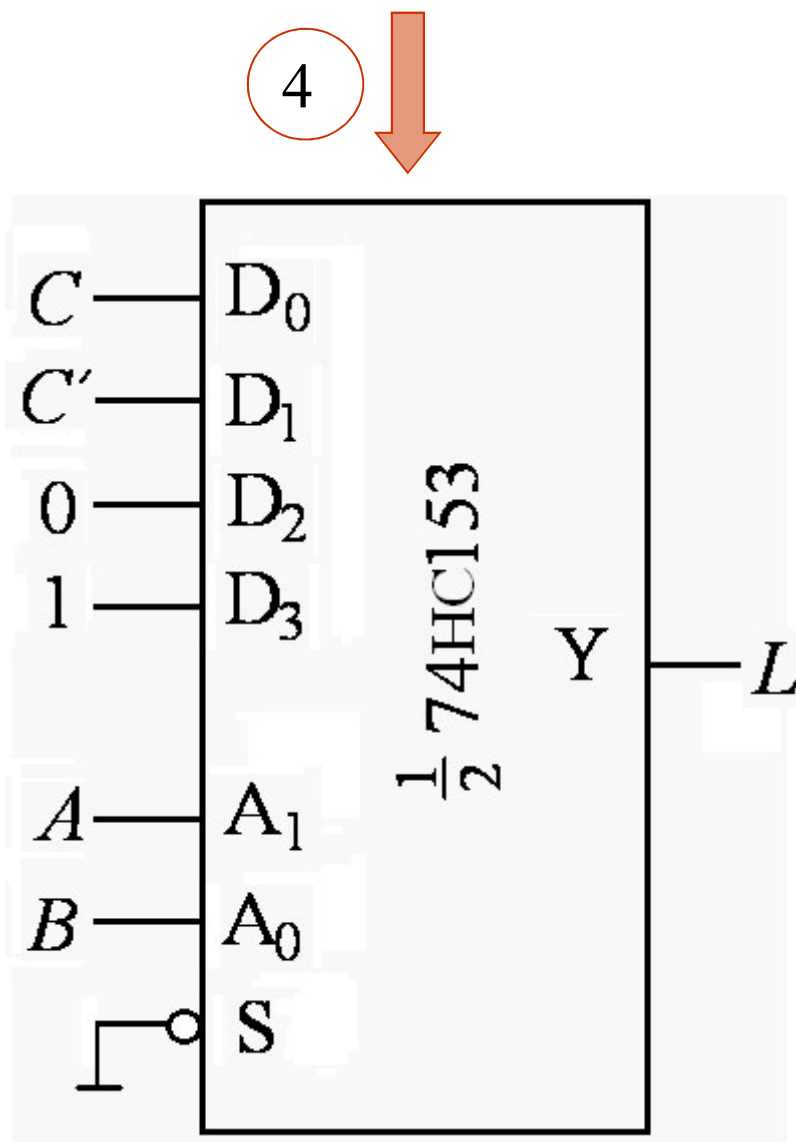
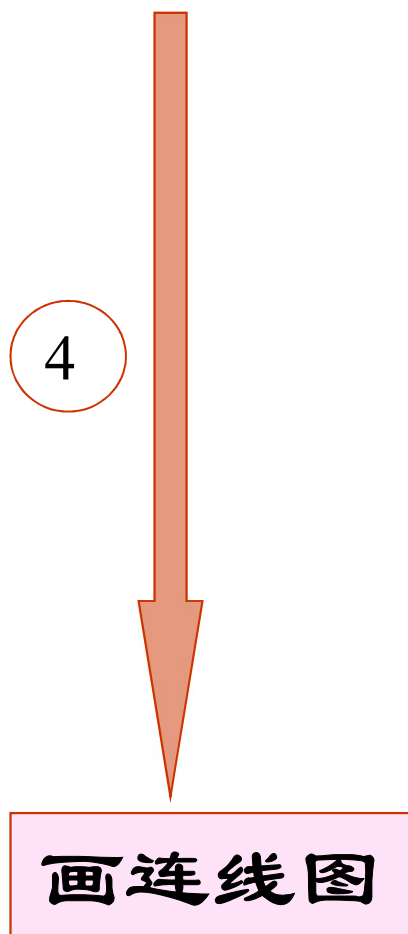
比较L和Y, 得:

$$D_0 = C、D_1 = C'、D_2 = 0、D_3 = 1$$

3

求 D_i





(2) 真值表法

$$L = A'B'C + A'BC' + AB$$

求 D_i 的
方法

m_i	A	B	C	L
m_0	0	0	0	0
	0	0	1	1
m_1	0	1	0	1
	0	1	1	0
m_2	1	0	0	0
	1	0	1	0
m_3	1	1	0	1
	1	1	1	1

C=1时L=1,
故 $D_0=C$

C=0时L=1,
故 $D_1=C'$

L=0, 故
 $D_2=0$

L=1, 故
 $D_3=1$

(3) 图形法

$$L = A'B'C + A'BC' + AB$$

求 D_i 的
方法

AB		00	01	11	10
C	0	0	1	1	0
1	1	1	0	1	0

D_0

D_1

D_3

D_2

$$D_0 = C, D_1 = C', D_2 = 0, D_3 = 1$$

例2

$$Z = A'B'C' + AC + A'BC$$

解：①写出最小项表达式

$$Z = A'B'C' + AC + A'BC = A'B'C' + AB'C + ABC + A'BC$$

②选用8选1数据选择器74HC151，当S'=0时，
令A₂=A、A₁=B、A₀=C,代入上式得：

$$Z = A'_2A'_1A'_0 + A_2A'_1A_0 + A_2A_1A_0 + A'_2A_1A_0$$

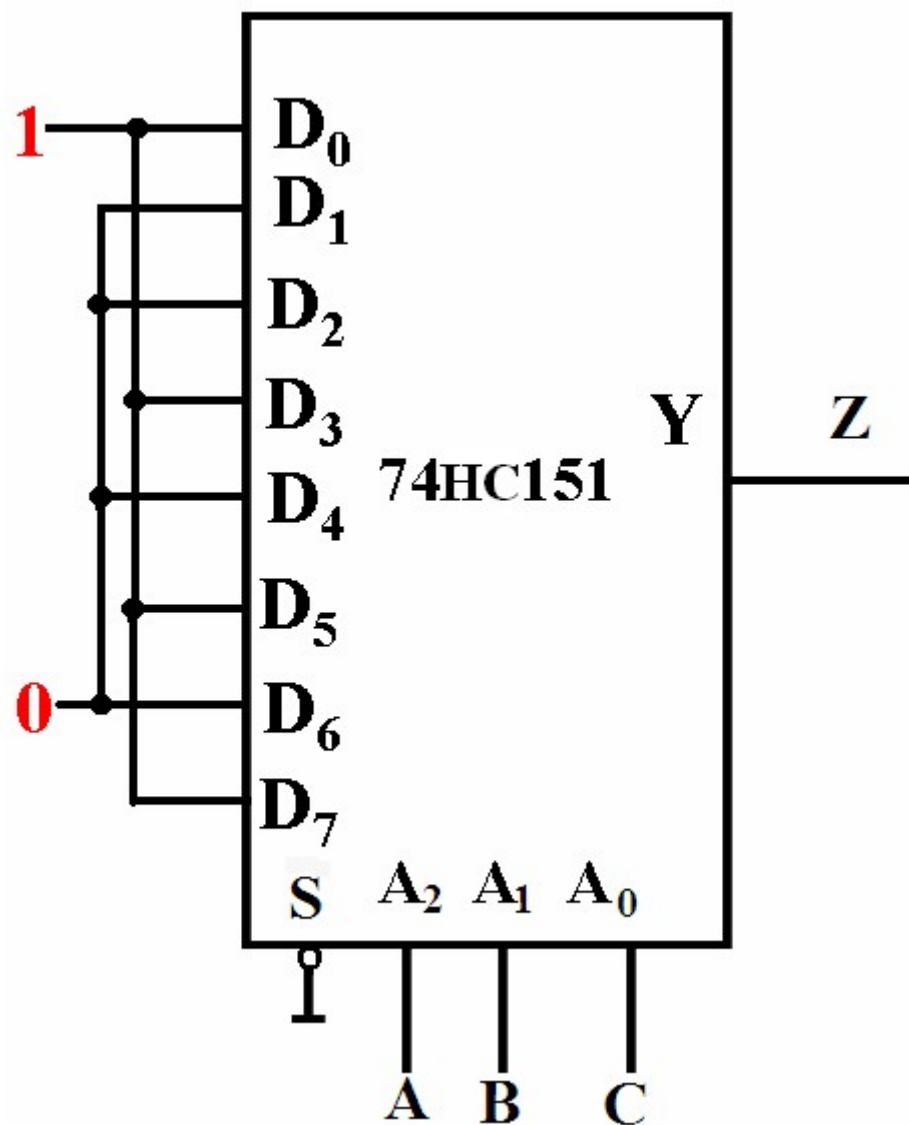
③对照74HC151输出表达式，求D_i

$$Y = (A'_2A'_1A'_0)D_0 + (A'_2A'_1A_0)D_1 + (A'_2A_1A'_0)D_2 + (A'_2A_1A_0)D_3 \\ + (A_2A'_1A'_0)D_4 + (A_2A'_1A_0)D_5 + (A_2A_1A'_0)D_6 + (A_2A_1A_0)D_7$$

比较L和Y，得：

$$\begin{aligned} D_0 &= 1, D_1 = 0, \\ D_2 &= 0, D_3 = 1, \\ D_4 &= 0, D_5 = 1, \\ D_6 &= 0, D_7 = 1 \end{aligned}$$

④画连线图



另解： ①写出最小项表达式

$$Z = A'B'C' + AC + A'BC = A'B'C' + AB'C + ABC + A'BC$$

②选用双4选1数据选择器74HC153其中的一半，
当 $S_1'=0$ 时，令 $A_1=A$ 、 $A_0=B$ ，代入上式得：

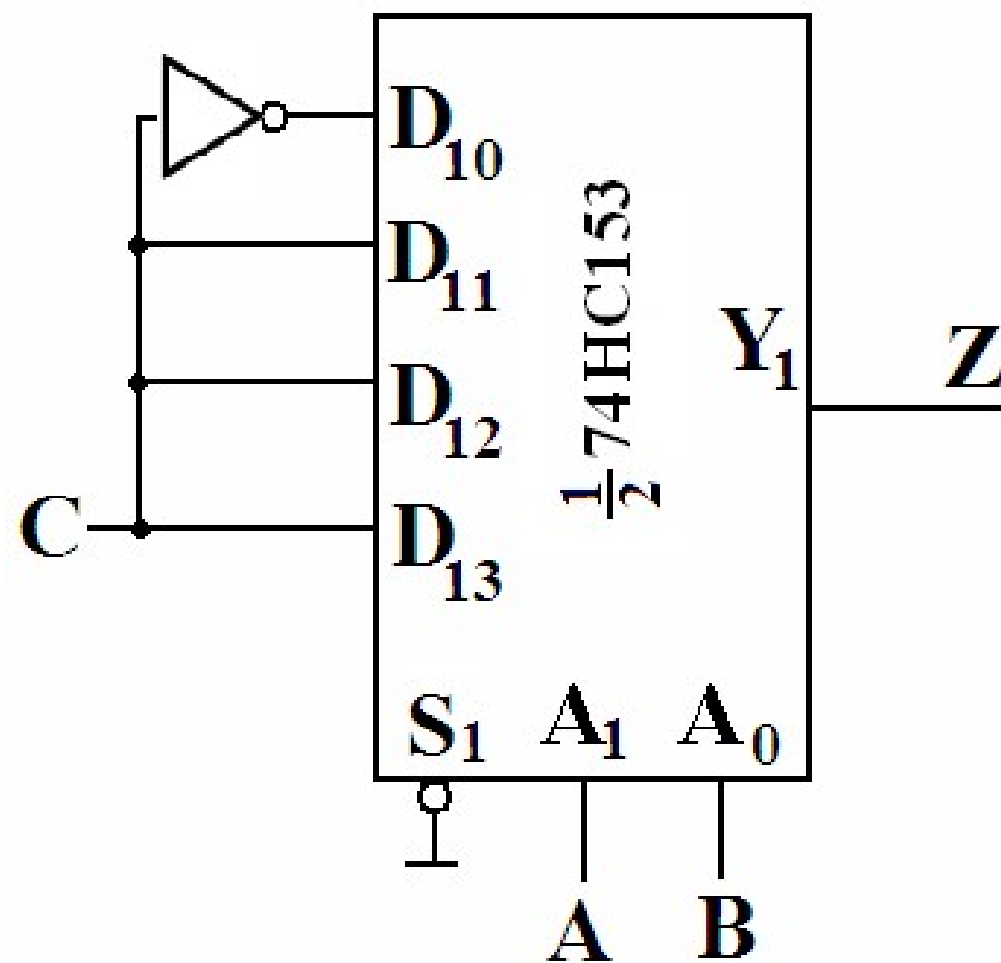
$$Z = A_1'A_0'C' + A_1A_0'C + A_1A_0C + A_1'A_0C$$

③对照74HC153输出表达式，求 D_i

$$Y_1 = [(A_1'A_0')D_{10} + (A_1'A_0)D_{11} + (A_1A_0')D_{12} + (A_1A_0)D_{13}] \cdot S_1$$

可得： $D_{10}=C'$ $D_{11}=C$ $D_{12}=C$ $D_{13}=C$

④画连线图



例3（例4.2.2交通灯监视电 路）：

列真值表

解:取红、黄、绿三盏灯分别用R、A、G表示, 设灯亮为“1”, 不亮为“0”; 故障信号为输出变量用Z表示, 规定正常为“0”, 不正常为“1”。

① 写逻辑函数式

$$Z = R' A' G' + R' A G + R A' G + R A G' + R A G$$

R	A	G	Z
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

② 选2个地址输入端的4选1数据选择器(74HC153)

当 $S_1'=0$ 时, 令 $A_1=R$ 、 $A_0=A$,代入上式得:

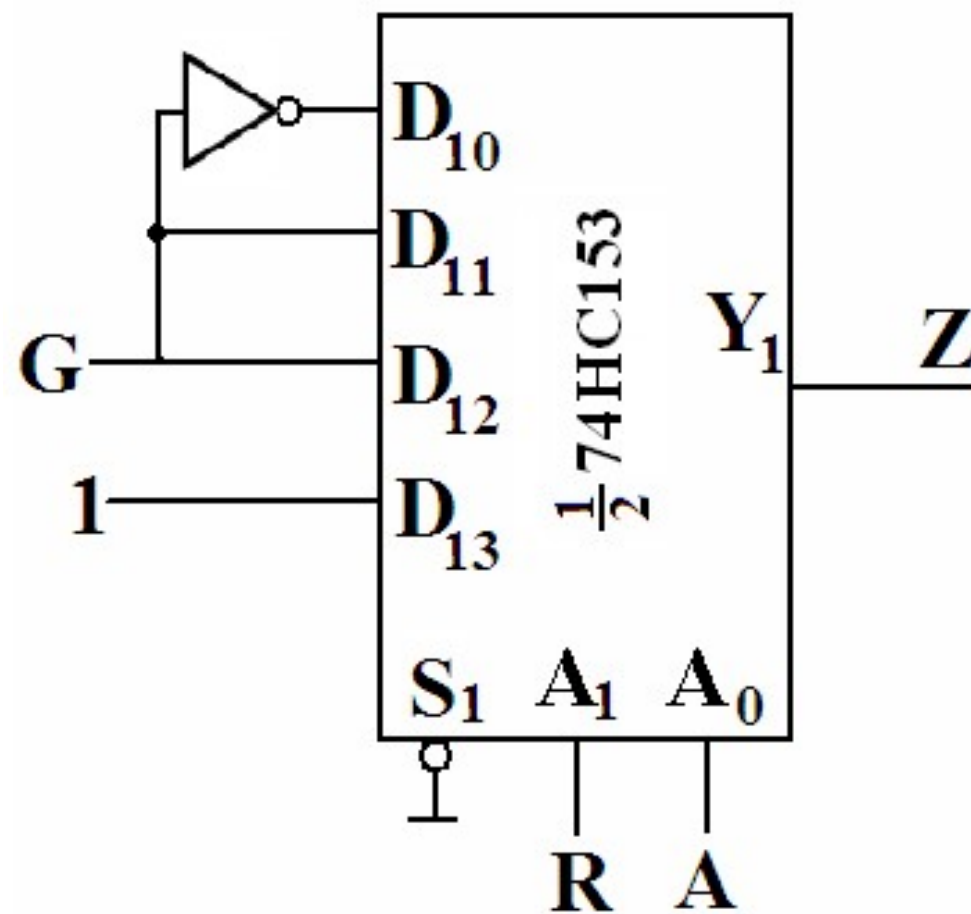
$$Z = A_1' A_0' G' + A_1' A_0 G + A_1 A_0' G + A_1 A_0 G'$$

③对照74HC153输出表达式, 求 D_i

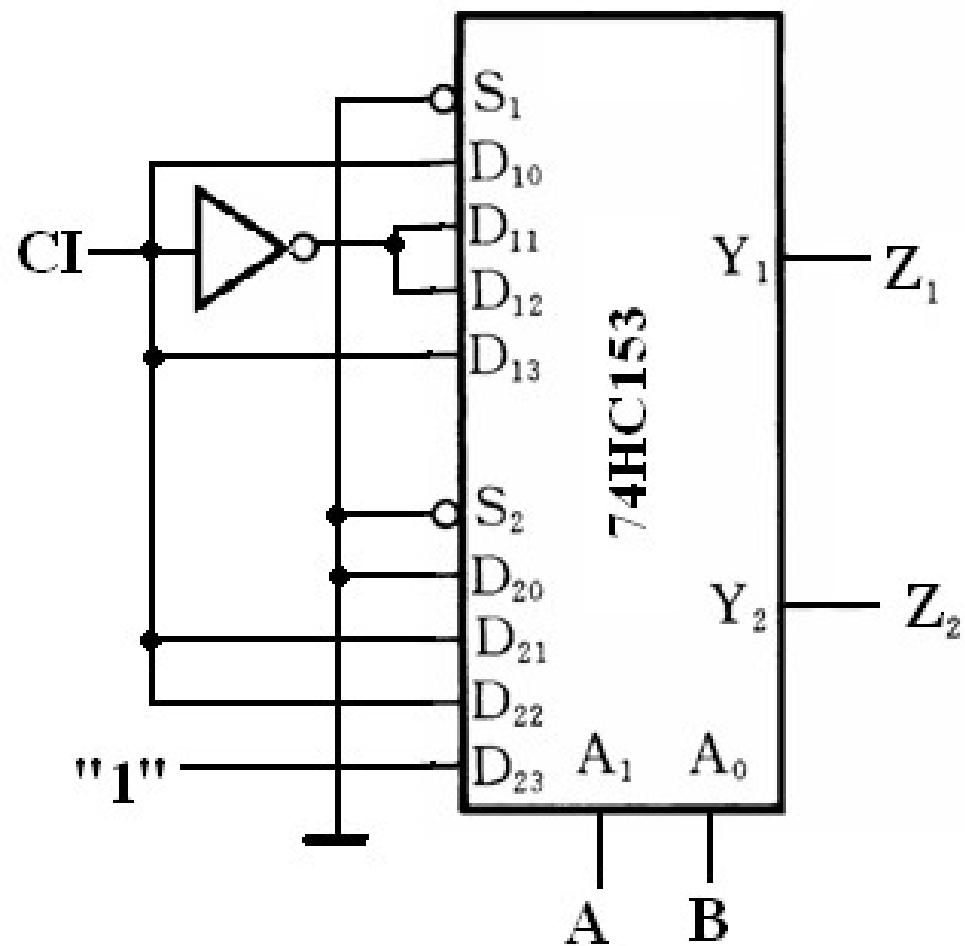
$$Y_1 = [(A_1' A_0') D_{10} + (A_1' A_0) D_{11} + (A_1 A_0') D_{12} + (A_1 A_0) D_{13}] \cdot S_1$$

可得: $D_{10}=G' \quad D_{11}=G \quad D_{12}=G \quad D_{13}=1$

④画连线图



例4：分析下图电路逻辑功能。

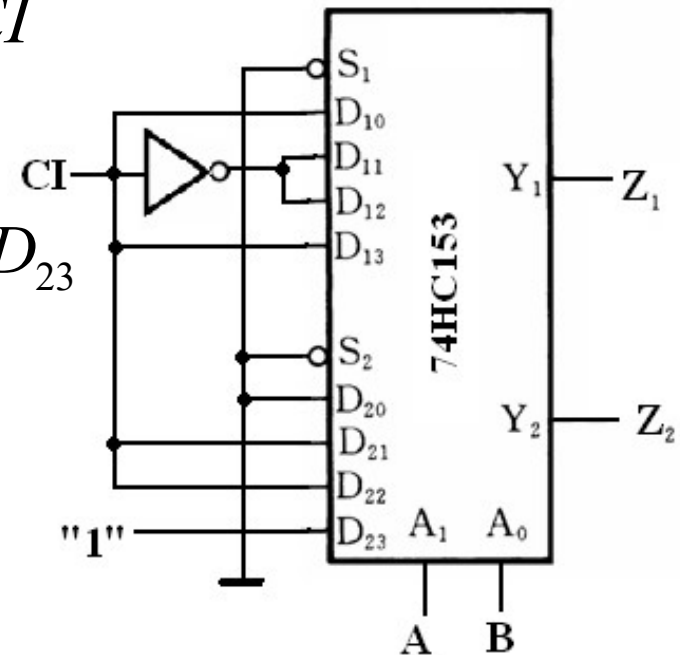


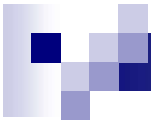
解: $\because S_1' = S_2' = 0$

$\therefore 74HC153$ 正常工作, 且 $A_1 = A, A_0 = B$

$$\begin{aligned} Z_1 &= A_1' A_0' D_{10} + A_1' A_0 D_{11} + A_1 A_0' D_{12} + A_1 A_0 D_{13} \\ &= A' B' C I + A' B C I' + A B' C I' + A B C I \end{aligned}$$

$$\begin{aligned} Z_2 &= A_1' A_0' D_{20} + A_1' A_0 D_{21} + A_1 A_0' D_{22} + A_1 A_0 D_{23} \\ &= A' B' \cdot 0 + A' B C I + A B' C I + A B \cdot 1 \\ &= A' B C I + A B' C I + A B \end{aligned}$$





<i>A</i>	<i>B</i>	<i>CI</i>	<i>Z</i> ₁	<i>Z</i> ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$Z_1 = A'B'CI + A'BCI' + AB'CI' + ABCI$$

$$Z_2 = A'BCI + AB'CI + AB$$

这是一个全
加器电路

例5: 用2-4线译码器产生一组多输出函数。

$$Z_1 = \bar{A}_1 A_0 + A_1 \bar{A}_0 \quad Z_2 = \bar{A}_1 \bar{A}_0 + A_1 A_0$$

2-4译码器

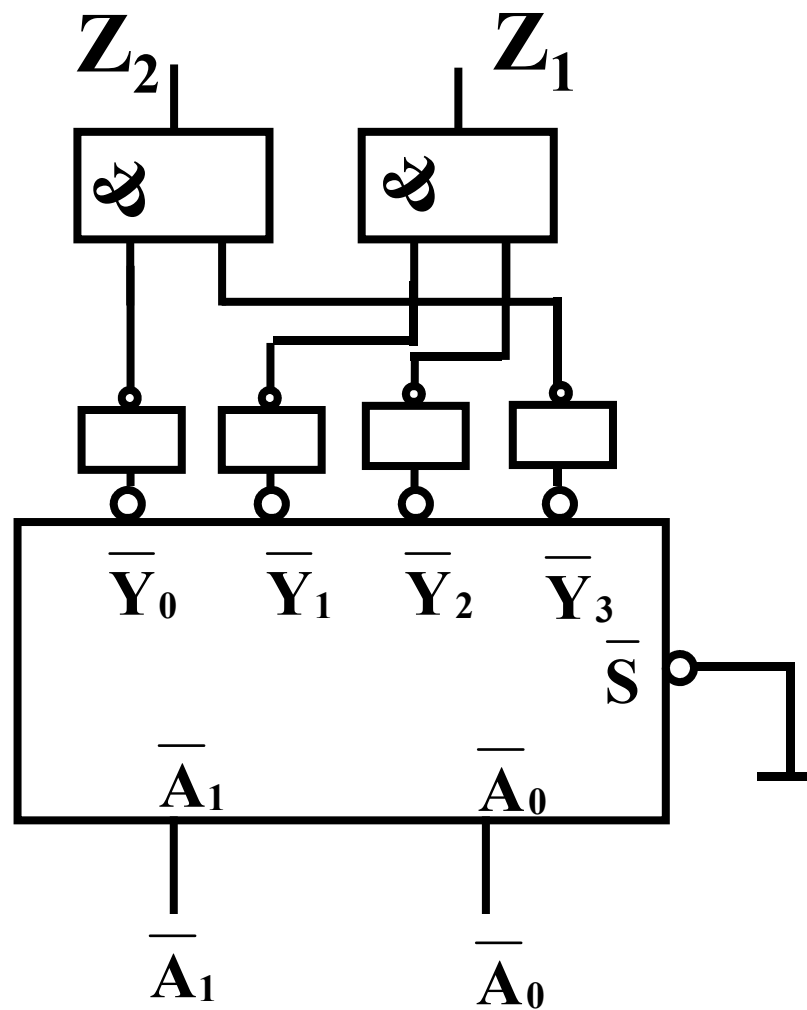
\bar{S}	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

从功能表可知:

$$Z_1 = \bar{\bar{Y}}_1 + \bar{\bar{Y}}_2$$

$$Z_2 = \bar{\bar{Y}}_0 + \bar{\bar{Y}}_3$$

接线图



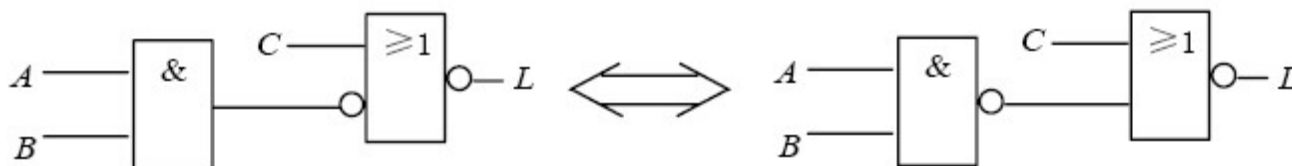


说明：用混合逻辑描述组合逻辑电路

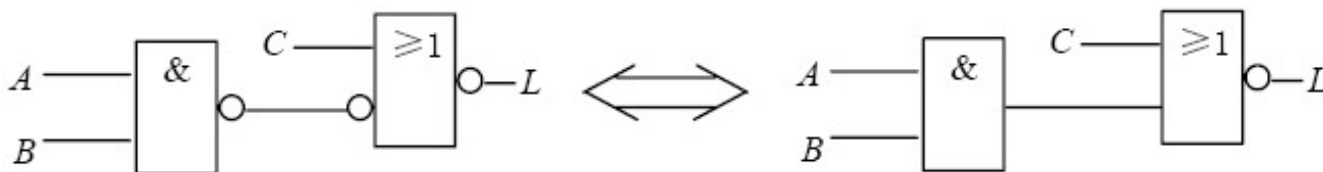
一般情况下，习惯采用正逻辑系统，但在较复杂的逻辑电路中，有时采用混合逻辑，即正负逻辑符号同时运用。此时，可以把整个电路当作正逻辑系统，而把负逻辑符号输入端的小圆圈当作反相器处理。

混合逻辑中逻辑符号的变换

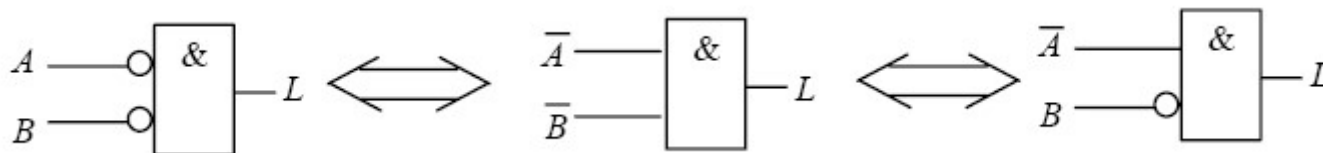
1、任一条线一端的小圆圈移到另一端，其逻辑关系不变。



2、逻辑图中任一条线的两端同时加上或消去小圆圈，其逻辑关系不变。



3、一端消去或加上小圆圈，同时将相应变量取反，其逻辑关系不变。





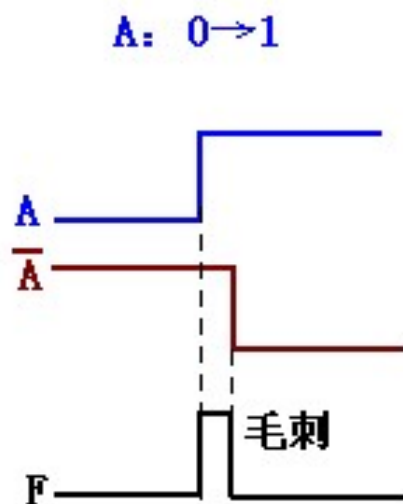
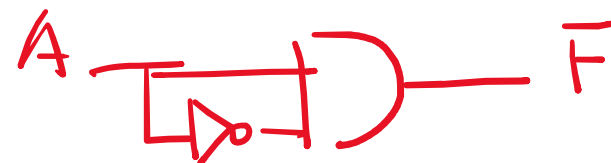
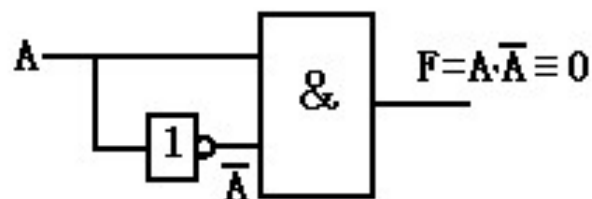
§ 4.5 组合电路的竞争与险象

一. 竞争—冒险的概念 (Race -Hazard)

在组合电路中，当输入信号的状态改变时，输出端可能会出现不正常的虚假信号（干扰，毛刺），使电路产生错误的输出，这种现象称为竞争-冒险。

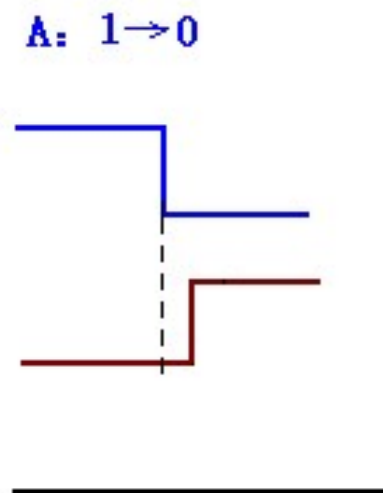
1 静态险象

对于一个组合电路，如果输入有变化，而输出不应发生变化的情况下，出现一次短暂的变化（即错误的输出）。

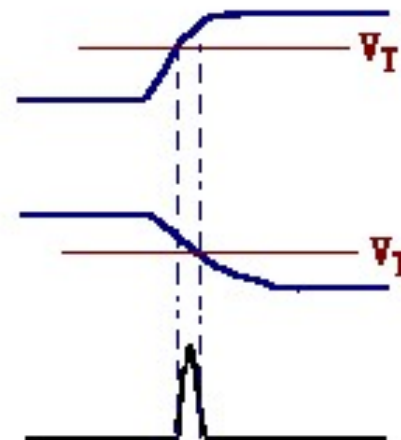


“1”型险象

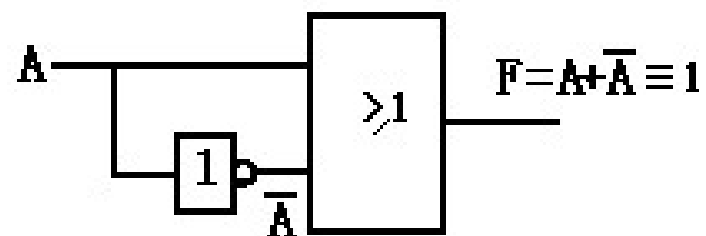
门的延时造成险象



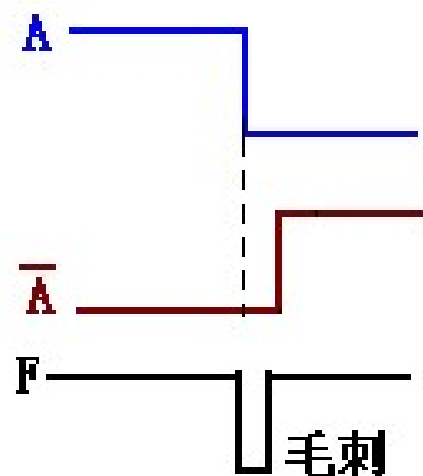
不存在险象



输入信号状态变化的速度不同造成险象

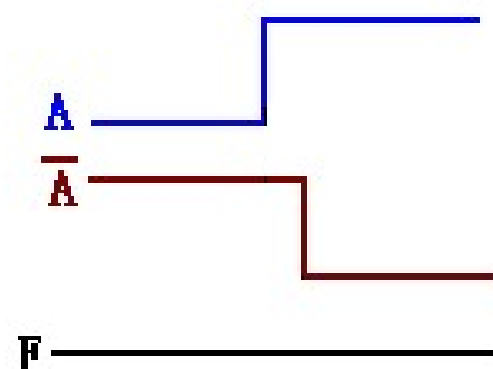


A: 1 → 0



“0”型险象
门的延时造成险象

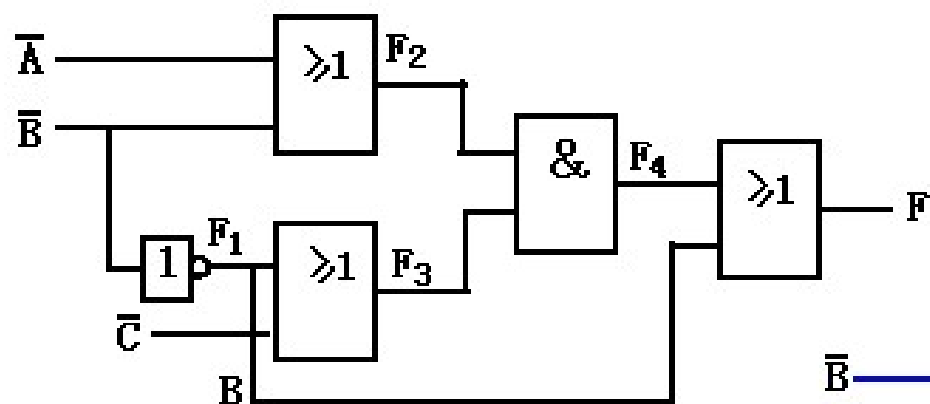
A: 0 → 1



不存在险象

2 动态险象

当输入有变化时，输出应有变化，但输出在变化过程中有短暂的错误。



$$\bar{A}\bar{B}\bar{C} : 010 \rightarrow 000 \rightarrow 010$$

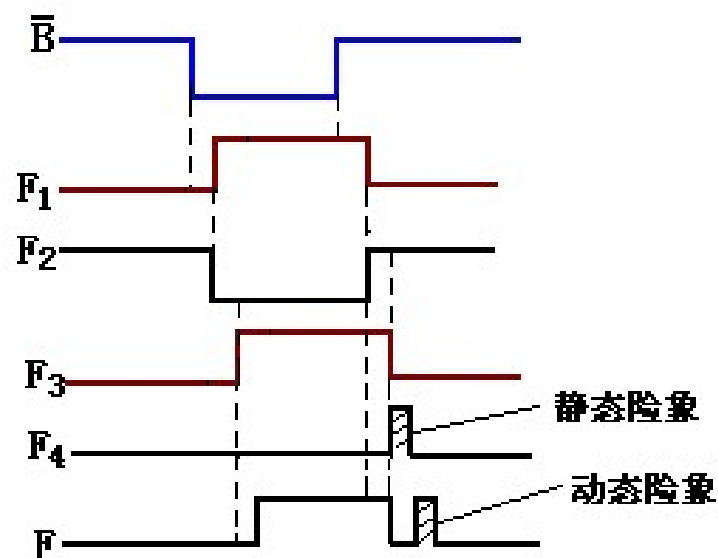
$$F_1 = \bar{\bar{B}}$$

$$F_2 = \bar{A} + \bar{B} = \bar{B}$$

$$F_3 = F_1 + \bar{C} = \bar{\bar{B}}$$

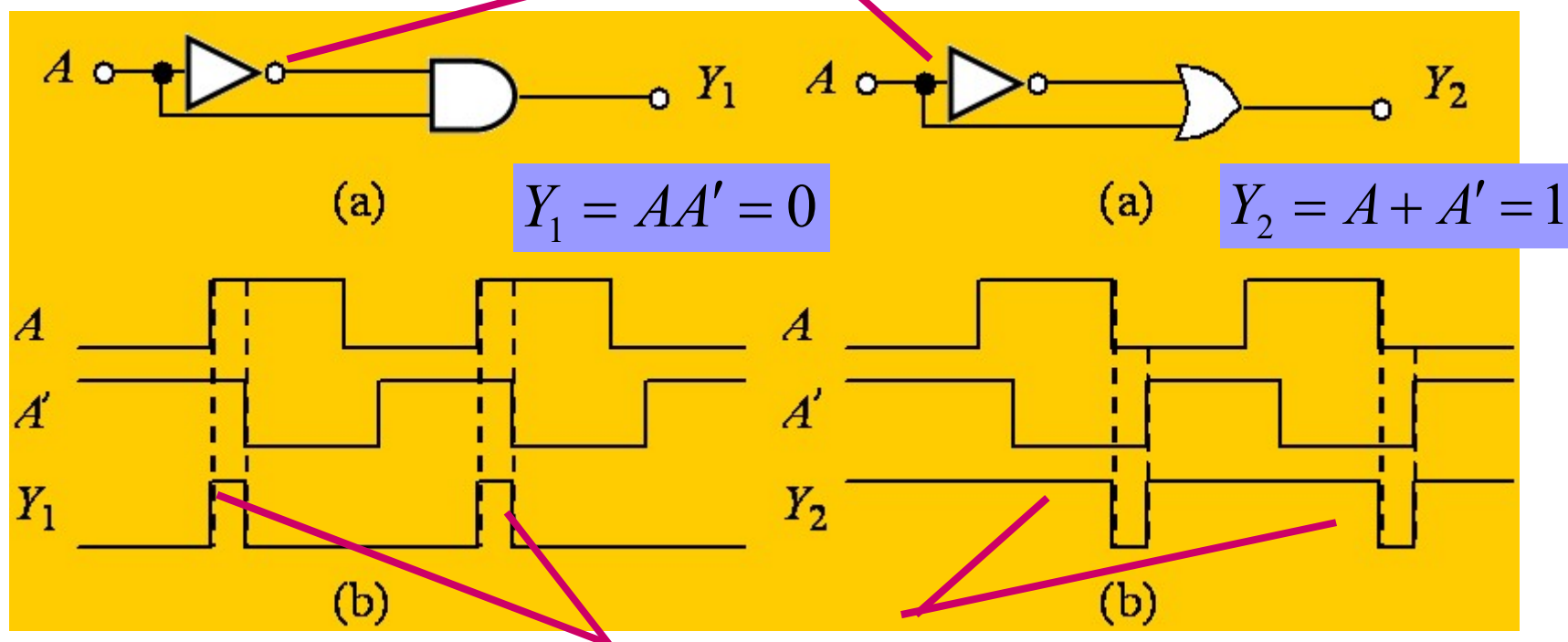
$$F_4 = F_2 \cdot F_3 \equiv 0$$

$$F = F_4 + F_1$$



二. 产生竞争-冒险的原因

原因：主要是门电路的延迟时间产生的。



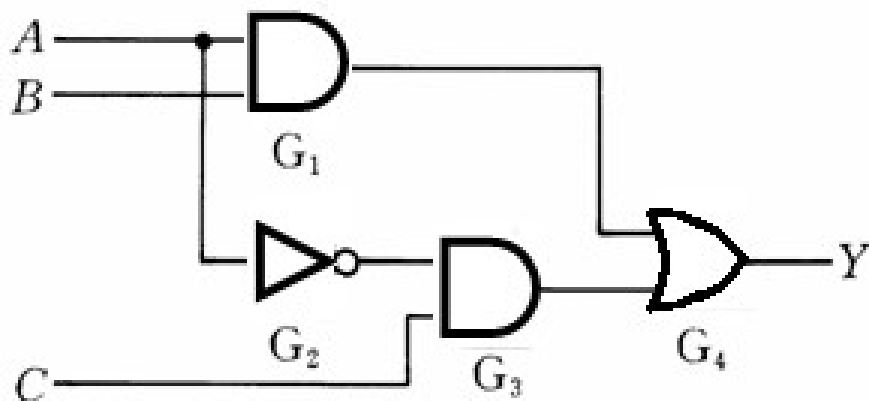


三. 检查竞争—冒险的方法

只要输出端的逻辑函数在一定条件下能简化成

$$Y = A + A' \quad \text{或} \quad Y = A \cdot A'$$

则可出现竞争—冒险现象。



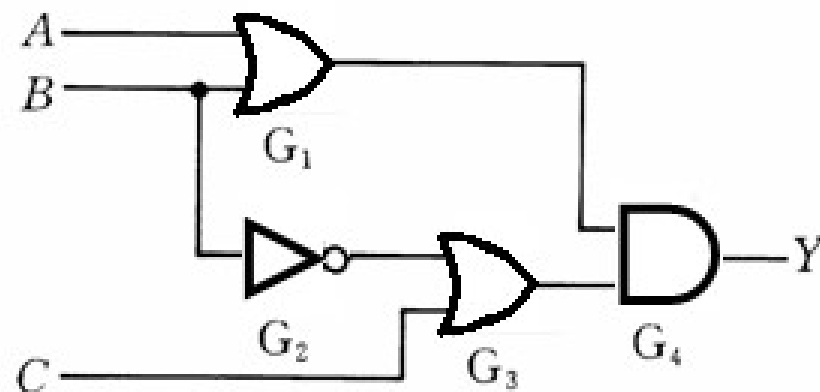
(a)

图(a) $Y = AB + A'C$

当 $B=C=1$ 时,

$$Y = A + A'$$

存在竞争冒险



(b)

图(b) $Y = (A + B)(B' + C)$

当 $A=C=0$ 时

$$Y = B \cdot B'$$

存在竞争冒险



四. 消除竞争—冒险的方法

1. 接入滤波电容
2. 引入选通脉冲
3. 修改逻辑设计（增加冗余项）