

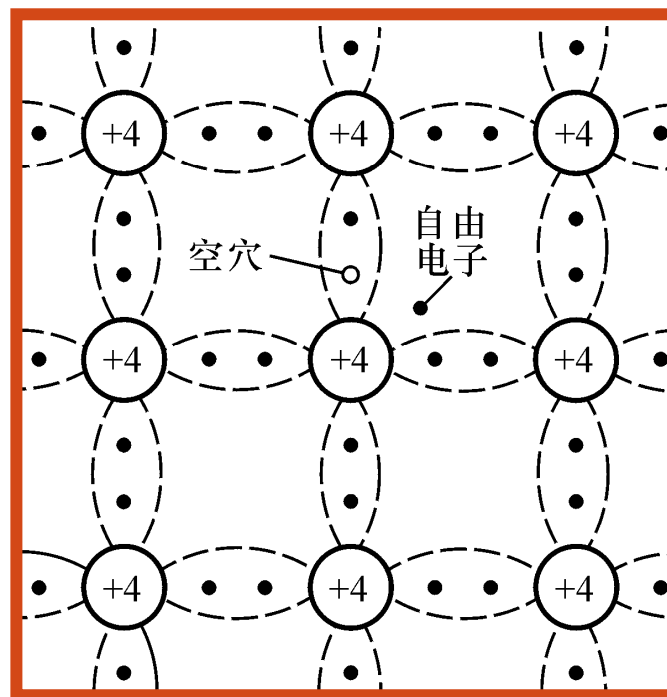
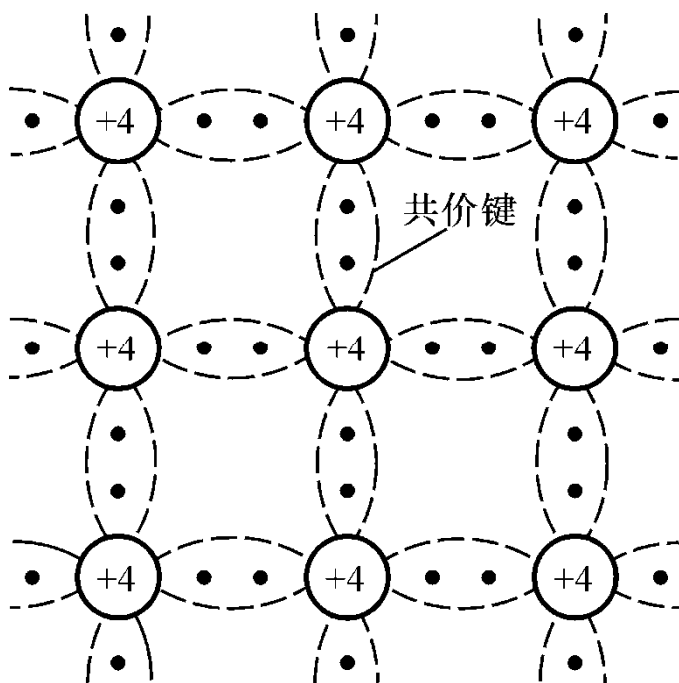
第3章 门电路

补：半导体基础知识

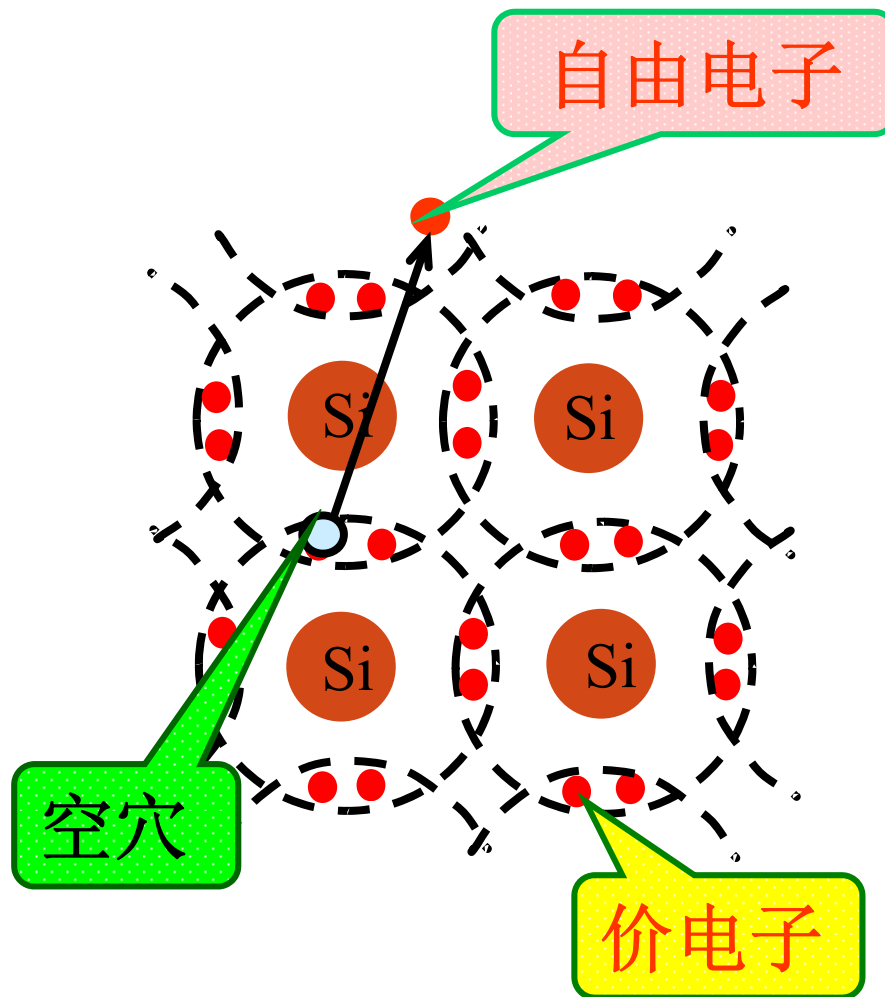
半导体基础知识（1）

两种载流子

- 本征半导体：纯净的具有晶体结构的半导体。
- 常用：硅Si，锗Ge



本征半导体的导电机理



价电子在获得一定能量（温度升高或受光照）后，即可挣脱原子核的束缚，成为**自由电子**（带负电），同时共价键中留下一个空位，称为**空穴**（带正电）。

这一现象称为本征激发。

温度愈高，晶体中产生的自由电子便愈多。

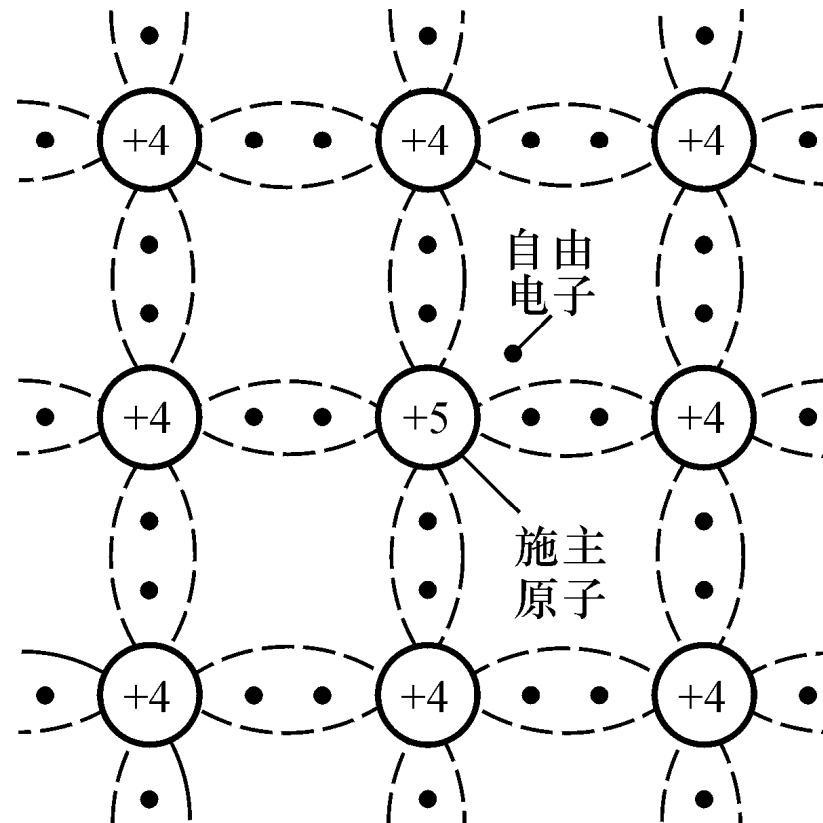
在外电场的作用下，空穴吸引相邻原子的价电子来填补，而在该原子中出现一个空穴，其结果相当于空穴的运动（相当于正电荷的移动）。

半导体基础知识（2）

- 杂质半导体
- N型半导体
(磷原子是+5价元素)

多子：自由电子

少子：空穴

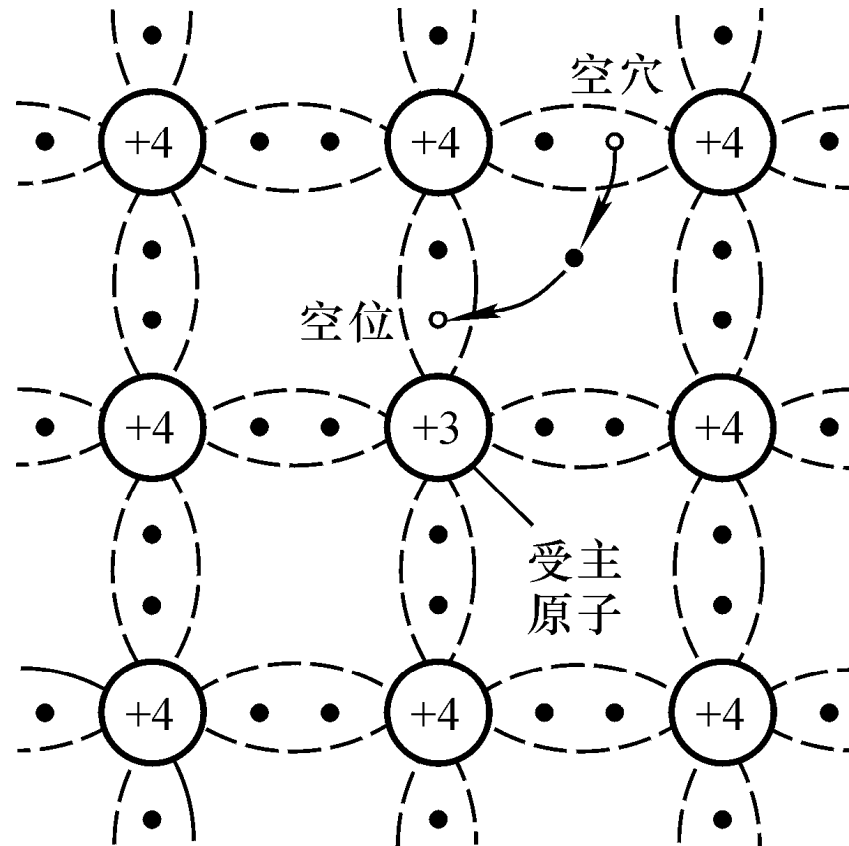


半导体基础知识 (2)

- 杂质半导体
- P型半导体
(硼原子是+3价元素)

多子：空穴

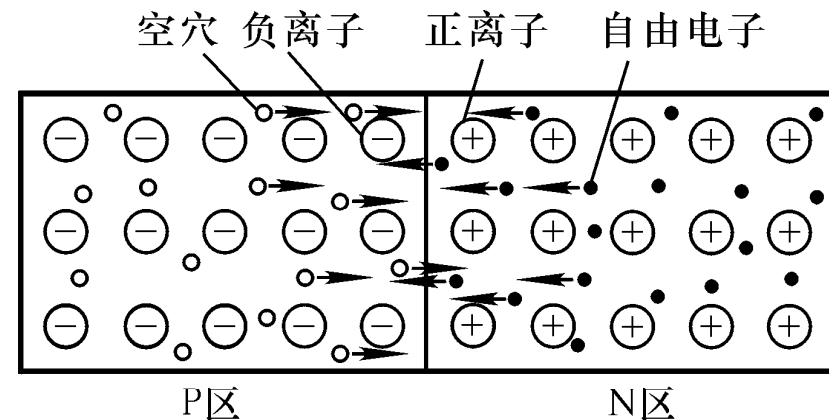
少子：自由电子



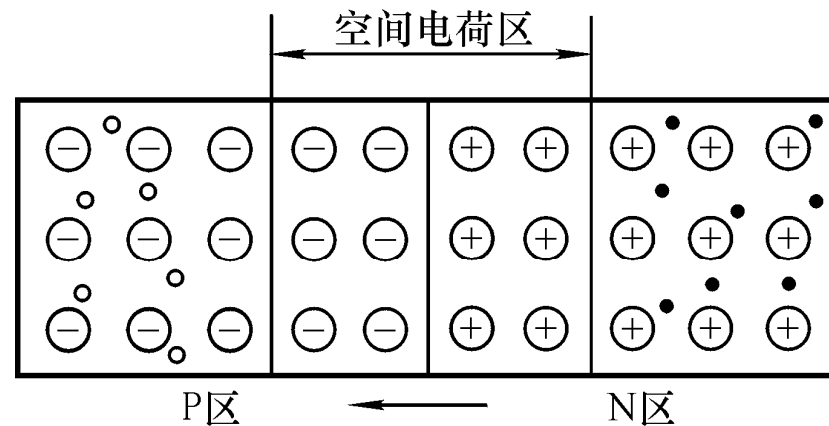
无论N型或P型半导体都是中性的，对外不显电性。

半导体基础知识 (3)

- PN结的形成
- 空间电荷区 (耗尽层)
- 扩散和漂移



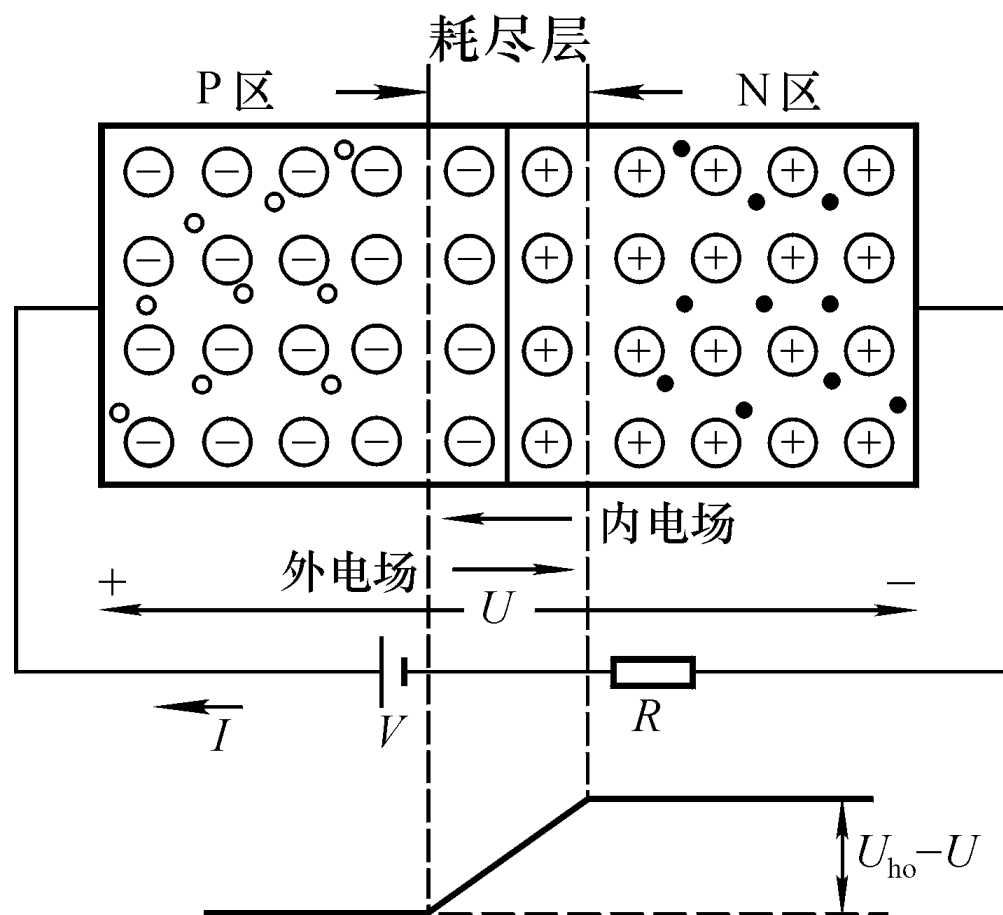
(a)



(b)

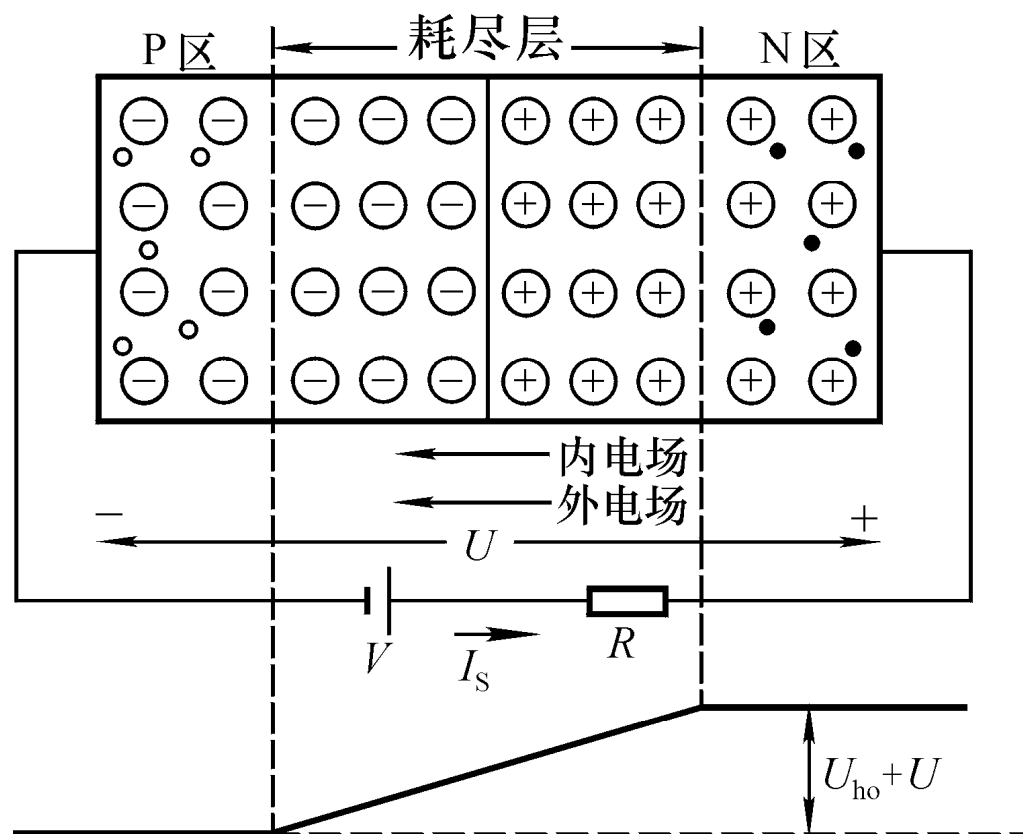
半导体基础知识（4）

- PN结的单向导电性
- 外加正向电压



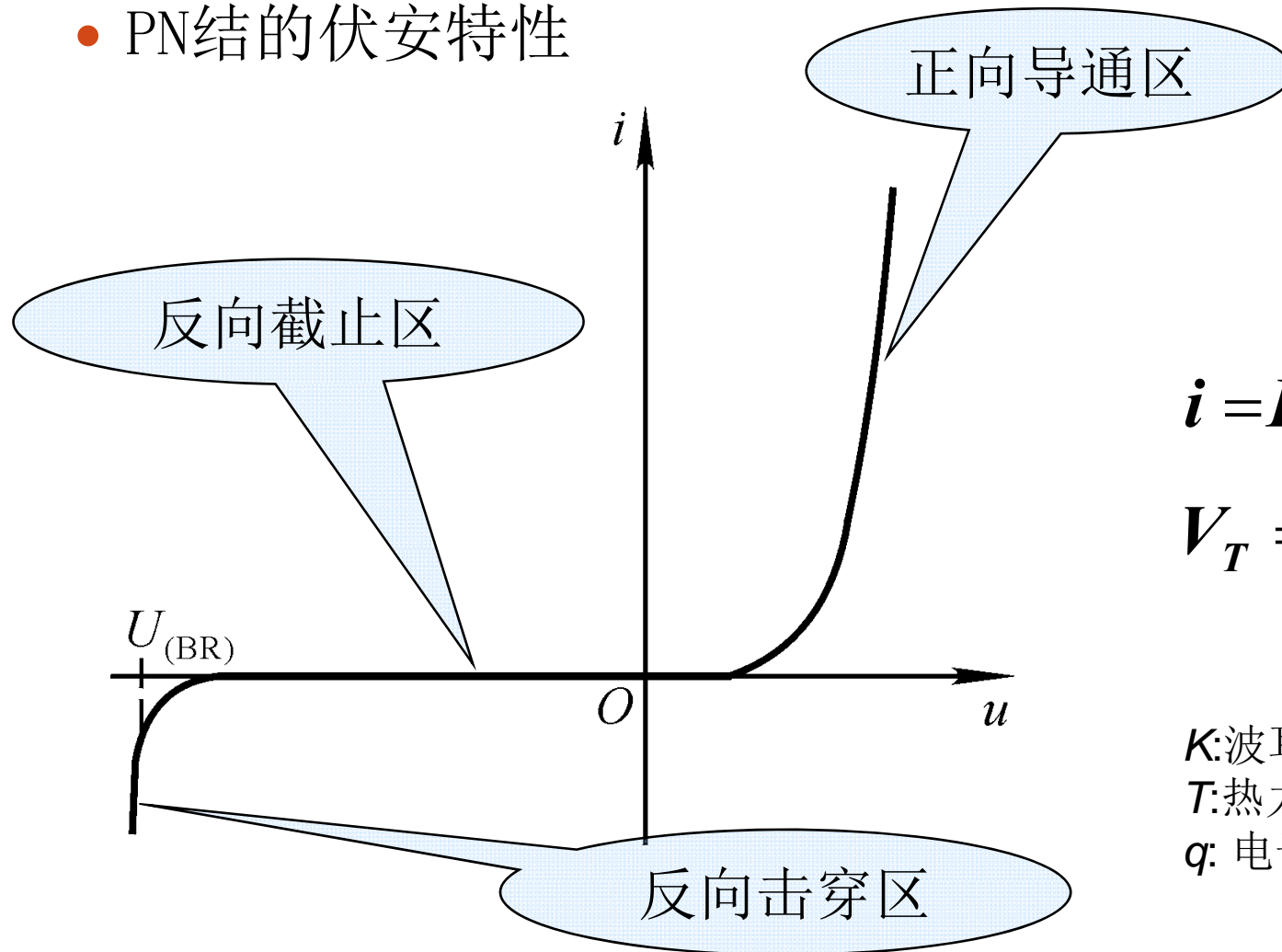
半导体基础知识（4）

- PN结的单向导电性
- 外加反向电压



半导体基础知识（5）

- PN结的伏安特性



$$i = I_s (e^{V/V_T} - 1)$$

$$V_T = nkT/q$$

K : 玻耳兹曼常数

T : 热力学温度

q : 电子电荷

本章要求:

熟练掌握TTL和CMOS集成门电路输出与输入间的逻辑关系,了解外部电气特性(包括电压传输特性、输入特性、输出特性和动态特性等); **掌握各类集成电子器件正确使用方法。**

重点和难点:

TTL电路与CMOS电路的结构与特点.

TTL: Transistor-Transistor Logic

CMOS: Complementary Metal-Oxide-Semiconductor

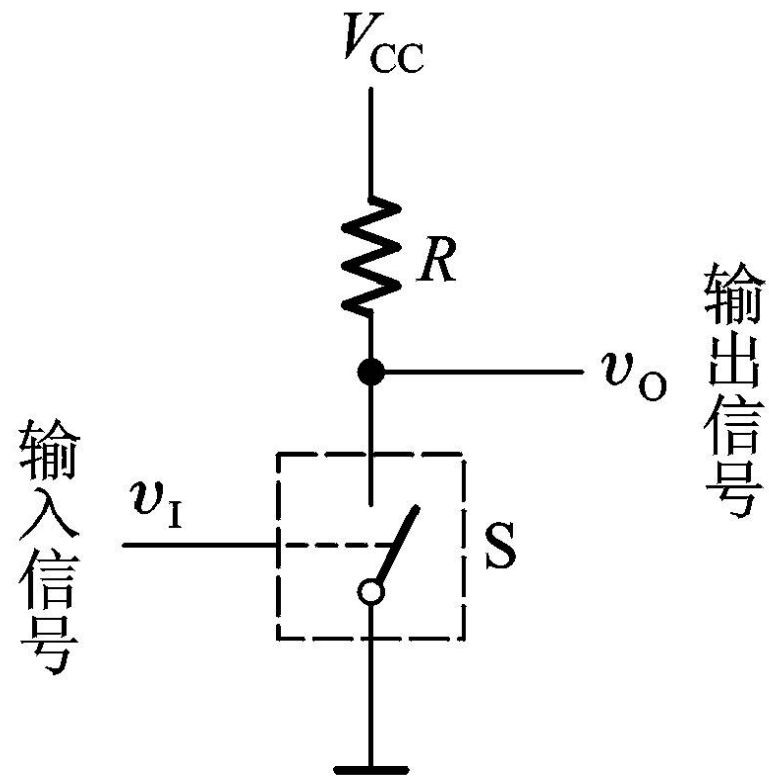
3.1 概述

- 门电路：实现基本运算、复合运算的单元电路，如与门、与非门、或门



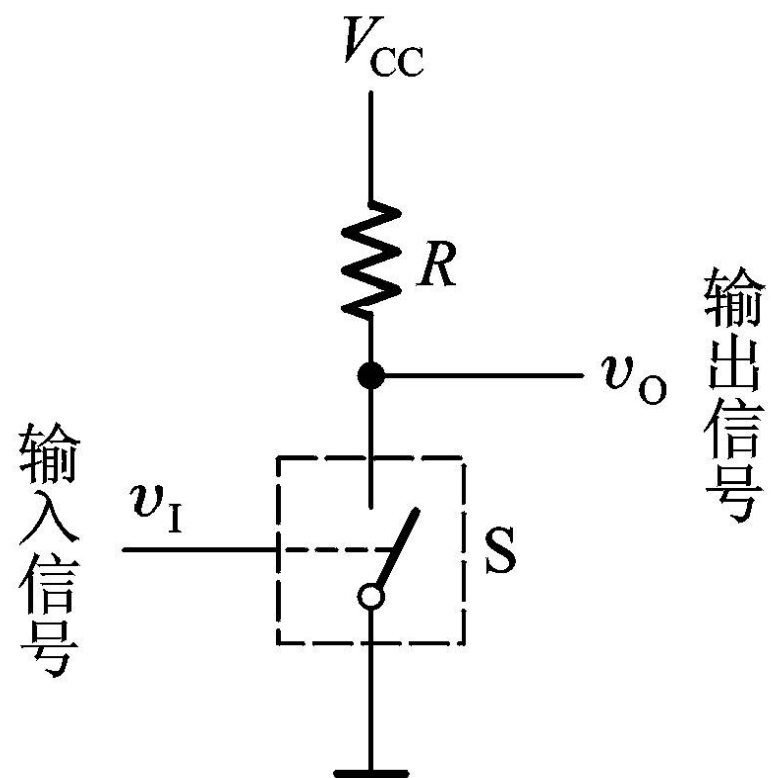
门电路中以高/低电平表示逻辑状态的**1/0**

获得高、低电平的基本原理

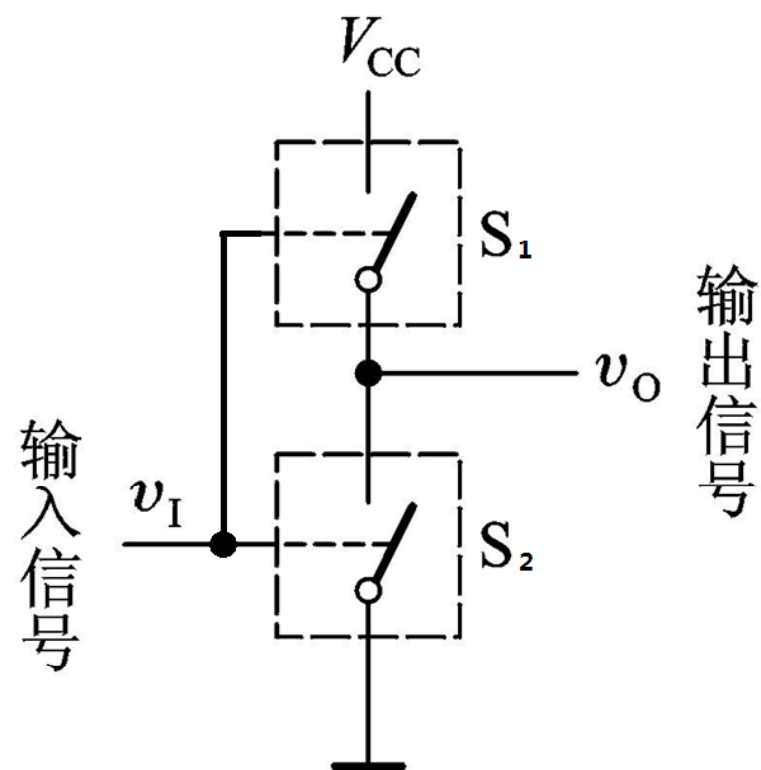


利用半导体开关元件的
导通、截止（即开、关）
两种工作状态。

单开关电路



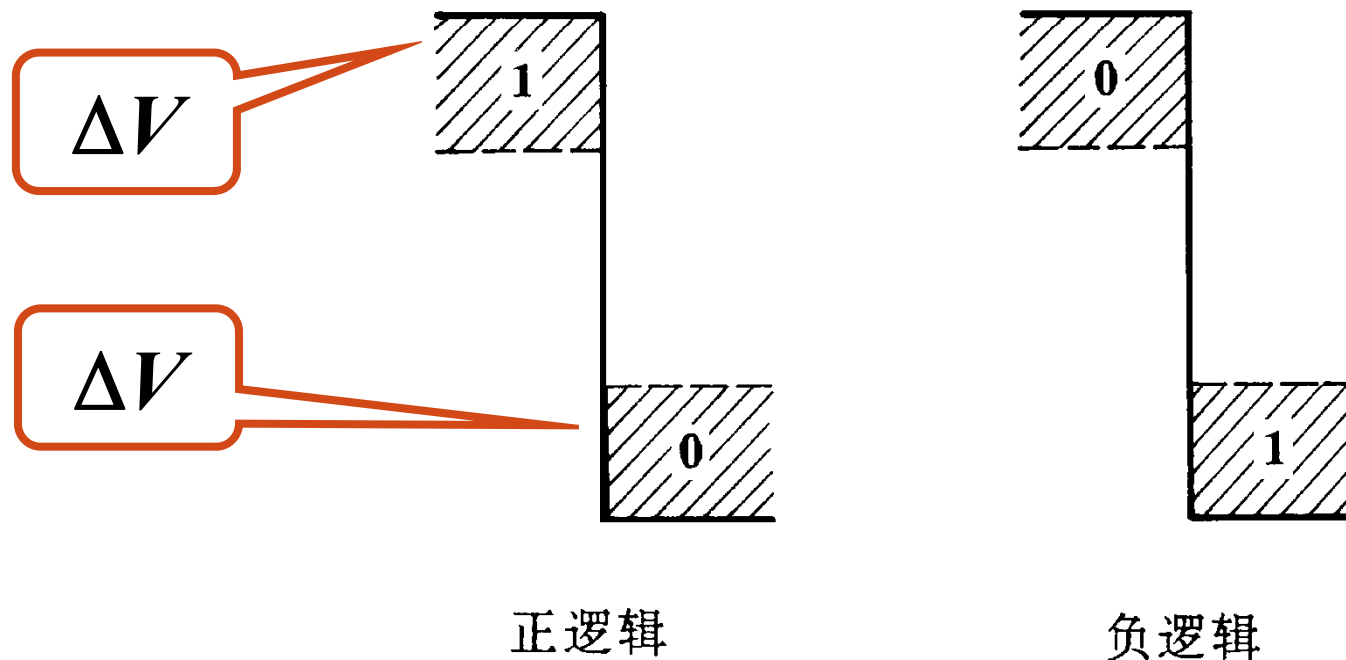
互补开关电路



😊 功耗小

正逻辑：高电平表示1，低电平表示0

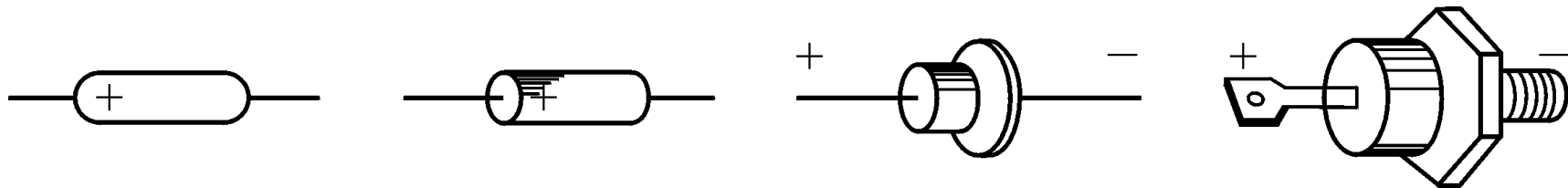
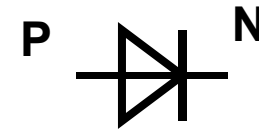
负逻辑：高电平表示0，低电平表示1



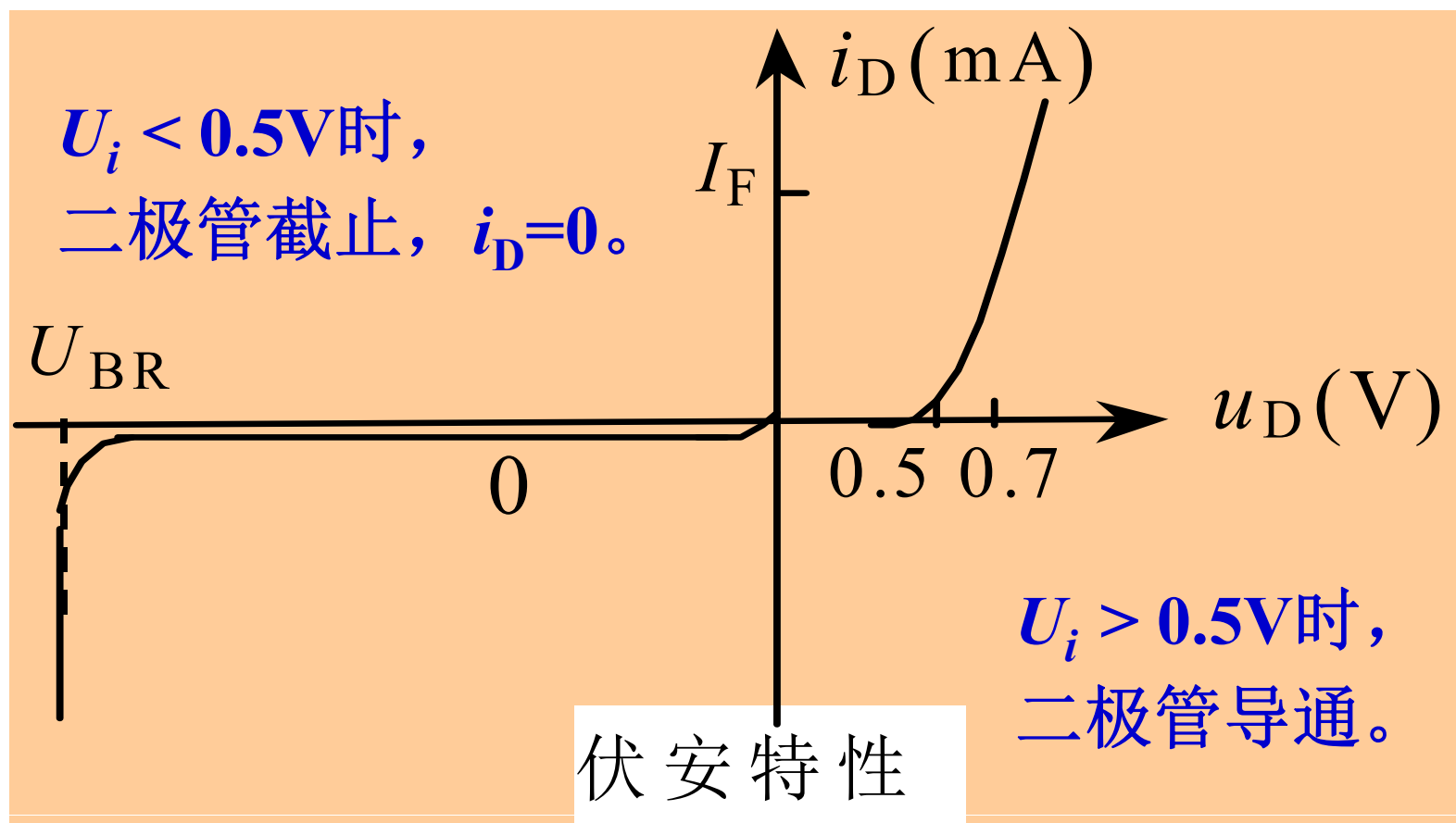
在数字电路中，对电压值为多少并不重要，只要能判断高低电平即可，对器件参数精度及供电电源稳定度要求低。

3. 2 半导体二极管门电路

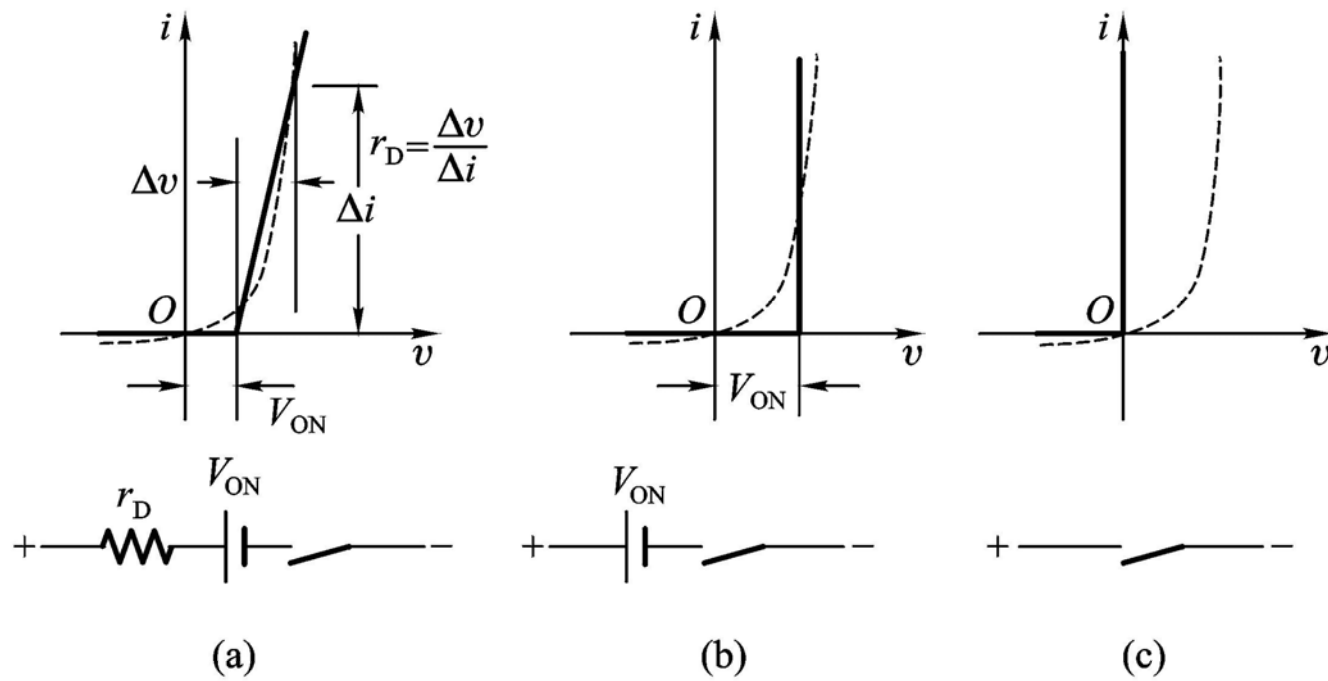
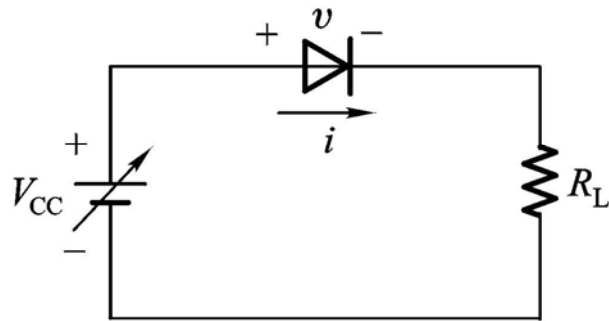
- 二极管的结构：
PN结 + 引线 + 封装构成



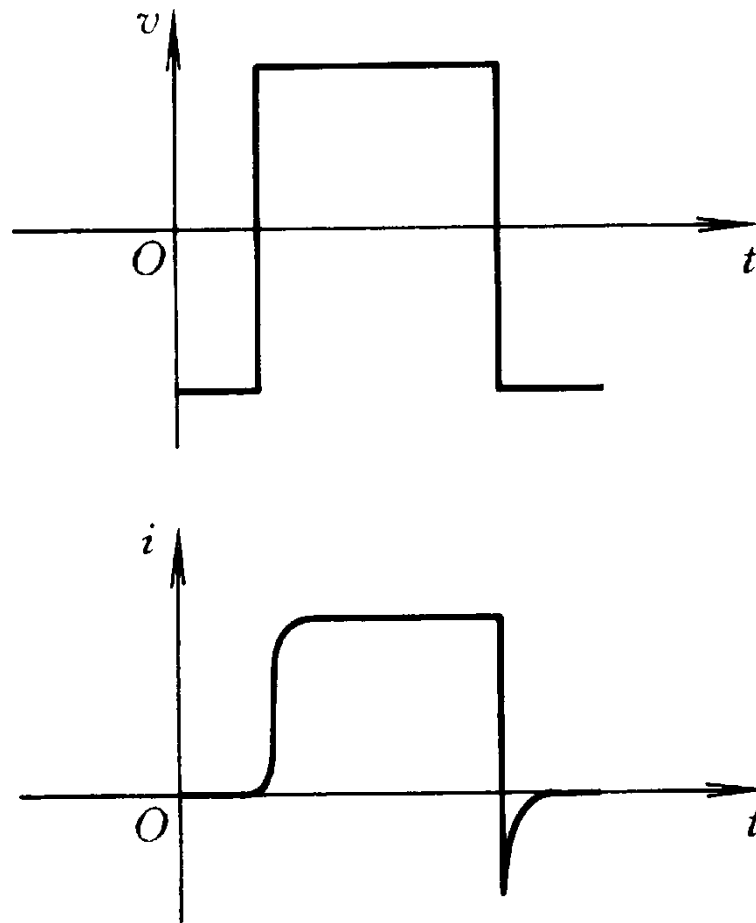
3. 2. 1 二极管的开关特性:

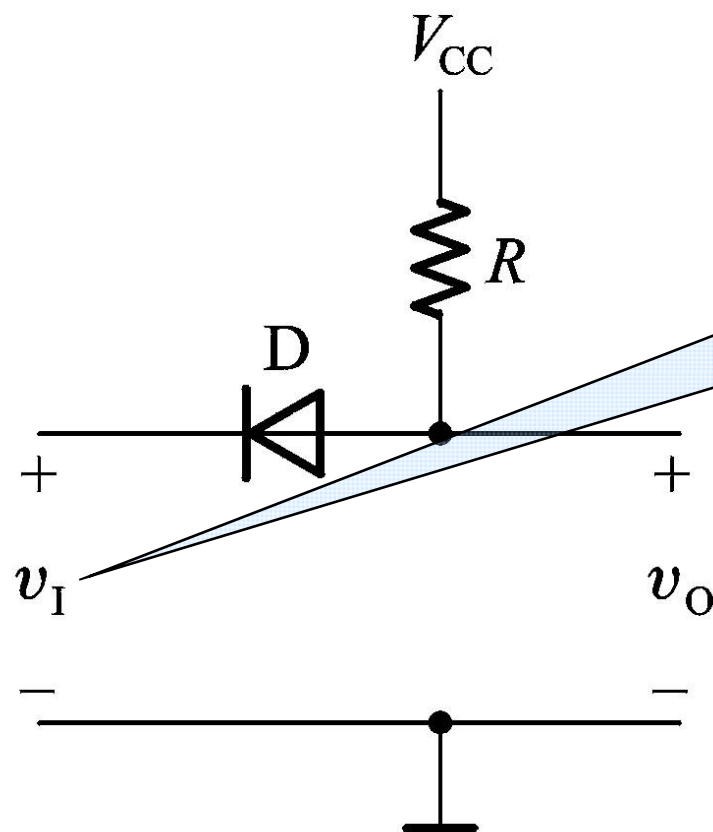


二极管的开关等效电路:

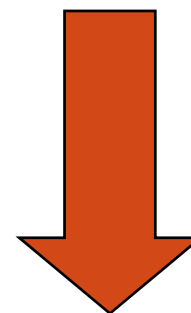


二极管的动态电流波形：





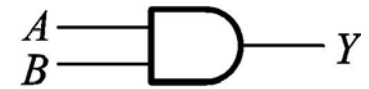
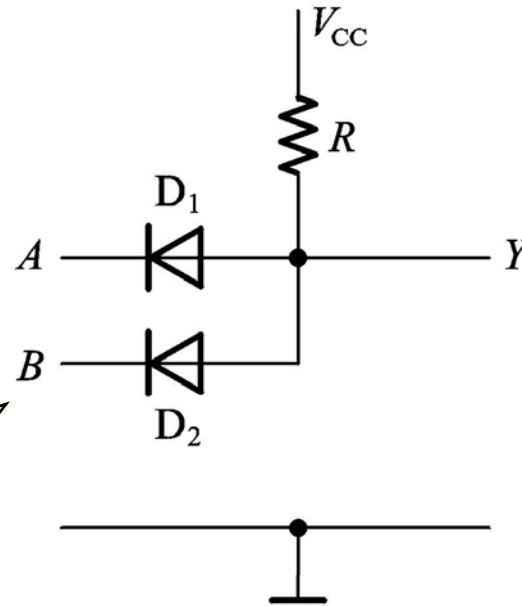
高电平: $V_{IH}=V_{CC}$
低电平: $V_{IL}=0$



- $V_I=V_{IH}$
D截止, $V_O=V_{OH}=V_{CC}$
- $V_I=V_{IL}$
D导通, $V_O=V_{OL}=0.7V$

3.2.2 二极管与门

设 $V_{CC} = 5V$
加到A,B的 $V_{IH} = 3V$
 $V_{IL} = 0V$
二极管导通时
 $V_{DF} = 0.7V$



A	B	Y
0V	0V	0.7V
0V	3V	0.7V
3V	0V	0.7V
3V	3V	3.7V

规定3V以上为1

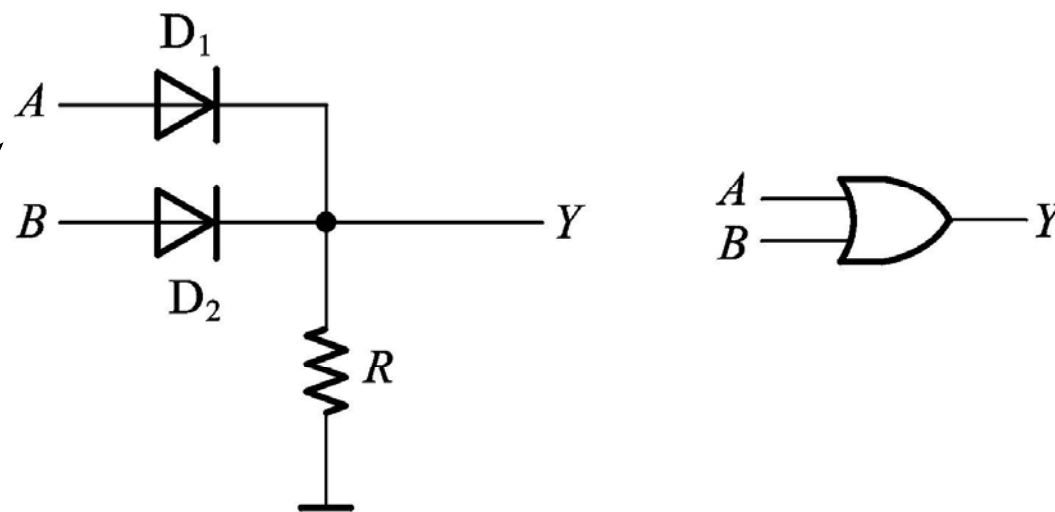


0.7V以下为0

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

3.2.3 二极管或门

设 $V_{CC} = 5V$
 加到 **A, B** 的 $V_{IH} = 3V$
 $V_{IL} = 0V$
 二极管导通时
 $V_{DF} = 0.7V$



A	B	Y
0V	0V	0V
0V	3V	2.3V
3V	0V	2.3V
3V	3V	2.3V

规定2.3V以上为1

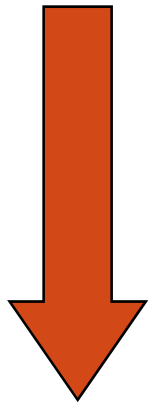


0V以下为0

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

二极管构成的门电路的缺点：

- 电平有偏移
- 带负载能力差

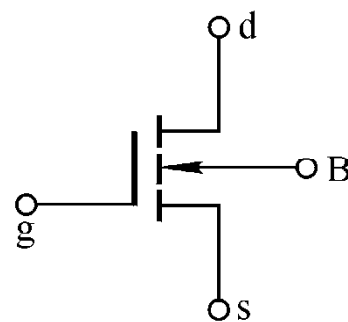
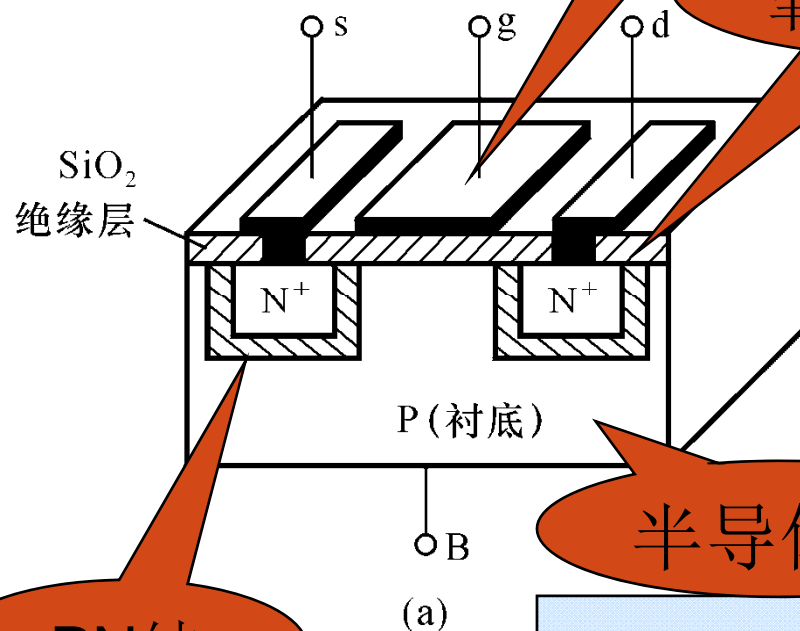


- 只用于IC内部电路

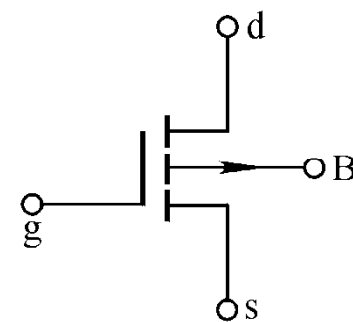
3.3 CMOS门电路 (Complementary Metal-Oxide-Semi)

3.3.1 MOS管的开关特性

一、MOS管的结构



N沟道



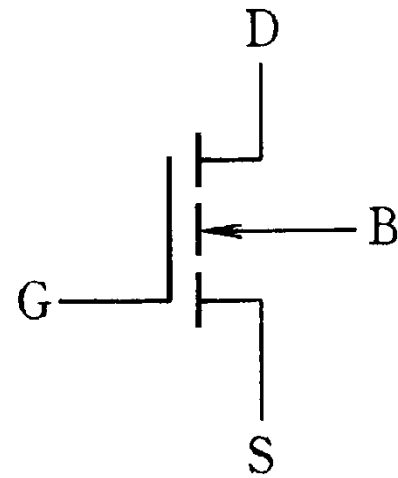
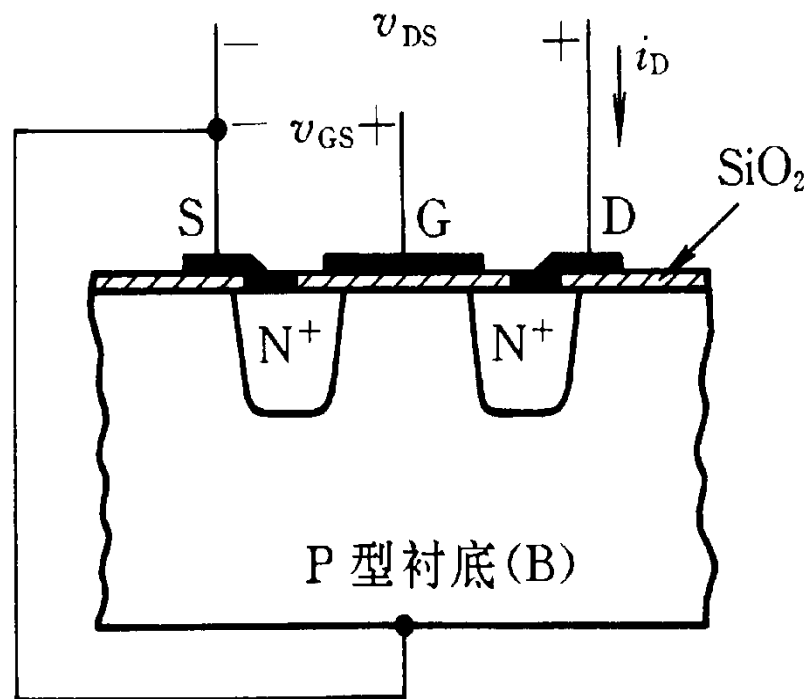
P沟道

PN结

半导体层

S (Source): 源极
G (Gate): 栅极
D (Drain): 漏极
B (Body or Substrate): 衬底

以N沟道增强型为例：



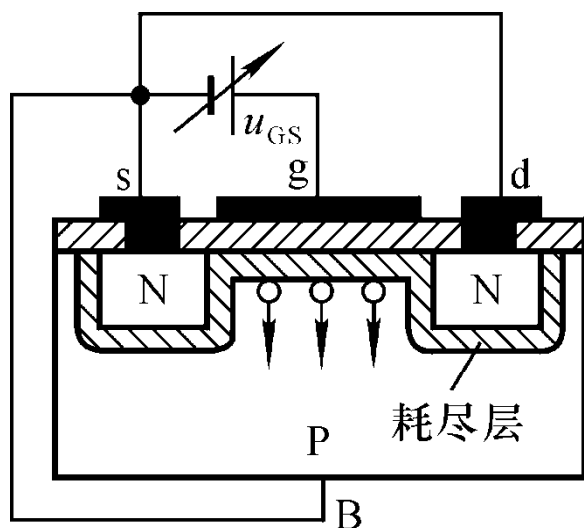
以**N沟道增强型**为例：

当加 $+V_{DS}$ 时，

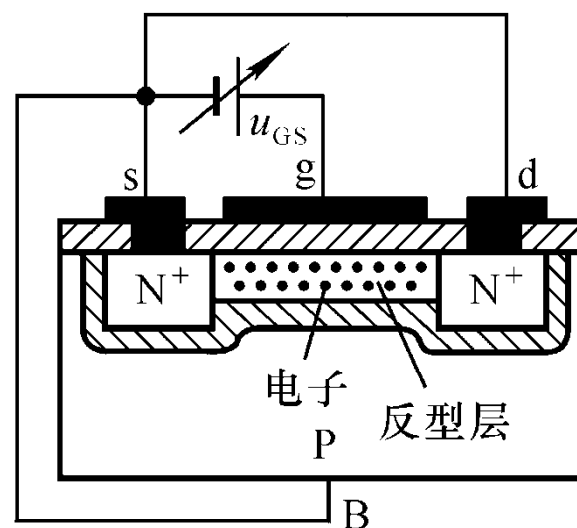
$V_{GS}=0$ 时，D-S间是两个背向PN结串联， $i_D=0$

加上 $+V_{GS}$ ，且足够大至 $V_{GS} > V_{GS(th)}$ ，D-S间形成导电沟道（N型层）

开启电压



(a)



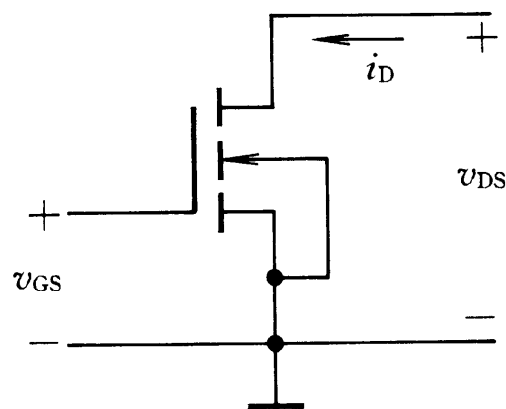
(b)

二、输入特性和输出特性

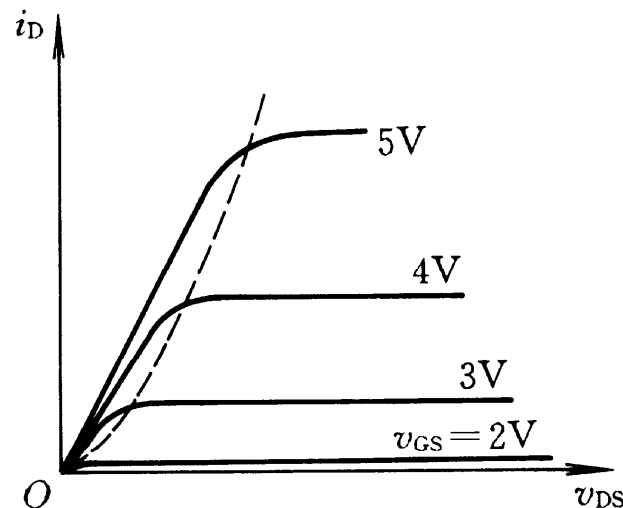
① 输入特性：直流电流为0，看进去有一个输入电容 C_I ，对动态有影响。

② 输出特性：

$i_D = f(V_{DS})$ 对应不同的 V_{GS} 下得一族曲线。



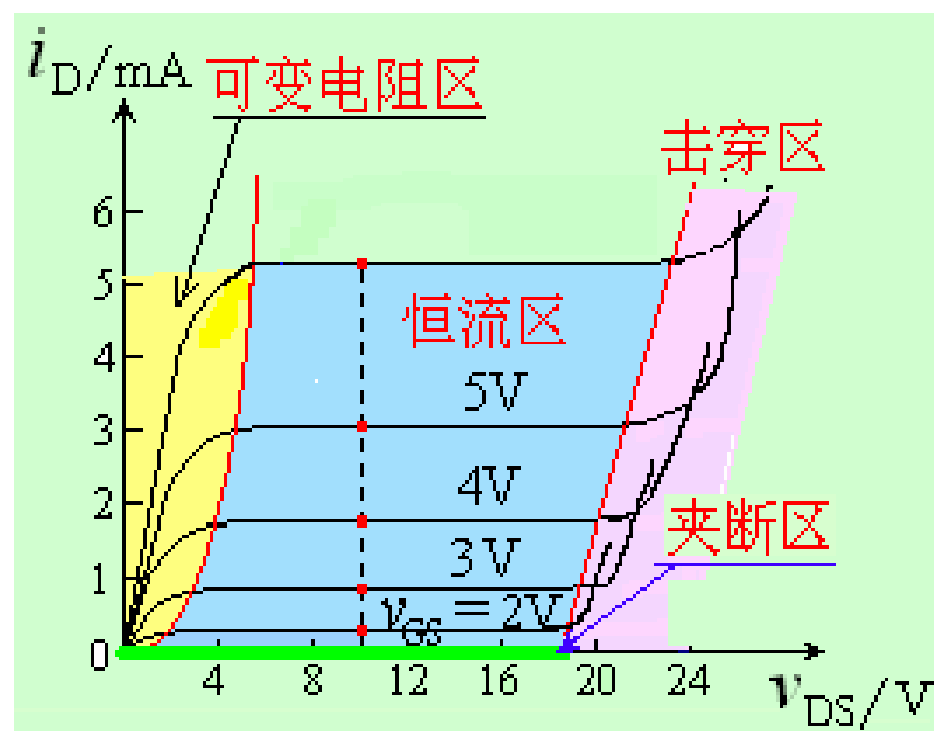
(a)



(b)

对于共源极接法的电路，栅极和衬底之间被二氧化硅绝缘层隔离，所以栅极电流为零。

输出特性曲线
(漏极特性曲线)

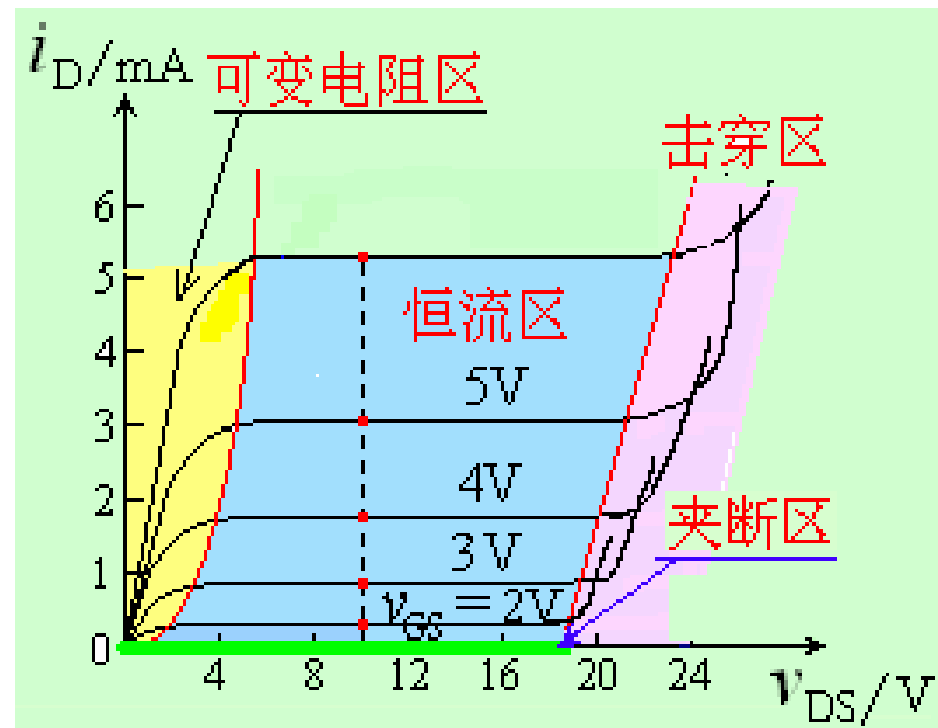


$$v_{GS} < v_{GS(th)}$$

夹断区（截止区）

特点： $i_D \approx 0$

$$v_{GS} > v_{GS(th)}$$



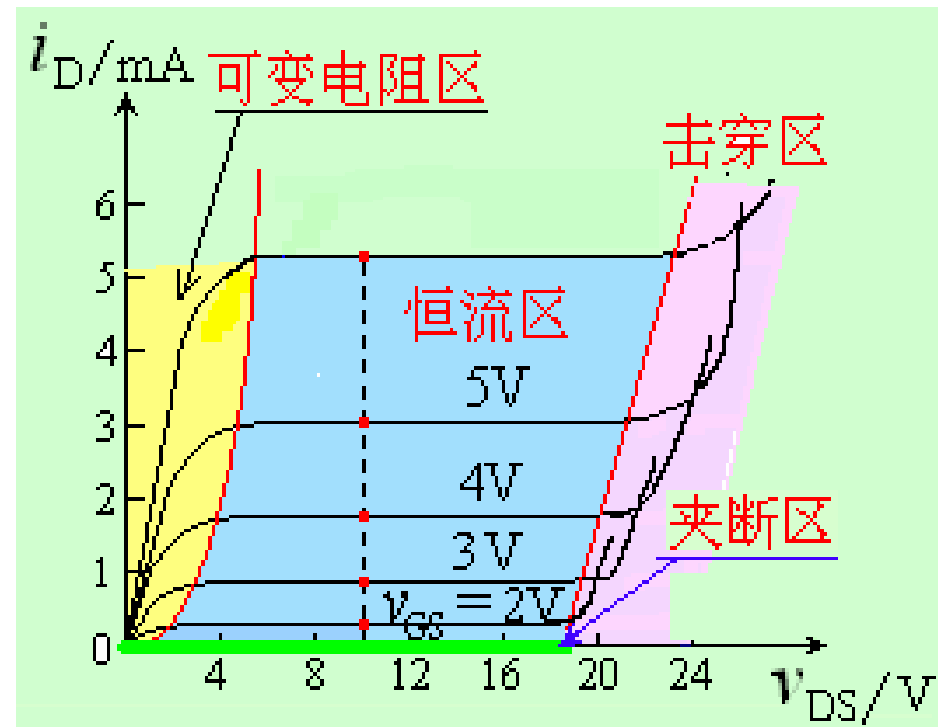
恒流区 或 可变电阻区

恒流区（放大区）：

特点：(1)受控性：

输入电压 v_{GS} 控制输出电流 i_D

$$i_D = I_{DS} \left(\frac{v_{GS}}{V_{GS(th)}} - 1 \right)^2$$



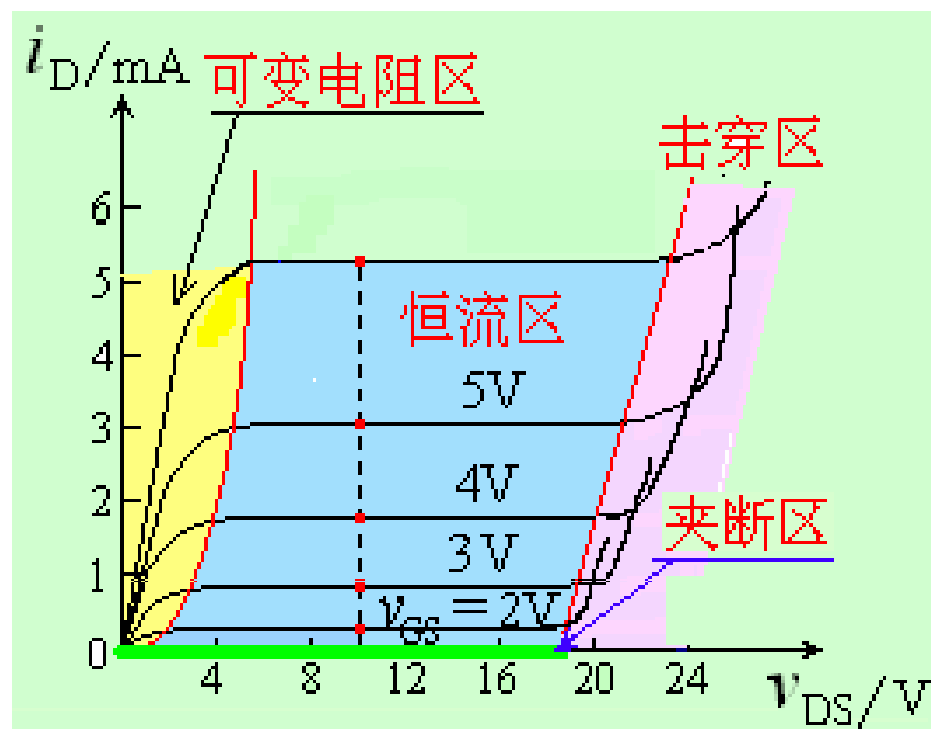
(2)恒流性：输出电流 i_D 基本上不受输出电压 v_{DS} 的影响。

用途：可做放大器和恒流源。

可变电阻区（饱和区）：

特点：

(1) 当 v_{GS} 为定值时, i_D 是 v_{DS} 的线性函数，管子的漏源间呈现为线性电阻，且其阻值受 v_{GS} 控制。

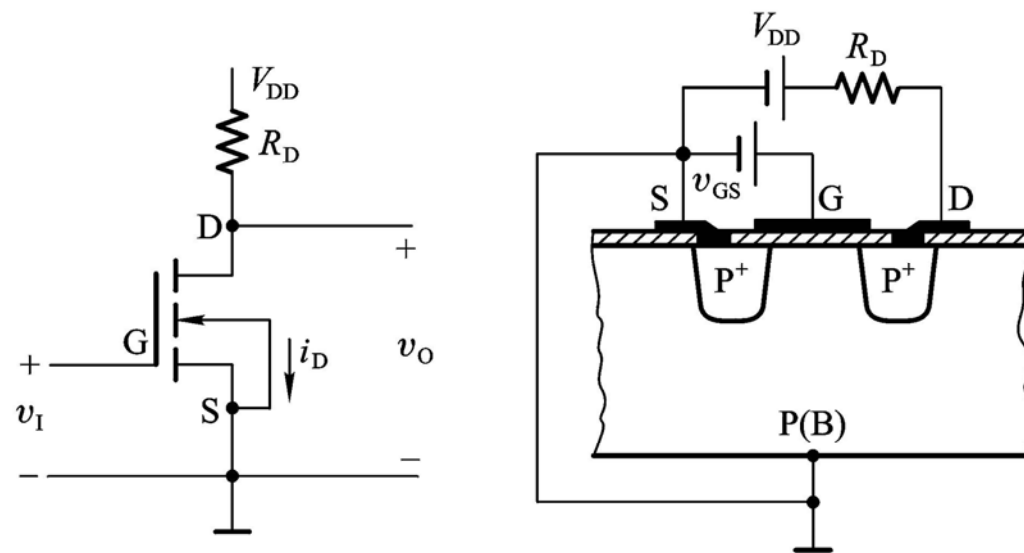


(2) 管压降 v_{DS} 很小。

三、MOS管的基本开关电路

因为 $R_{OFF} > 10^9 \Omega$, $R_{ON} < 1K\Omega$

只要 $R_{ON} \ll R_D \ll R_{OFF}$, 则:

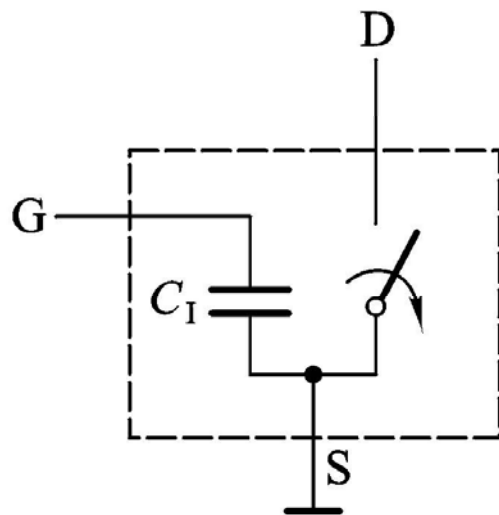


当 $V_I = V_{IL} < V_{GS}(th) \longrightarrow T \text{截止} \longrightarrow V_O = V_{OH} \approx V_{DD}$

当 $V_I = V_{IH} > V_{GS}(th) \longrightarrow T \text{导通} \longrightarrow V_O = V_{OL} \approx 0$

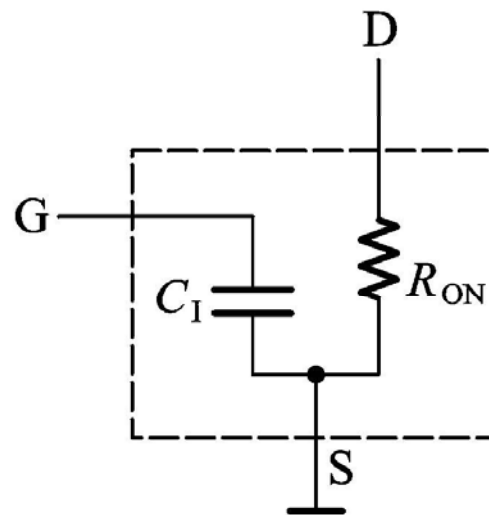
所以 MOS 管 $D-S$ 间相当于一个受 V_I 控制的开关。

四、等效电路



(a)

OFF，截止状态

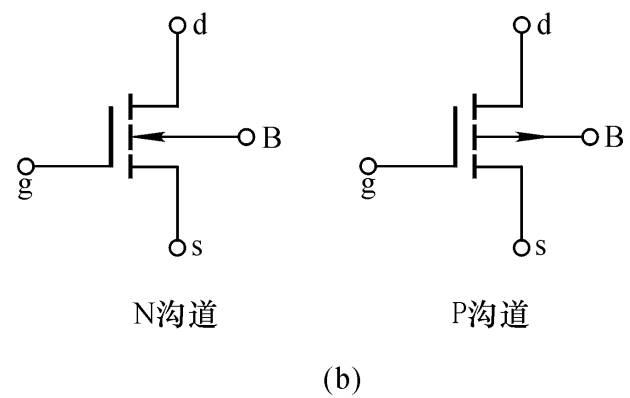
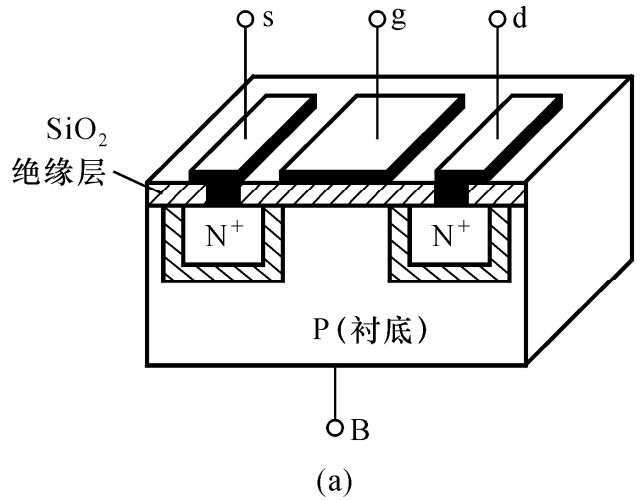


(b)

ON，导通状态

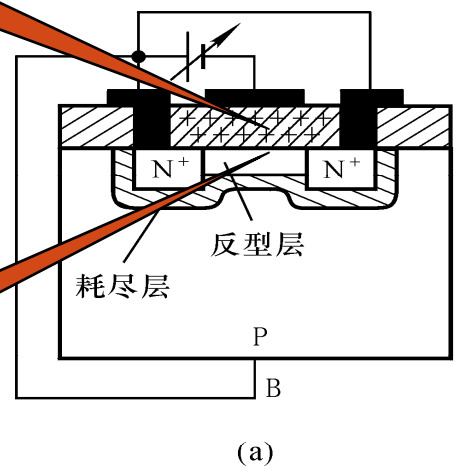
五、MOS管的四种类型

- 增强型

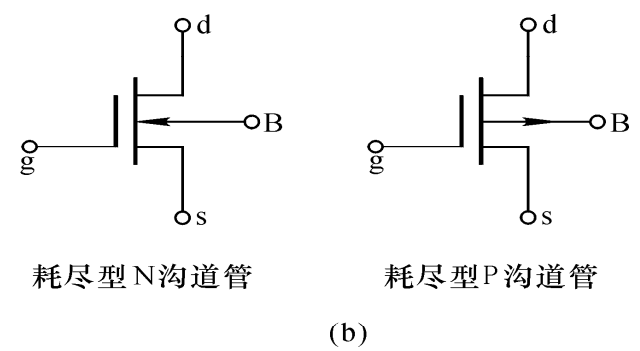


大量正离子

- 耗尽型



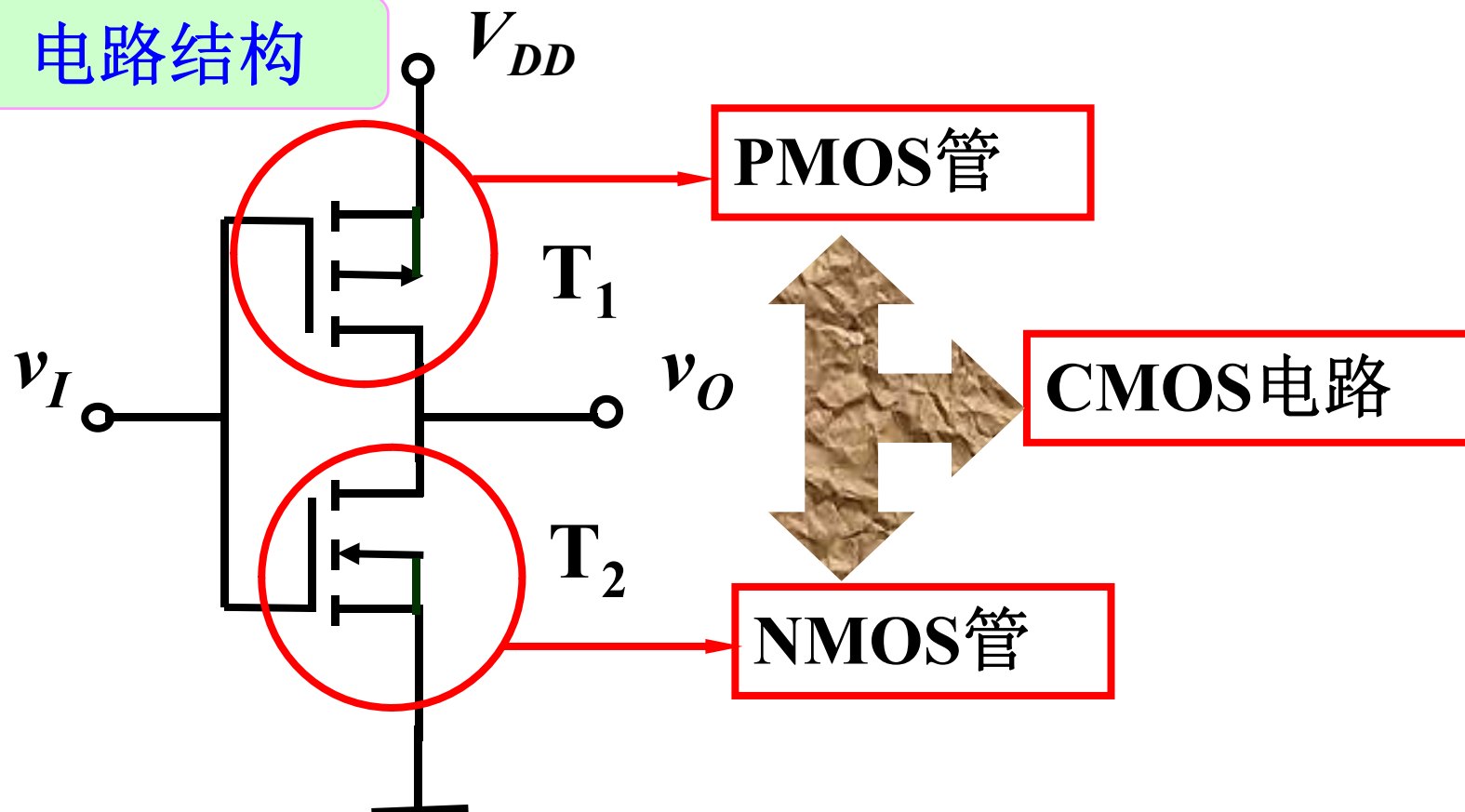
导电沟道



3.3.2 CMOS反相器的电路结构和工作原理

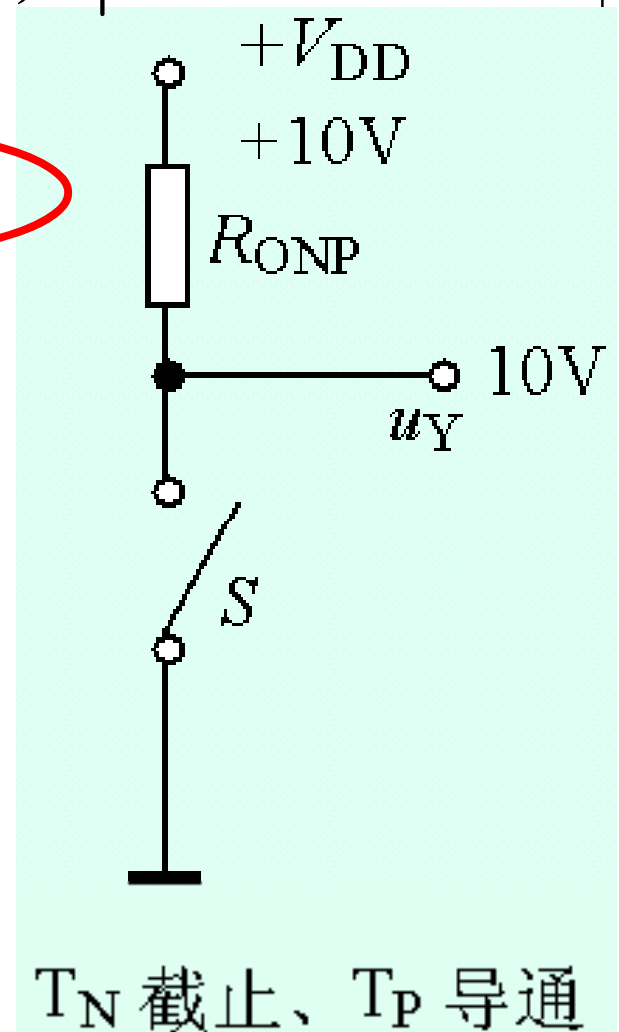
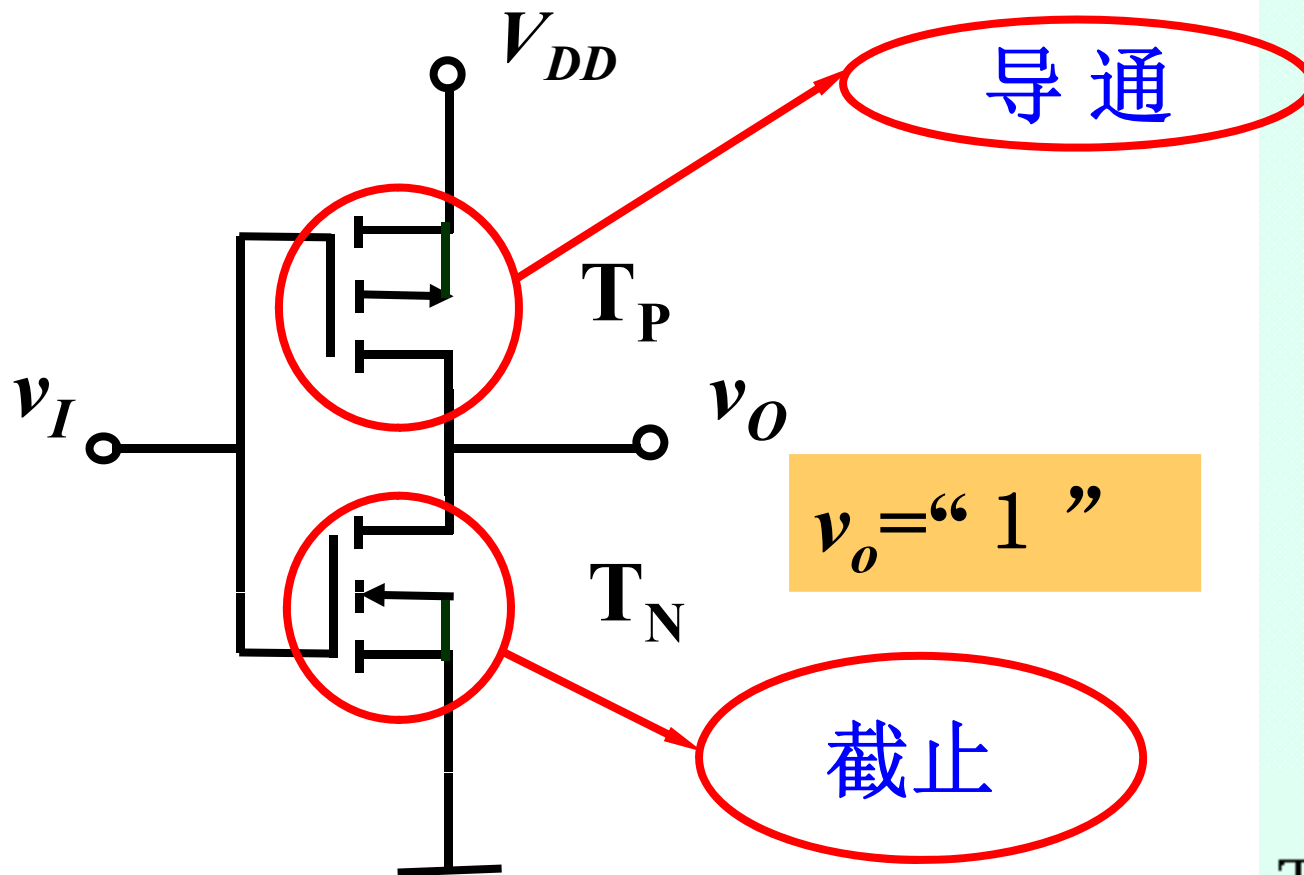
当NMOS管和PMOS管成对出现在电路中，且二者在工作中互补，称为CMOS管。

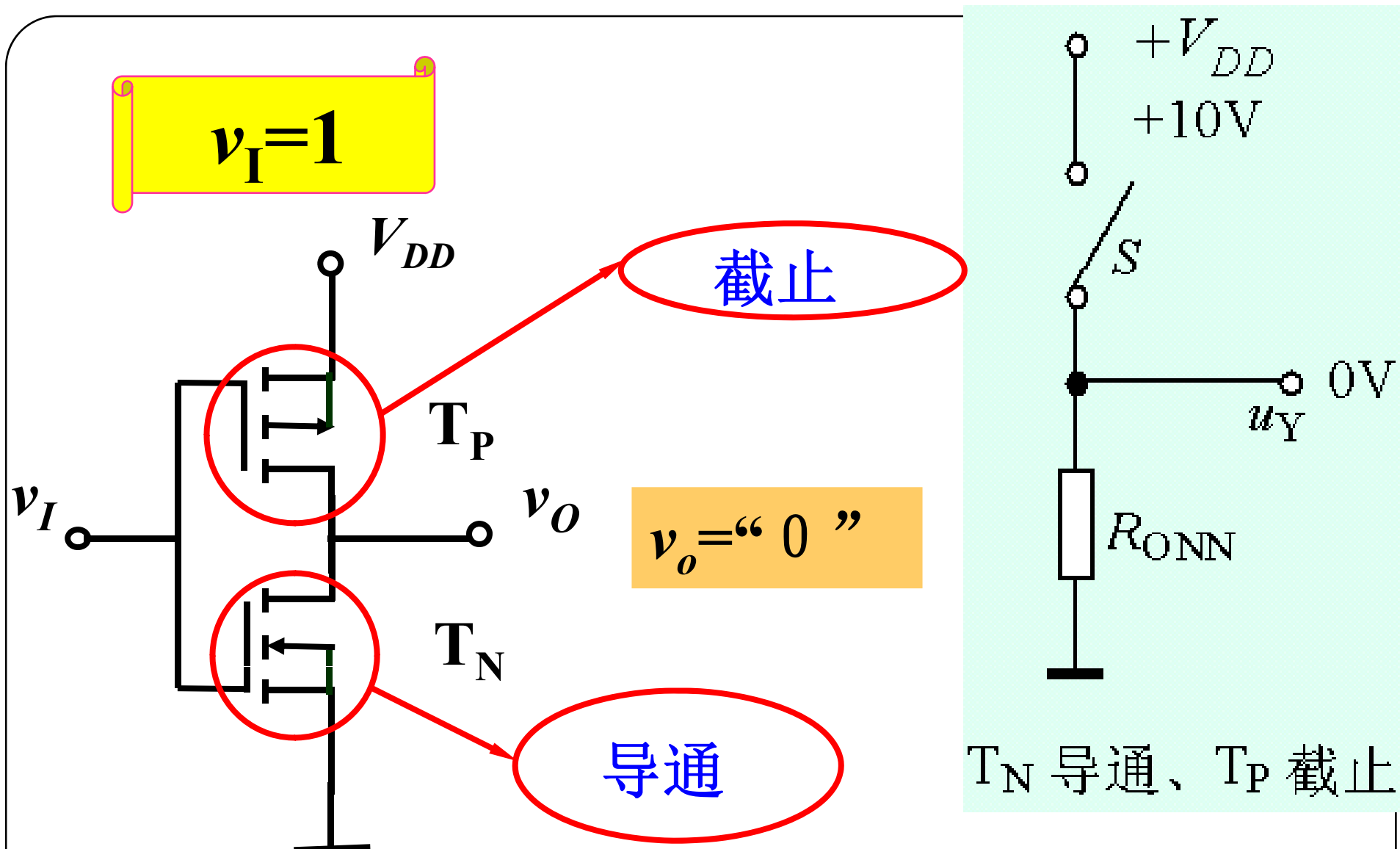
一、电路结构



$$v_I = 0$$

$$V_{GS(th)N} = |V_{GS(th)P}|$$





静态下，无论 v_I 是高电平还是低电平， T_P 、 T_N 总有一个截止，因此CMOS反相器的静态功耗极小。

二、电压、电流传输特性

* **AB段**: $V_I < V_{GS(TH)N}$

T_1 导通, T_2 截止 $\Rightarrow V_O = V_{OH} = V_{DD}$

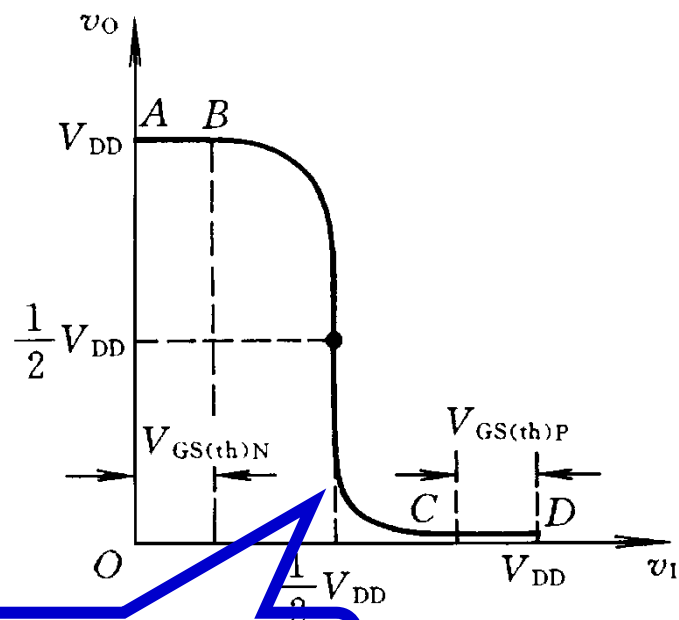
* **CD段**: $V_I > V_{DD} - |V_{GS(TH)P}|$

T_2 导通, T_1 截止 $\Rightarrow V_O = V_{OL} = 0$

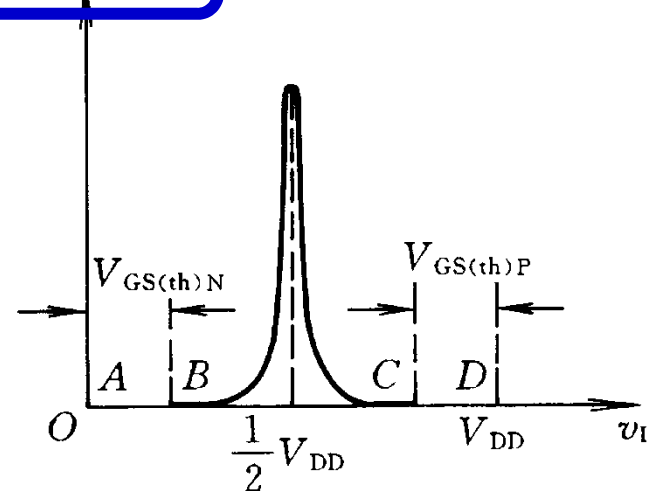
* **BC段**: $V_{GS(TH)N} < V_I < V_{DD} - |V_{GS(TH)P}|$

T_1, T_2 同时导通

若 T_1, T_2 参数完全对称, $V_I = \frac{1}{2}V_{DD}$ 时, $V_O = \frac{1}{2}V_{DD}$



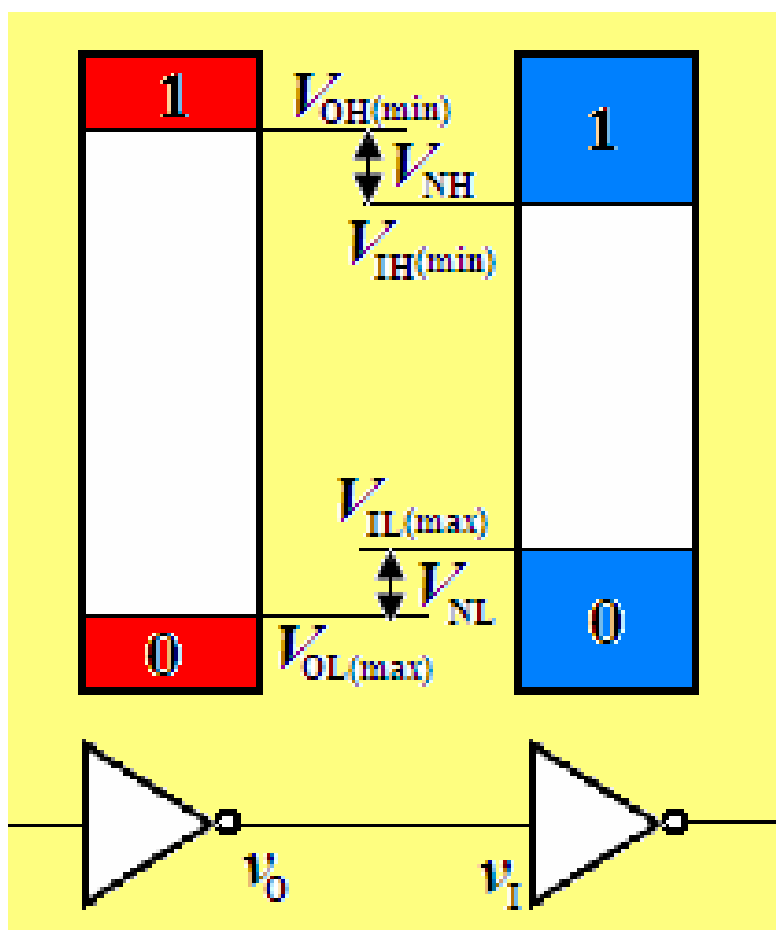
阈值电压 V_{TH}



三、输入噪声容限

在 V_I 偏离 V_{IH} 和 V_{IL} 的一定范围内， V_O 基本不变；

在输出变化允许范围内，允许输入的变化范围称为输入噪声容限



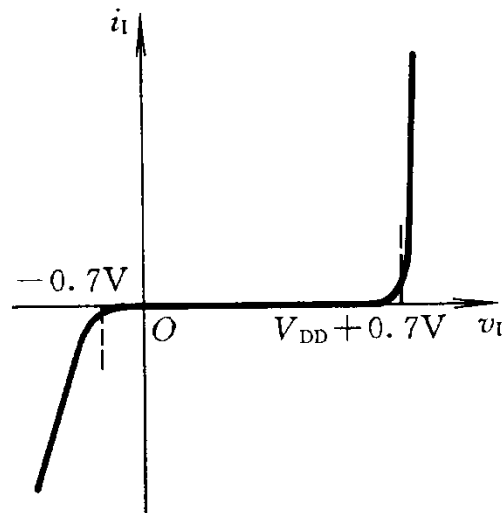
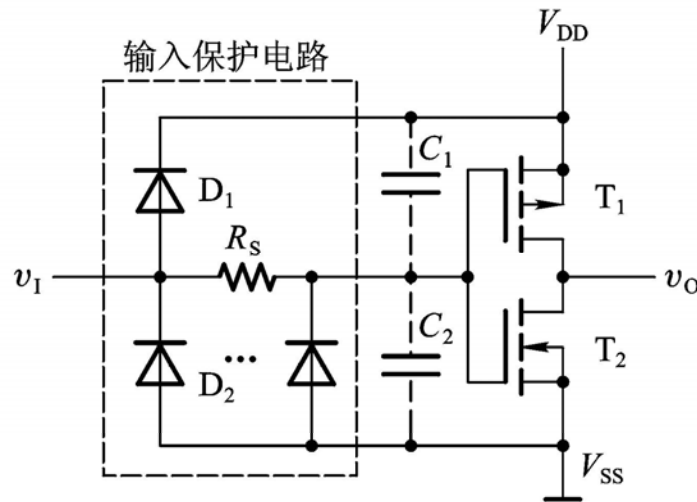
$$V_{NH} = V_{OH(min)} - V_{IH(min)}$$

$$V_{NL} = V_{IL(max)} - V_{OL(max)}$$

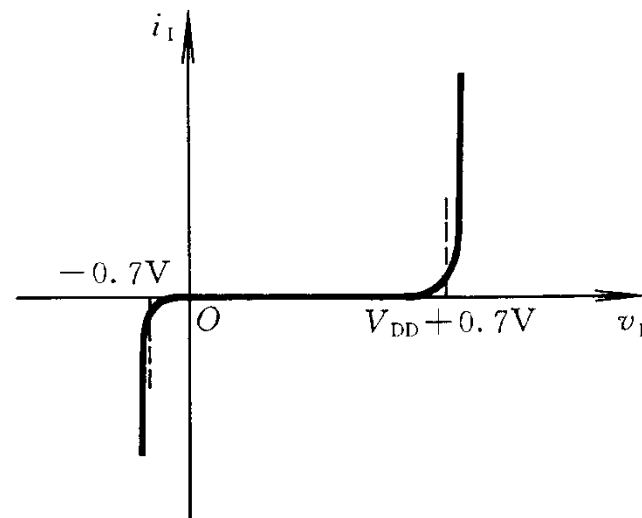
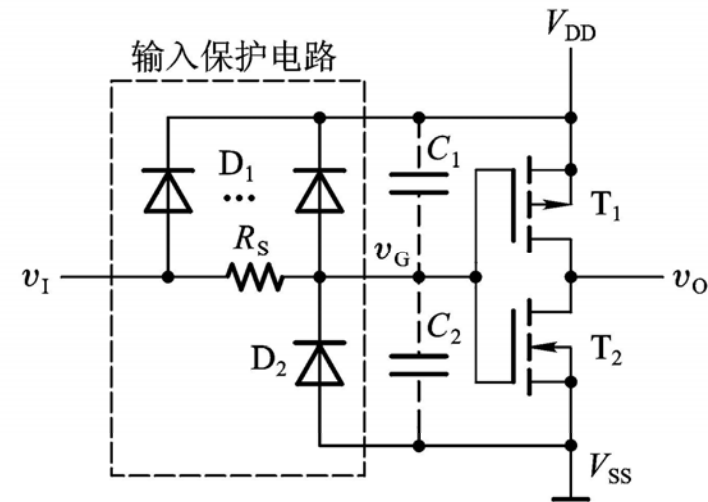
- 可以通过提高 V_{DD} 来提高噪声容限
- 噪声容限越大，表明电路抗干扰能力越强。

3.3.3 CMOS 反相器的静态输入和输出特性

一、输入特性

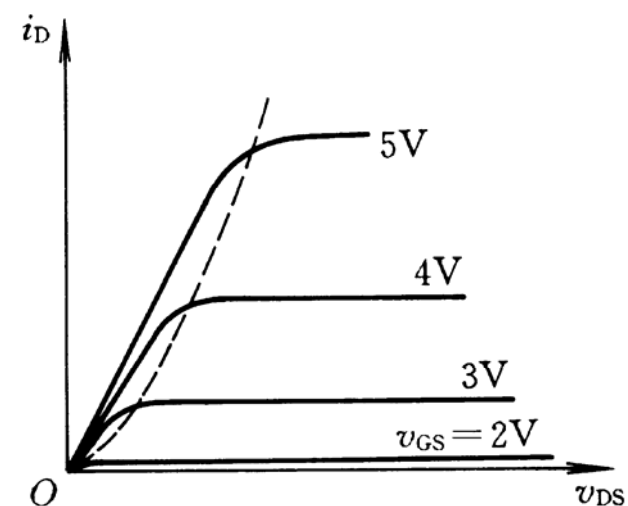
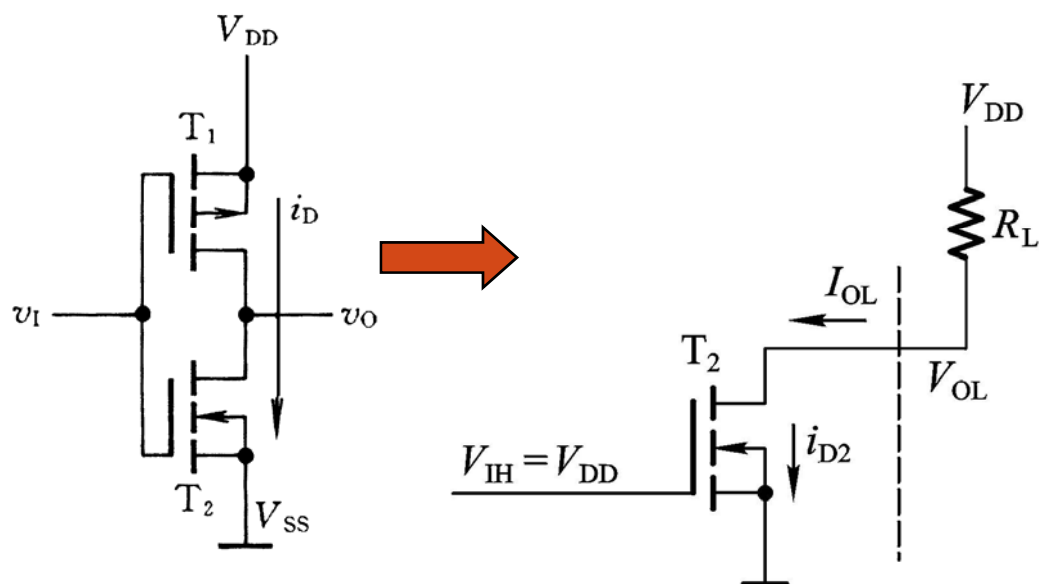


(a)



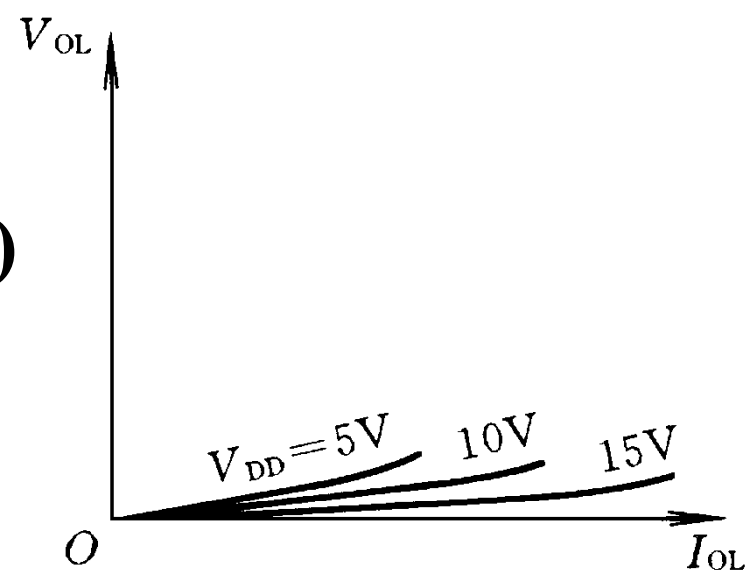
(b)

二、输出特性

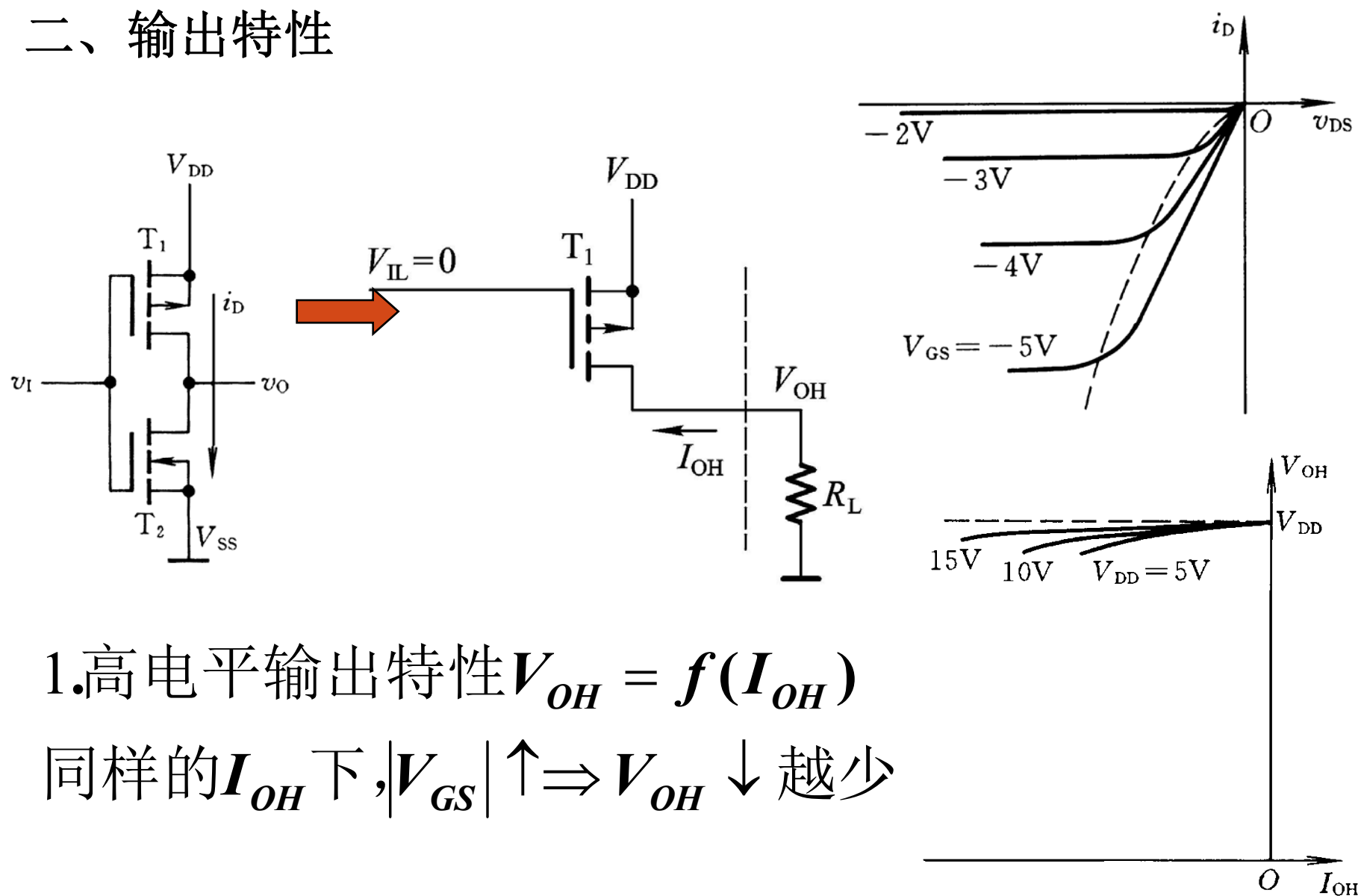


1. 低电平输出特性 $V_{OL} = f(I_{OL})$

同样的 I_{OL} 下, $V_{GS} \uparrow \Rightarrow V_{OL} \downarrow$



二、输出特性



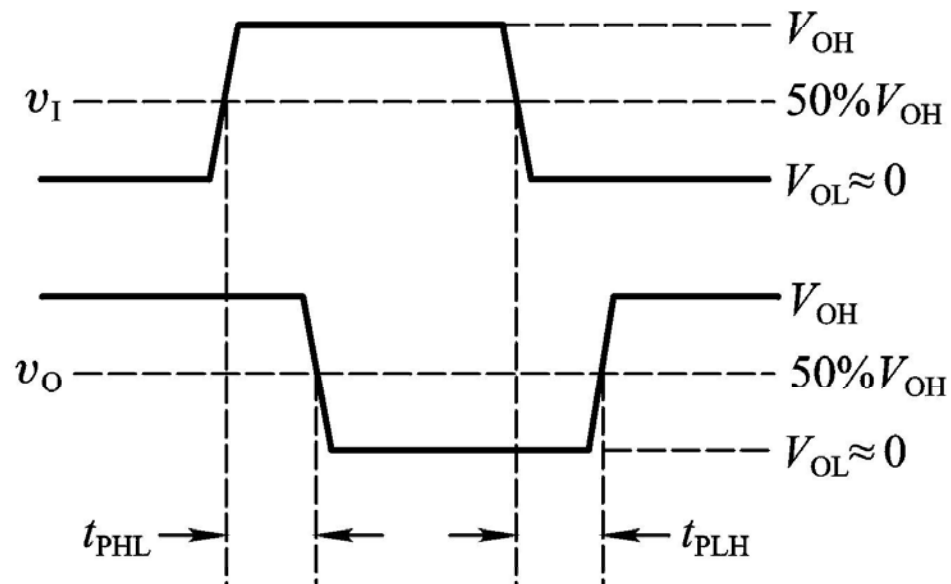
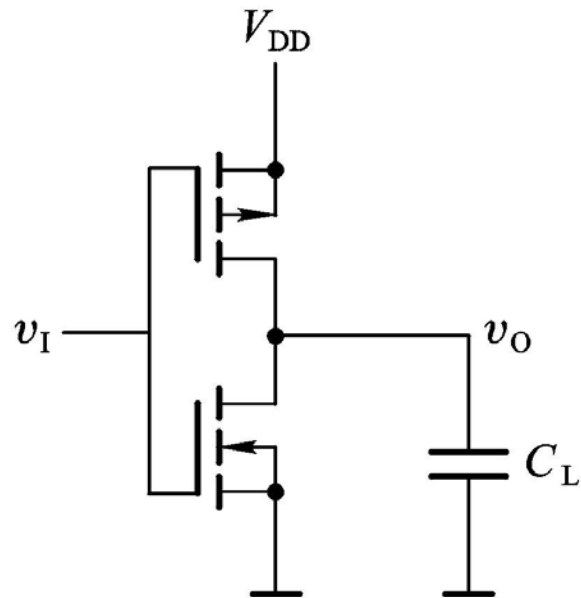
1. 高电平输出特性 $V_{OH} = f(I_{OH})$

同样的 I_{OH} 下, $|V_{GS}| \uparrow \Rightarrow V_{OH} \downarrow$ 越少

3.3.4 CMOS反相器的动态特性

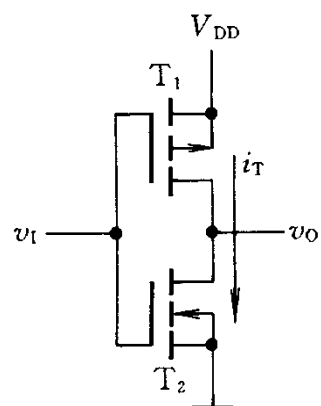
一、传输延迟时间

- 1.原因: C_I 和 C_L 充放电, 因为 R_{ON} 较大所以 C_L 充放电影响也较大;
2. t_{PHL}, t_{PLH} 受 C_L 、 V_{DD} 影响;
3. $t_{PHL} \approx t_{PLH}$, 74HC系列为 10ns, 74AHC系列为 5ns。



二、交流噪声容限

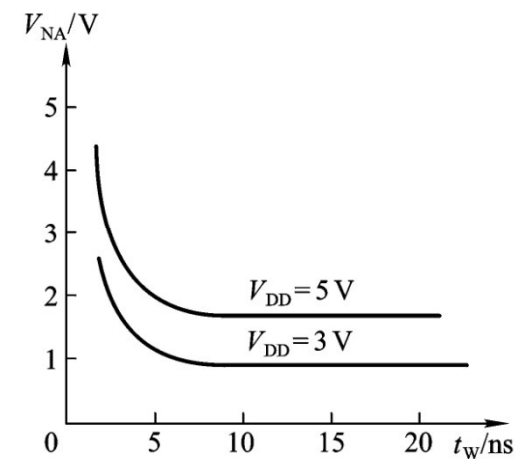
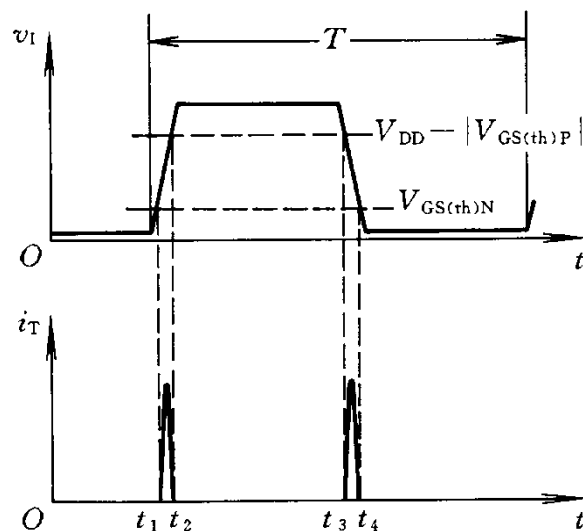
三、动态功耗



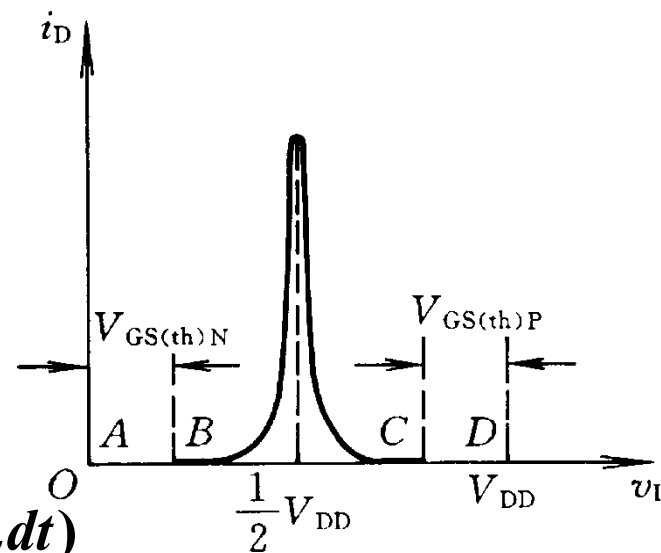
1. 导通功耗

$$P_T = V_{DD} I_{TAV}, \text{ 其中 } I_{TAV} = \frac{1}{T} \left(\int_{t_1}^{t_2} i_T dt + \int_{t_3}^{t_4} i_T dt \right)$$

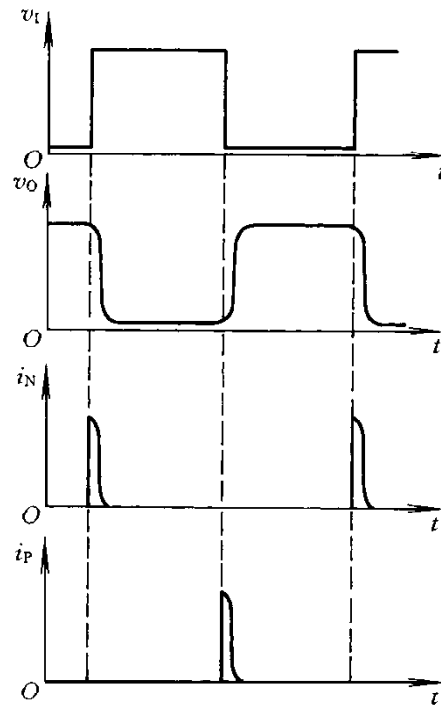
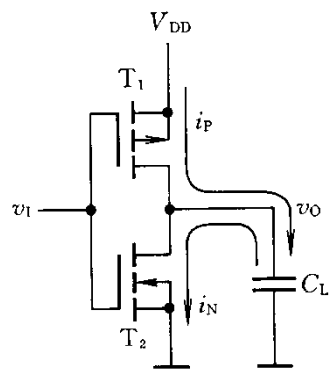
静态功耗极小，与动态功耗相比，可以忽略



3-3-23



三、动态功耗



2. 负载电容充放电功耗 P_C

* 当 $V_I \downarrow$, V_{DD} 经 T_1 向 C_L 充电, 有 i_P

* 当 $V_I \uparrow$, C_L 经 T_2 放电, 有 i_N

可得平均功耗

$$P_C = C_L f V_{DD}^2$$

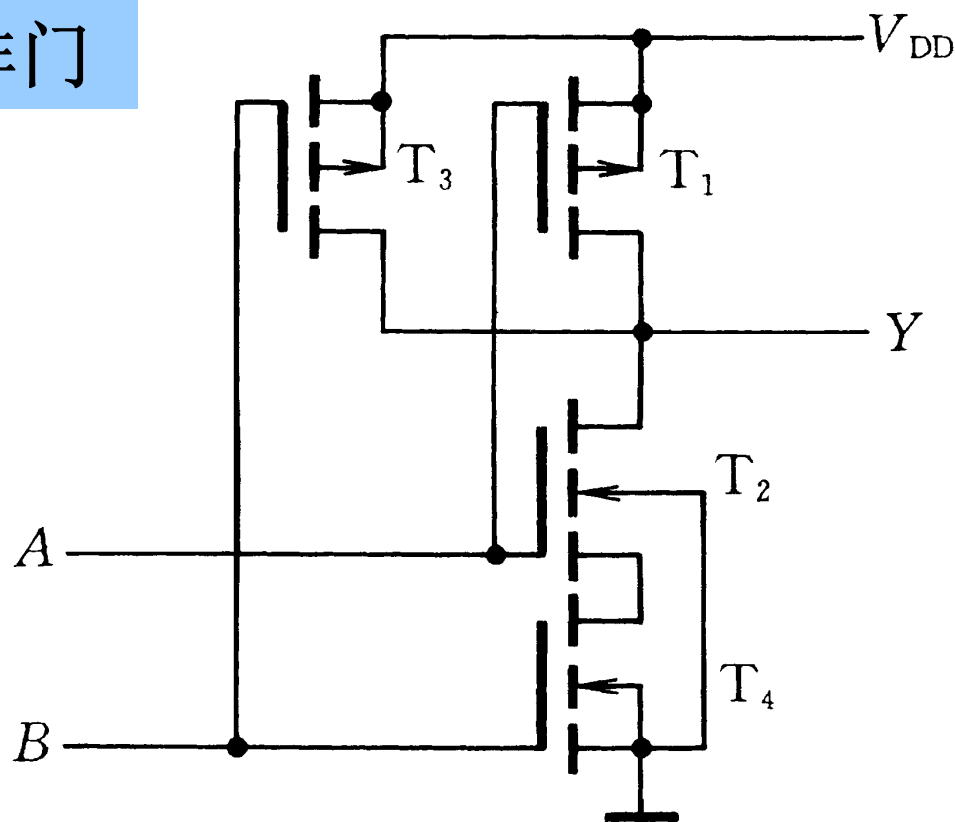
3. 总的动态功耗

$$P_D = P_T + P_C$$

3.3.5 其他类型CMOS门电路

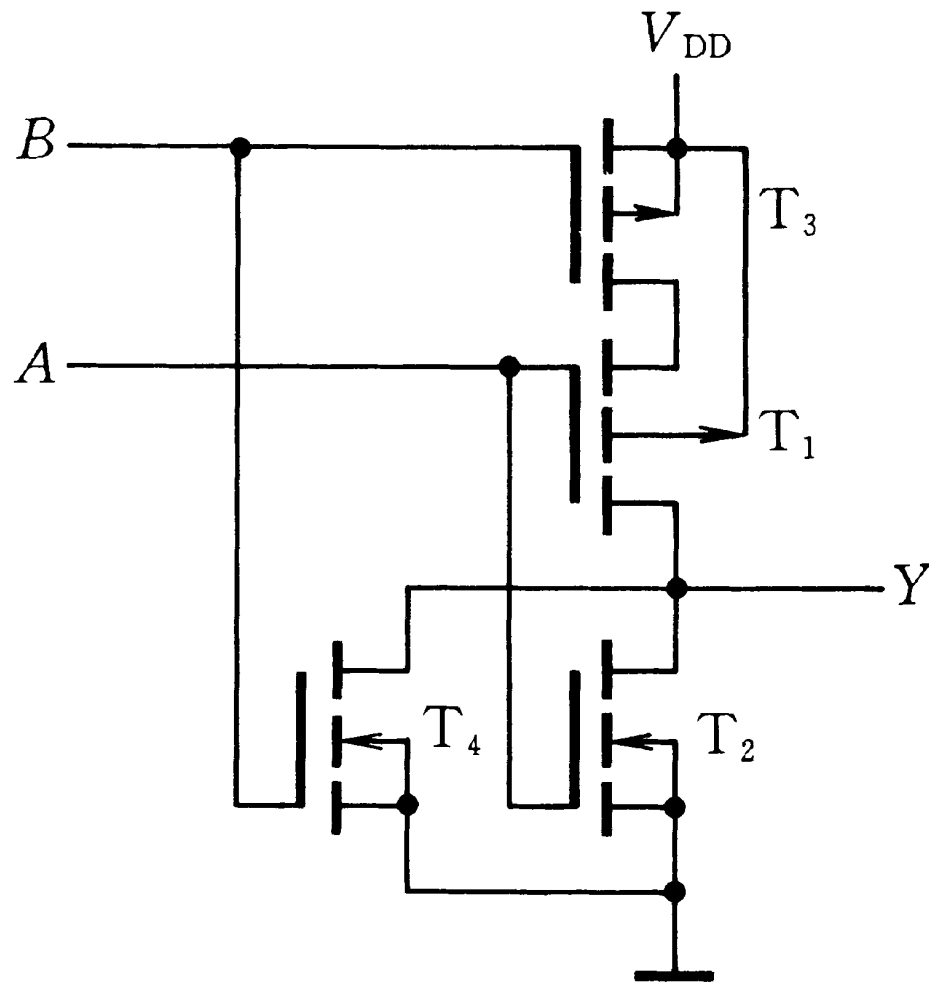
一、其他逻辑功能的CMOS门电路

1. 与非门



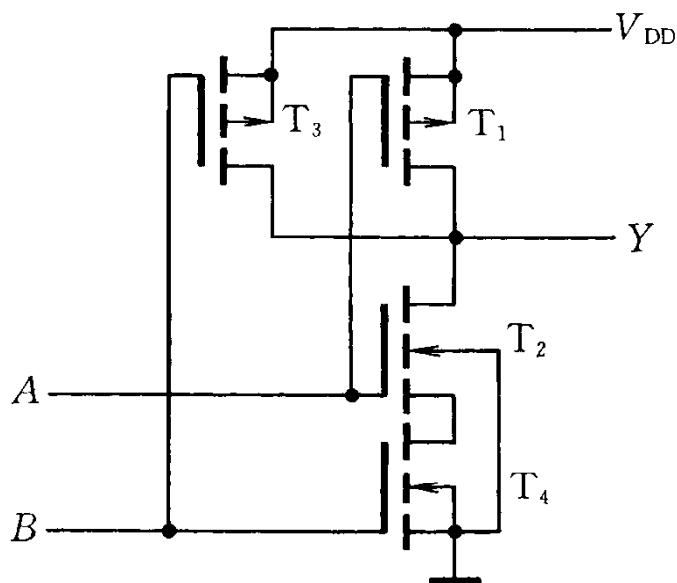
$$Y = (A \cdot B)'$$

2.或非门



$$Y = (A + B)'$$

与非门



(1): 输出电阻 R_o 受输入状态影响

$$A=1, B=1 \text{ 则 } R_O = R_{ON2} + R_{ON4} = 2R_{ON}$$

$$A=0, B=0 \text{ 则 } R_O = R_{ON1} // R_{ON3} = \frac{1}{2} R_{ON}$$

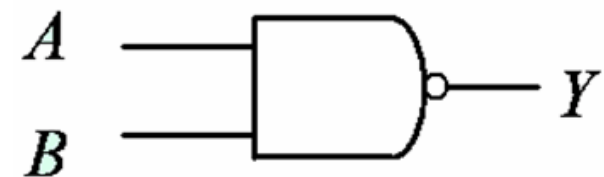
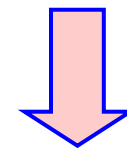
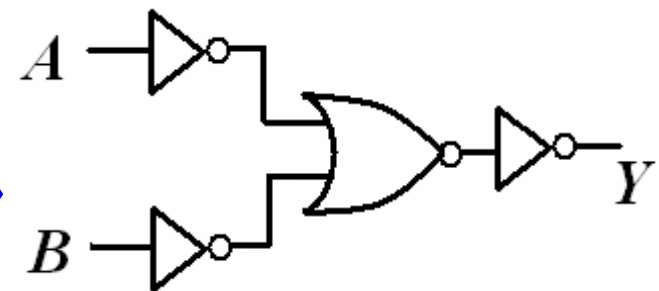
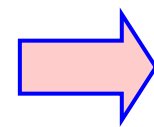
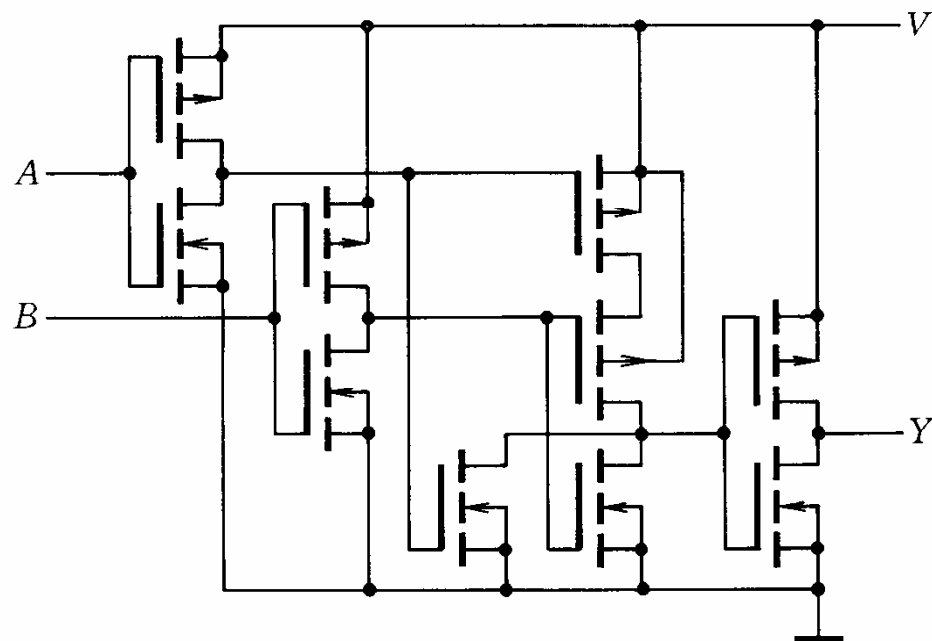
$$A=0, B=1 \text{ 则 } R_O = R_{ON1} = R_{ON}$$

$$A=1, B=0 \text{ 则 } R_O = R_{ON3} = R_{ON}$$

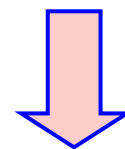
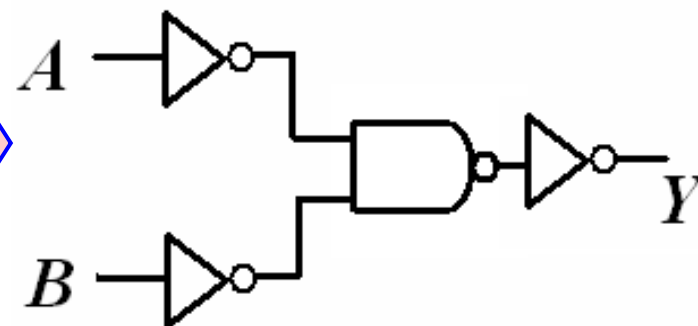
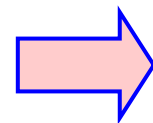
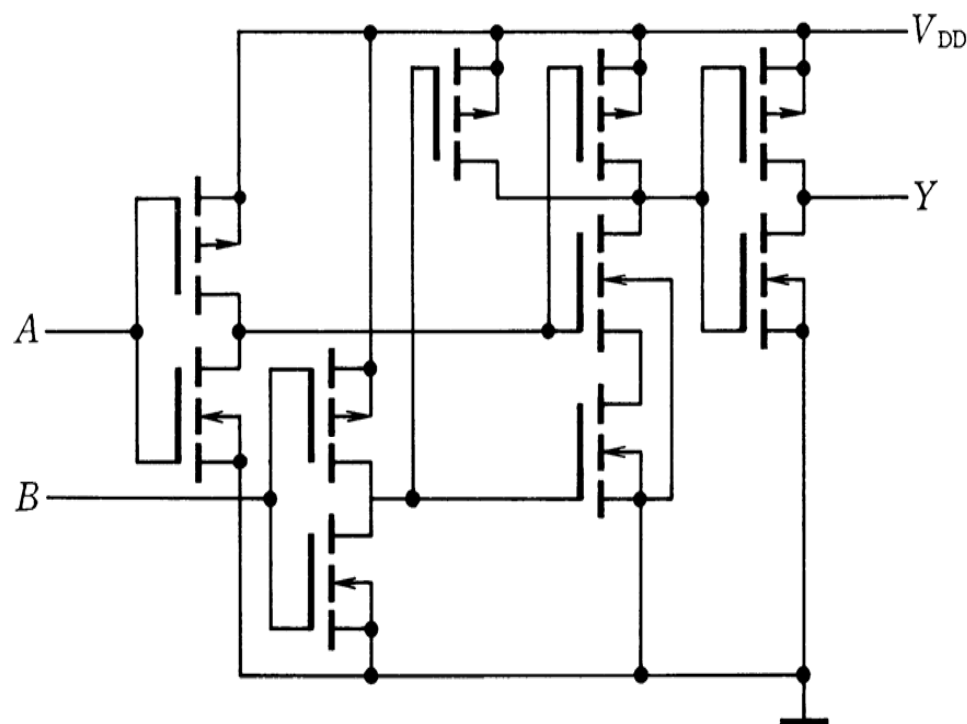
输入端越多, V_{OL} 越高, V_{OH} 也更高

(3)使 T_2 、 T_4 的 V_{GS} 达到开启电压时，
对应的 V_I 值不同

3. 带缓冲级的CMOS门电路



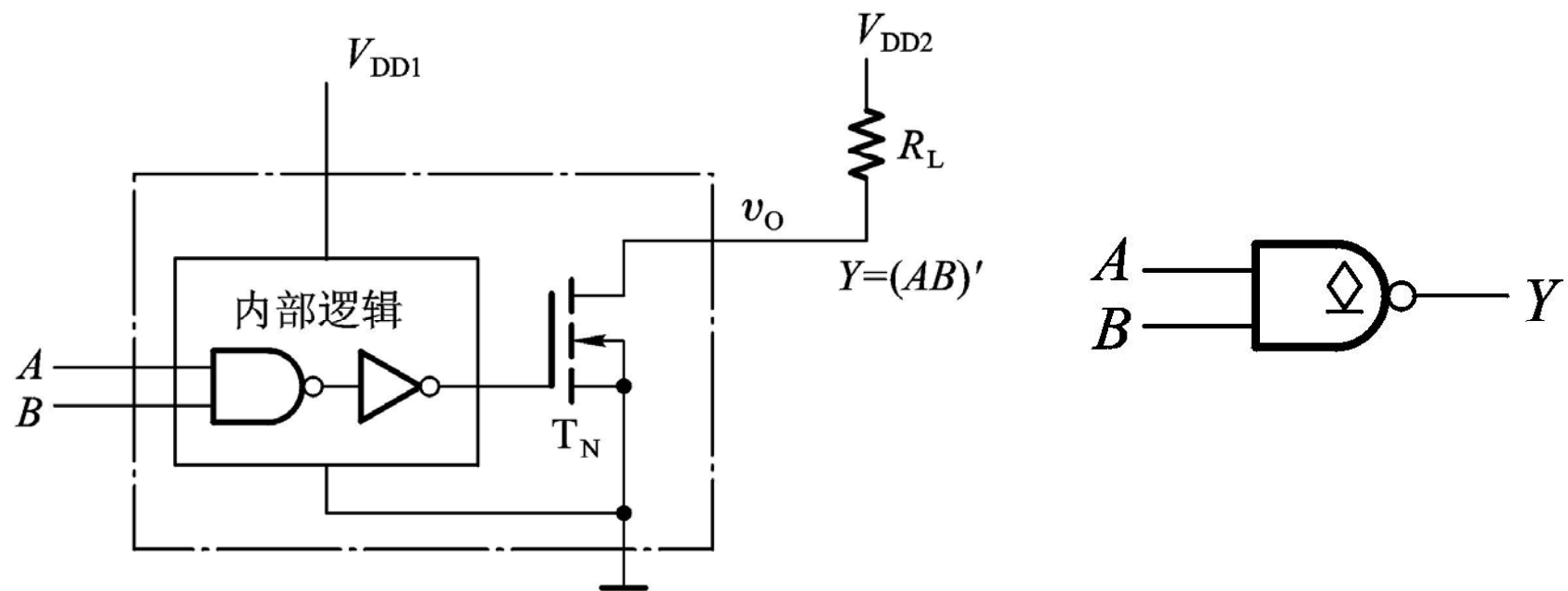
$$Y = ((A' + B')')' = (A \cdot B)'$$



$$Y = ((A' \cdot B')')' = (A + B)'$$

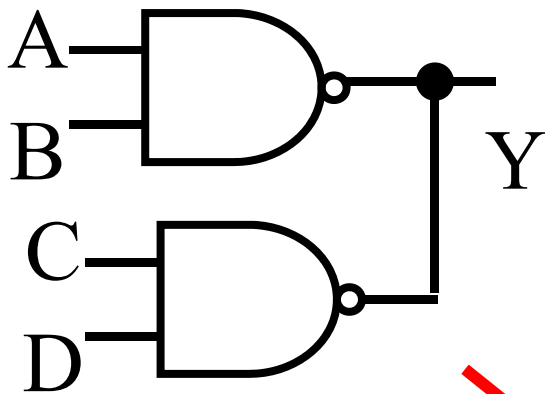
带缓冲级的门电路其输出电阻、输出高、低电平以及电压传输特性将不受输入端状态的影响。电压传输特性的转折区也变得更陡。

二、漏极开路的门电路（OD门）

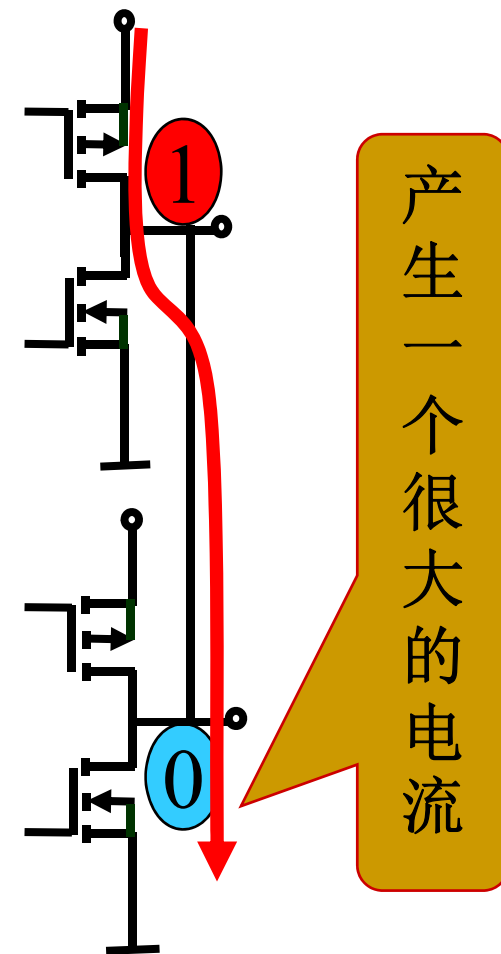


为什么需要OD门？

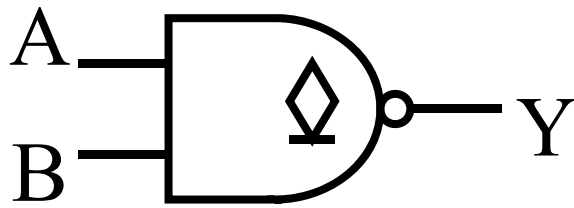
普通与非门输出不能
直接连在一起实现“线与”！



$$Y = (AB)' \cdot (CD)'$$



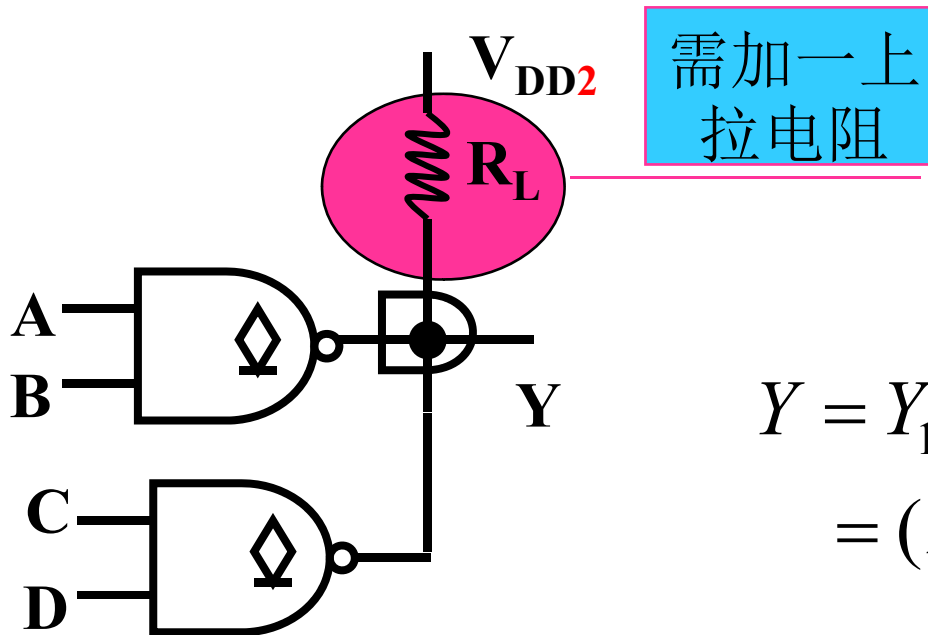
需将一个MOS管的漏极开路构成OD门。



$$Y = (A \cdot B)'$$

OD输出与非门的逻辑符号及函数式

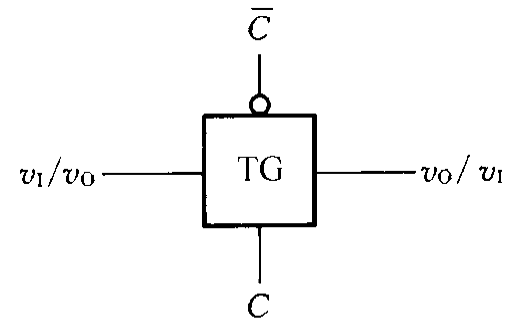
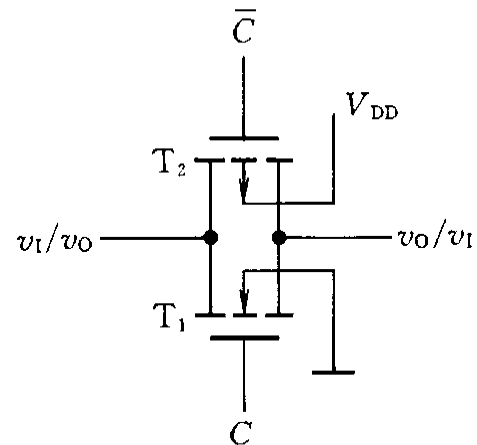
OD门输出端可直接连接实现线与。



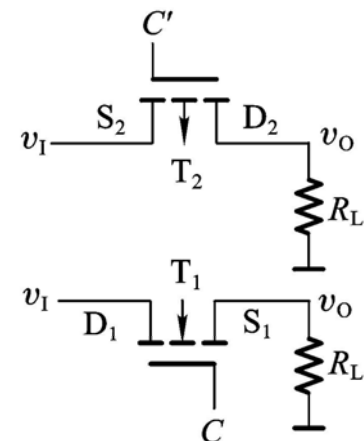
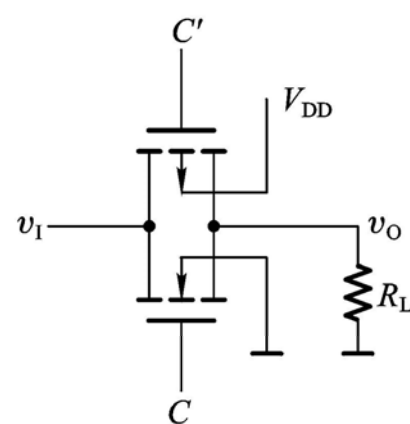
$$\begin{aligned} Y &= Y_1 \cdot Y_2 = (AB)' \cdot (CD)' \\ &= (AB + CD)' \end{aligned}$$

R_L 的计算方法

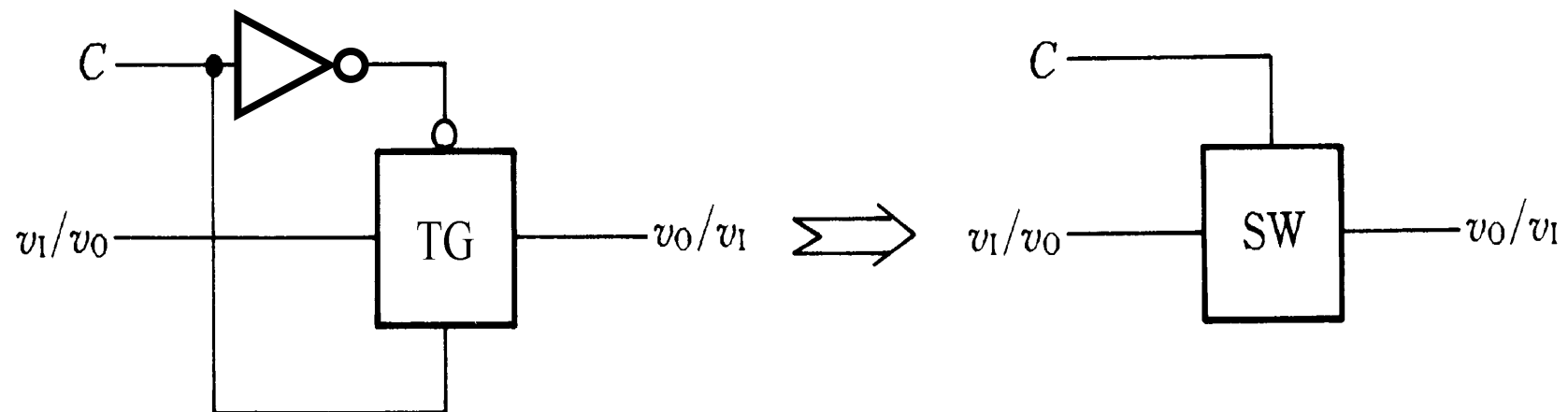
三、CMOS传输门



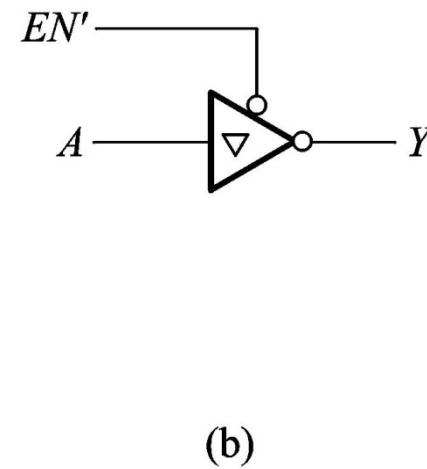
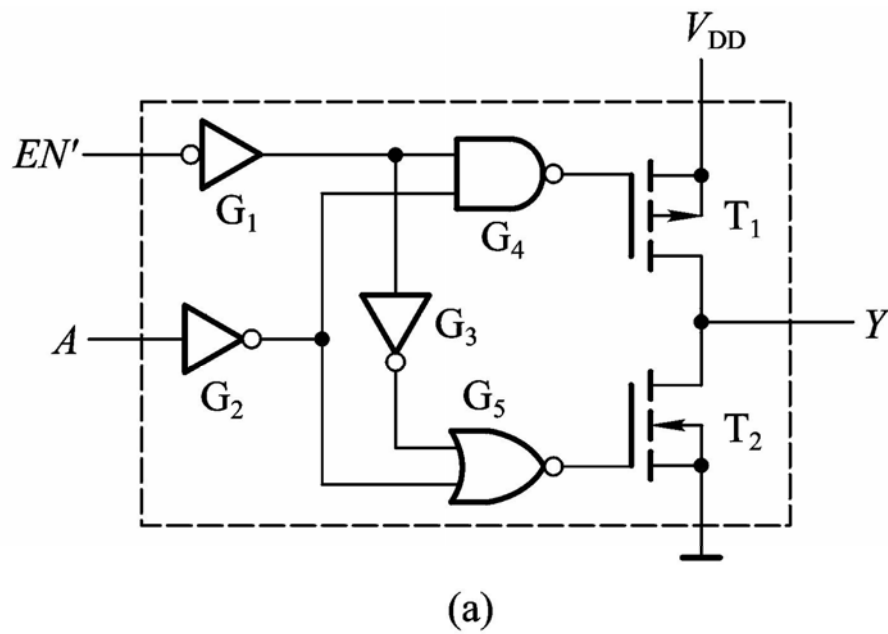
设 V_I 为正, 另一端经 R_L 接地



双向模拟开关



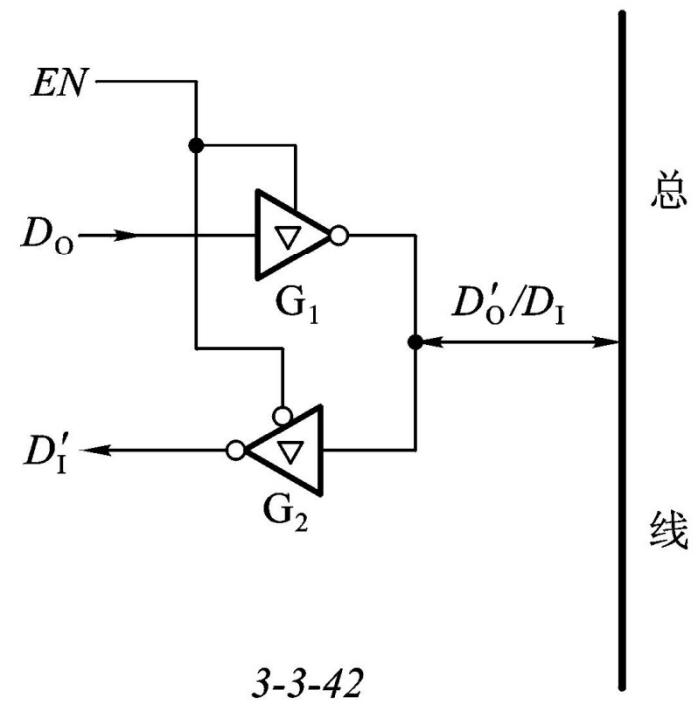
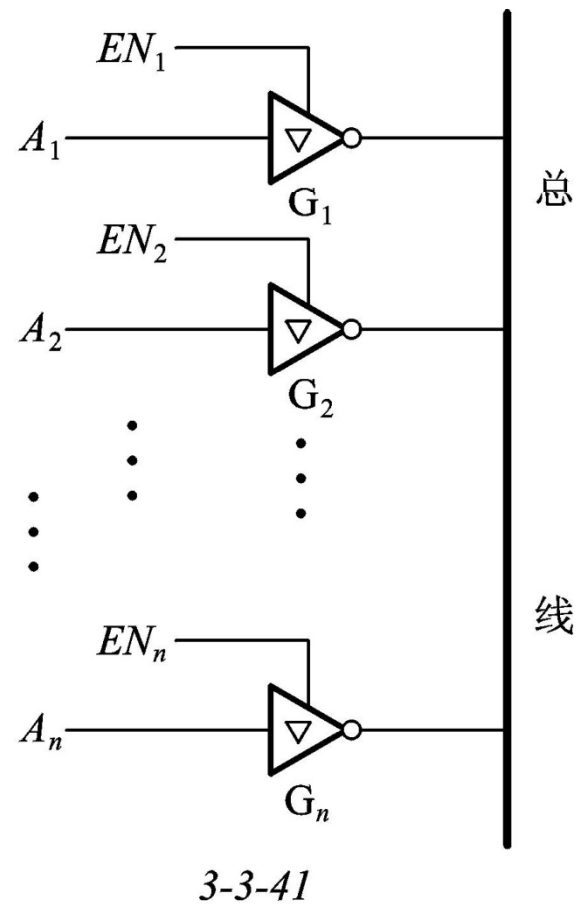
四、三态输出门



$EN' = 0$ 时, $Y = A'$

$EN' = 1$ 时, Y 高阻态

三态门的用途

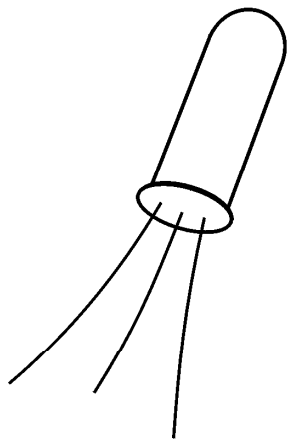


3.5 TTL门电路

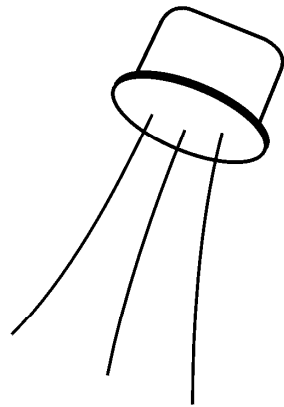
3.5.1 半导体三极管的开关特性

一、双极型三极管的结构

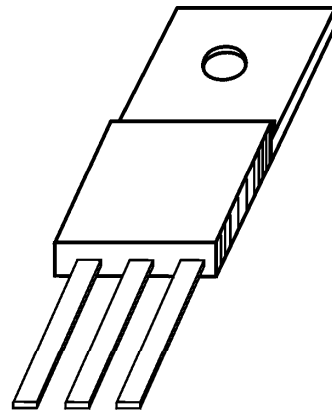
管芯 + 三个引出电极 + 外壳



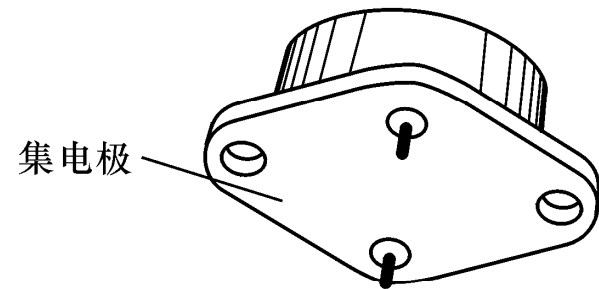
(a)



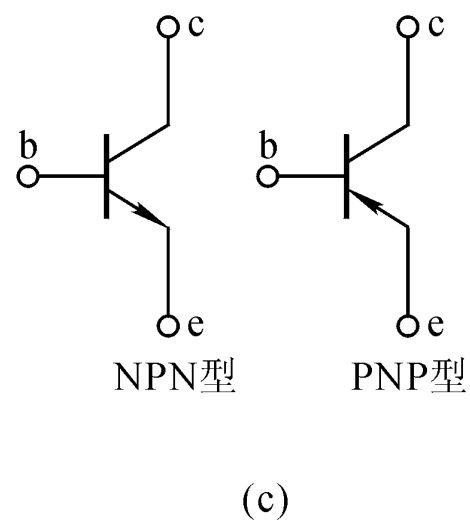
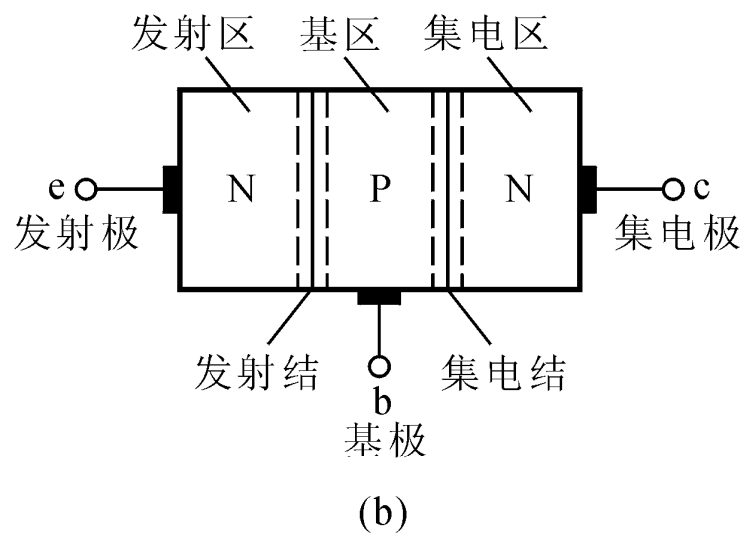
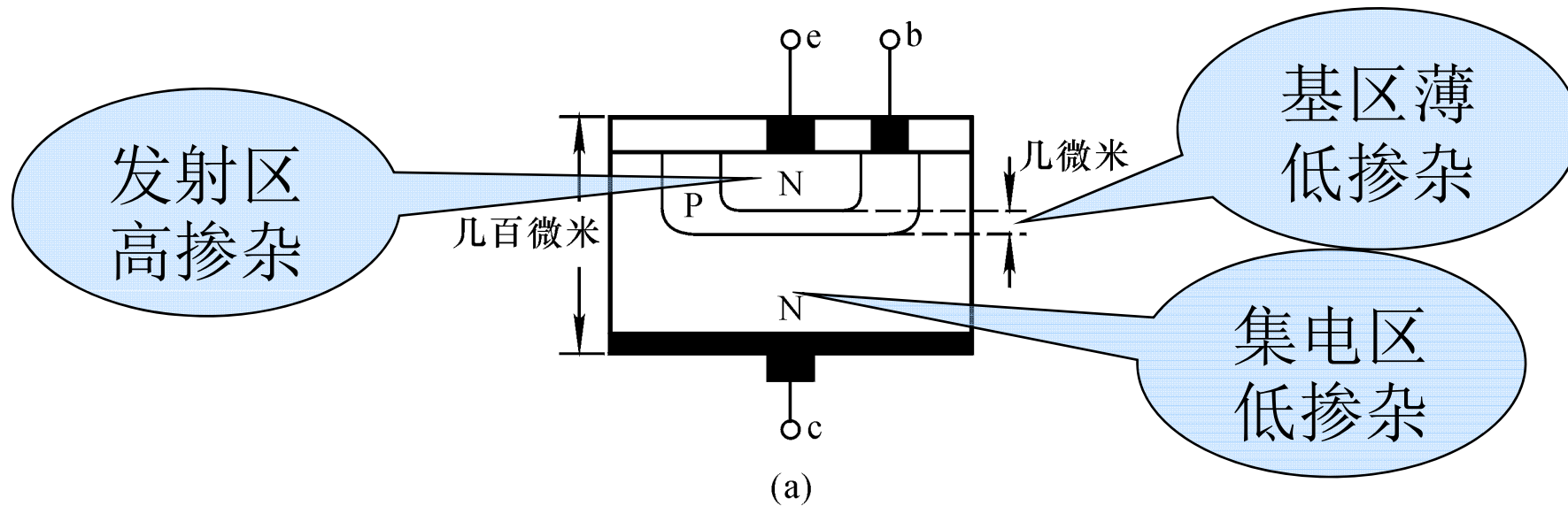
(b)



(c)



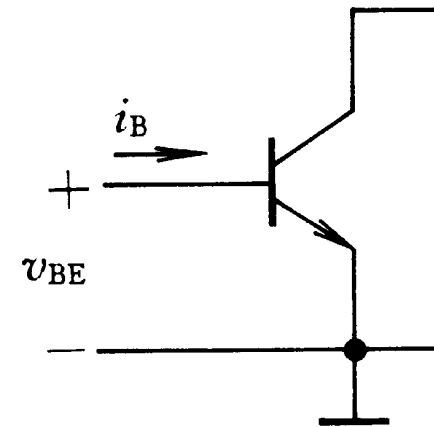
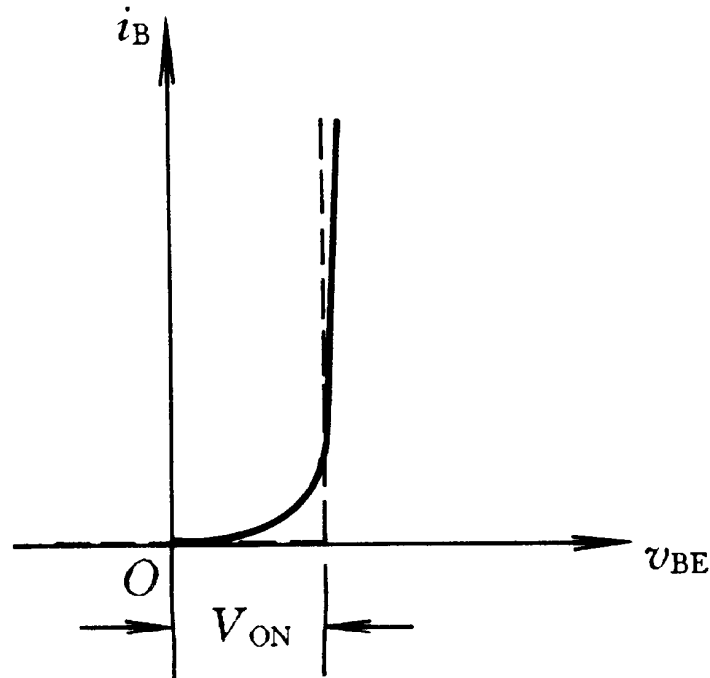
(d)



二、三极管的输入特性和输出特性

三极管的输入特性曲线（NPN）

- V_{ON} ：开启电压
- 硅管，0.5 ~ 0.7V
- 锗管，0.2 ~ 0.3V



(a)

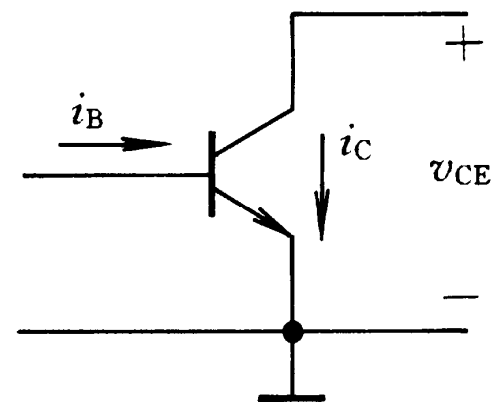
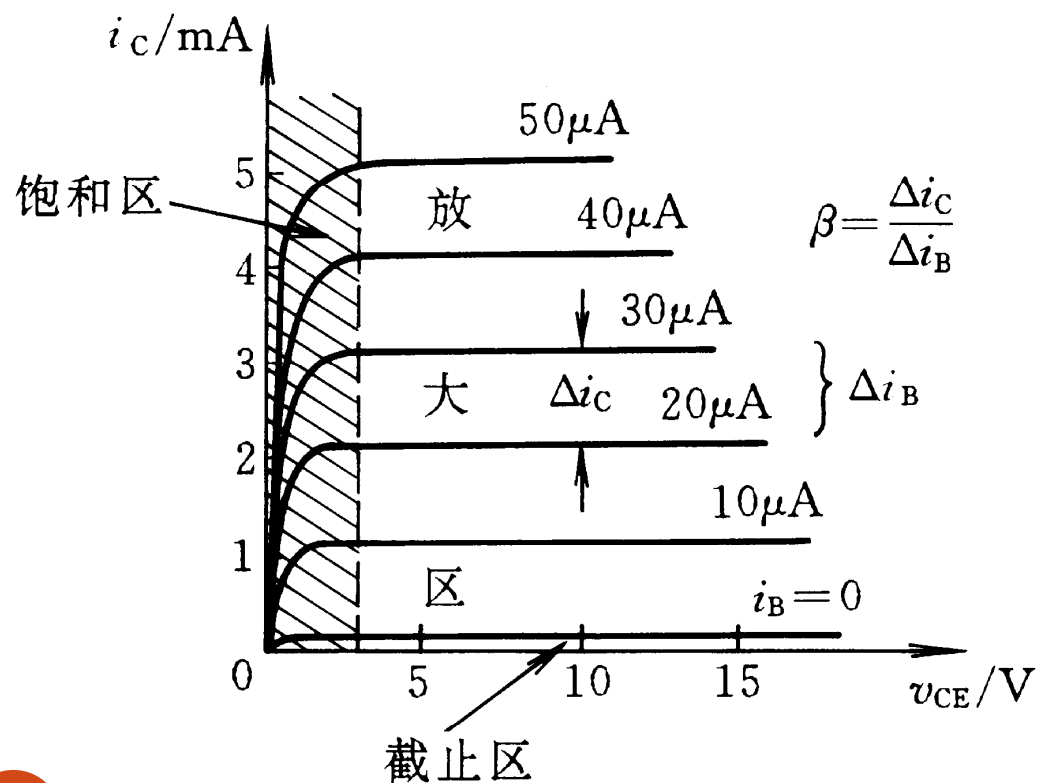
- 近似认为:
- $V_{BE} < V_{ON}$ $i_B = 0$
- $V_{BE} \geq V_{ON}$ i_B 的大小由外电路电压，电阻决定

$$i_B = \frac{V_{BB} - V_{BE}}{R_b}$$

三极管的输出特性

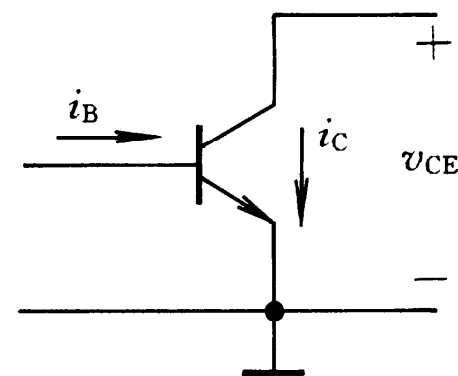
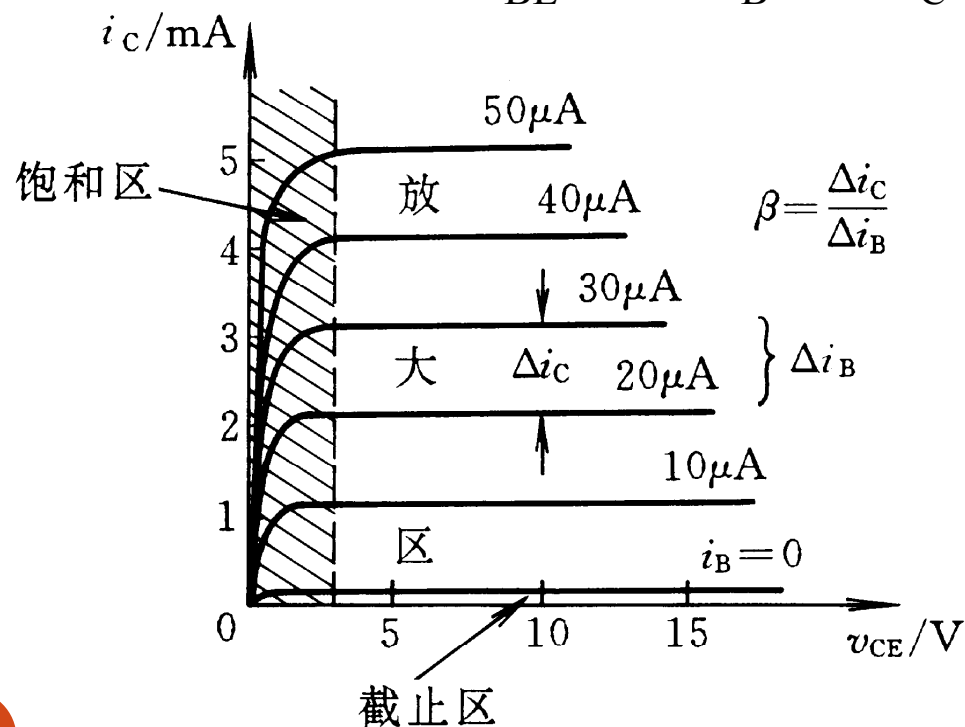
- 固定一个 I_B 值，即得一条曲线，
在 $V_{CE} > 0.7V$ 以后，基本为水平直线

$$i_C = f(V_{CE})$$



- 特性曲线分三个部分

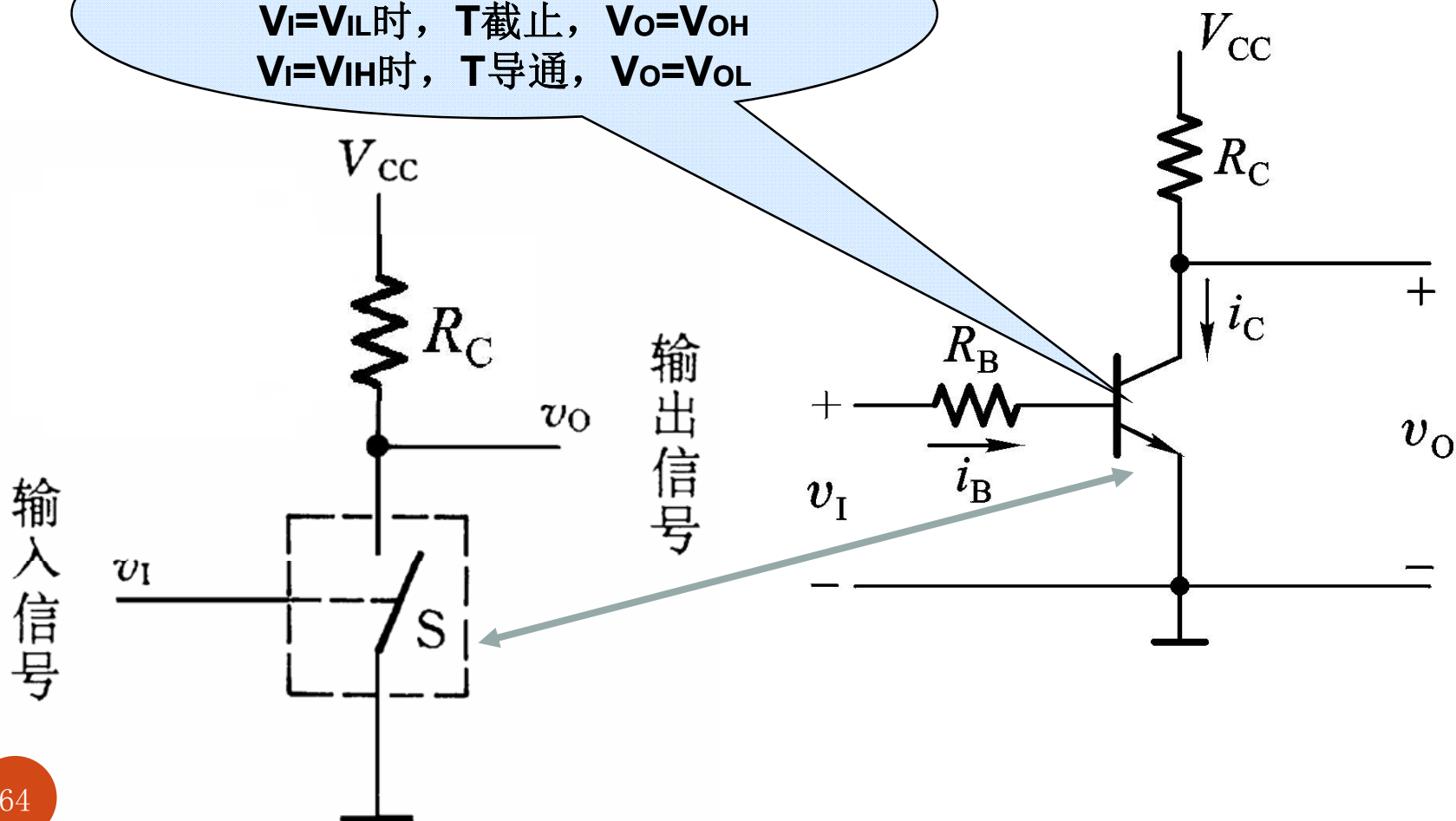
- ① 放大区：条件 $V_{CE} > 0.7V$, $i_B > 0$, i_C 随 i_B 成正比变化, $\Delta i_C = \beta \Delta i_B$ 。
- ② 饱和区：条件 $V_{CE} < 0.7V$, $i_B > 0$, V_{CE} 很低, Δi_C 随 Δi_B 增加变缓, 趋于“饱和”。
- ③ 截止区：条件 $V_{BE} = 0V$, $i_B = 0$, $i_C = 0$, c—e 间“断开”。



$$i_C = f(V_{CE})$$

三、双极型三极管的基本开关电路

只要参数合理：
 $V_I = V_{IL}$ 时，T截止， $V_O = V_{OH}$
 $V_I = V_{IH}$ 时，T导通， $V_O = V_{OL}$



工作状态分析:

(1) 设 $V_I = V_{IL} = 0$, 则 $V_{BE} < V_{ON}$ T 截止, i_B, i_C 近似为0。

(2) 当 V_I 上升至 $> V_{ON}$ 后, 有 i_B 产生, $i_B = \frac{V_I - V_{ON}}{R_B}$, 并有对应的 $i_C = \beta i_B$ 流过 R_C

于是得到 $V_O = V_{CE} = V_{CC} - i_C R_C = V_{CC} - \beta i_B R_C$ 。

所以 $V_I \uparrow \rightarrow i_B \uparrow \rightarrow i_C \uparrow \rightarrow V_O \downarrow$, 三极管工作在放大区

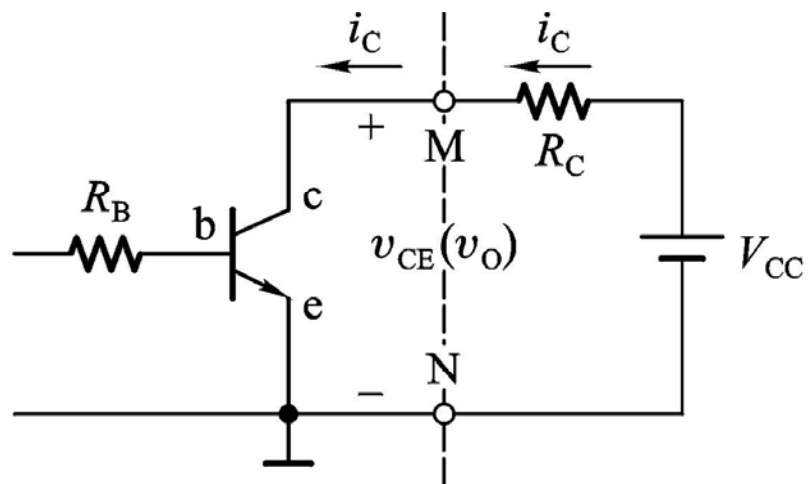
$$A_V = -\frac{\Delta V_O}{\Delta V_I}$$

(3) 当 V_I 继续上升, i_B 继续上升, V_O 继续下降。

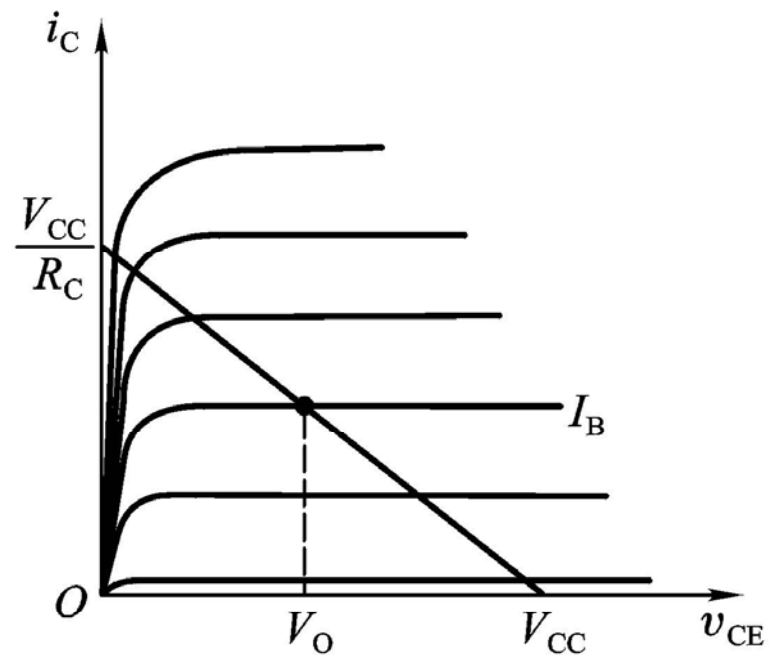
当 R_C 上压降接近于 V_{CC} 时, $V_O \approx 0$ 。

三极管工作在深饱和状态 $V_O = V_{OL} = V_{CE(sat)} \approx 0$ 。

图解分析法:



(a)



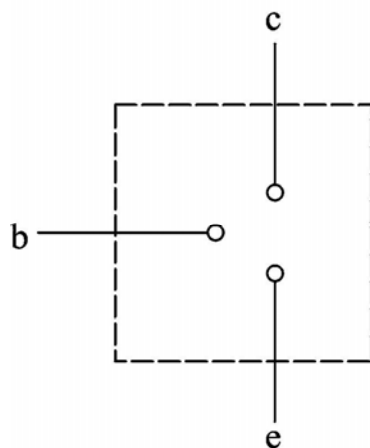
(b)

$$V_{CE} = V_{CC} - R_C i_C = V_{CC} - R_C \beta i_B$$

$$V_{RC} = R_C i_C$$

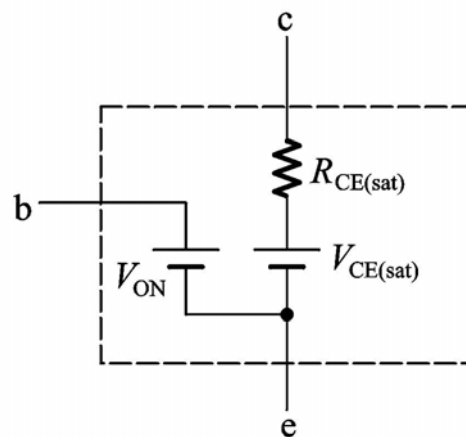
四、三极管的开关等效电路

截止状态

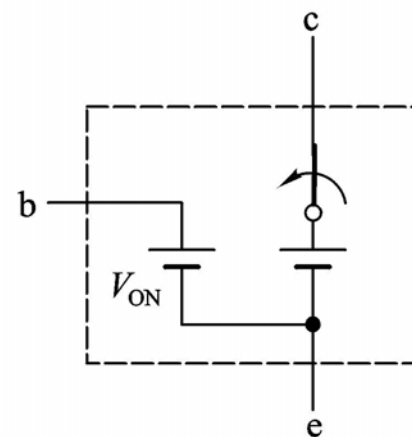


(a)

饱和导通状态

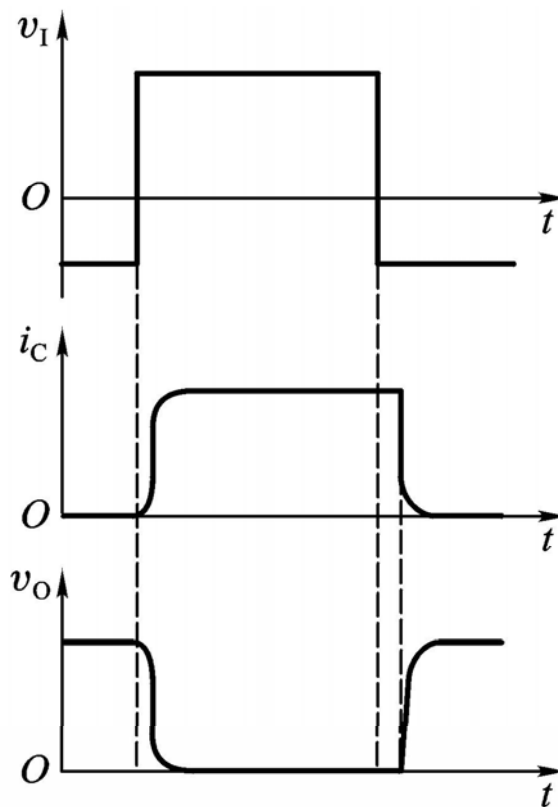
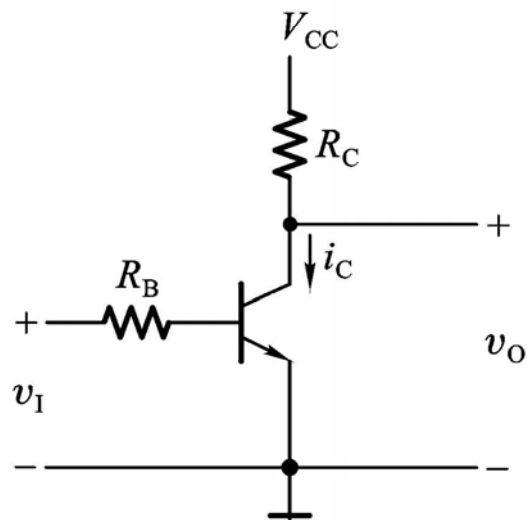


(b)



(c)

五、动态开关特性



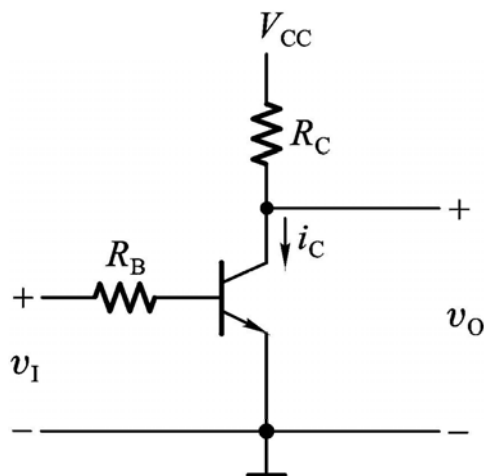
从二极管已知，
PN结存在电容效应。

在饱和与截止两个
状态之间转换时，
 i_C 的变化将滞后于
 V_I ，则 V_O 的变化也
滞后于 V_I 。

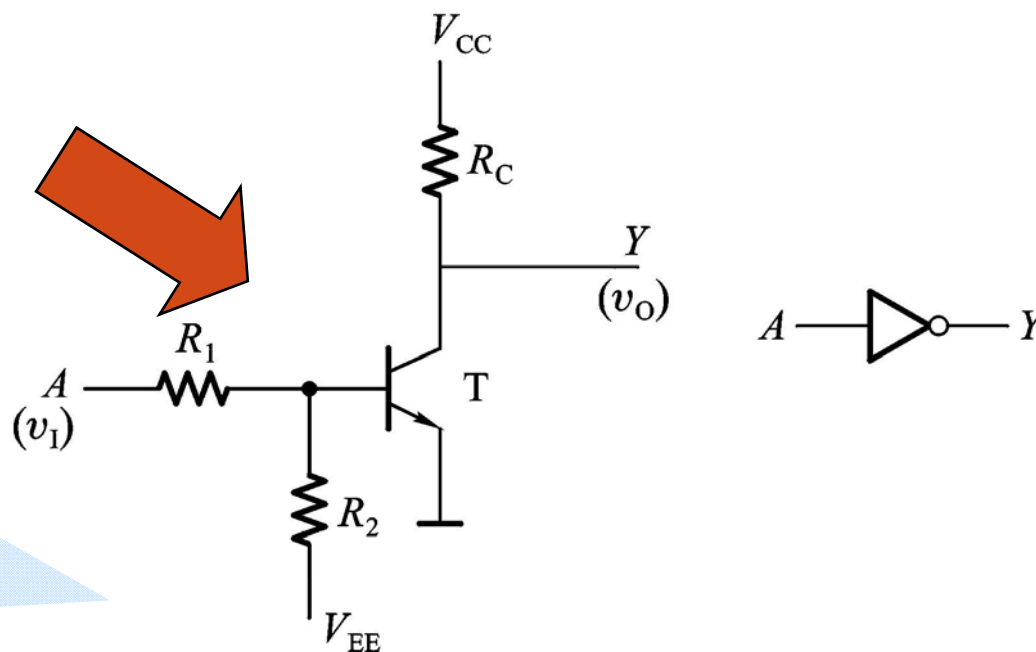
六、三极管反相器

- 三极管的基本开关电路就是非门

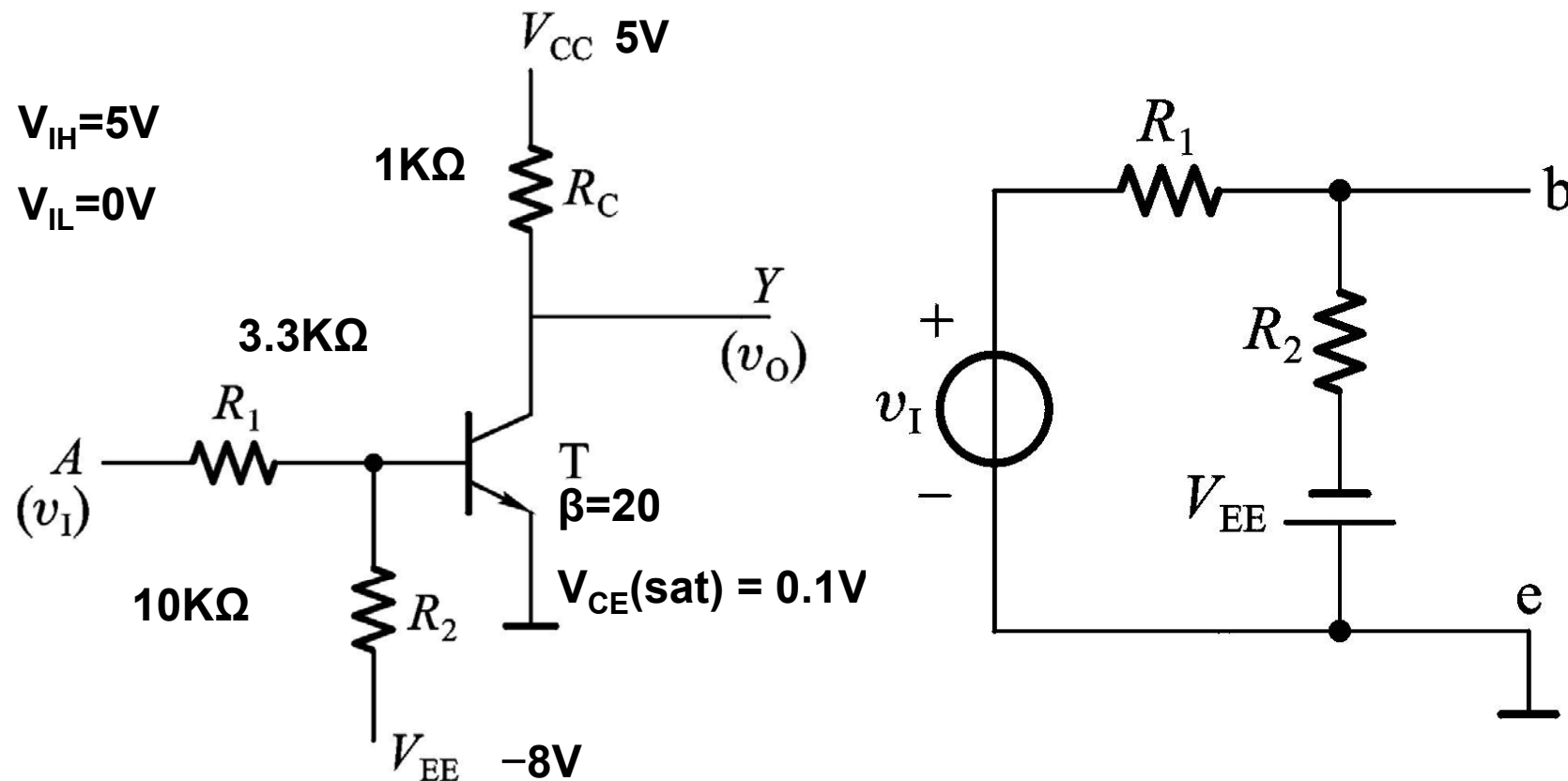
实际应用中，为保证
 $V_I = V_{IL}$ 时 T 可靠截止，常在
输入接入负压。



参数合理？
 $V_I = V_{IL}$ 时，T 截止，
 $V_O = V_{OH}$
 $V_I = V_{IH}$ 时，T 截止，
 $V_O = V_{OL}$

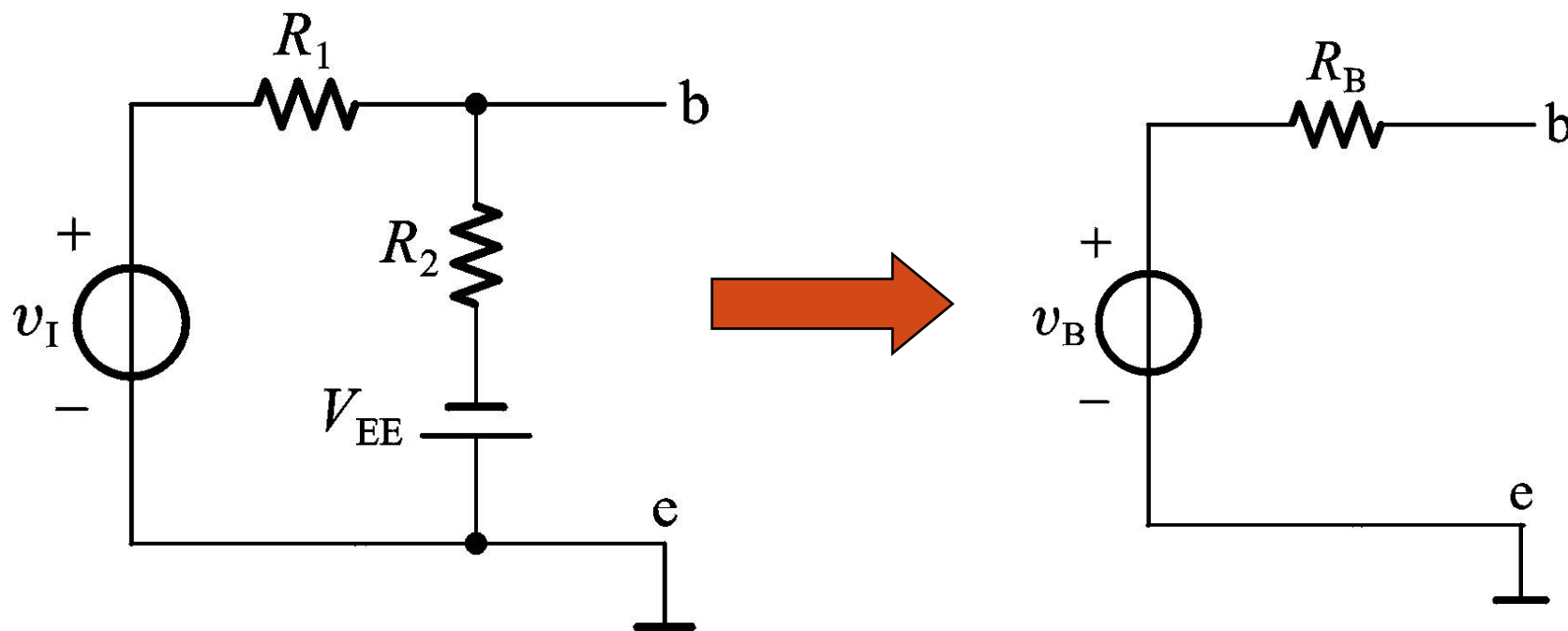


例3.5.1：计算参数设计是否合理



例3.5.1：计算参数设计是否合理

① 将发射极外接电路化为等效的 V_B 与 R_B 电路



$$R_B = R_1 // R_2 = 2.5 K\Omega$$

$$V_B = V_I - \frac{V_I - V_{EE}}{R_1 + R_2} R_1 = V_I - \frac{V_I + 8}{13.3} \times 3.3$$

② 当 $V_I = V_{IL} = 0$ 时, $V_B = 0 - \frac{8}{13.3} 3.3 = -2.0V$

所以 T 截止, $i_C = 0, V_O = V_{OH} = V_{CC} = 5.0V$

③ 当 $V_I = V_{IH} = 5V$ 时, $V_B = 5 - \frac{5+8}{13.3} 3.3 = 1.8V$ 所以 T 导通

如果用折线等效电路, 认为 $V_{BE} = 0.7V$

则得: $i_B = \frac{V_B - V_{BE}}{R_B} = 0.44mA$

④ 又 深度饱和时 I_{BS} 为:

$$I_{BS} = \frac{I_{CS}}{\beta} = \frac{V_{CC} - V_{CE}(sat)}{\beta R_C} = 0.25mA$$

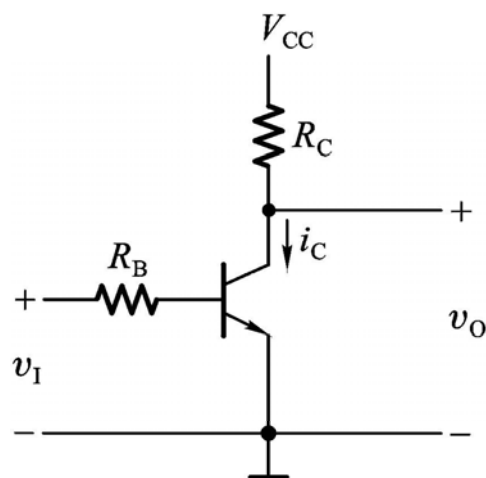
故 $i_B > i_{BS}$, T 饱和, $V_O = V_{CE}(sat) \approx 0V$

⑤ 因此, 参数设计合理

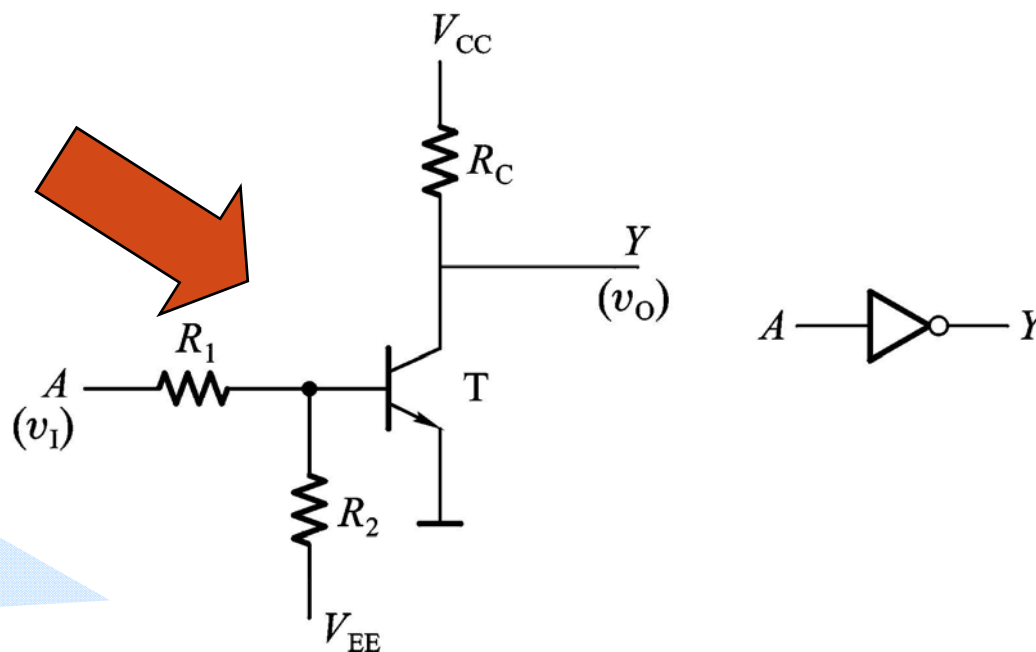
六、三极管反相器

- 三极管的基本开关电路就是非门

实际应用中，为保证
 $V_I = V_{IL}$ 时 T 可靠截止，常在
输入接入负压。



参数合理
 $V_I = V_{IL}$ 时，T 截止，
 $V_O = V_{OH}$
 $V_I = V_{IH}$ 时，T 截止，
 $V_O = V_{OL}$



3.5.2 TTL反相器的电路结构和工作原理

一、电路结构

设

$$V_{CC} = 5V$$

$$V_{IH} = 3.4V$$

$$V_{IL} = 0.2V$$

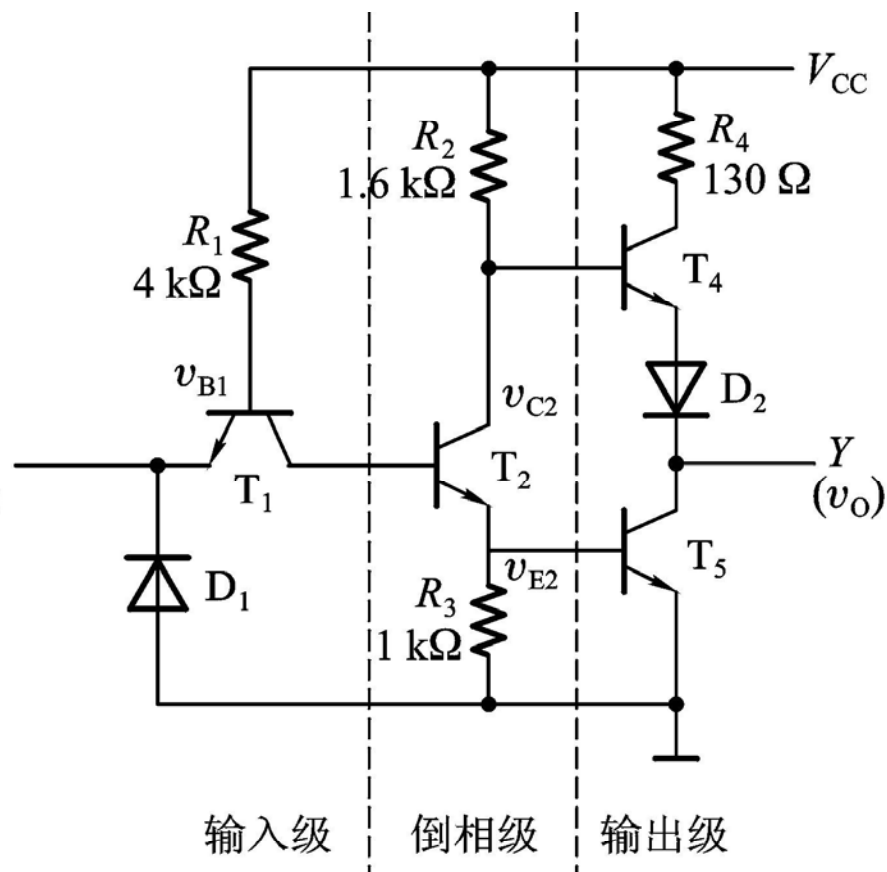
① PN 结导通压降 $V_{ON} = 0.7V (v_I)$

$$V_I = V_{IL} = 0.2V (A = 0)$$

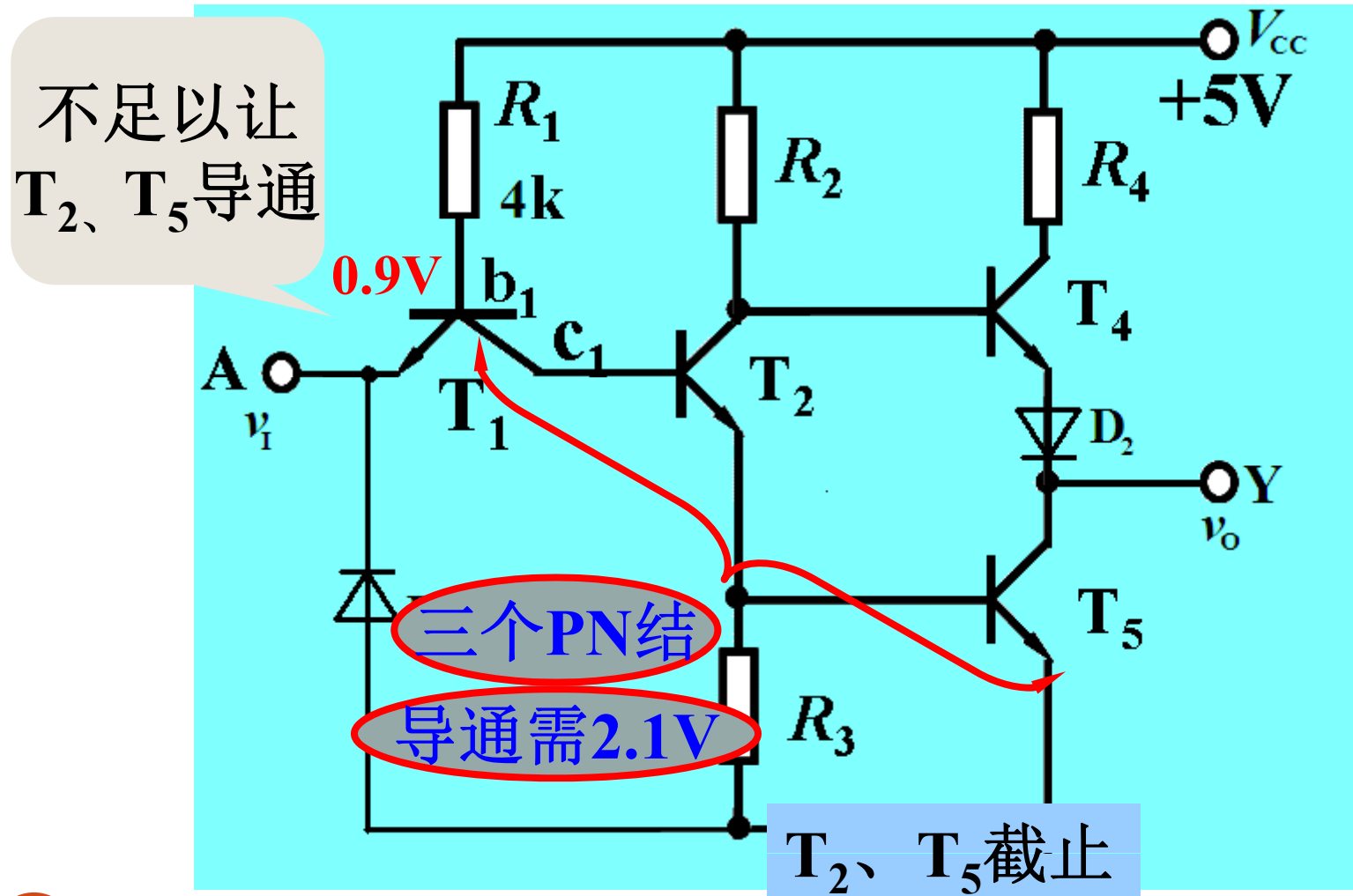
② $V_O = V_{OH} (Y = 1)$

$$V_I = V_{IH} = 3.4V (A = 1)$$

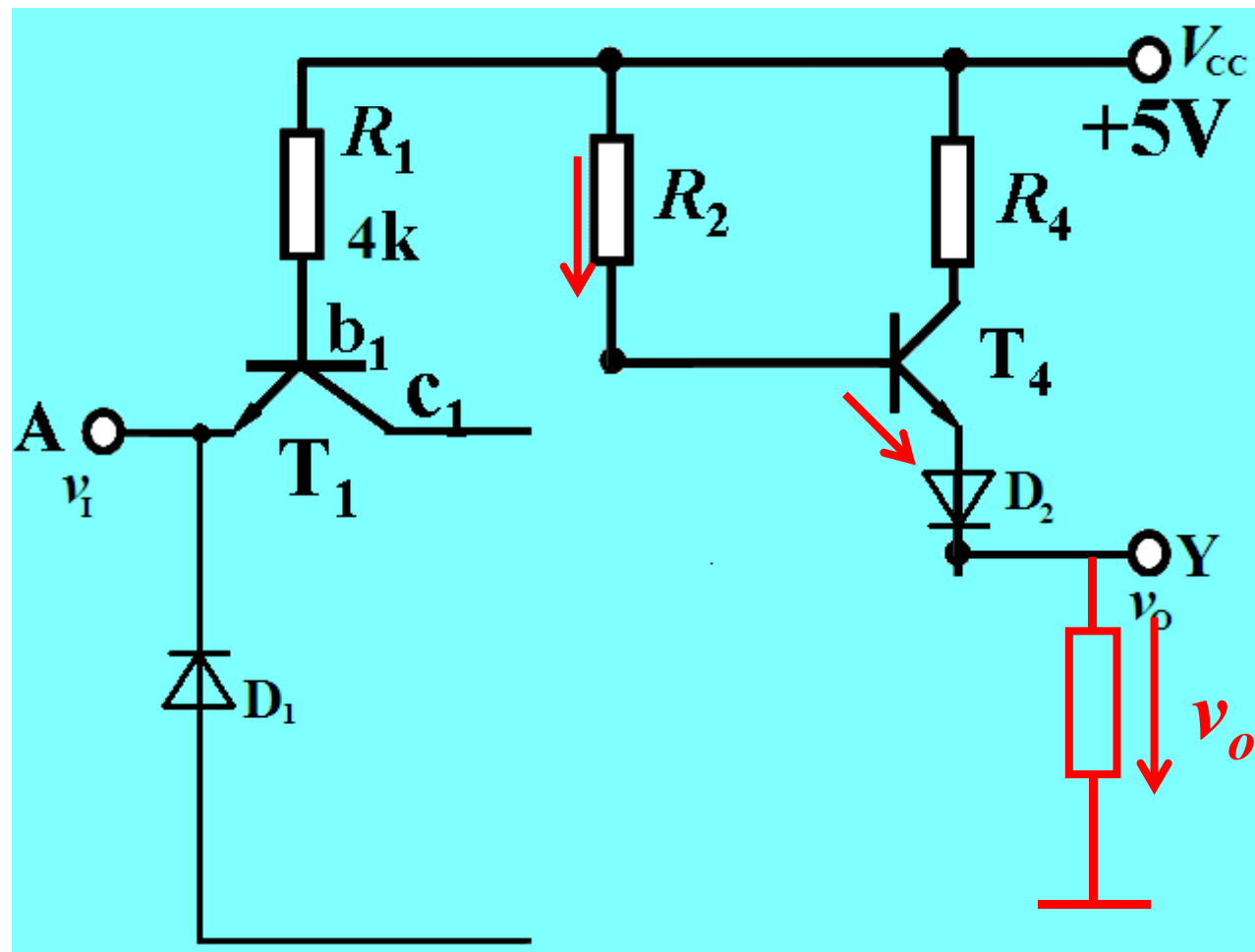
$$V_O = V_{OL} (Y = 0)$$



1. 输入为低电平（0.2V）时

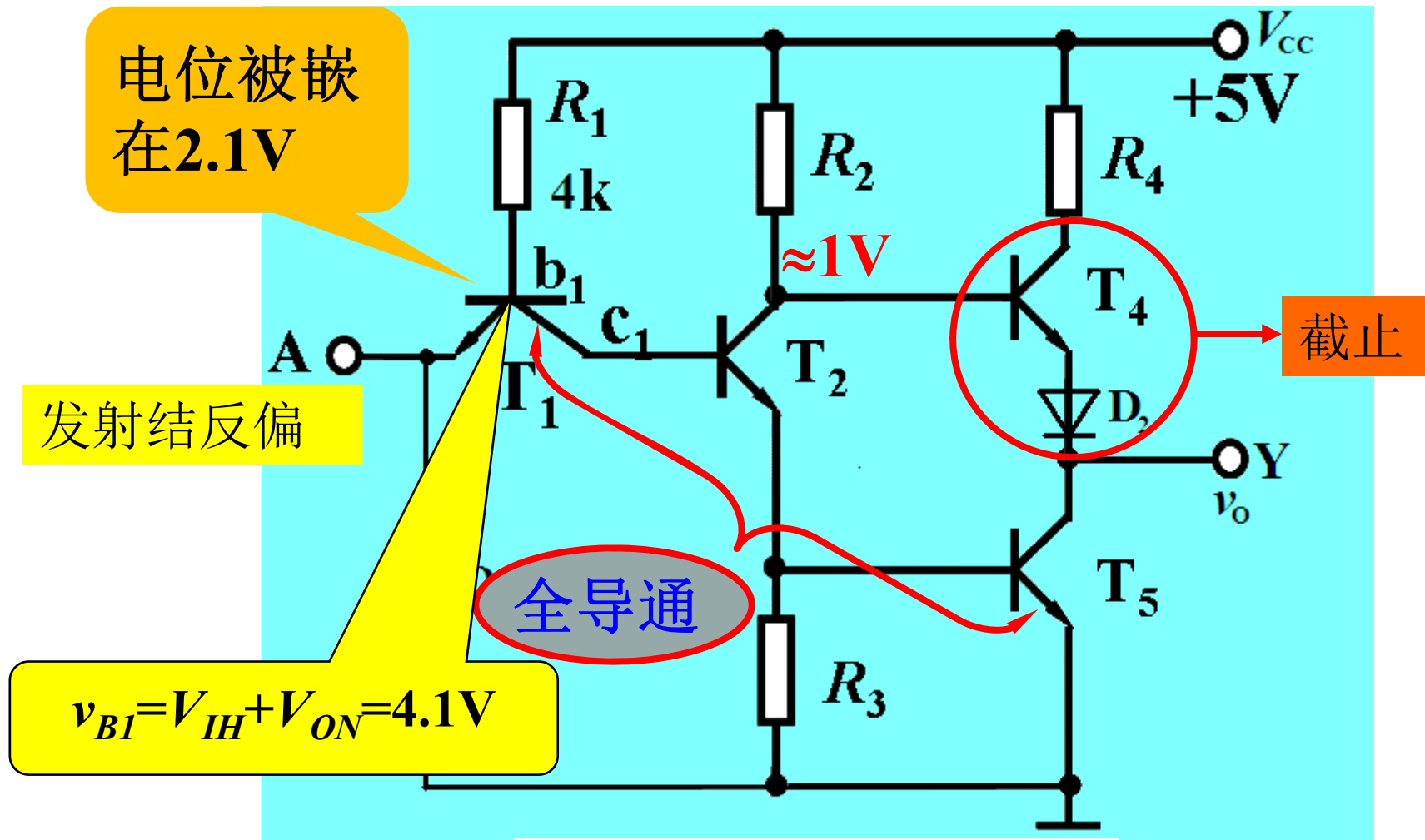


1.输入为低电平（0.2V）时



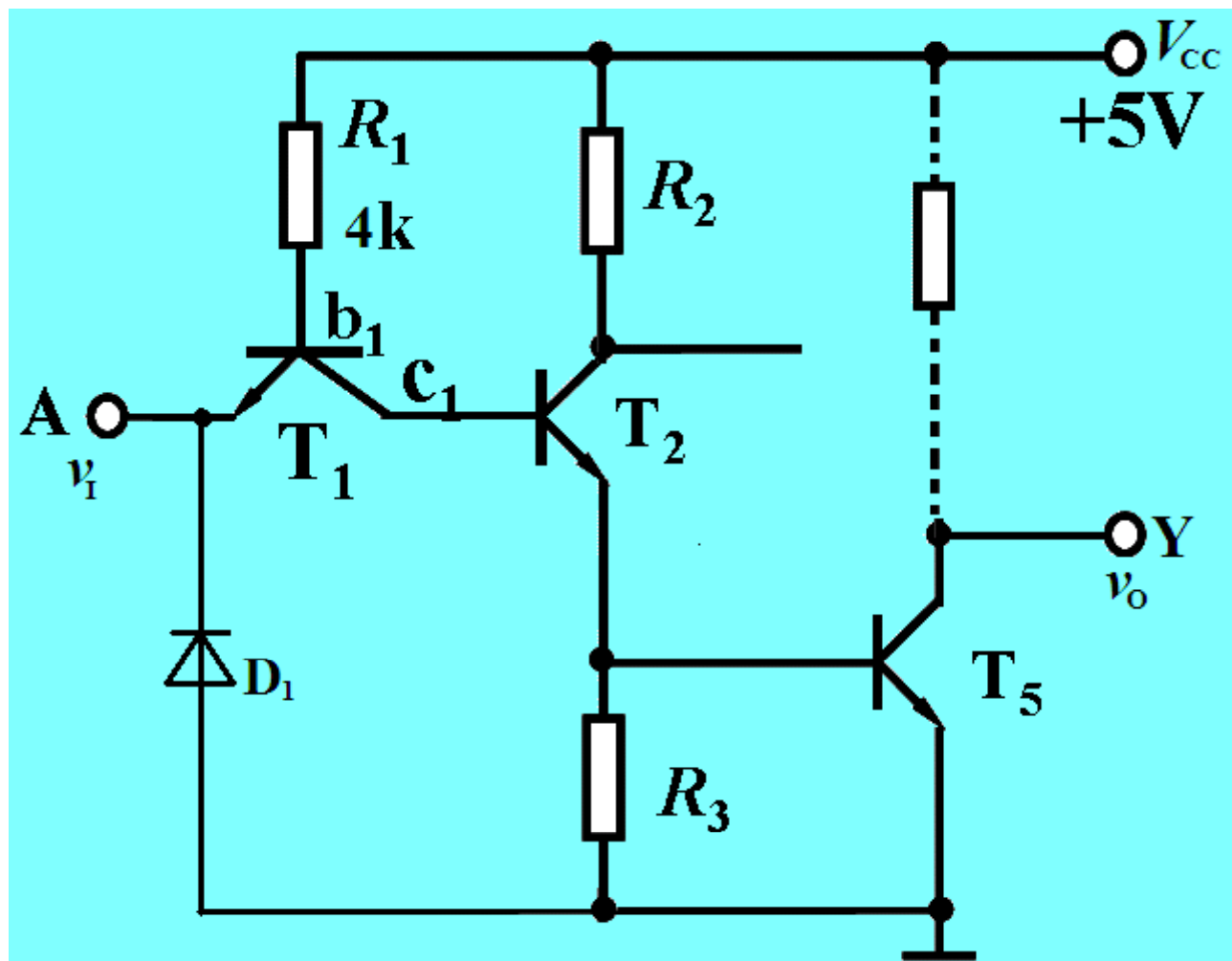
$$v_o = 5 - v_{R2} - v_{be4} - v_{D2} \approx 3.4V \text{ 输出高电平}$$

2.输入为高电平（3.4V）时

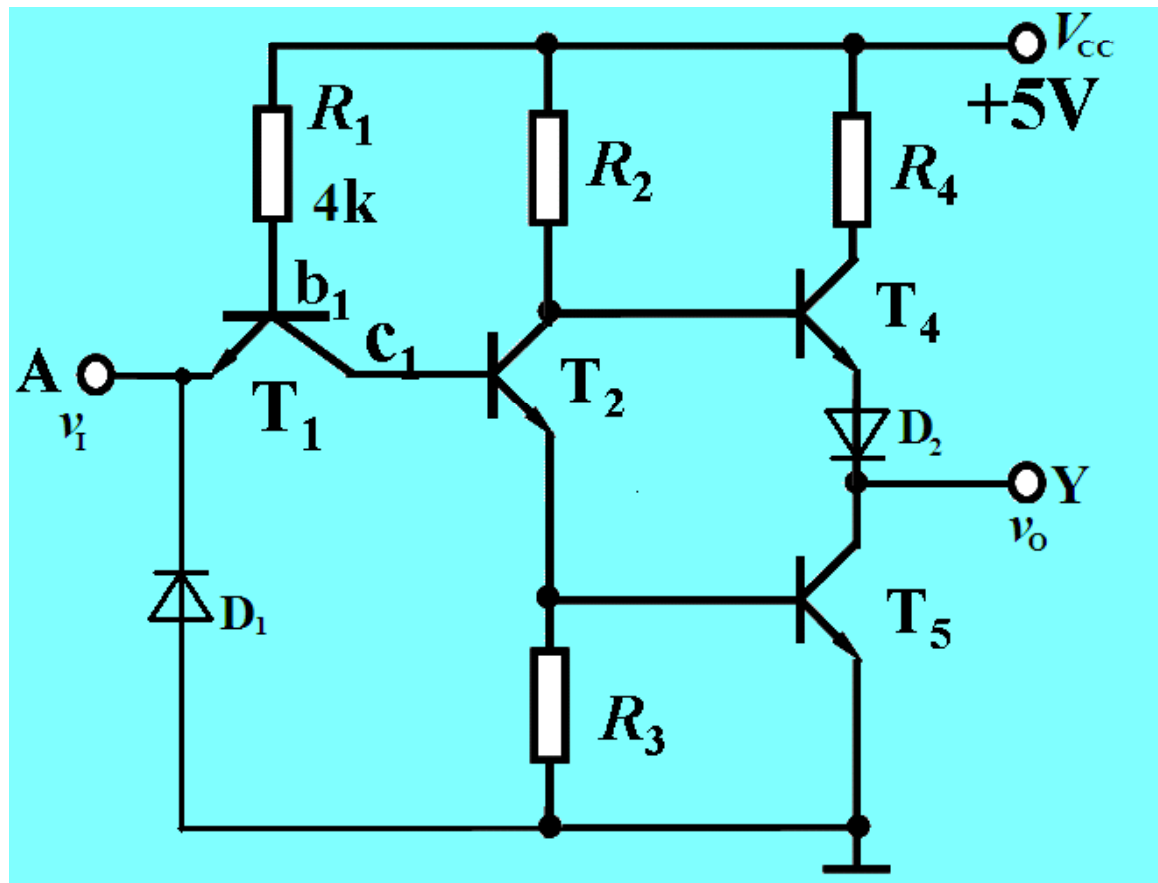


T_2 、 T_5 饱和导通

2.输入为高电平（3.4V）时



$v_o = V_{CE5} \approx 0.3V$ 输出低电平



可见，无论输入如何， **T_4 和 T_5** 总是一管导通而另一管截止。

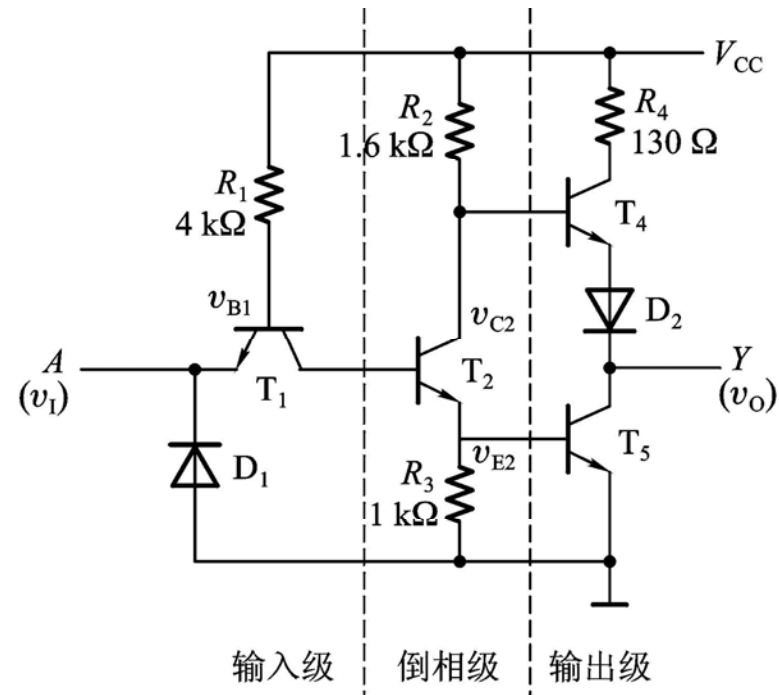
这种推拉式工作方式，**带负载能力很强。**

- 需要说明的几个问题:

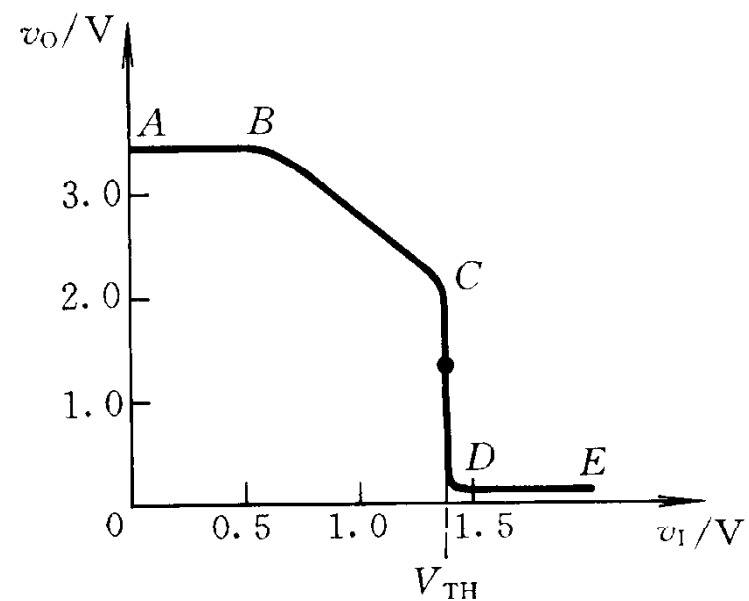
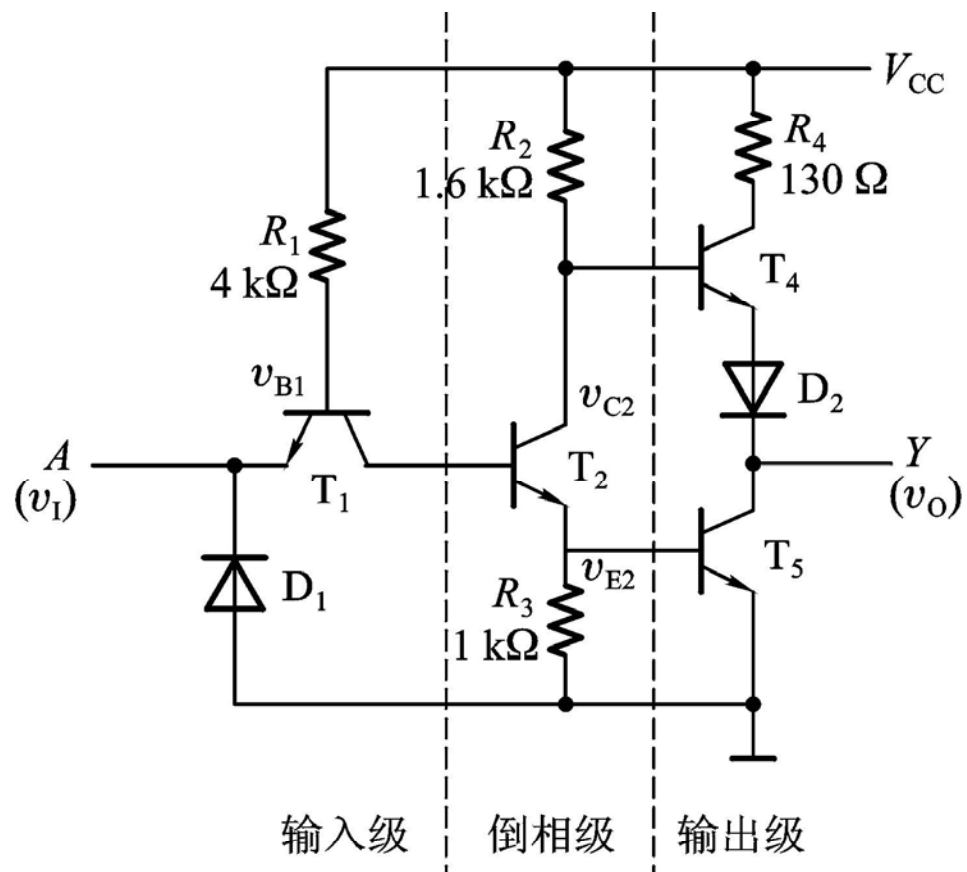
① T_2 的输出 V_{c2} 和 V_{e2} 变化方向相反,故称倒相级。

② 输出级在稳态下, T_4 和 T_5 总有一个导通、一个截止。
既能降低功耗又提高了带负载能力,称推拉式。

③ D_1 抑制负向干扰
 D_2 保证 T_2 导通时 T_5 可靠地截止。



二、电压传输特性



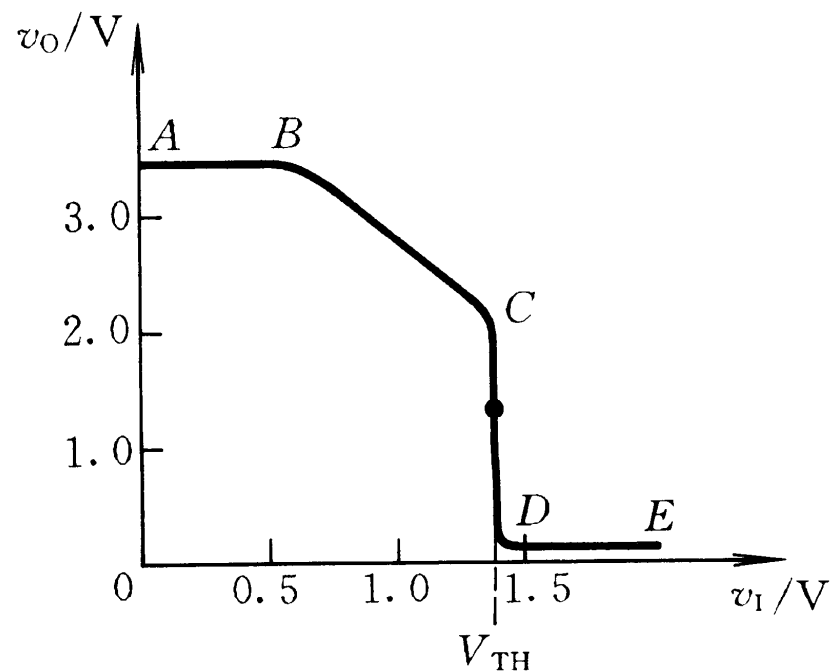
二、电压传输特性

* **AB段**: 截止区 $V_I < 0.6V$, $\therefore V_{B1} < 1.3V$

T_1 导通, T_2, T_5 截止, T_4 导通 $\Rightarrow V_{OH} = V_{CC} - V_{R2} - V_{BE4} - V_{D2} = 3.4V$

* **BC段**: 线性区 $0.7V < V_I < 1.3V$

T_2 导通且工作在放大区, T_5 截止, T_4 导通, $V_I \uparrow \Rightarrow V_O \downarrow$



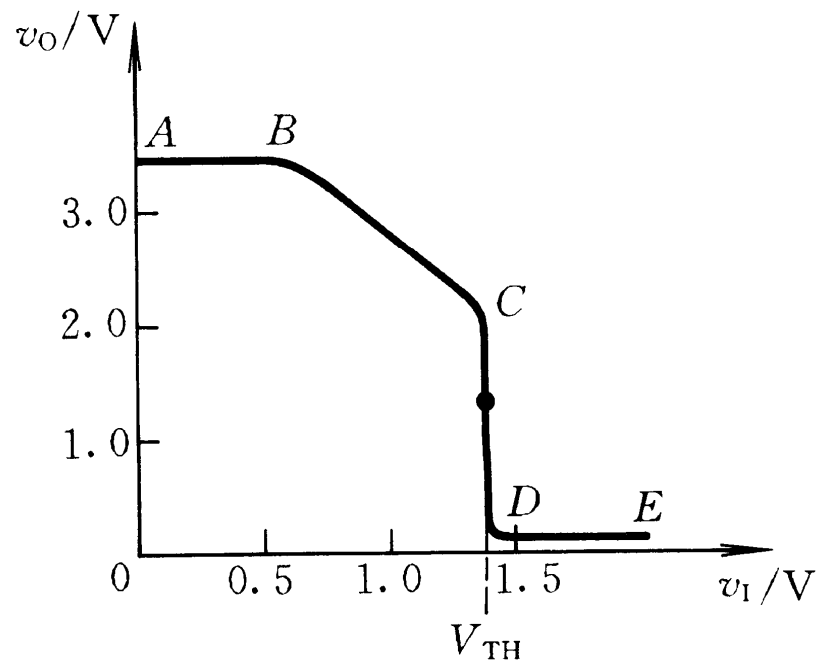
二、电压传输特性

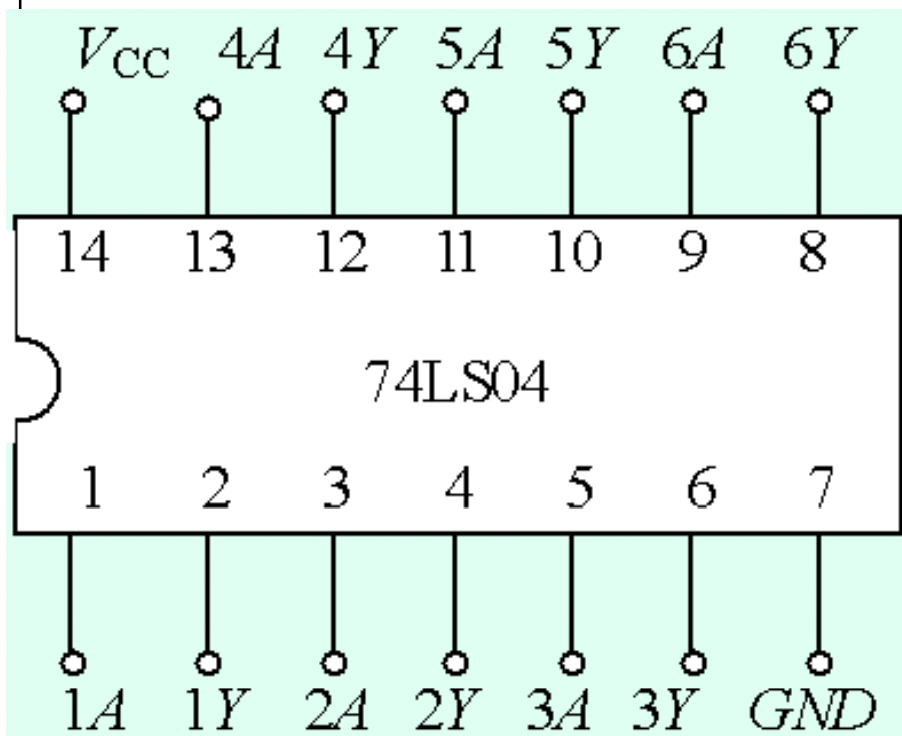
* **CD**段：转折区 $V_I = V_{TH} \approx 1.4V$ ，所以 $V_{B1} \geq 2.1V$

T_2, T_5 同时导通， T_4 截止，所以 V_O 迅速 $\downarrow \Rightarrow V_{OL} \approx 0$

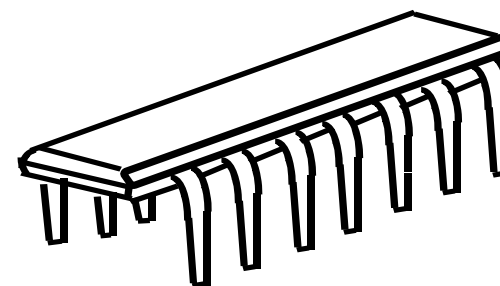
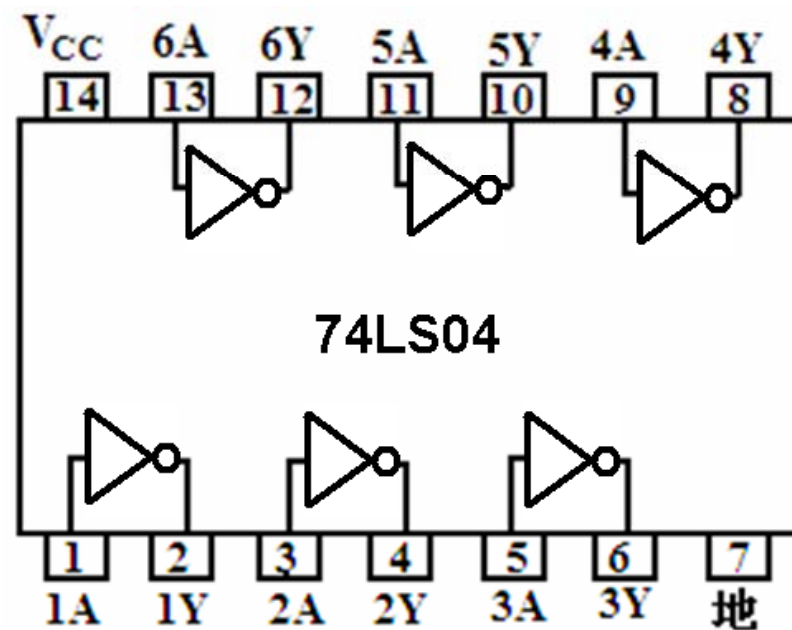
* **DE**段：饱和区 V_I 继续 \uparrow ，而 V_O 不变

$$V_O = V_{OL}$$



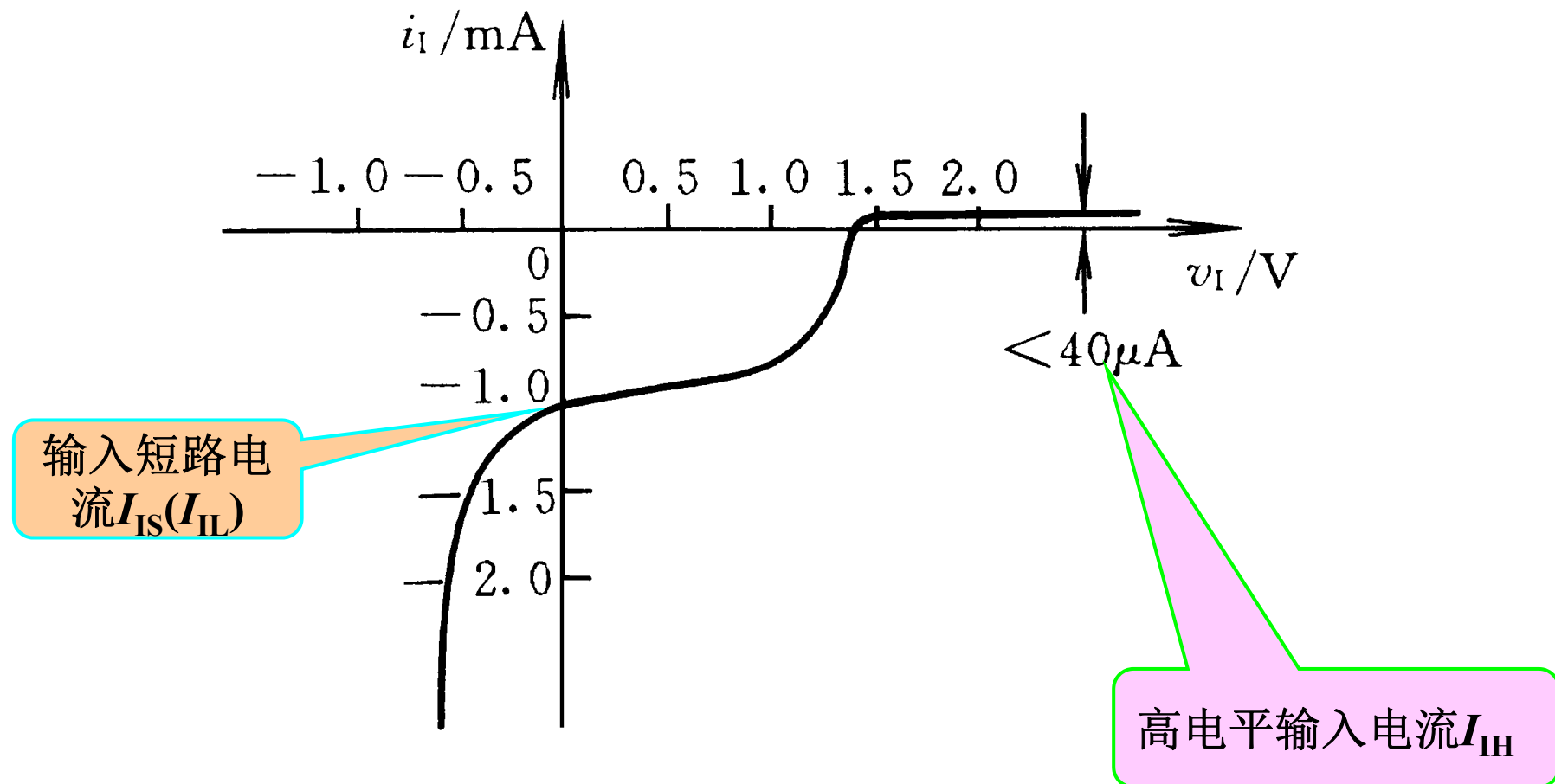


6 反相器 74LS04 的引脚排列图



3.5.3 TTL非门的静态输入特性和输出特性

一.输入特性:

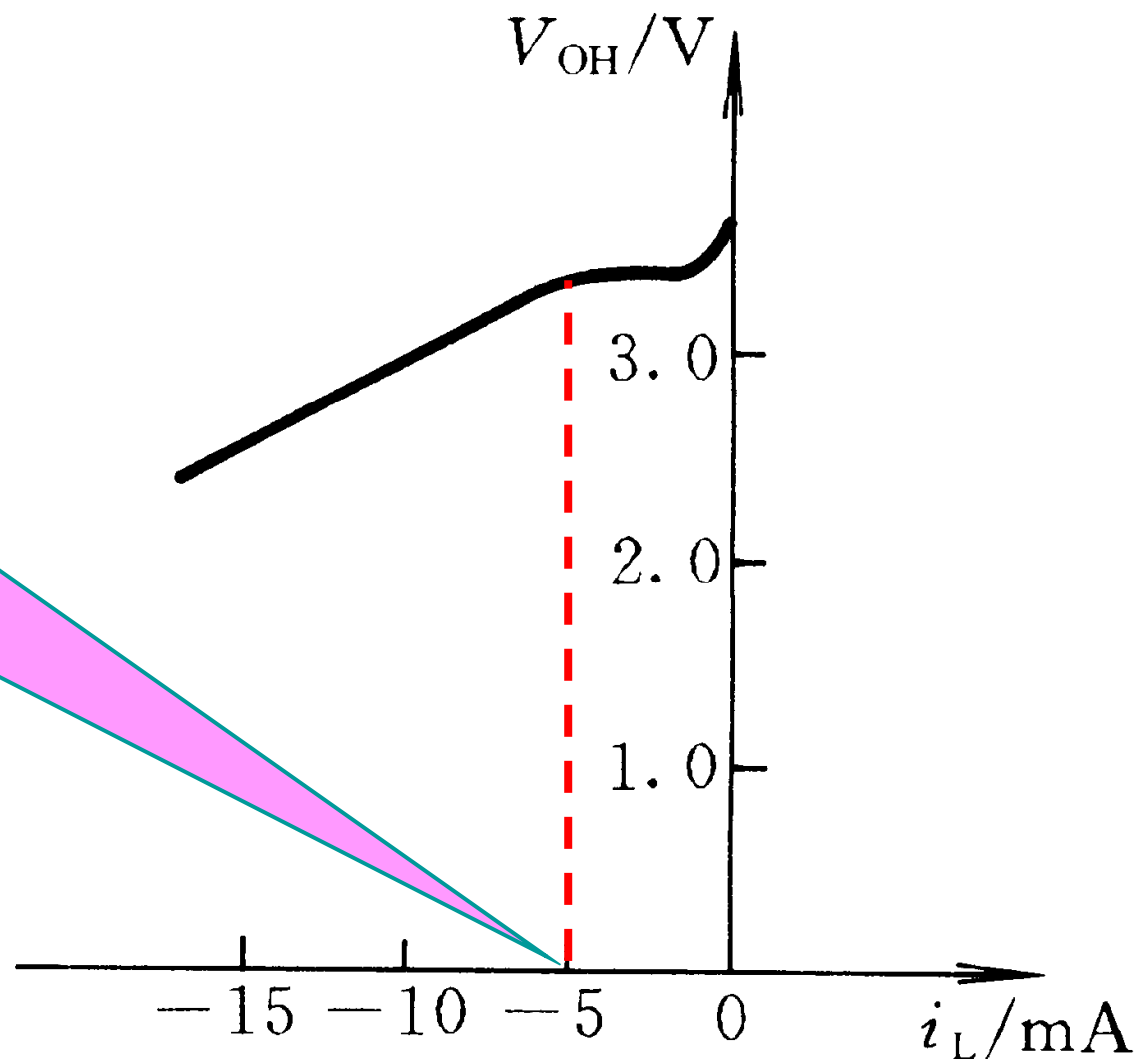


二.输出特性

由于受到功耗的限制手册上给出的高电平输出电流的最大值要比5mA小得多。

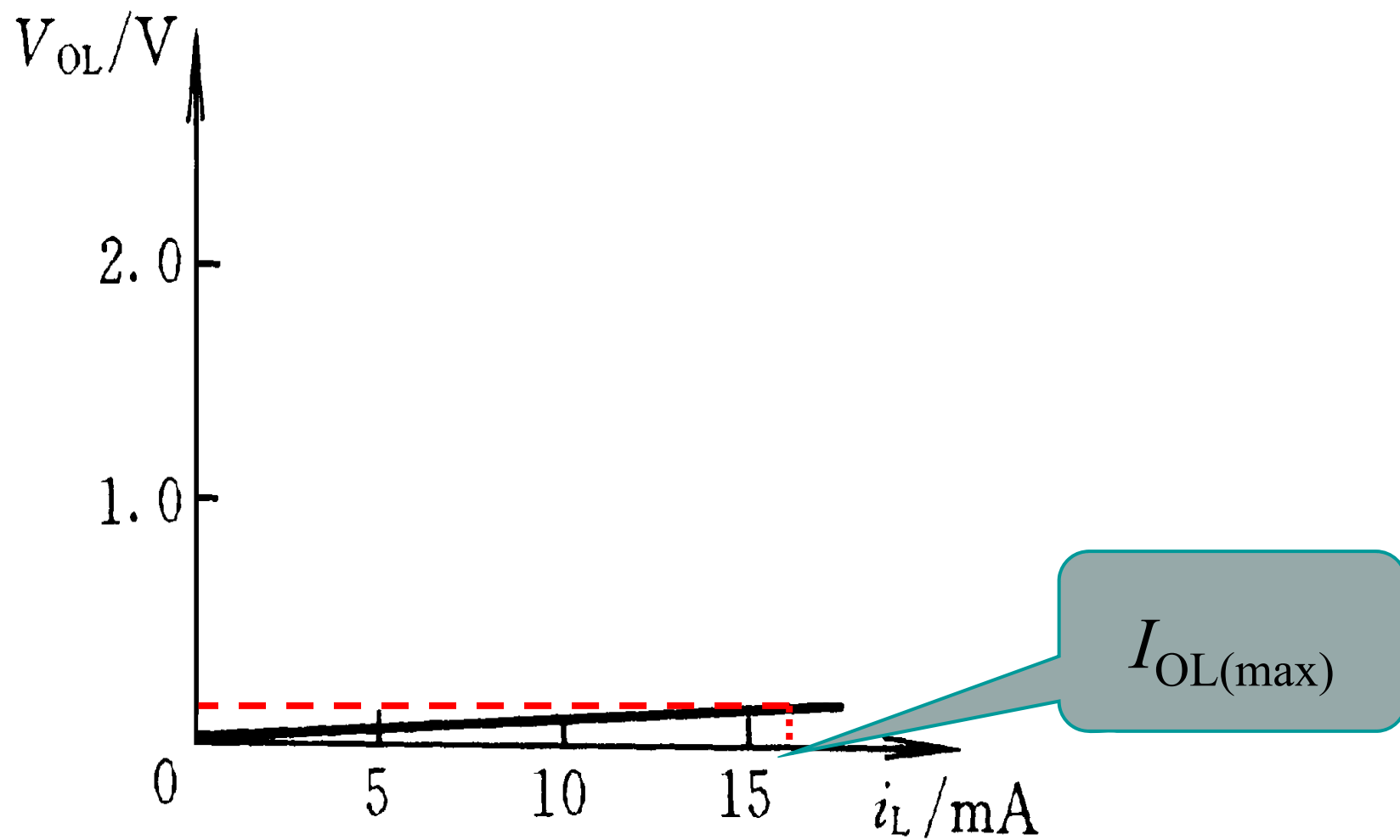
74系列

$I_{OH(max)} = 0.4mA$



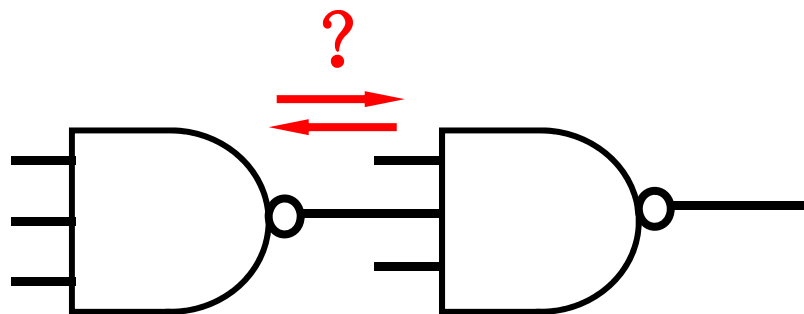
TTL反相器高电平输出特性

二.输出特性

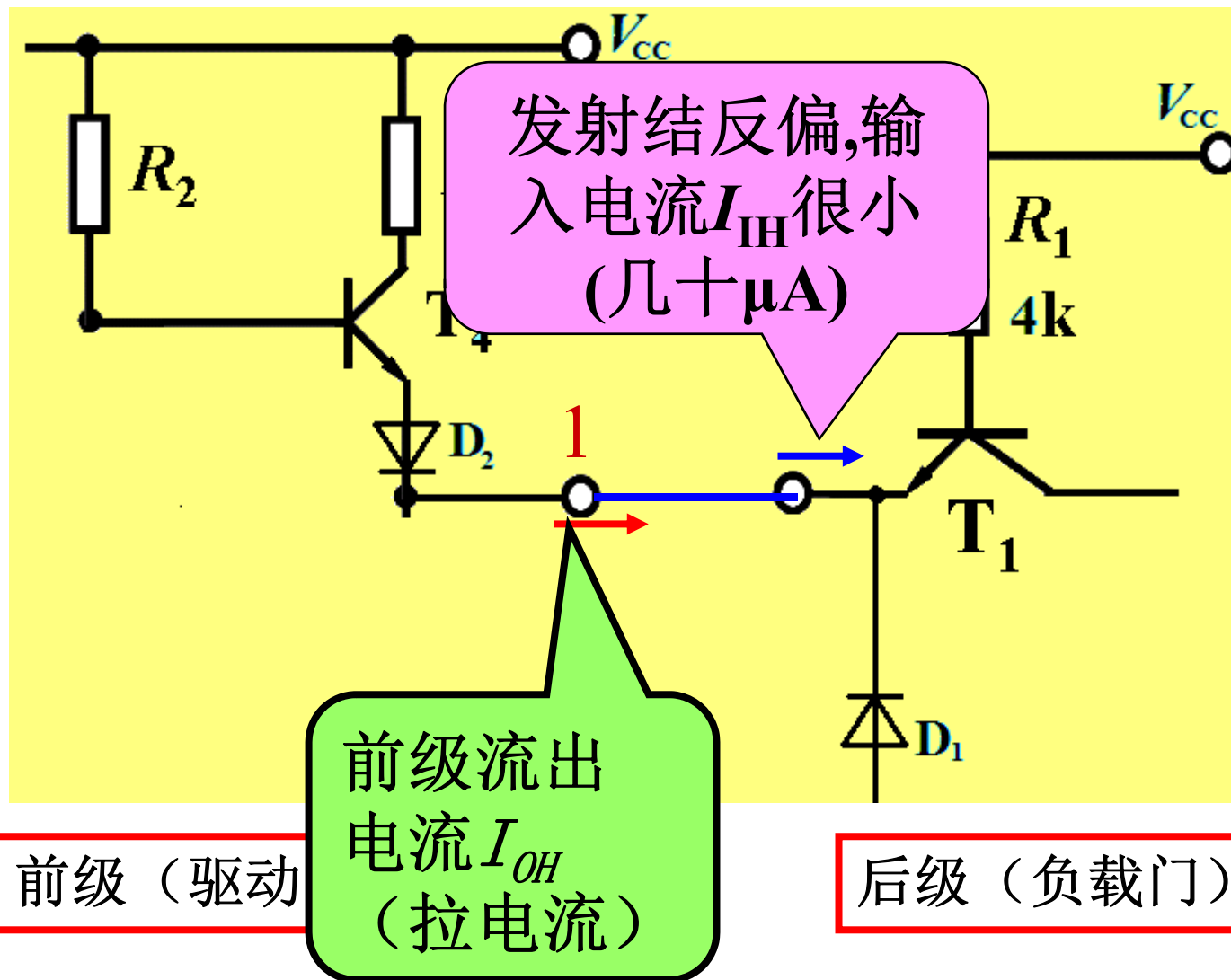


TTL反相器低电平输出特性

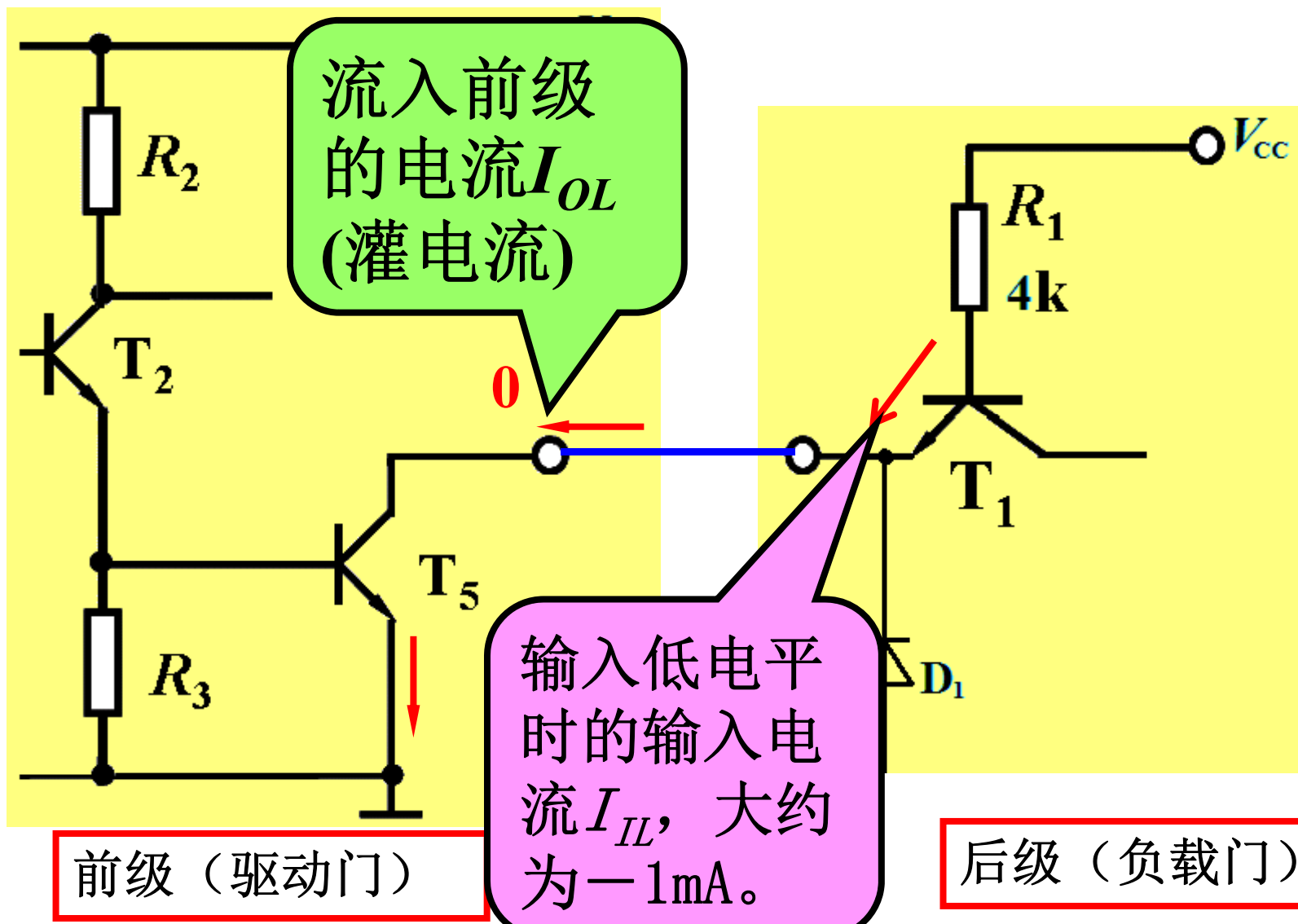
前后级之间电流的联系



前级输出为高电平时



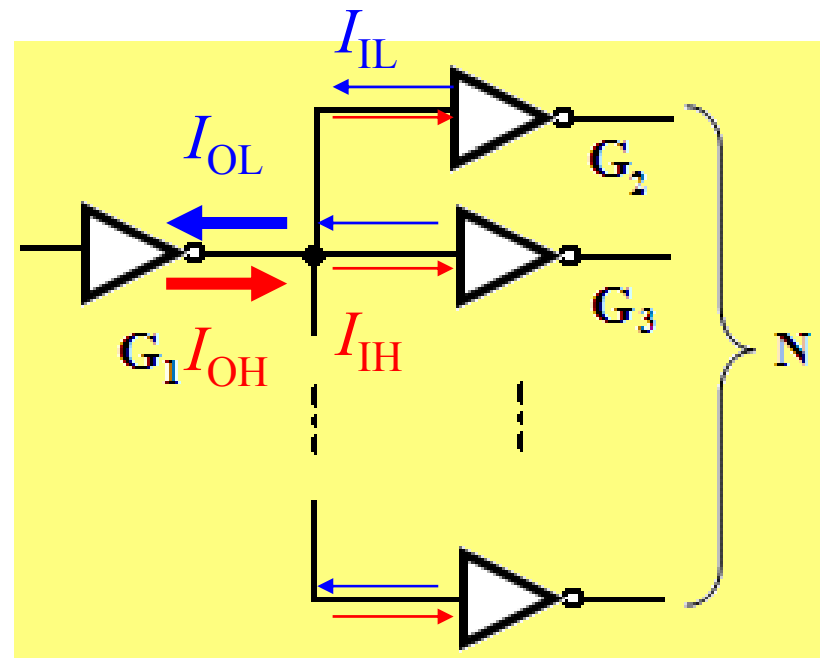
前级输出为低电平时



扇出系数——驱动同类门的个数。

灌电流工作时:
$$N_{OL} = \left| \frac{I_{OL}}{I_{IL}} \right|$$

拉电流工作时:
$$N_{OH} = \left| \frac{I_{OH}}{I_{IH}} \right|$$



扇出系数 N_O 取 N_{OL} 、 N_{OH} 中较小的一个。

扇出系数——衡量门电路的带负载能力。

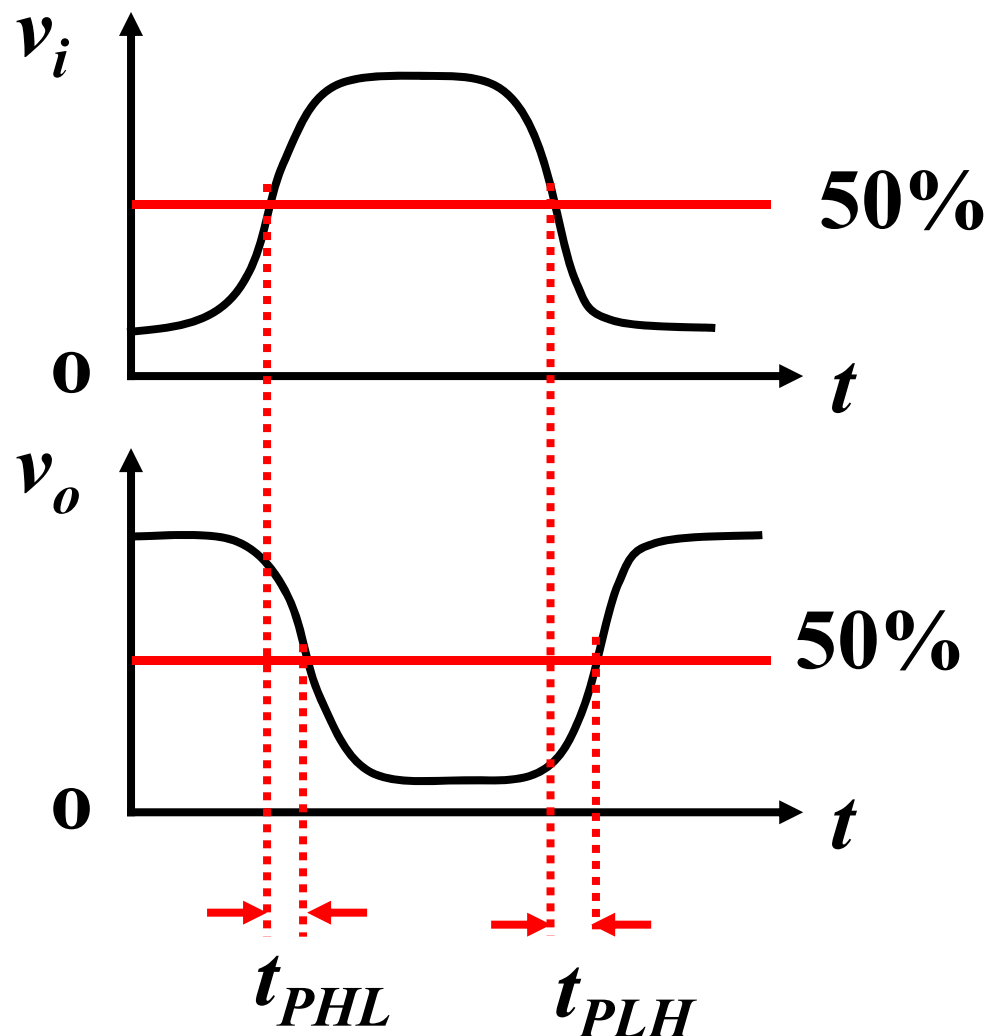
§ 3.2.4 TTL非门的动态特性

一、传输延迟时间

平均传输延迟时间
 t_{pd} 表征了门电路的开关速度。

平均传输时间

$$t_{pd} = \frac{1}{2}(t_{PLH} + t_{PHL})$$



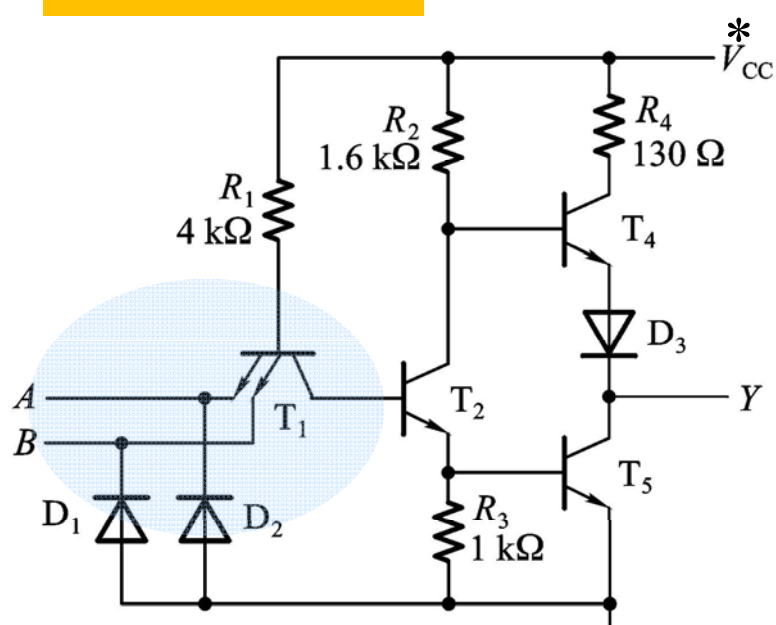
二. 功耗:

有静态功耗和动态功耗。静态功耗指的是当电路没有状态转换时的功耗;动态功耗只发生在状态转换的瞬间。对于TTL电路静态功耗是主要的,用 P_D 表示。

3.5.5 其他类型的TTL门电路

一、其他逻辑功能的门电路

1. 与非门



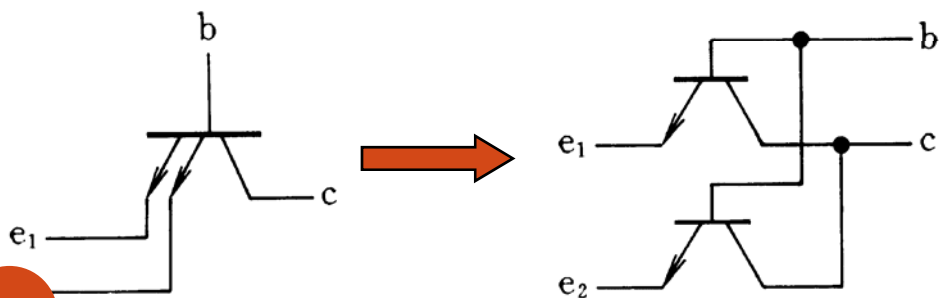
$A \bullet B$ 由多发射极三极管实现

当 A 和 B 有一个为 $0.2V$ 时, $V_{B1} = 0.9V$,

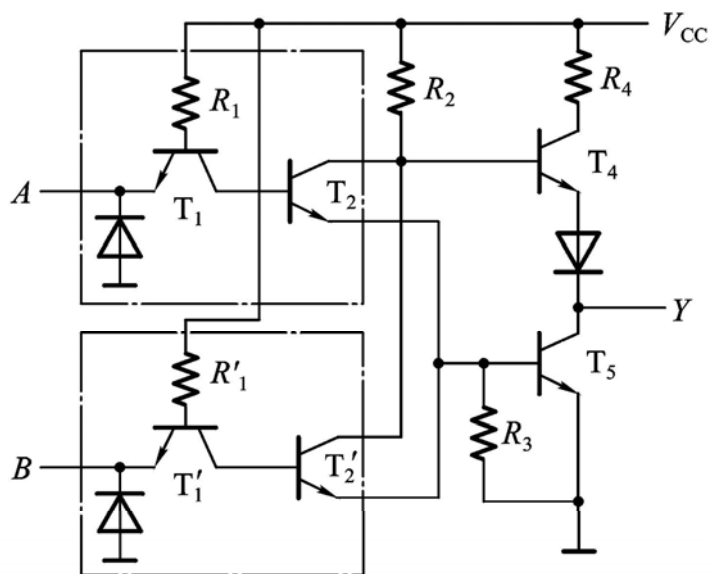
T_5 截止, T_4 导通, $V_O = V_{OH} = 1$

当 A 和 B 同为高电平时, $V_{B1} = 2.1V$,

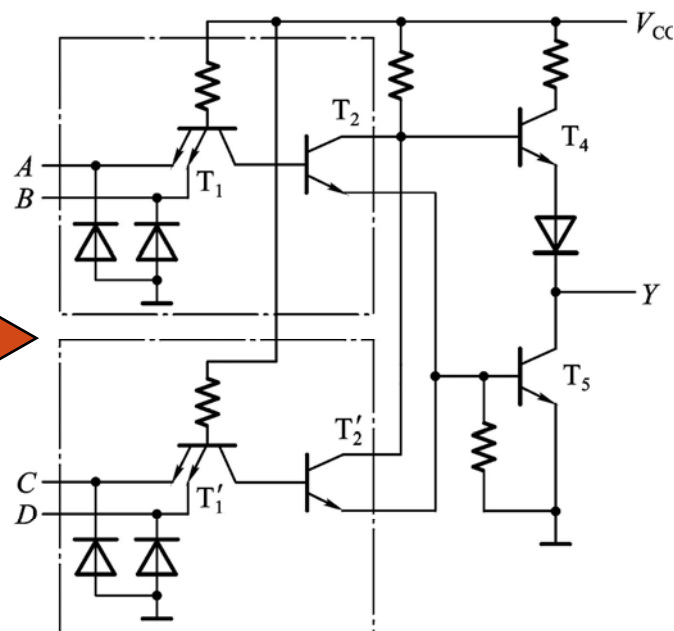
T_4 截止, T_2 和 T_5 导通, $V_O = V_{OL} = 0$



2. 或非门



3. 与或非门



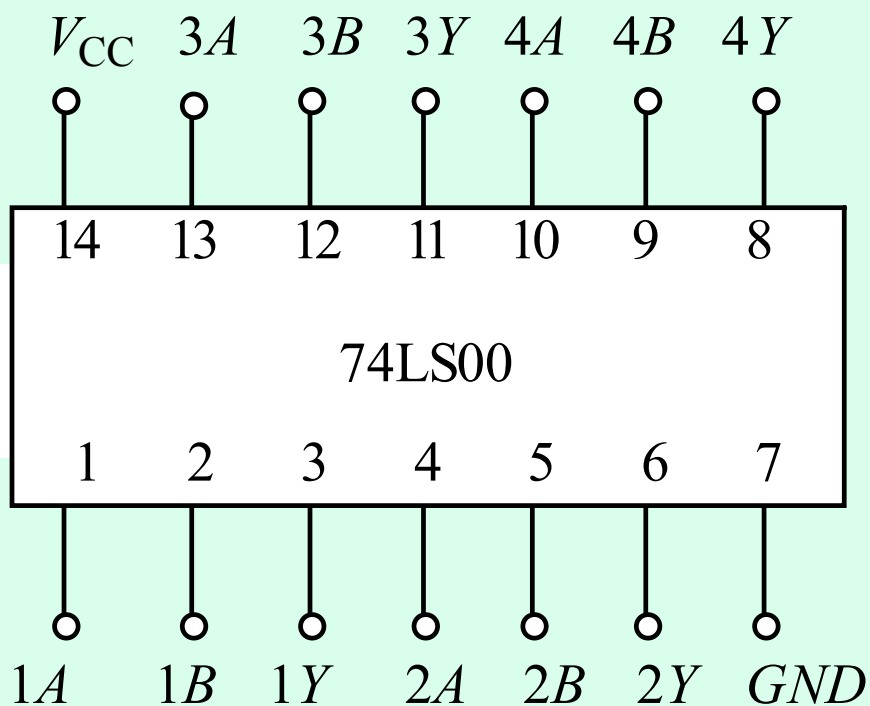
*两个完全一样的输入电路

*因为 T_2 和 T_2' 的输出并联

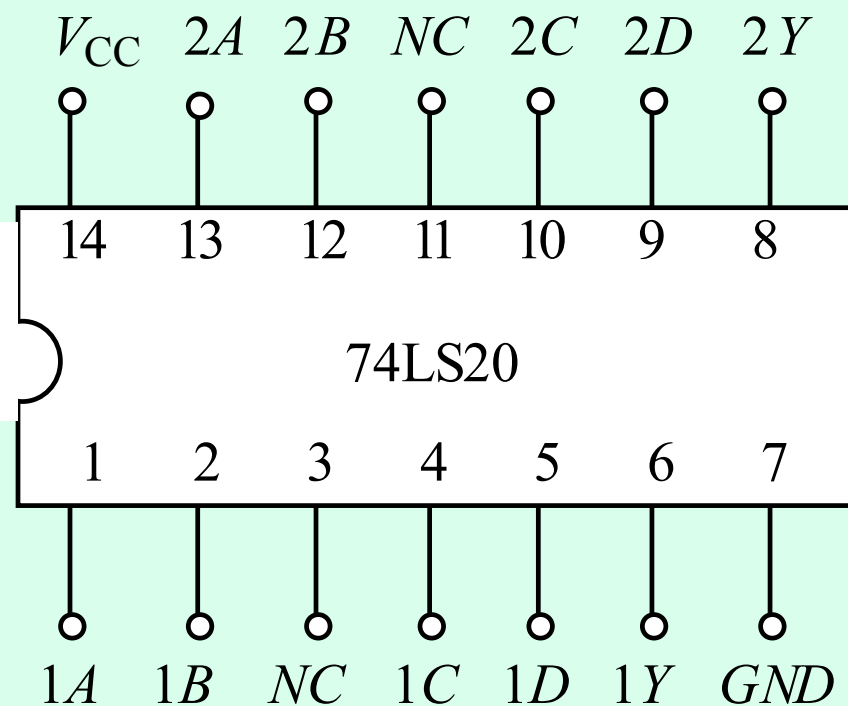
所以 A 、 B 任何一个为1均使 T_5 导通， T_4 截止 $\Rightarrow V_o = V_{OL}$

只有 A 、 B 同为0，才有 T_5 截止， T_4 导通 $\Rightarrow V_o = V_{OH}$

*输入电流计算时， I_{IH} 和 I_{IL} 均加倍



74LS00 的引脚排列图



74LS20 的引脚排列图

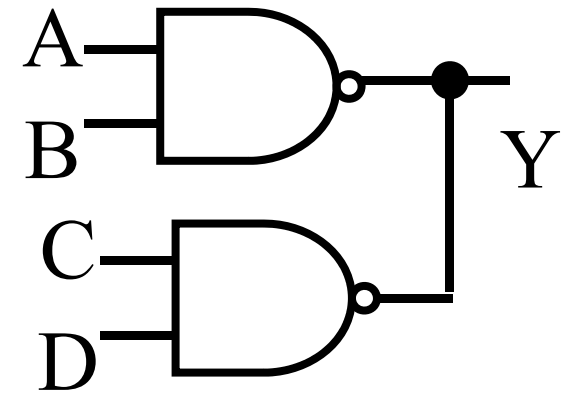
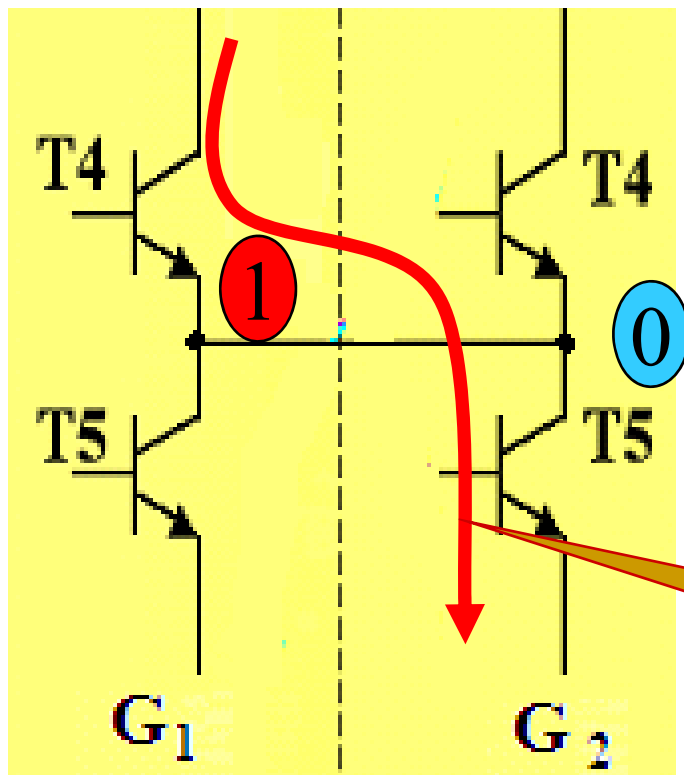
74LS00内含4个2输入与非门，
74LS20内含2个4输入与非门。

3.集电极开路门（OC门）

为什么需要OC门？

普通与非门输出不能

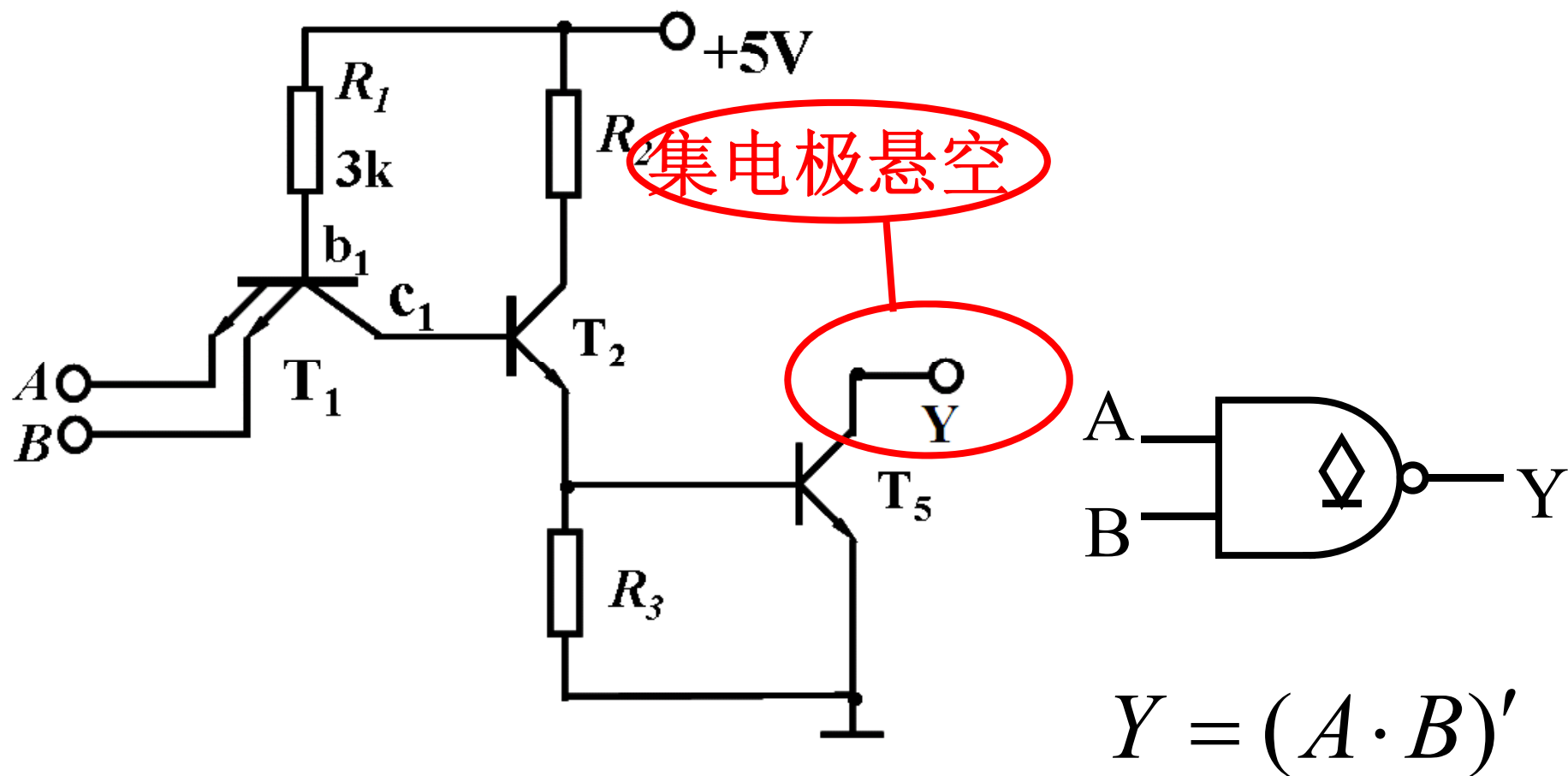
直接连在一起实现“线与”！



$$Y = (AB)' \cdot (CD)'$$



产生一个很大的电流



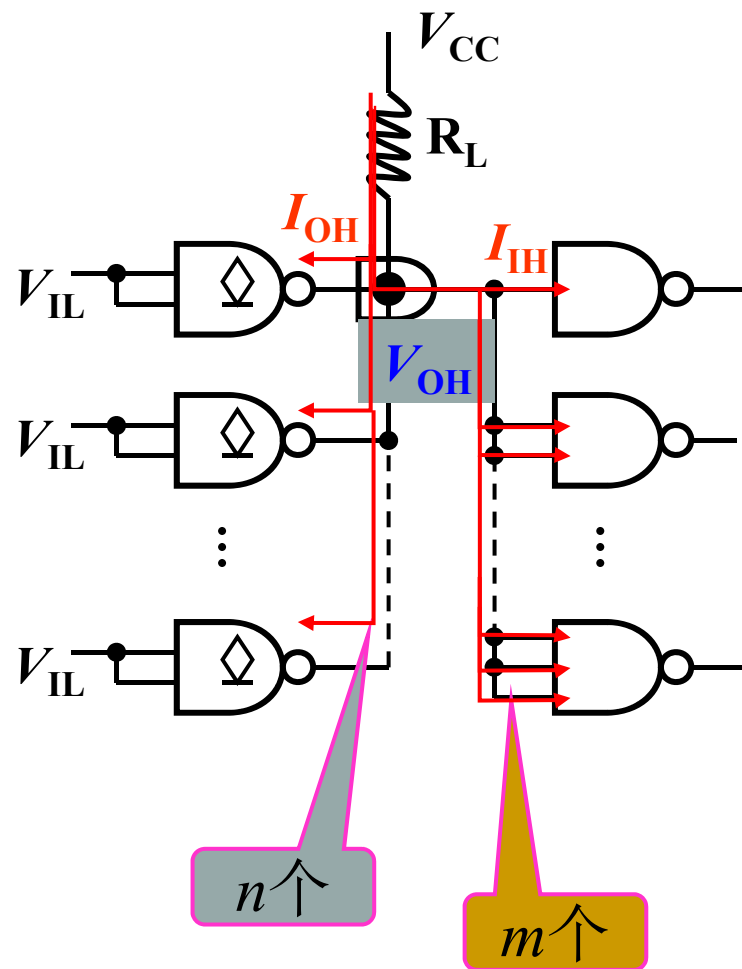
0C门输出端可直接连接实现线与。

R_L 的选择:

$$V_{CC} - (nI_{OH} + mI_{IH})R_L \geq V_{OH}$$

$$R_L \leq \frac{V_{CC} - V_{OH}}{nI_{OH} + mI_{IH}} = R_{L(\max)}$$

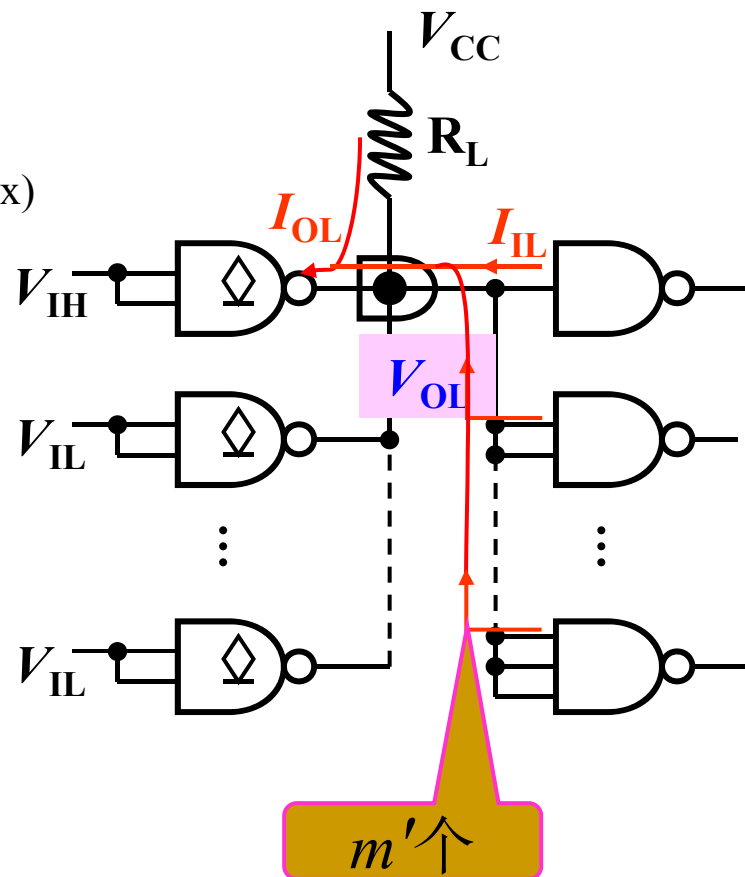
负载门输入
端个数



$$(V_{CC} - V_{OL}) / R_L + m' |I_{IL}| \leq I_{OL(max)}$$

$$R_L \geq \frac{V_{CC} - V_{OL}}{I_{OL(max)} - m' |I_{IL}|} = R_{L(min)}$$

负载门个数



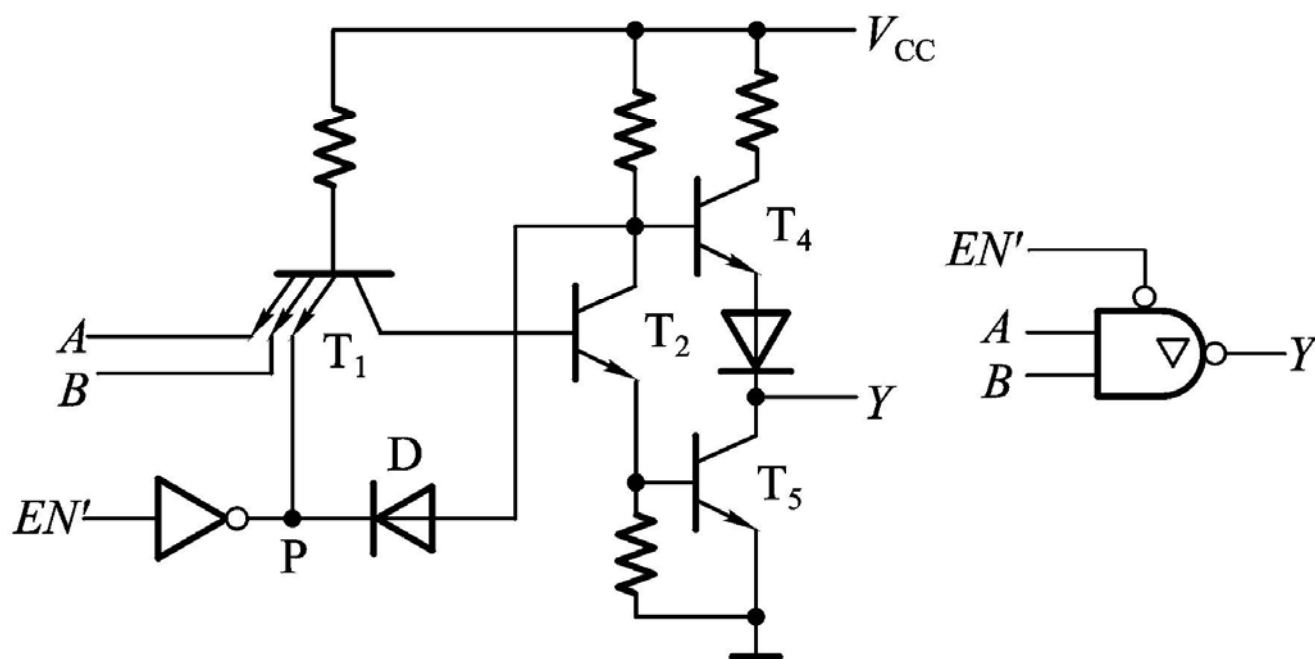
若为与非门， m' 是负载门的个数，而不是输入端的数目。

电干时，负载门只要一个输入端为低电平， I_2 、 I_5 就截止。

例3.5.5

三、三态输出门 (Three state Output Gate , TS)

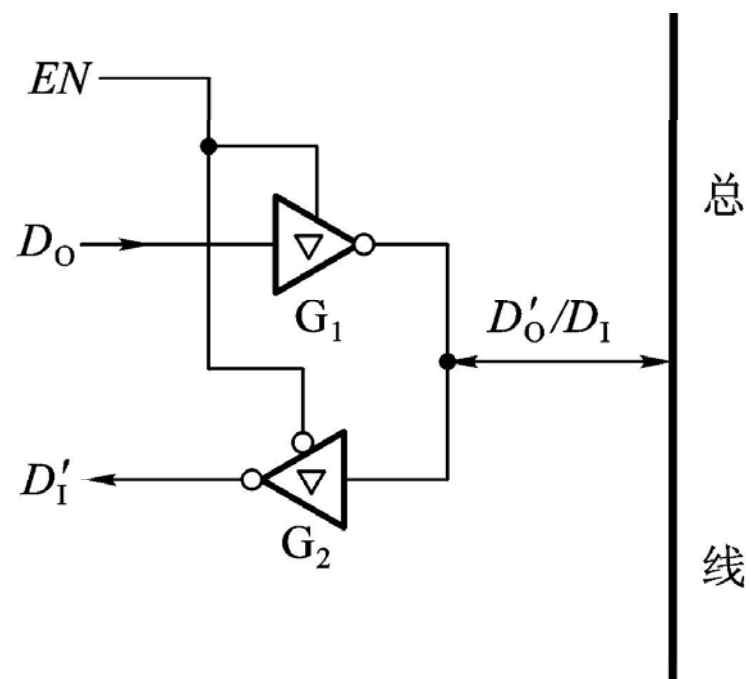
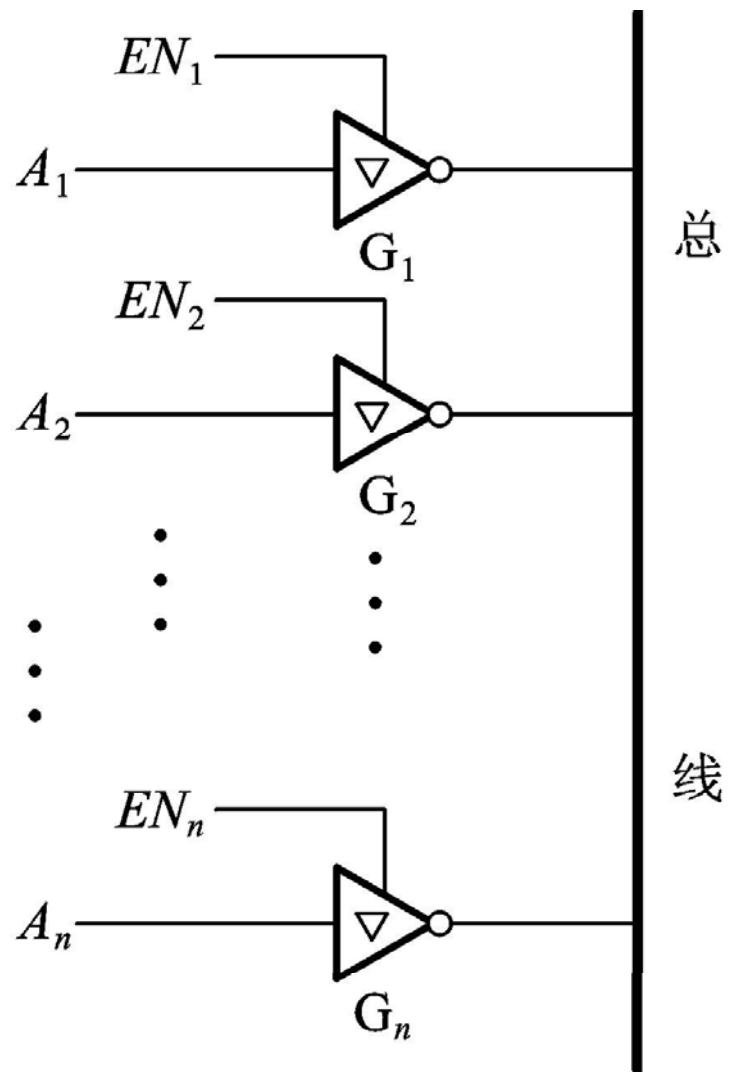
输出有三个状态: V_{OL}, V_{OH} , 高阻(Z)



(1) $EN' = 0, P = 1, D$ 截止, 为“工作状态” $\Rightarrow Y = (AB)'$

(2) $EN' = 1, P = 0, D$ 导通, 为“高阻状态” $\Rightarrow Y = Z$

三态门的用途



3.5.6 TTL数字集成电路的各种系列

从提高工作速度、降低功耗两方面考虑进行改进。

74H系列：高速系列。其工作速度的提高是用增加功耗的代价换取的，效果不够理想。

74S系列：肖特基系列。采用抗饱和三极管，提高了工作速度，但电路功耗加大，并且输出的低电平升高。

74LS系列：低功耗肖特基系列。兼顾功耗和速度两个方面，得到更小的延迟—功耗积。

74AS系列：电路结构与74LS系列相似，采用低阻值，提高了工作速度，但功耗较大。

74ALS系列：其延迟—功耗积是TTL电路所有系列中最小的一种。

54、54H、54S、54LS系列：54系列与74系列电路具有完全相同的电路结构和电气性能参数。54系列工作温度范围更宽，电源允许的工作范围更大。

74系列：温度 $0\sim 70^{\circ}\text{C}$ ，电源电压 $5\text{V}\pm 5\%$ ；

54系列：温度 $-55\sim +125^{\circ}\text{C}$ ，电源电压 $5\text{V}\pm 10\%$ 。

TTL集成门电路系列

型 号	名 称	主 要 功 能
74LS00	四2输入与非门	
74LS02	四2输入或非门	
74LS04	六反相器	
74LS05	六反相器	OC门
74LS08	四2输入与门	
74LS13	双4输入与非门	施密特触发
74LS30	8输入与非门	
74LS32	四2输入或门	
74LS64	4-2-3-2输入与或非门	
74LS133	13输入与非门	
74LS136	四异或门	OC输出
74LS365	六总线驱动器	同相、三态、公共控制
74LS368	六总线驱动器	反相、三态、两组控制

CMOS电路与TTL电路比较：

- (1) CMOS电路的工作速度比TTL电路的低。
- (2) CMOS带负载的能力比TTL电路强。
- (3) CMOS电路的电源电压允许范围较大，约在3~18V，抗干扰能力比TTL电路强。
- (4) CMOS电路的功耗比TTL电路小得多。门电路的功耗只有几个 μW ，中规模集成电路的功耗也不会超过100 μW 。

CMOS电路与TTL电路比较：

- (5) CMOS集成电路的集成度比TTL电路高。
- (6) CMOS电路容易受静电感应而击穿，在使用和存放时应注意静电屏蔽，焊接时电烙铁应接地良好，尤其是CMOS电路多余不用的输入端不能悬空，应根据需要接地或接高电平。

多余输入端的处理措施

处理原则： 不能影响输入与输出之间的逻辑关系 。

数字集成电路中多余的输入端在不改变逻辑关系的前提下可以**并联**起来使用，也可**根据逻辑关系的要求接地或接高电平**。**TTL**电路多余的输入端悬空表示输入为高电平；但**CMOS**电路，多余的输入端不允许悬空，否则电路将不能正常工作。