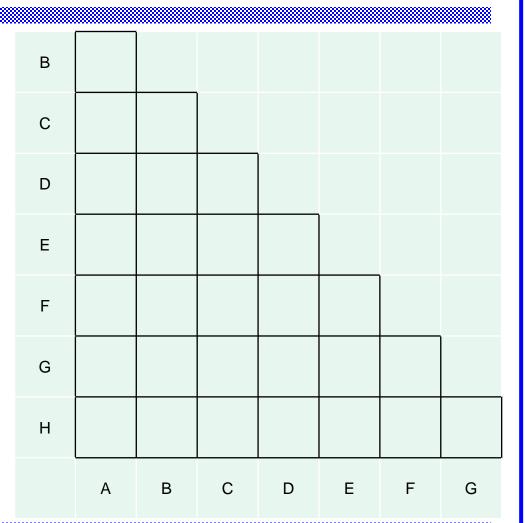
	inpu	ut=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	



Build implication table for state pairs.

	inpu	ıt=0	input=1			
	next state	output	next state	output		
Α	В	0	С	0		
В	D	0	Е	0		
С	F	0	Α	0		
D	Н	0	G	0		
Е	В	0	С	0		
F	D	0	Е	0		
G	F	1	Α	0		
Н	Н	0	Α	0		

В С D F G Χ Χ Χ Χ Χ Χ Н Χ С D Е F В G

Remove output incompatible pairs.

	inpu	ıt=0	inpu	ıt=1
	next state	output	next state	output
Α	В	0	С	0
В	D	0	Е	0
С	F	0	Α	0
D	Н	0	G	0
Е	В	0	С	0
F	D	0	Е	0
G	F	1	Α	0
Н	Н	0	Α	0

В	D-B E-C						
С							
D							
Е							
F							
G	Х	X	X	Х	Х	Х	
Н							Х
	Α	В	С	D	E	F	G

List transition (next state) pairs.

	inpu	ıt=0	inpu	ıt=1
	next state	next state output r		output
Α	В	0	С	0
В	D	0	Е	0
C	F	0	Α	0
D	Н	0	G	0
Е	В	0	С	0
F	D	0	Е	0
G	F	1	Α	0
Н	Н	0	А	0

В	D-B E-C						
С	F-B A-C						
D							
E							
F							
G	Х	Х	X	X	X	X	
Н							Х
	Α	В	С	D	E	F	G

List transition (next state) pairs.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
C	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Η	Н	H 0 A		0	

			***************************************			***************************************	*****************
В	D-B E-C						
С	F-B A-C						
D	H-B G-C						
Е							
F							
G	Х	Х	Х	X	X	Х	
Н							Х
	А	В	С	D	Е	F	G

List transition (next state) pairs.

	inpu	ıt=0	inpu	ıt=1
	next state	output	next state	output
Α	В	0	С	0
В	D	0	Е	0
C	F	0	Α	0
D	Н	0	G	0
Е	В	0	С	0
F	D	0	Е	0
G	F	1	Α	0
Н	Н	H 0		0

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	Х	Х	Х	Х	Х	Х	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	E	F	G

List all transition (next state) pairs.

	inpu	ıt=0	inpu	ıt=1
	next state	output	next state	output
Α	В	0	С	0
В	D	0	Е	0
С	F	0	Α	0
D	Н	0	G	0
Е	В	0	С	0
F	D	0	Е	0
G	F	1	Α	0
Н	Н	0	Α	0

							00000000000
В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	X	Х	Х	Х	Х	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	А	В	С	D	Е	F	G

Check compatibility of transition pair.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
E	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	X	X	Х	X	X	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	Е	F	G

Check compatibility of transition pair.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	Х	Х	Х	Х	Х	Х	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	Е	F	G

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	Α	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	Х	X	Х	Х	Х	Х	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	E	F	G

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
C	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	X	X	X	X	Х	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	А	В	С	D	Е	F	G

Repeat compatibility check.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	Α	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
E	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	X	Х	Х	Х	Х	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	А	В	С	D	Е	F	G

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
E	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	Х	X	Х	Х	Х	Х	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	E	F	G

Repeat compatibility check.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
С	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	Х	Х	Х	X	Х	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	E	F	G

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	С	0	
В	D	0	Е	0	
C	F	0	Α	0	
D	Н	0	G	0	
Е	В	0	С	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-C						
С	F-B A-C	F-D A-E					
D	H-B G-C	H-D G-E	H-F G-A				
Е	B-B C-C	B-D C-E	B-F C-A	B-H C-G			
F	D-B E-C	D-D E-E	D-F E-A	D-H E-G	D-B E-C		
G	X	X	X	X	Х	X	
Н	H-B A-C	H-D A-E	H-F A-A	H-H A-G	H-B A-C	H-D A-E	Х
	Α	В	С	D	Е	F	G

Merge remaining compatible states.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	Α	0	
В	D	0	Е	0	
D	Н	0	G	0	
Е	В	0	Α	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	A	0	

В	D-B E-A						
С	F-B A-A	F-D A-E					
D	H-B G-A	H-D G-E	H-F G-A				
E	B-B A-A	B-D A-E	B-F A-A	B-H A-G			
F	D-B E-A	D-D E-E	D-F E-A	D-H E-G	D-B E-A		
G	X	X	Х	X	X	X	
Н	H-B A-A	H-D A-E	H-F A-A	H-H A-G	H-B A-A	H-D A-E	X
	А	В	С	D	Е	F	G

Update implication table.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	Α	0	
В	D	0	Е	0	
D	Н	0	G	0	
Е	В	0	Α	0	
F	D	0	Е	0	
G	F	1	Α	0	
Н	Н	0	А	0	

В	D-B E-A						
С	F-B A-A	F-D A-E					
D	H-B G-A	H-D G-E	H-F G-A				
Е	B-B A-A	B-D A-E	B-F A-A	B-H A-G			
F	D-B E-A	D-D E-E	D-F E-A	D-H E-G	D-B E-A		
G	Х	X	Х	X	X	X	
Н	H-B A-A	H-D A-E	H-F A-A	H-H A-G	H-B A-A	H-D A-E	Х
	Α	В	С	D	E	F	G

Merge remaining compatible states.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	Α	0	
В	D	0	Α	0	
D	Н	0	G	0	
F	D	0	Α	0	
G	F	1	A	0	
Н	Н	0	A	0	

В	D-B A-A						
С	F-B A-A	F-D A-A					
D	H-B G-A	H-D G-A	H-F G-A				
E	B-B A-A	B-D A-A	B-F A-A	B-H A-G			
F	D-B A-A	D-D A-A	D-F A-A	D-H A-G	D-B A-A		
G	Х	Х	Х	Х	X	Х	
Н	H-B A-A	H-D A-A	H-F A-A	H-H A-G	H-B A-A	H-D A-A	Х
	А	В	С	D	Е	F	G

Update implication table.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	Α	0	
В	D	0	Α	0	
D	Н	0	G	0	
F	D	0	Α	0	
G	F	1	A	0	
Н	Н	0	A	0	

В	D-B A-A						
С	F-B A-A	F-D A-A					
D	H-B G-A	H-D G-A	H-F G-A				
E	B-B A-A	B-D A-A	B-F A-A	B-H A-G			
F	D-B A-A	D-D A-A	D-F A-A	D-H A-G	D-B A-A		
G	Х	Х	X	Х	X	Х	
Н	H-B A-A	H-D A-A	H-F A-A	H-H A-G	H-B A-A	H-D A-A	Х
	Α	В	С	D	Е	F	G

Merge remaining compatible states.

	inpu	ıt=0	input=1		
	next state	output	next state	output	
Α	В	0	Α	0	
В	D	0	Α	0	
D	Н	0	G	0	
G	В	1	A	0	
Н	Н	0	Α	0	

В	D-B A-A						
С	B-B A-A	B-D A-A					
D	H-B G-A	H-D G-A	H-B G-A				
E	B-B A-A	B-D A-A	B-B A-A	B-H A-G			
F	D-B A-A	D-D A-A	D-B A-A	D-H A-G	D-B A-A		
G	X	X	Х	X	X	X	
Н	H-B A-A	H-D A-A	H-B A-A	H-H A-G	H-B A-A	H-D A-A	Х
	А	В	С	D	Е	F	G

Update implication table.