

Memoria centrale a semiconduttore

Memory Type	Category	Erasure	Write Mechanism	Volatility
Random-access memory (RAM)	Read-write memory	Electrically, byte-level	Electrically	Volatile
Read-only memory (ROM)	Read-only memory	Not possible	Masks	Nonvolatile
Programmable ROM (PROM)			Electrically	
Erasable PROM (EPROM)	Read-mostly memory	UV light, chip-level		
Electrically Erasable PROM (EEPROM)		Electrically, byte-level		
Flash memory		Electrically, block-level		

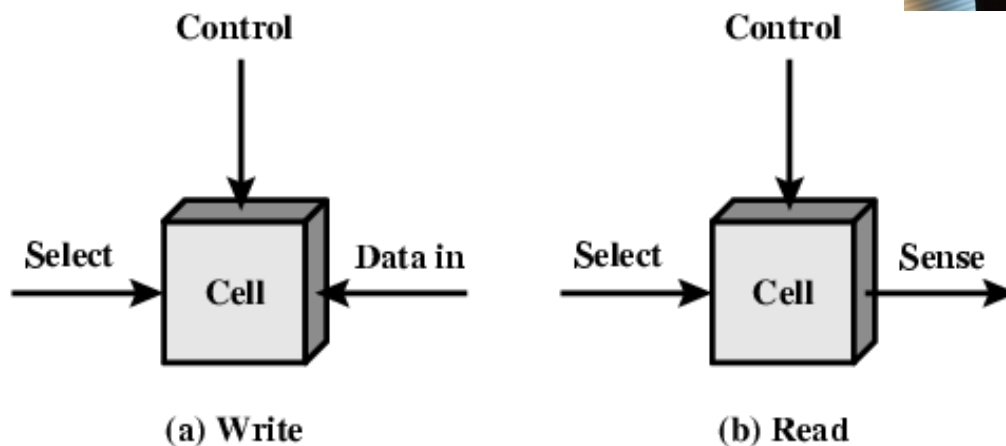
Memorie a semiconduttore



■ RAM

- ☐ Accesso casuale
- ☐ Read/Write
- ☐ Volatile
- ☐ Memorizzazione temporanea
- ☐ Statica o dinamica

Operazioni cella memoria

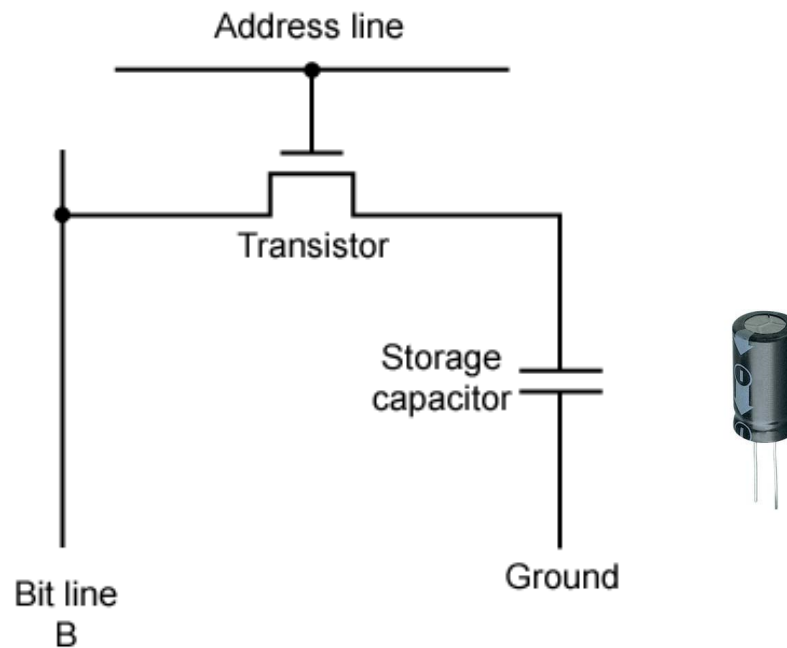


RAM Dinamiche (Dynamic RAM)



- Bit memorizzati come cariche in condensatori
- Decadimento delle cariche con il tempo
- Necessitano di refresh delle cariche, anche durante l'alimentazione
- Costruzione più semplice
- Un condensatore per bit
- Meno costose
- Necessitano di circuiti per il refresh
- Più lente
- Usate per la memoria principale
- In essenza operano in modo analogico
 - il livello di carica determina il valore digitale

Struttura RAM Dinamiche



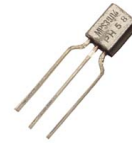
Funzionamento DRAM

- Linea indirizzo attivata quando si deve scrivere o leggere un bit
 - ☐ Transistor “chiuso” (la corrente fluisce)
- Write
 - ☐ Si applica tensione alla linea di bit
 - Tensione alta indica valore 1; tensione bassa indica valore 0
 - ☐ Poi si applica un segnale alla linea indirizzo
 - Trasferisce la carica al condensatore
- Read
 - ☐ Si seleziona la linea indirizzo
 - transistor si accende
 - ☐ La carica del condensatore fluisce attraverso la linea di bit verso un amplificatore
 - Valore di carica comparato con un segnale di riferimento per stabilire se vale 0 o 1
 - ☐ La carica del condensatore deve essere ristabilita (refresh)

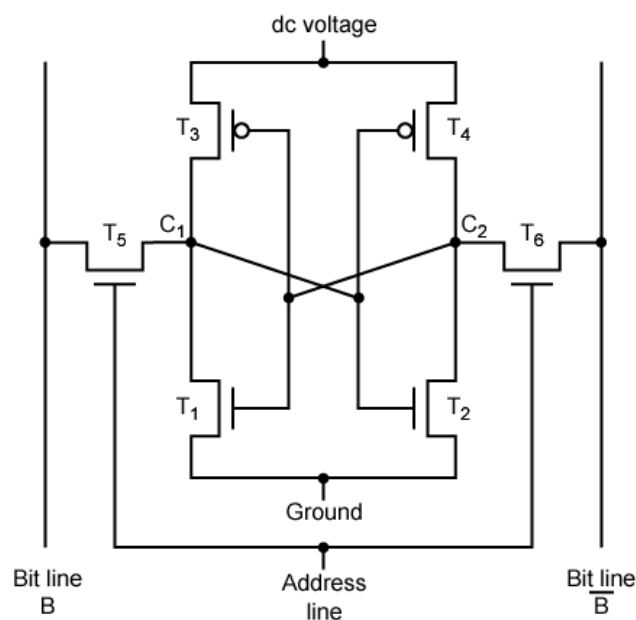


RAM Statica

- Bit memorizzati tramite porte logiche
- Nessuna perdita di carica
- Nessuna necessità di refresh
- Costruzione più complessa
- Più elementi per bit
- Più costosa
- Non ha bisogno di circuiti di refresh
- Più veloci
- Usate per la cache
- Digitale
 - usa flip-flop

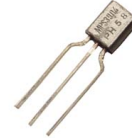


Struttura RAM Statica



Funzionamento RAM Statica

- La disposizione dei transistor garantisce stati stabili
- Stato 1
 - C_1 alto, C_2 basso
 - T_1 T_4 “spenti”, T_2 T_3 “accesi”,
- Stato 0
 - C_2 alto, C_1 basso
 - T_2 T_3 “spenti”, T_1 T_4 “accesi”,
- La linea indirizzo controlla i transistor T_5 T_6 (accesi con presenza di segnale)
- Write – si applica il valore da scrivere alla linea B ed il complemento del valore alla linea \bar{B}
- Read – il valore viene letto tramite la linea B



SRAM e DRAM a confronto

- Entrambe sono volatili
 - Alimentazione necessaria per preservare i dati
- celle dinamiche
 - Più semplici da costruire, più piccole
 - Più dense
 - Meno costose
 - Necessitano di refresh
 - Unità di memoria più capienti
- celle statiche
 - Più veloci
 - Cache

