

# Intro

→ Progettazione di circuiti digitali

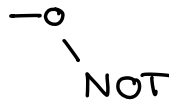
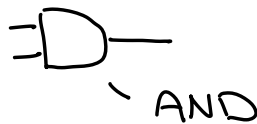
## ① Design dei circuiti digitali

- Logiche Combinatorie → porte logiche (AND, OR)
- Logiche Sequenziali → memoria, archivio di stati

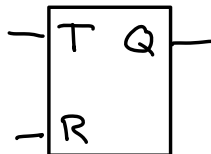
## ② Linguaggi di descrizione hardware

- VHDL
- FPGA

## ① Digital Circuit



circuiti combinatori



es. contatore

circuiti sequenziali

## ② VHDL

→ schede programmabili FPGA

Field-Programmable  
-Gate-Array  
(Xilinx Spartan 7)

Argomenti lezione ~ 7

| DATA     | Ore | Argomento   | COMMENTI e TOOLS                                   |        |  |
|----------|-----|---|--|--------|--|
| 27/02/19 | 2   | Introduzione – Aritmetica Binaria                     | Carta e Penna                                      |        |  |
| 05/03/18 | 2   | Introduzione – Aritmetica Binaria – ESERCIZI          |  |        |  |
| 06/03/18 | 2   | Porte Logiche   |  |        |  |
| 12/03/18 | 2   | Minimizzazione tramite Mappe di Karnaugh              |  |        |  |
| 13/03/18 | 2   | Esercizi di Logica Combinatoria                       |  |        |  |
| 19/03/18 | 2   | Circuiti Combinatori                                  |  |        |  |
| 20/03/18 | 2   | Esercizi su Circuiti Combinatori (Uso del Simulatore) |  |        |  |
| 26/03/18 | 2   | Esercizi su Circuiti Combinatori (Uso del Simulatore) |  |        |  |
| 27/03/18 | 2   | Elementi di Memoria (latches and flip-flop)           |  |        |  |
| 02/04/18 | 2   | Esercizi sugli Elementi di Memoria                    |  |        |  |
| 03/04/18 | 2   | Circuiti Sincroni (Contatori e Registri)              | LTSPICE STUDENT EDITION                            |        |  |
| 09/04/18 | 2   | Esercizi sui Circuiti Sincroni                        | Assegnazione Progetto 1 in LTSPICE STUDENT EDITION |        |  |
| 10/04/18 | 2   | Macchine a Stati Finiti (FSM)                         |  |        |  |
| 16/04/18 | 2   | Esercizi su FSM                                       |  |        |  |
| 17/04/18 | 2   | Introduzione al VHDL                                  |  |        |  |
| 30/04/18 | 2   | Circuiti Combinatori in VHDL                          |  | ?????? |  |
| 07/05/18 | 2   | Esercizi in VHDL (half-adder and full-adder)          | MODELSIM   |        |  |
| 08/05/18 | 2   | Esercizi in VHDL (BCD Converter)                      |  |        |  |
| 14/05/18 | 2   | VHDL Tecniche di Scrittura                            |  |        |  |
| 15/05/18 | 2   | Circuiti Sincroni in VHDL                             |  |        |  |
| 21/05/18 | 2   | Esercizi VHDL – Logica Combinatoria                   |  |        |  |
| 22/05/18 | 2   | Esercizi VHDL – Progetto di una ALU                   |  |        |  |
| 28/05/18 | 2   | Esercizi VHDL – Scala Mobile                          |  |        |  |
| 29/05/18 | 2   | Esercizi VHDL – Comunicazione Seriale/Parallelo       |  |        |  |
| 04/06/18 | 2   | Esercizi VHDL   |  |        |  |
| 05/06/18 | 2   | Esercizi VHDL   |  |        |  |
| 04/06/18 | 2   | Esercizi VHDL   |  |        |  |
| 05/06/18 | 2   | Attribuzione Progetti                                 | Assegnazione Progetto 2 in ModelSim                |        |  |