



UNIVERSITY OF
PATRAS
ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΑΤΡΩΝ

ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ ΚΑΙ ΠΛΗΡΟΦΟΡΙΚΗΣ

ΑΝΑΦΟΡΑ ΕΡΓΑΣΤΗΡΙΑΚΩΝ ΑΣΚΗΣΕΩΝ VLSI

ΑΚΑΔΗΜΑΙΚΟ ΈΤΟΣ 2021-2022

ΣΙΔΕΡΗΣ ΣΤΥΛΙΑΝΟΣ ΑΜ 1075217
ΠΡΩΤΟΠΑΠΑ ΜΑΡΙΑ ΕΛΕΝΗ ΑΜ:1080453

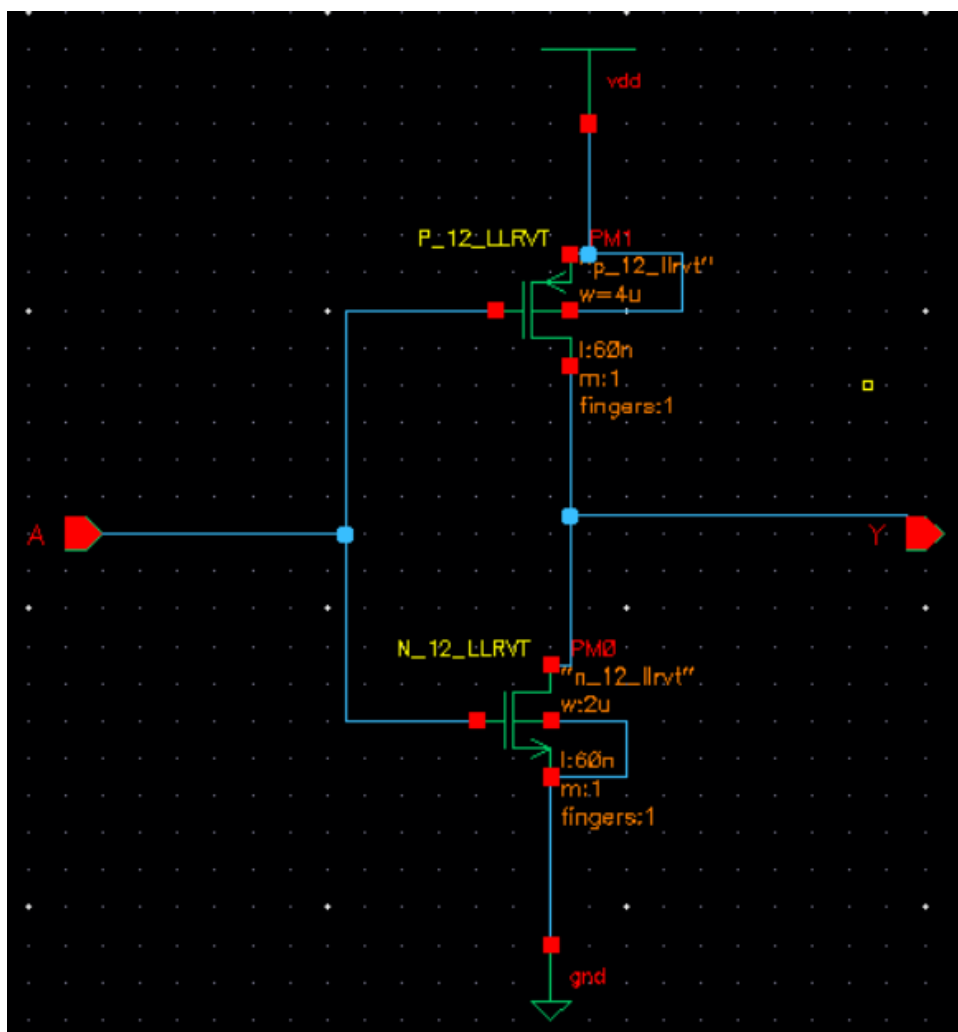
ΑΣΚΗΣΗ 1

ΕΡΩΤΗΜΑ 1

Σε αυτή την άσκηση καλούμαστε να κατασκευάσουμε μια πύλη NOT με Cmos τεχνολογία. Μετά θα κάνουμε μια transient ανάλυση έτσι ώστε να πάρουμε χρόνους ανόδου και καθόδου όπως επίσης και χρόνο διάδοσης. Έπειτα θα κάνουμε μια DC ανάλυση στην τάση εξόδου ως προς την τάση εισόδου και να βρούμε από εκεί κάποιες σημαντικές παραμέτρους όπως V_{IH} , V_{OH} , V_{OL} .

Σχεδιάσαμε το κύκλωμα όπως είναι φυσικό με ένα pmos(pullup) και ένα nmos(pulldown) τρανζίστορ. Βάλαμε τάση τροφοδοσίας μια πηγή συνεχούς τάσης 1V και για είσοδο μια παλμοσειρά με μέγιστη τάση 1V και ελάχιστη 0V. Επίσης βάλαμε χρόνο ανόδου και χρόνο καθόδου 10nsec για να έρθουμε πιο κοντά στην πραγματικότητα σαν να έρχεται το σήμα από έξοδο μιας άλλης πύλης. Τέλος βάλαμε και έναν πυκνωτή στην έξοδο για να μπει μια χωρητικότητα σαν να οδηγούμε μια άλλη πύλη.

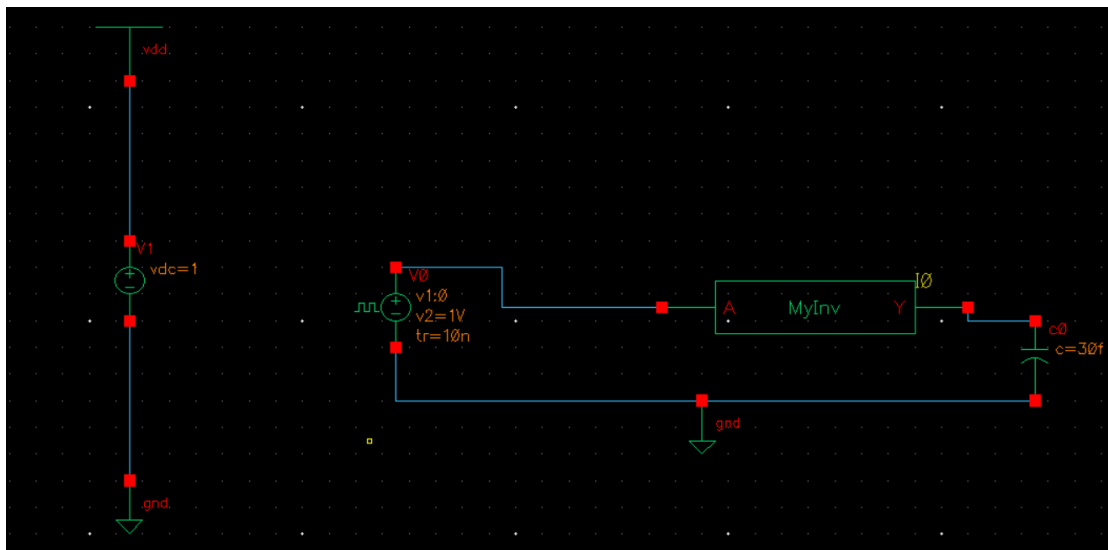
ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ INVERTER1 ΜΕ FINGER 1



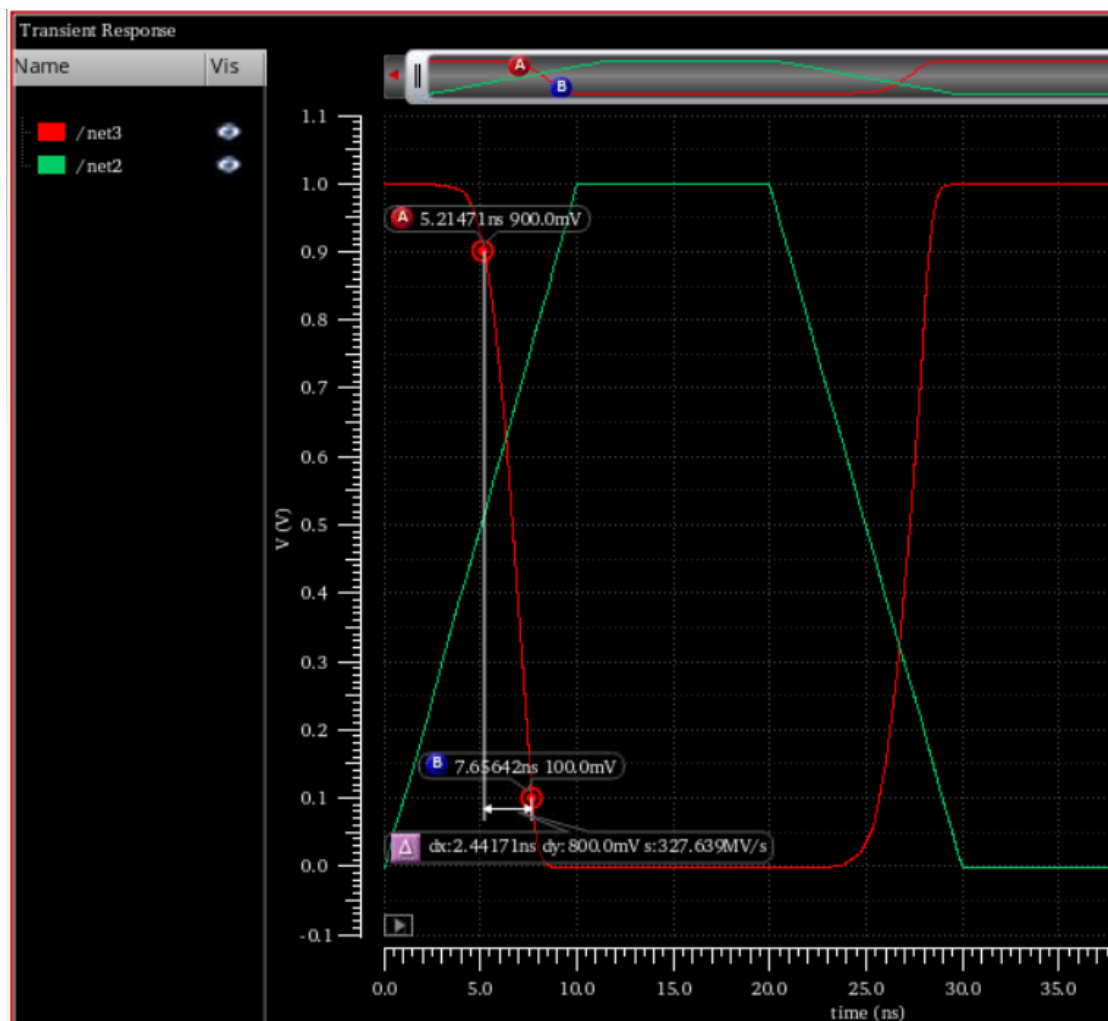
ΣΥΜΒΟΛΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ INVERTER

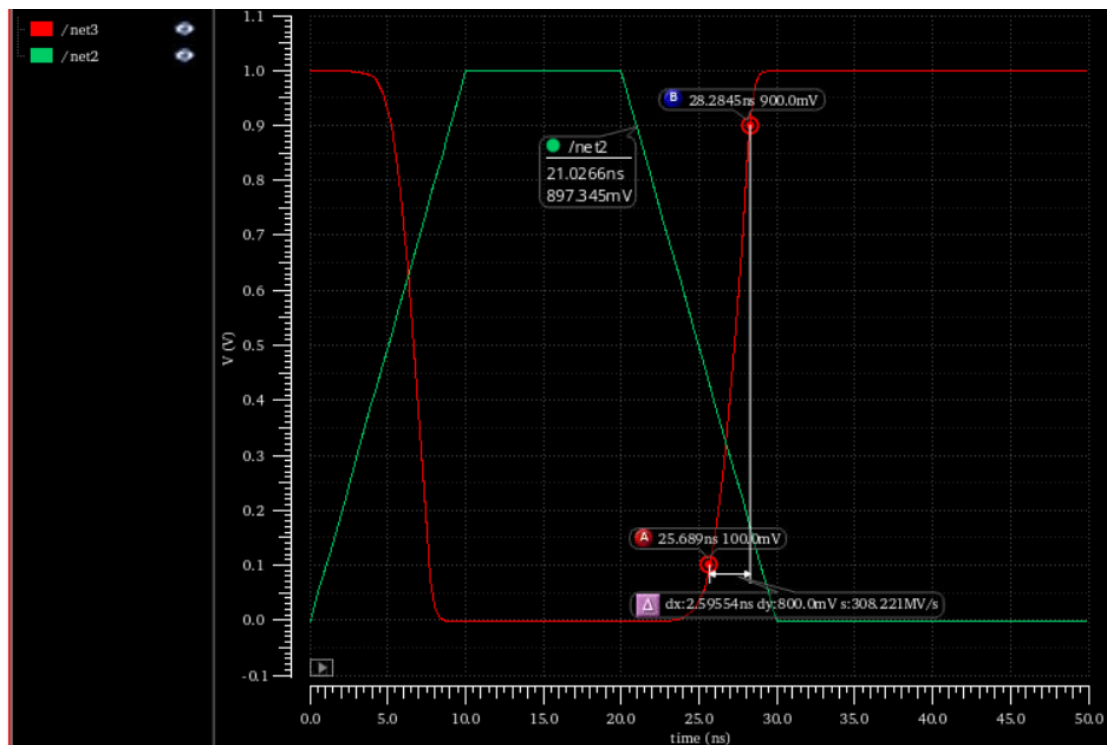


ΔΗΜΙΟΥΡΓΙΑ TEST BENCH



RISE-FALL TIME ΕΞΟΔΟΥ



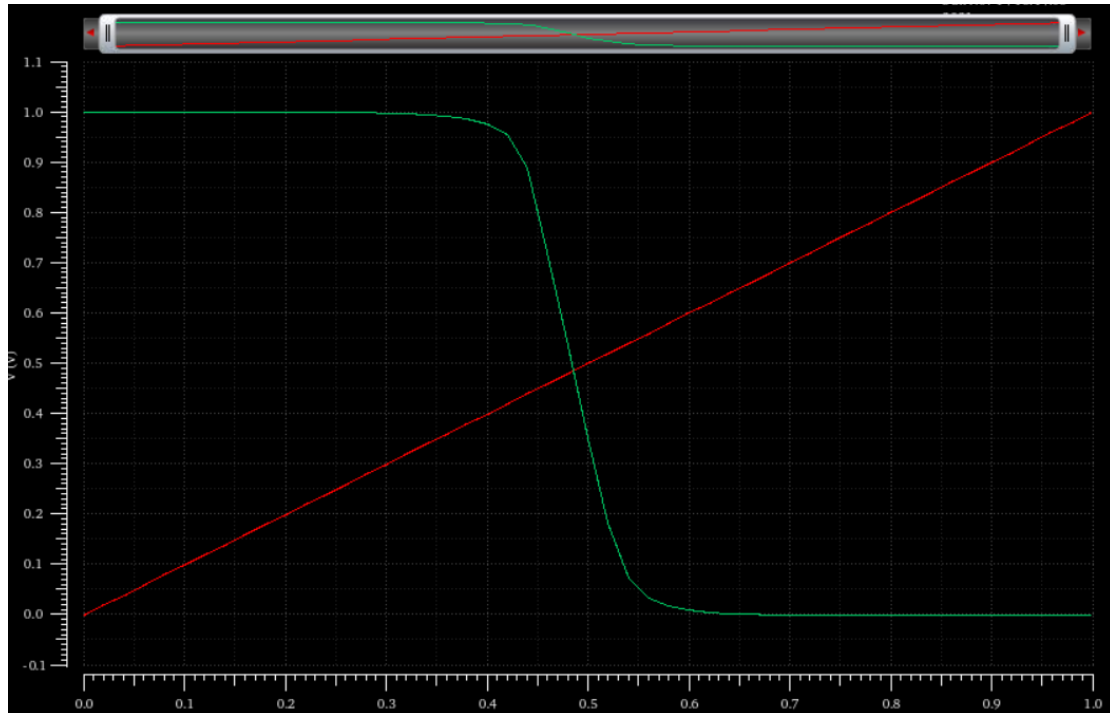


ΣΗΜΕΙΩΣΗ: Το fall time και rise time υπολογίστηκαν από τη διαφορά χρόνου από την στιγμή που η τάση εξόδου ήταν στο 90% έως την στιγμή που ήταν στο 10% και αντίθετα.

ΑΝΑΛΥΣΗ DC

Πράσινο: τάση εξόδου

κόκκινο :συνάρτηση $\chi=y$

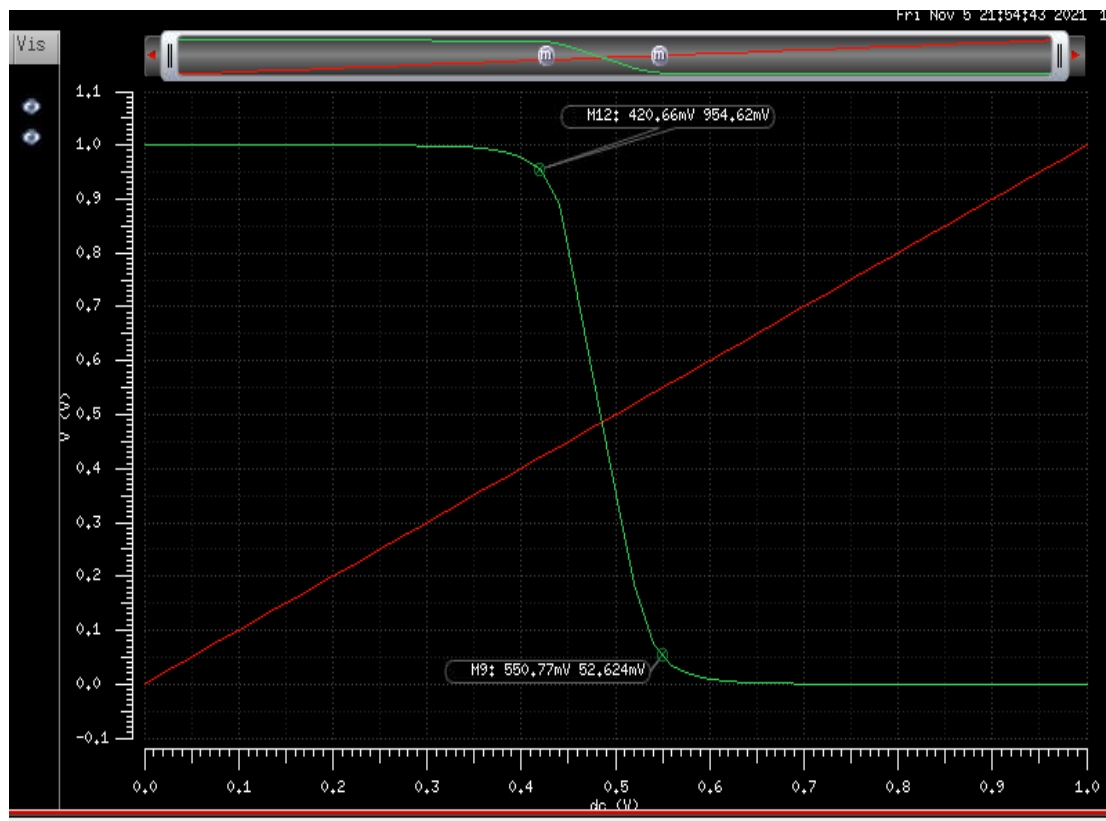


Από την γραφική παράσταση μπορούμε να βρούμε σημαντικούς παραμέτρους όπως V_{IH} , V_{OH} , V_{IL} , V_{IH} τάση μετάβασης τάση μετάβασης είναι η τάση που η τάση εξόδου και εισόδου έχουν την ίδια τιμή. Είναι μια κατάσταση που δεν θέλουμε να παραμείνουμε για αρκετά nsec διότι άγουν και τα δυο τρανζίστορ του αντιστροφέα σε εκείνη την χρονική στιγμή.

Οι τάσεις V_{IH} , V_{OH} , V_{IL} , V_{IH} υπολογίζονται από τα σημεία της γραφικής παράστασης που η παράγωγος θα είναι ίση με -1.



Υπολογισμός βάζοντας δυο σημεία στις κατάλληλες θέσεις:



- $V_{IL} = 420,66\text{mV}$
- $V_{IH} = 550,77\text{mV}$
- $V_{OL} = 52,62\text{mV}$
- $V_{OH} = 954,62\text{mV}$

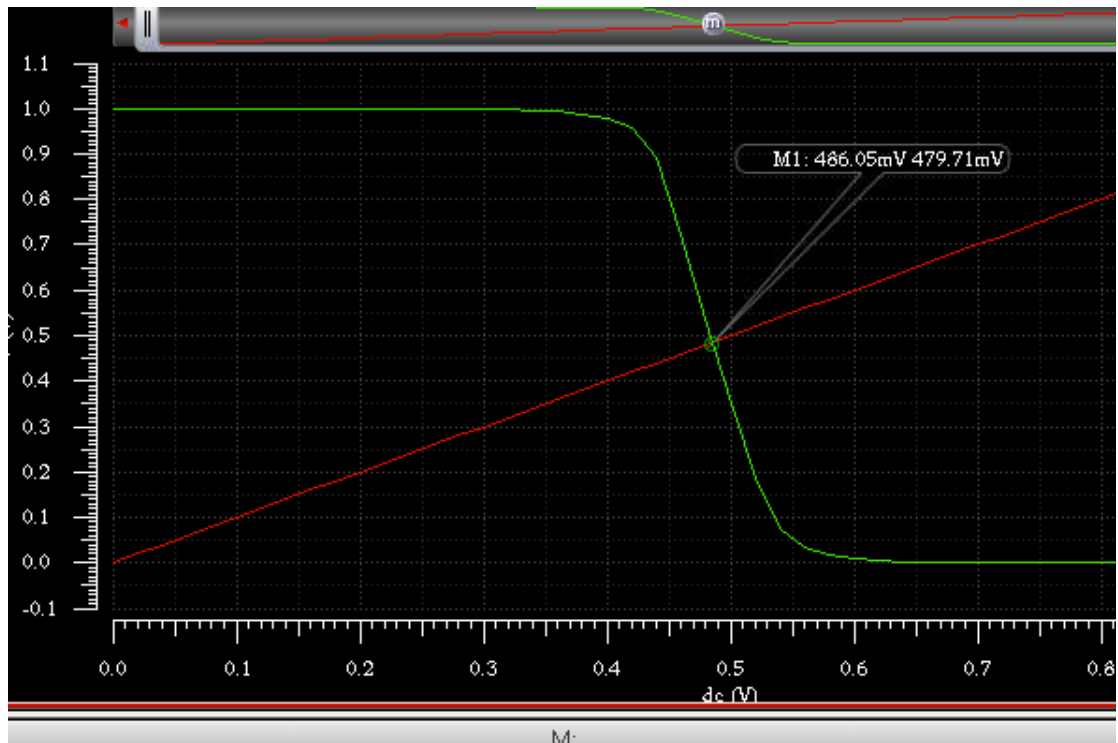
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου:

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 954,62\text{mV} - 550,77\text{mV} = 403,85\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 420,66\text{mV} - 52,62\text{mV} = 368,04\text{mV}$$

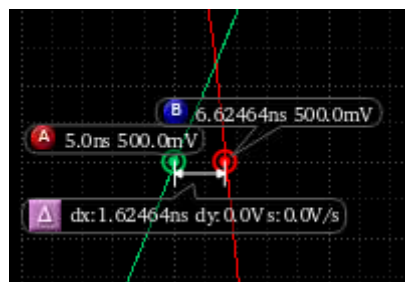
Τάση μετάβασης = 0,48V



Το διάστημα όπου ο αντιστροφέας είναι στην φάση μετάβασης είναι όταν η τάση εισόδου είναι αναμεσά από V_{IL} και V_{IH} .

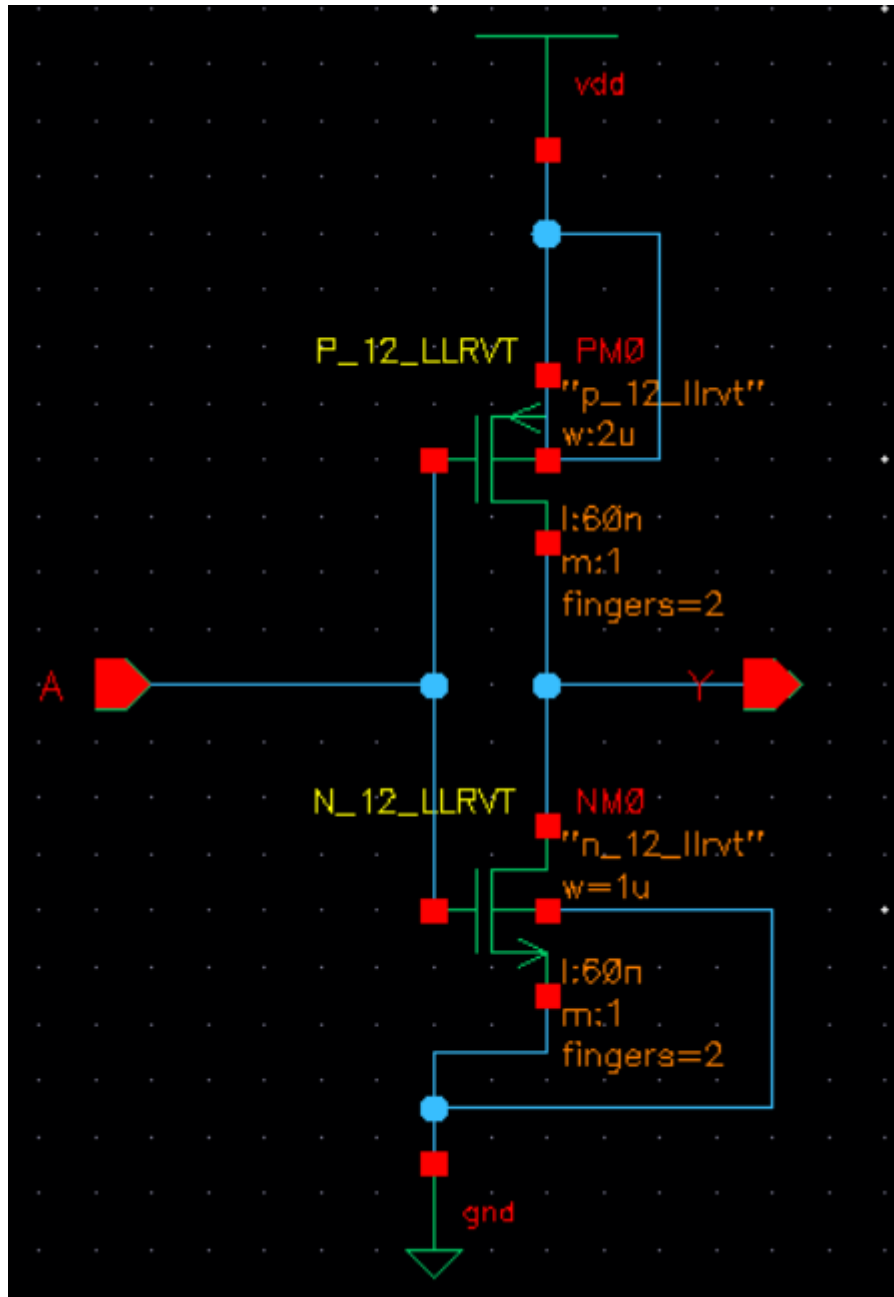
ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ

Ο χρόνος που απαιτείται για να φτάσει η έξοδος στο 50% του τελικού επιπέδου εξόδου, όταν η είσοδος αλλάζει στο 50% του τελικού επιπέδου εισόδου.

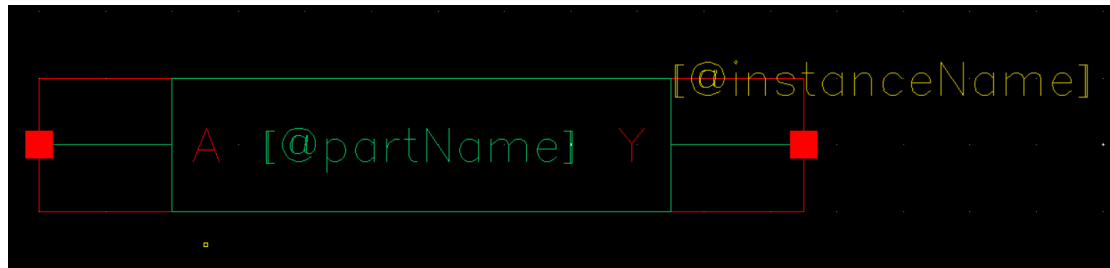


ΕΡΩΤΗΜΑ 2

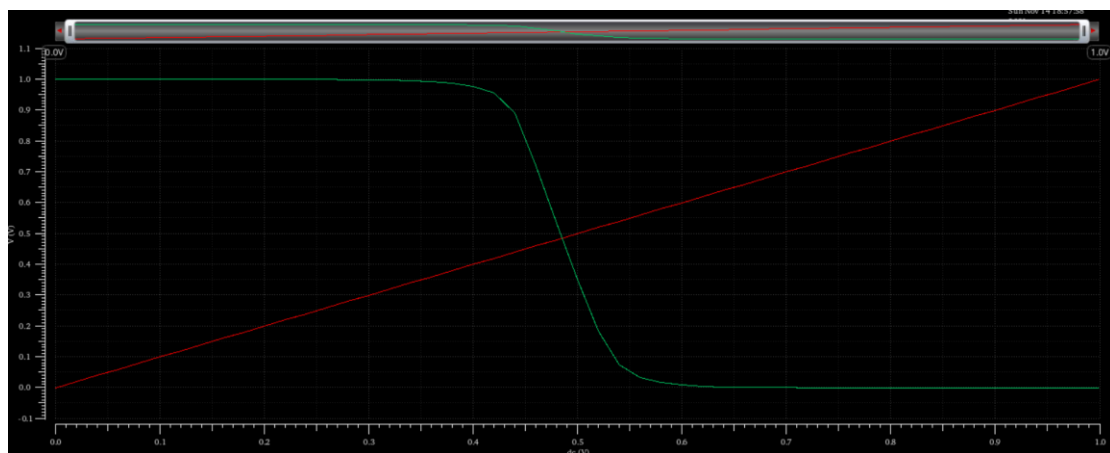
ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ INVERTER2 ΜΕ FINGER 2



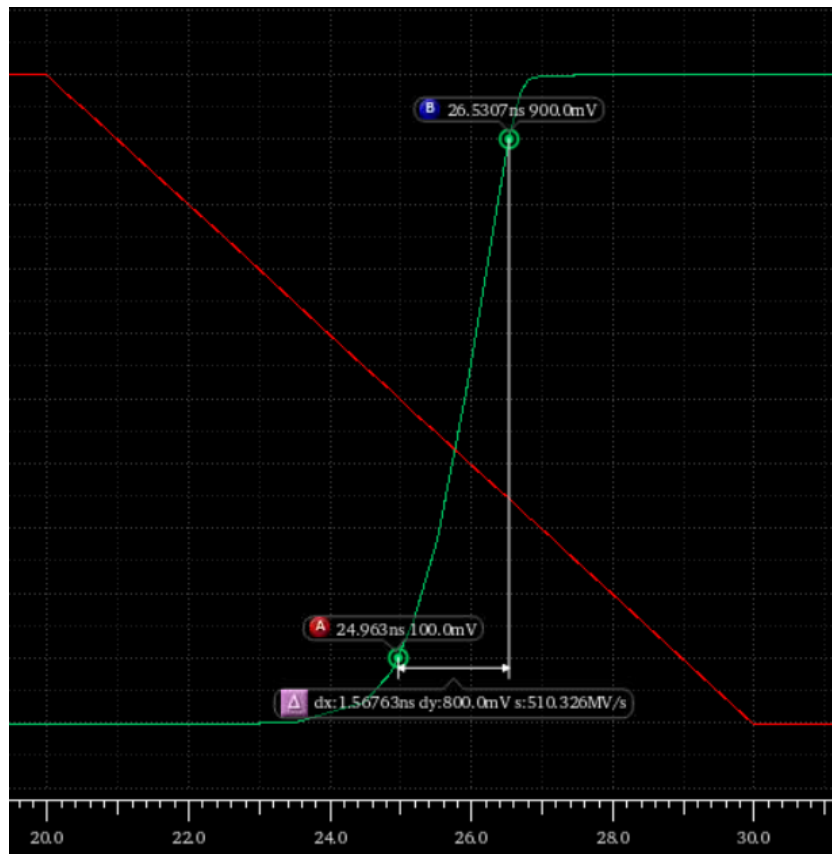
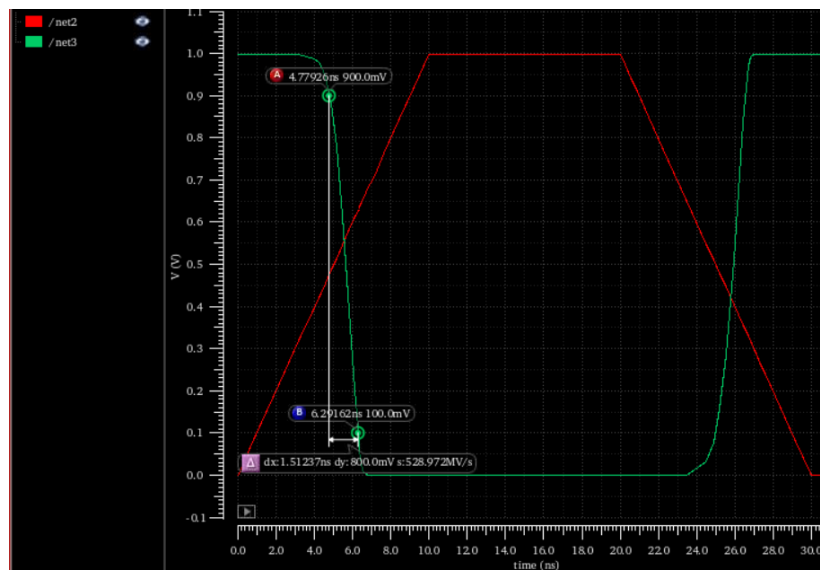
ΣΥΜΒΟΛΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ INVERTER



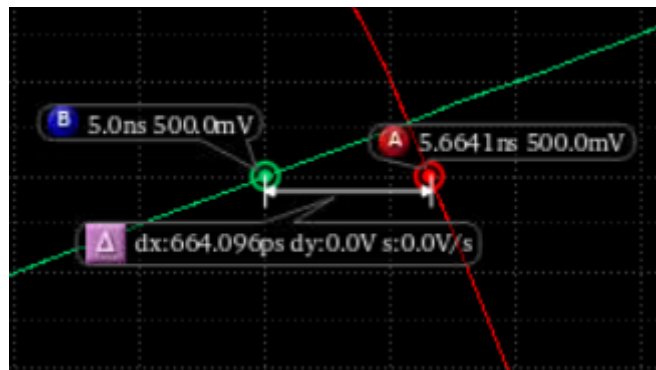
ΑΝΑΛΥΣΗ DC ΕΞΟΔΩΝ



RISE-FALL TIME ΕΞΟΔΟΥ



ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ



	INVERTER 1	INVERTER 2
t_f	2.4417ns	1.51237ns
t_r	2.59554ns	1.56763ns
t_{phl}	1.6246ns	664.096ps
t_{plh}	2.2921ns	918.079ps

ΣΥΜΠΕΡΑΣΜΑΤΑ

Η αλλαγή που κάναμε ήταν να κάνουμε τα τρανζίστορ να έχουν 2 fingers. Ο αριθμός των fingers τότε η αντίσταση μειώνεται καθώς η πύλη συμπεριφέρεται τώρα ως 2 παράλληλες αντιστάσεις και έτσι η συνολική αντίσταση μειώνεται. Έτσι καταφέραμε να κατασκευάσουμε ένα inverter το οποίο και μεταβάλλει την κατάστασή του πιο γρήγορα (κατά 1ns περίπου) και ανταποκρίνεται πιο γρήγορα στις αλλαγές που δέχεται στην είσοδο (κατά 1ns περίπου επίσης).

Σε αυτή την άσκηση ήταν μια γνωριμία με το πρόγραμμα cadence και τις δυνατότητες του. Με τις αναλύσεις transient και DC είδαμε αρκετά χαρακτηριστικά του αντιστροφέα που κατασκευάσαμε.

ΑΣΚΗΣΗ 2

Σε αυτήν την άσκηση καλούμαστε να σχεδιάσουμε μια πύλη Nand δυο εισόδων με τεχνολογία Cmos. Χρειαζόμαστε συνολικά 4 τρανζίστορ δυο nmos(pull down)και δυο pmos(pullup).

Οι διαστάσεις αυτών καθορίστηκαν ρητά από την εκφώνηση:

Nmos: μήκος καναλιού 60nm πλάτος καναλιού 300nm

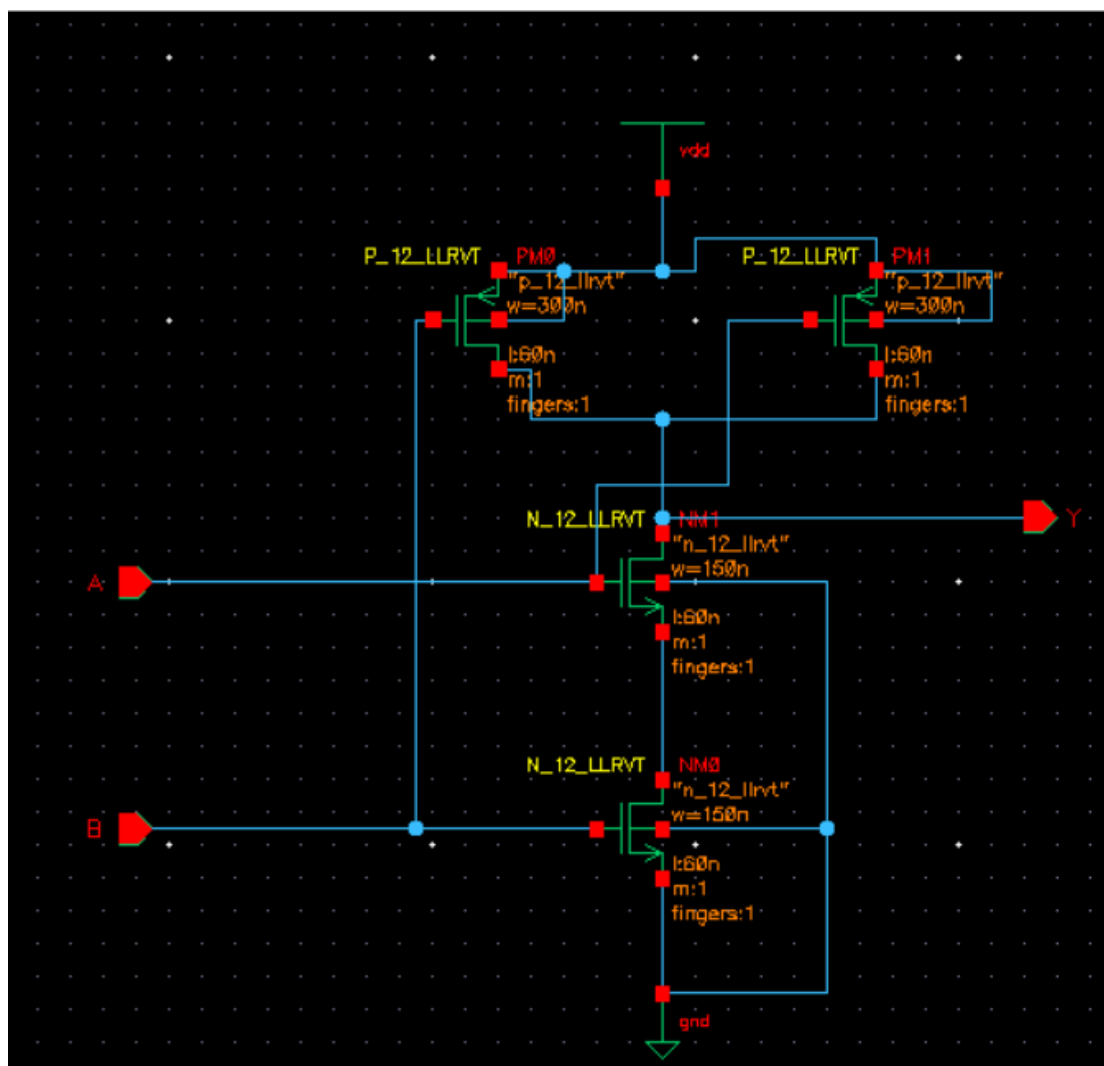
Pmos: μήκος καναλιού 60nm πλάτος καναλιού 150nm

Για να έχουμε συμμετρία θα μπορούσαμε να είχαμε ίδιες διαστάσεις στα τρανζίστορ αφού στο pulldown έχουμε 2 τρανζίστορ σε σειρά ενώ στο pullup δυο παράλληλα.

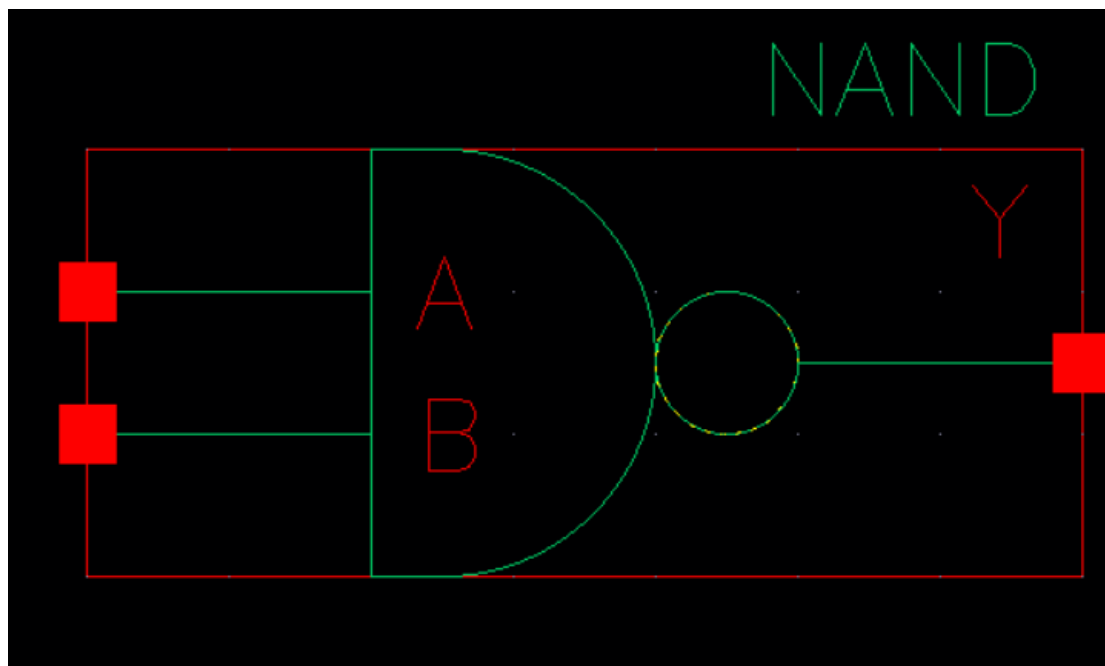
Βάλαμε τάση τροφοδοσίας 1V και σε κάθε είσοδο βάλαμε μια παλμοσειρά για να τσεκάρουμε το κύκλωμα μας. Για να πάρουμε όλες τις δυνατές εισόδους βάλαμε στην μια είσοδο υποδιπλάσια περίοδο από την άλλη.

ΕΡΩΤΗΜΑ 1

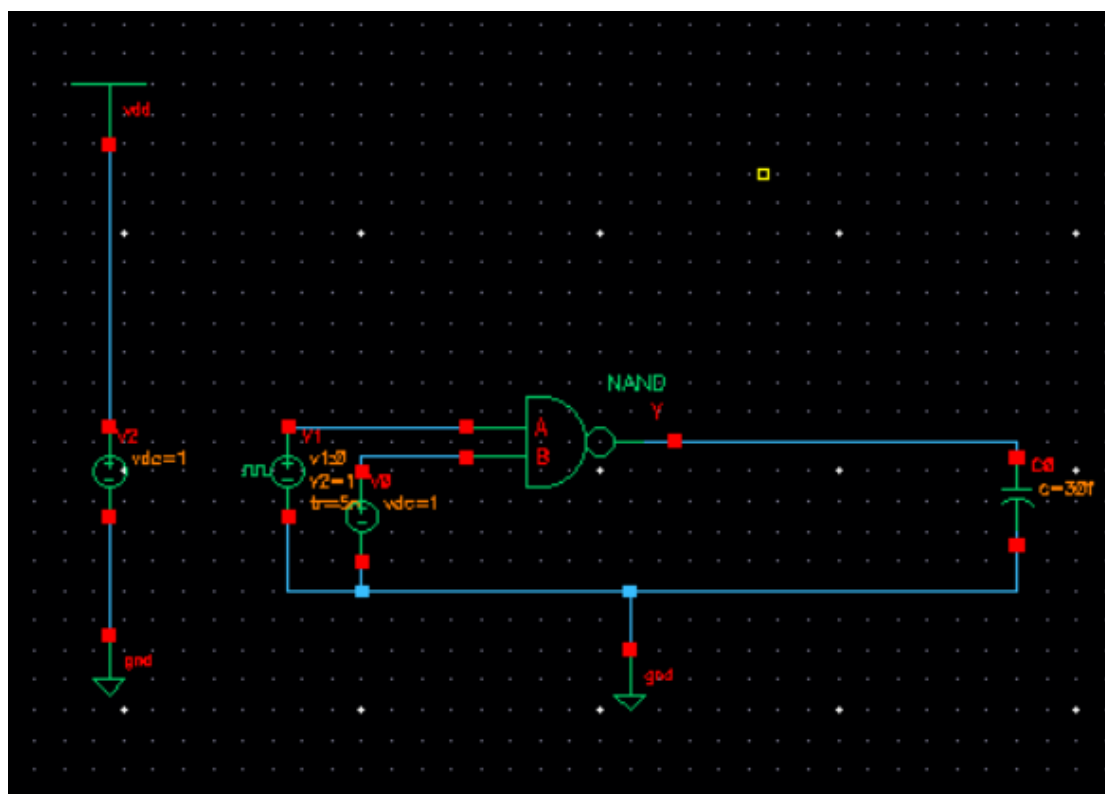
ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ NAND



ΣΥΜΒΟΛΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ



ΔΗΜΙΟΥΡΓΙΑ TEST BENCH

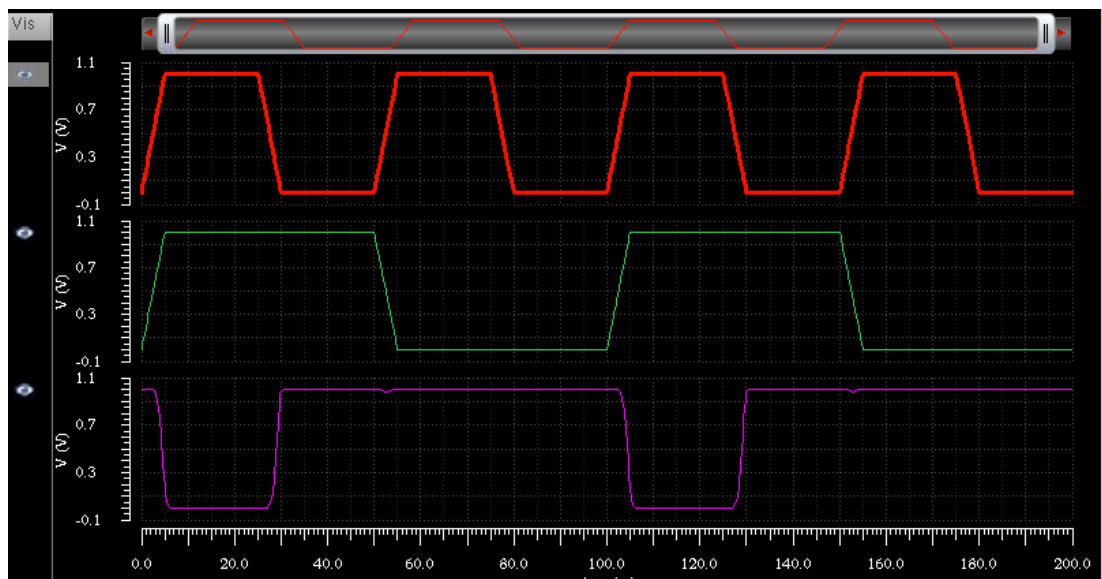


TRANSIENT ANALYSIS

Κόκκινο :είσοδος A

πράσινο :είσοδος B

μωβ :έξοδος πύλης



ΧΡΟΝΟΣ ΑΝΟΔΟΥ ΚΑΙ ΚΑΘΟΔΟΥ



- Χρόνος καθόδου= 1,794nsec
- Χρόνος ανόδου= 1,6186nsec

Υπολογισμός από calculator:

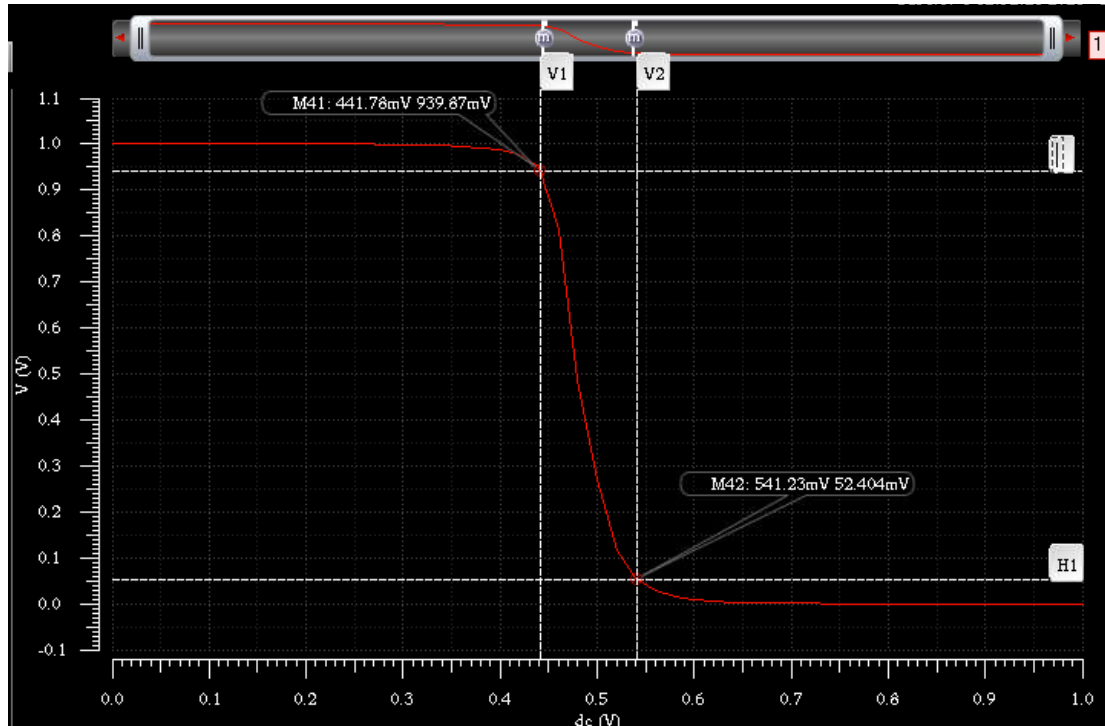
Expression	Value	time (s)	clipX(v(...-9) (V)	Expression	Value
1 riseTime(v(...-9) (V)	1.623E-9	0.000	1.000	fallTime(clipX(...	1.782E-9

Εδώ βλέπουμε την ακρίβεια διότι με την προηγούμενη μέθοδο δεν είχαμε ακρίβεια με το να μαρκαρούμε πάνω στην γραφική παράσταση.

ΑΝΑΛΥΣΗ DC ΕΞΟΔΩΝ

Στην ανάλυση αυτή θα δούμε την έξοδο συνάρτηση της τάσης εισόδου.

Επιλέχθηκαν σημεία που η παράγωγος της συνάρτησης είναι -1. Λόγω ότι έχουμε δυο εισόδους στην πρώτη περίπτωση έγινε με την μια είσοδο στο λογικό 1 και την άλλη να είναι στον οριζόντιο άξονα.



- $V_{IL} = 441,76\text{mV}$
- $V_{IH} = 541,23\text{mV}$
- $V_{OL} = 52,404\text{mV}$
- $V_{OH} = 939,67\text{mV}$

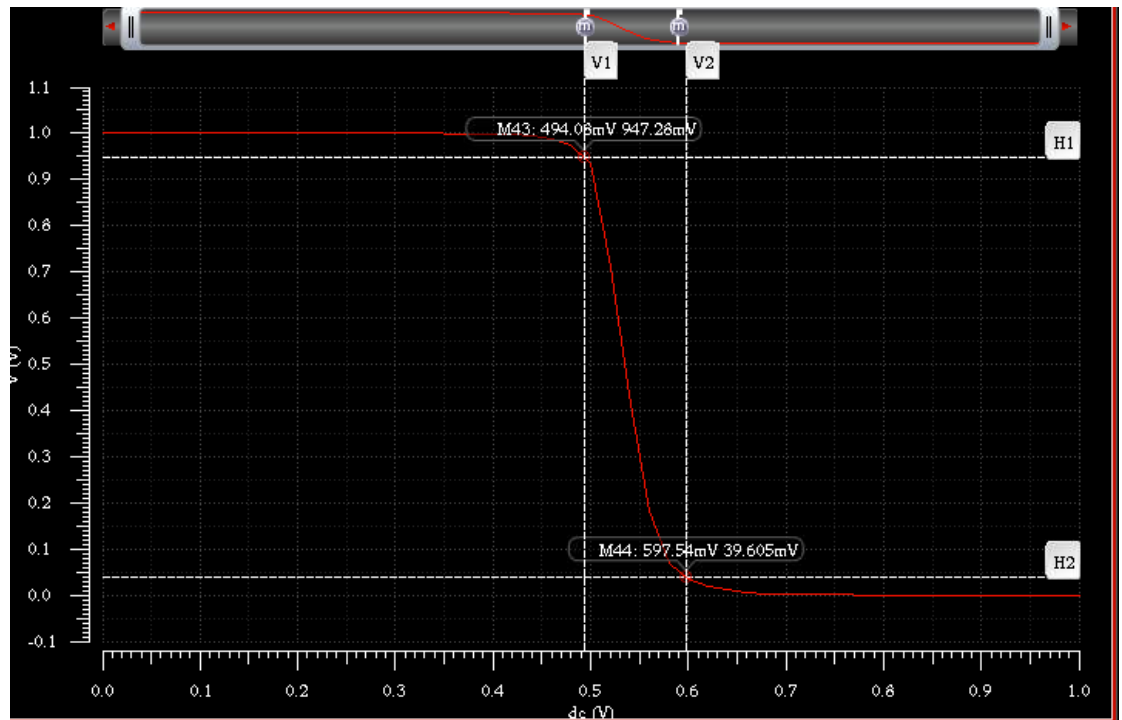
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου.

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 939,67\text{mV} - 541,23\text{mV} = 398,44\text{mV}$$

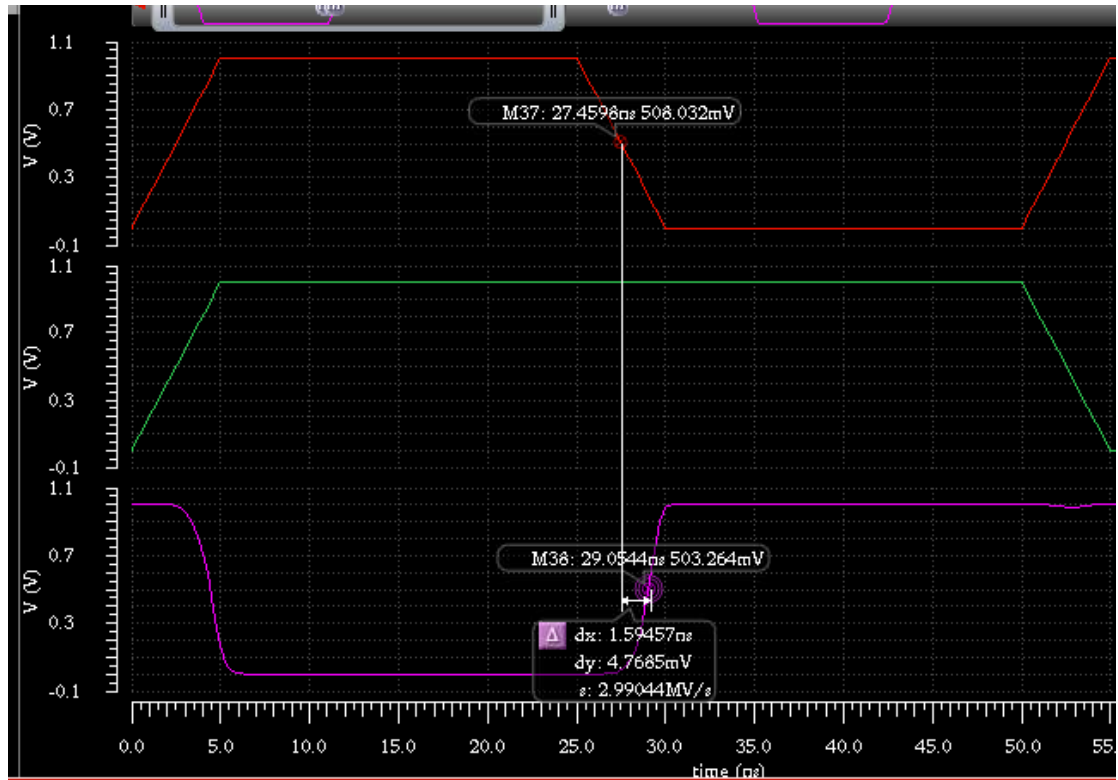
$$NM_L = V_{IL} - V_{OL} = 441,76\text{mV} - 52,404\text{mV} = 389,35\text{mV}$$

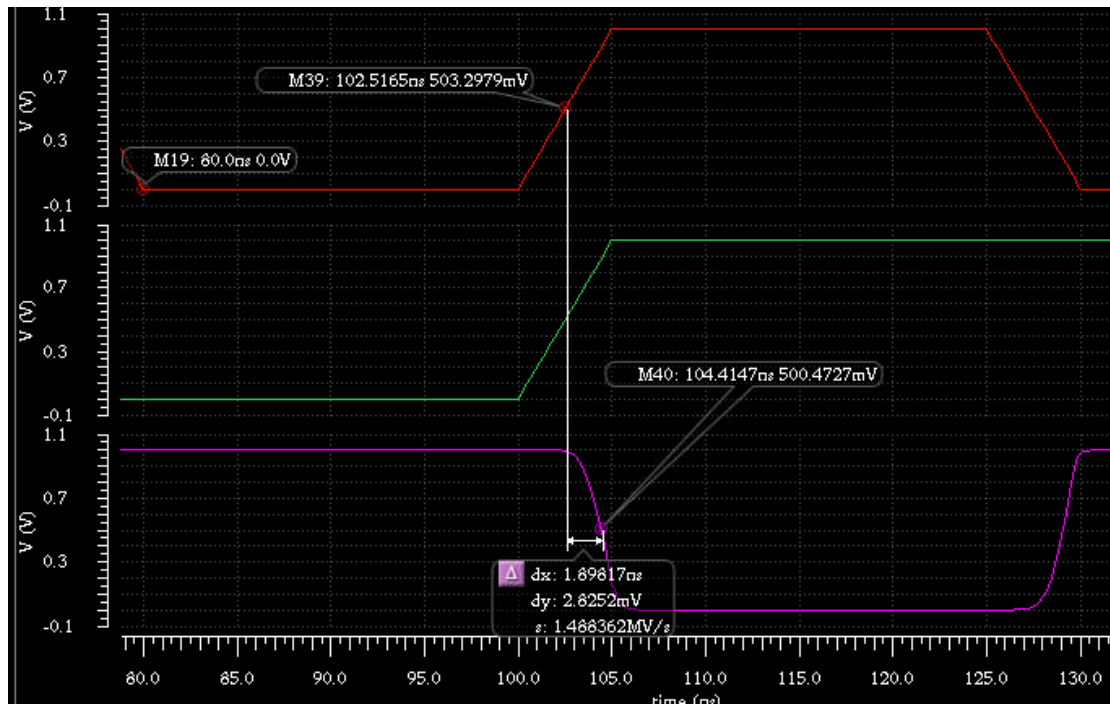
Στην δεύτερη περίπτωση έχουμε και τις δυο εισόδους να αλλάζουν ταυτόχρονα χωρίς δηλαδή μια το ένα τρανζίστορ να είναι <<έτοιμο>>.



Οι διαφορές ίσως οφείλονται σε μη τοποθέτηση των σημείων στην ακριβή θέση.

ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ

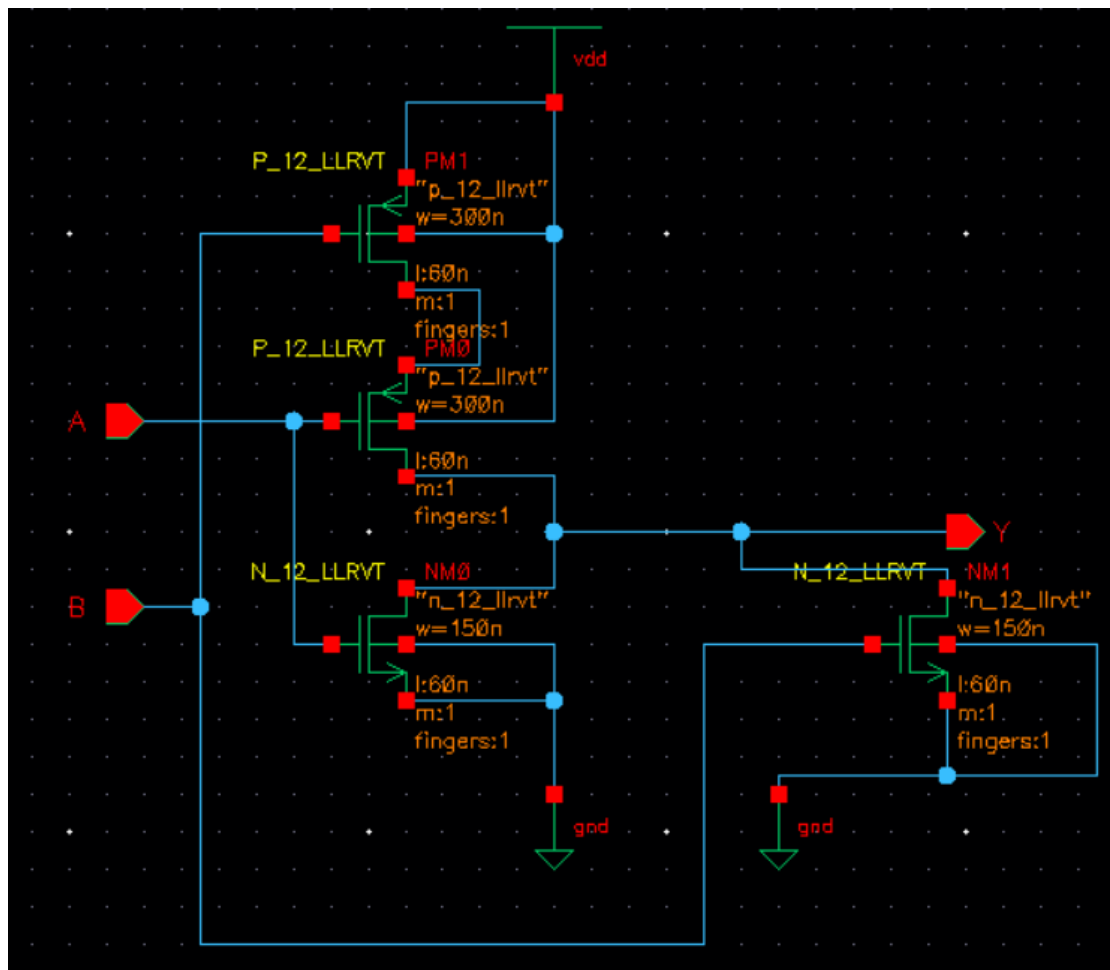




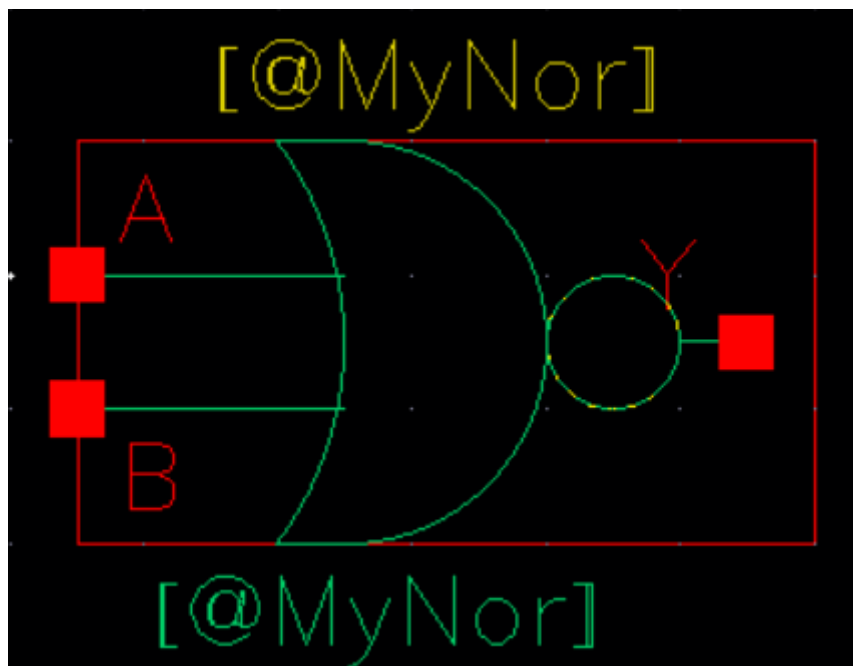
Οπότε η μέση καθυστέρηση διάδοσης υπολογίζεται από τον τύπο $(Tr_{LH} + Tr_{HL})/2 = (1.59457\text{nsec} + 1.69817\text{nsec})/2 = 1,64637\text{nsec}$

ΕΡΩΤΗΜΑ 2

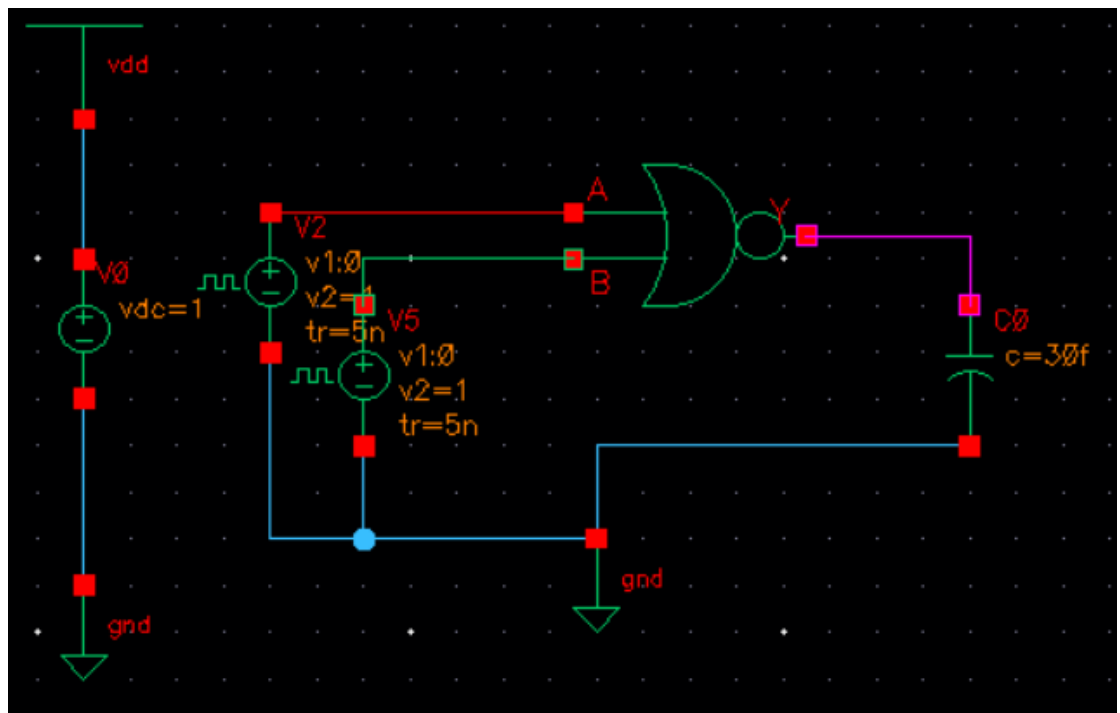
ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ NOR



ΣΥΜΒΟΛΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ



ΔΗΜΙΟΥΡΓΙΑ TEST BENCH

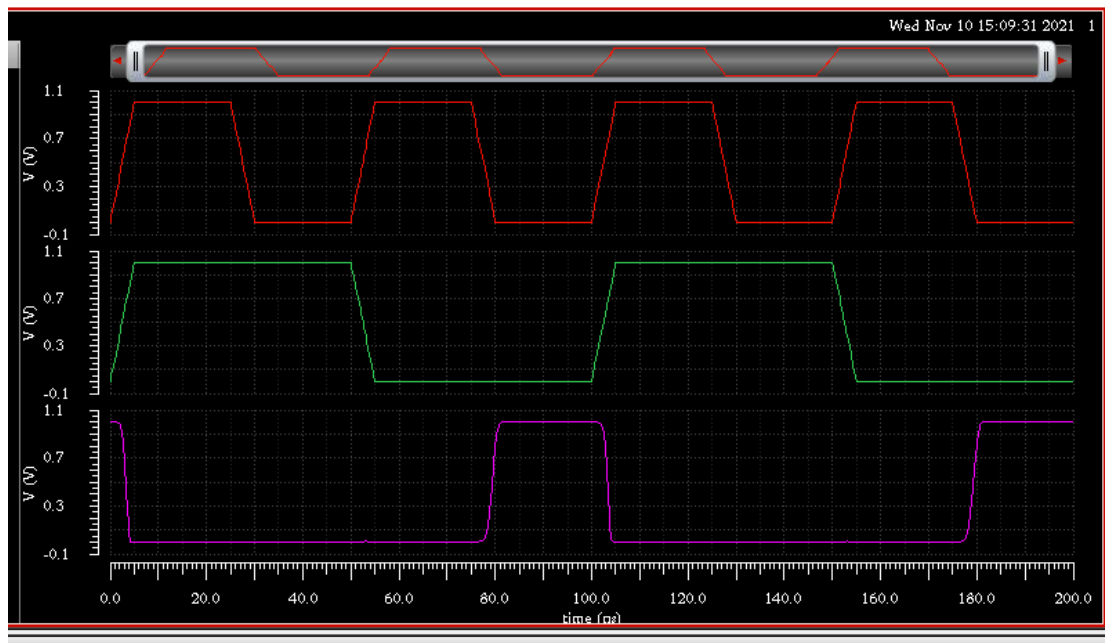


TRANSIENT ΑΝΑΠΑΡΑΣΤΑΣΗ

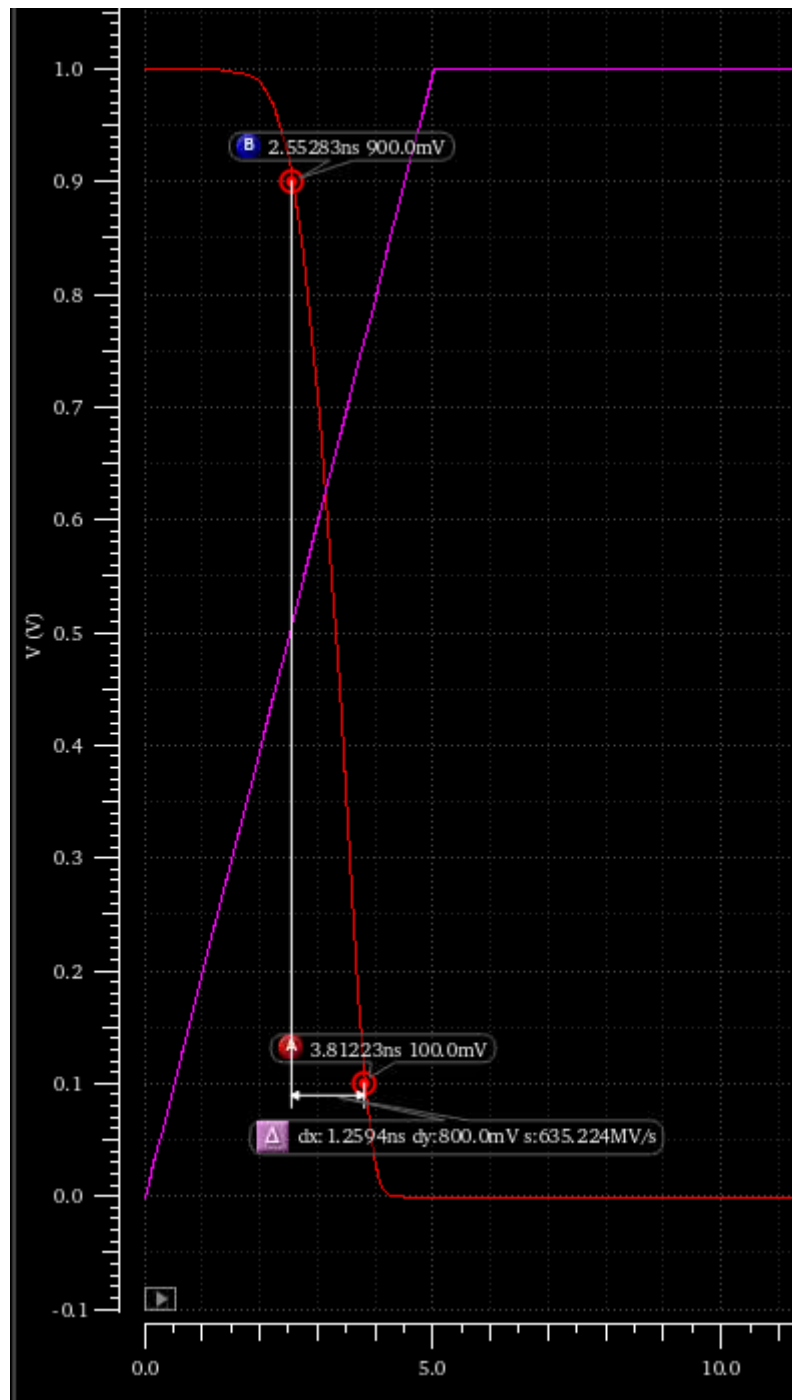
Κόκκινο :είσοδος A

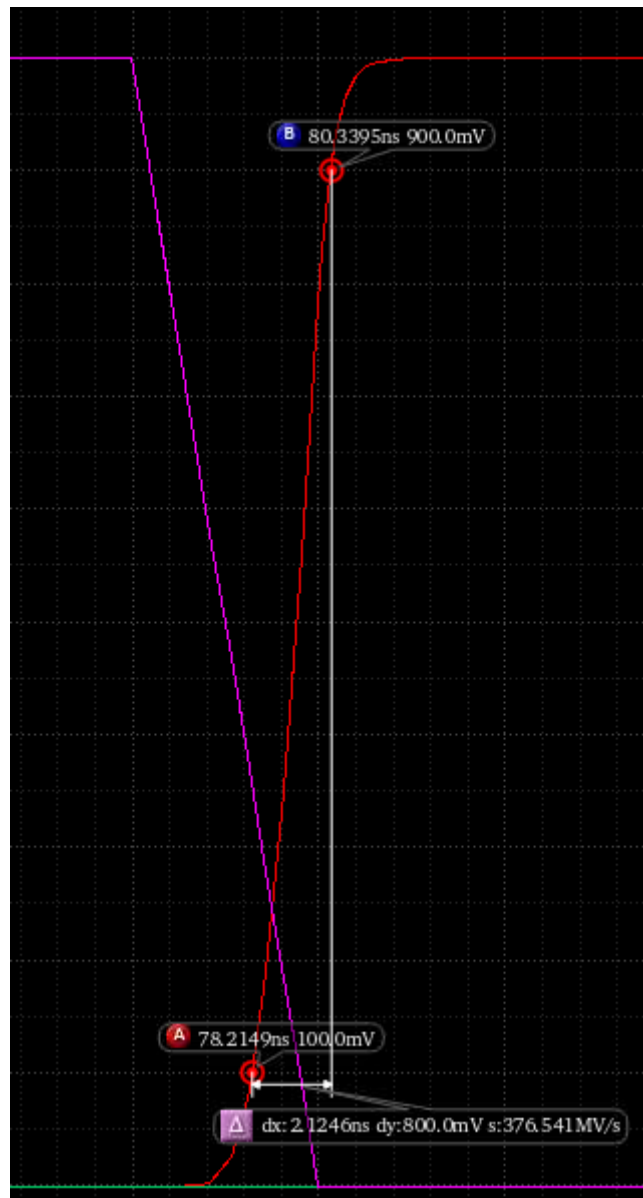
πράσινο :είσοδος B

μοβ : έξοδος πύλης



RISE-FALL TIME ΕΞΟΔΩΝ

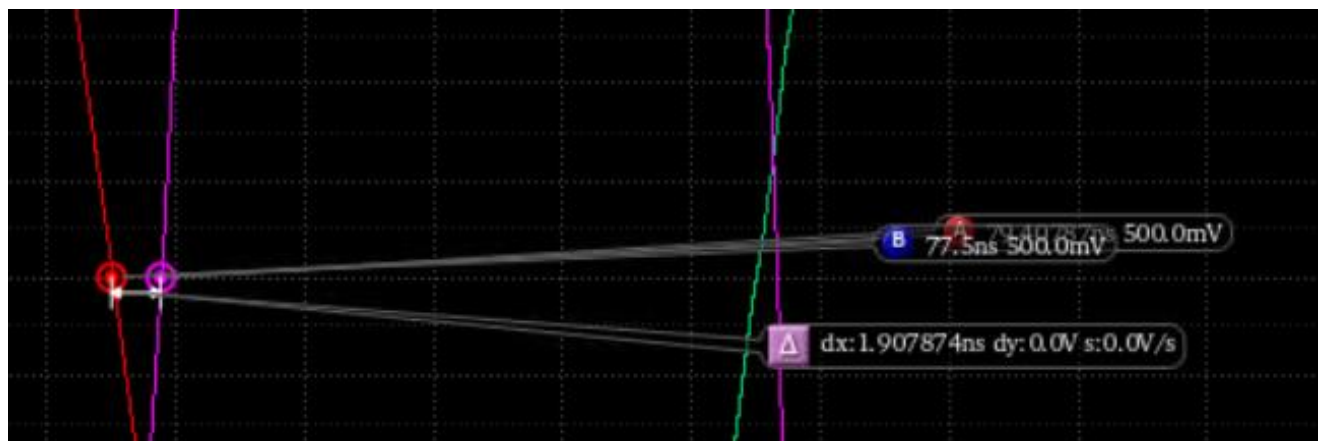




Εικόνα από calculator για μεγαλύτερη ακρίβεια:

riseTime(v("/net3" ?result "tra...)			
Expression	Value	Expression	Value
1 riseTime(v("/n...	2.113E-9	fallTime(v("/net...	1.269E-9

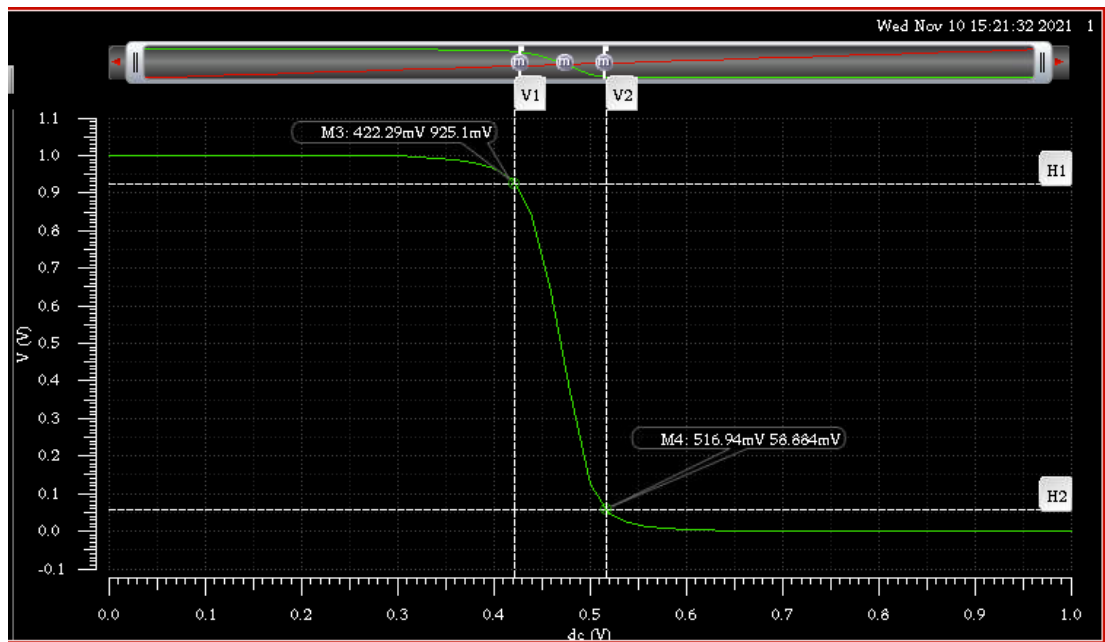
ΚΑΘΥΣΤΕΡΗΣΗ ΔΙΑΔΟΣΗΣ



	NAND	NOR
t_F	2.76659ns	1.2594ns
t_R	2.61019ns	2.1246ns
t_{PHL}	1.5144ns	802.965ps
t_{PLH}	802.965ps	1.90787ns

Λόγω της ασυμμετρίας σε αγωγιμότητα για το pullup και τα pulldown κύκλωμα έχουμε αυτές τις διαφορές στους χρόνους t_{PHL} , t_{PLH} . Οπότε η μέση καθυστέρηση διάδοσης υπολογίζεται από τον τύπο $(T_{PHL}+T_{PLH})/2 = (802.965\text{psec}+ 1.90787 \text{ nsec})/2 = 1.3554175 \text{ nanoseconds}$

ΑΝΑΛΥΣΗ DC



- $V_{IL} = 422,29\text{mV}$
- $V_{IH} = 516,94\text{mV}$
- $V_{OL} = 58,66\text{mV}$
- $V_{OH} = 925,10\text{mV}$

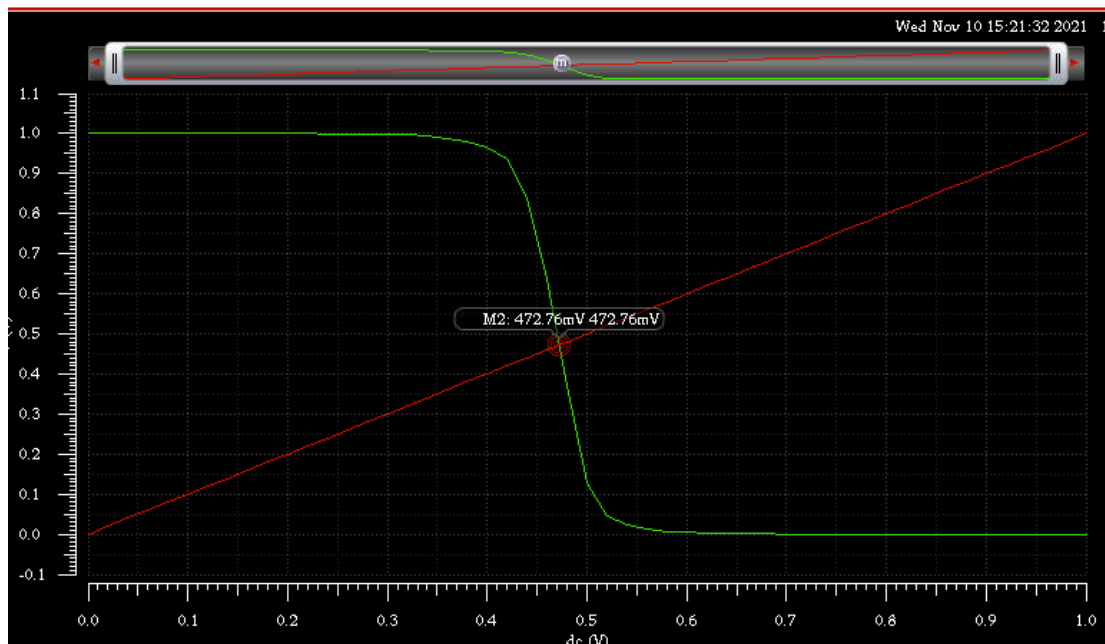
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου:

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 925,10\text{mV} - 516,94\text{mV} = 408,16\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 422,29\text{mV} - 58,66\text{mV} = 363,63\text{mV}$$

Τάση μετάβασης 472,76mV:



Συμπεράσματα

Η άσκηση ολοκληρώθηκε με επιτυχία. Είδαμε ότι σε πύλες με παραπάνω από μια εισόδους θα πρέπει να δείξουμε στην DC ανάλυση μια προσοχή διότι θα πρέπει αν εξετάσουμε όλες τις πιθανούς συνδυασμούς εισόδων .

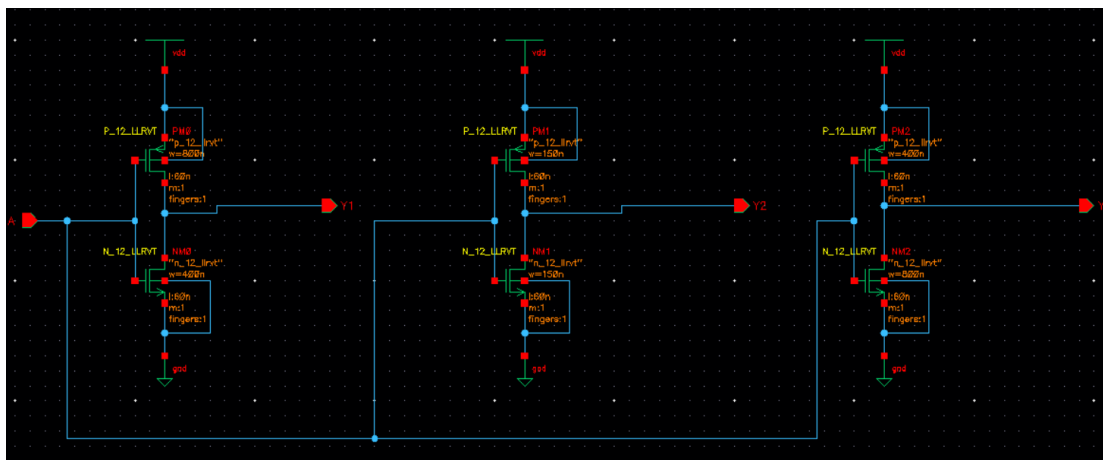
ΑΣΚΗΣΗ 3

Σε αυτή την άσκηση καλούμαστε να σχεδιάσουμε τρεις αντιστροφείς με τεχνολογία **cmos**.

Όπου κάθε ένας αντιστροφέας έχει διαφορετικές διαστάσεις όσο αναφορά το πλάτος των τρανζίστορ. Έτσι με αυτήν την τακτική θα καταφέρουμε να δείξουμε πόσο καθοριστικό ρόλο έχουν οι διαστάσεις των τρανζίστορ και θα μελετήσουμε τι συμβαίνει ανάλογα με τον λόγο b_n/b_p . Θα κάνουμε το πείραμα με χωρητικότητα πυκνωτή 1f και 5f και θα μελετήσουμε τις όποιες διαφορές.

ΕΡΩΤΗΜΑ 1

ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ



Αντιστροφέας με έξοδο Y1:

nmos: πλάτος 400nm _ μήκος 60nm

pmos: πλάτος 800nm _ μήκος 60nm

Αντιστροφέας με έξοδο Y2:

nmos: πλάτος 150nm _ μήκος 60nm

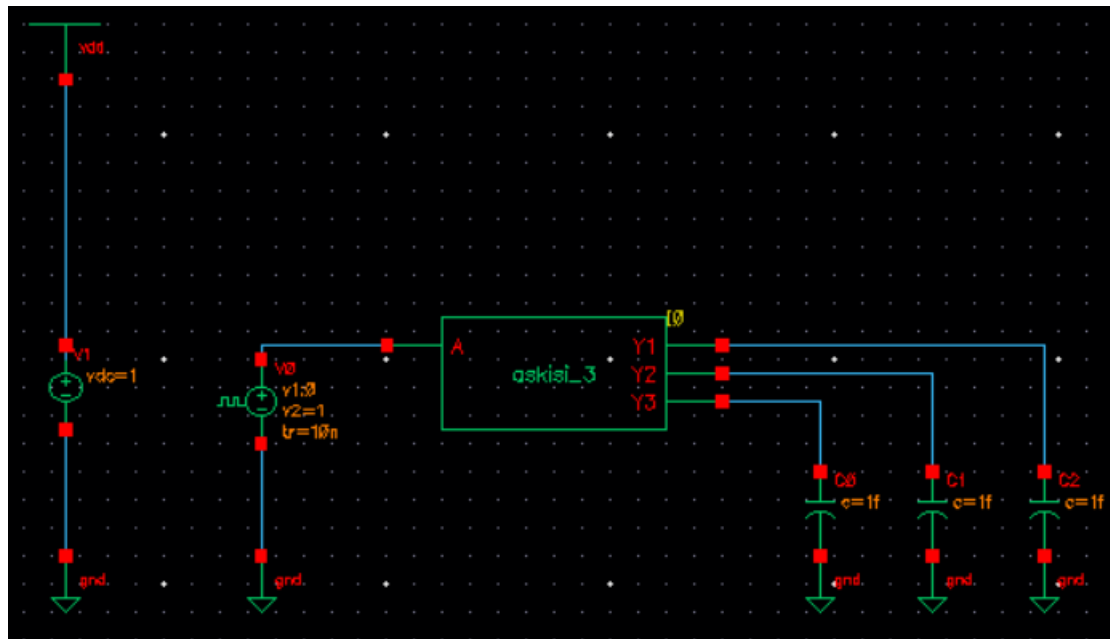
pmos: πλάτος 150nm _ μήκος 60nm

Αντιστροφείας με έξοδο Y3:

nmos: πλάτος 800nm μήκος 60nm

pmos: πλάτος 400nm μήκος 60nm

ΔΗΜΙΟΥΡΓΙΑ TEST BENCH



TRANSIENT ANALYSIS

Σε αυτή την άσκηση καλούμαστε να σχεδιάσουμε τρεις αντιστροφείς με τεχνολογία **cmos**.

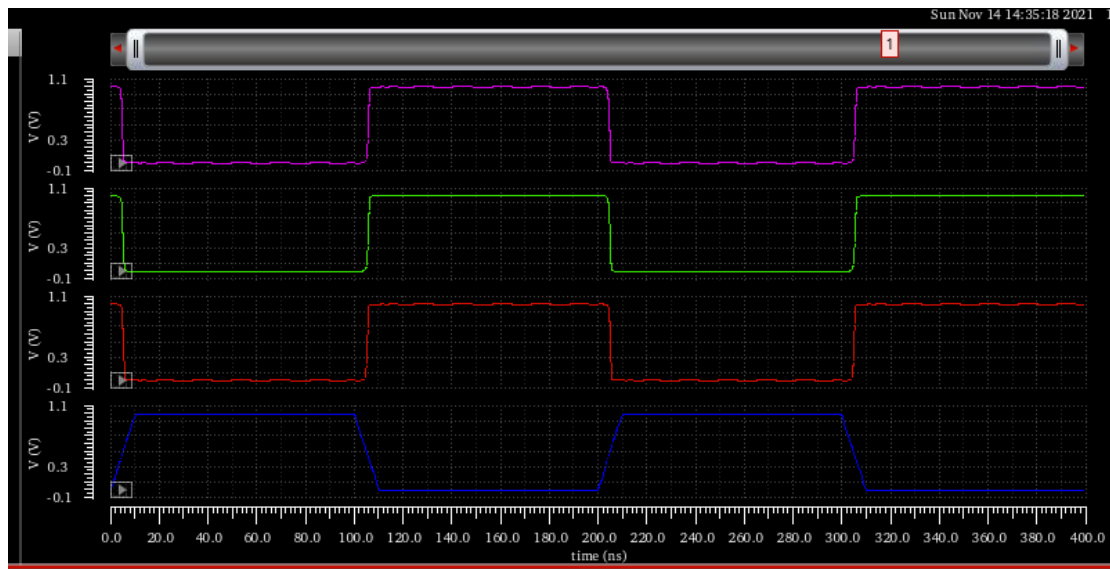
Όπου κάθε ένας αντιστροφείας έχει διαφορετικές διαστάσεις όσο αναφορά το πλάτος των τρανζίστορ. Έτσι με αυτήν την τακτική θα καταφέρουμε να δείξουμε πόσο καθοριστικό ρόλο έχουν οι διαστάσεις των τρανζίστορ και θα μελετήσουμε τι συμβαίνει ανάλογα με τον λόγο b_n/b_p . Θα κάνουμε το πείραμα με χωρητικότητα πυκνωτή 1f και 5f και θα μελετήσουμε τις όποιες διαφορές.

Μπλε: εισόδος

κόκκινο: Y1

πρασίνο: Y2

μοβ: Y3



ΧΡΟΝΟΙ ΑΝΟΔΟΥ ΚΑΘΟΔΟΥ

Για να αποφύγουμε την κούραση του αναγνώστη παρουσιάζουμε μετρήσεις μόνο από calculator:

Αντιστροφέας με έξοδο Y1 και πυκνωτή $c=1fF$:

riseTime(v("/net5" ?result "tran") 0.1 ...			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.029E-9	fallTime(v("/net5...	1.012E-9

Αντιστροφέας με έξοδο Y1 και πυκνωτή $c=5fF$:

riseTime(v("/net5" ?result "tran") 0.1 ...			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.295E-9	fallTime(v("/net5...	1.232E-9

Αντιστροφέας με έξοδο Y2 και πυκνωτή $c=1fF$:

riseTime(v("/net4" ?result "tran") 0.1 ...			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.097E-9	fallTime(v("/net4...	1.061E-9

Αντιστροφείας με έξοδο Y2 και πυκνωτή $c=5fF$:

riseTime(v("/net4" ?result "tran") 0.1... ✕			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.621E-9	fallTime(v("/net4...	1.468E-9

Αντιστροφείας με έξοδο Y3 και πυκνωτή $c=1fF$:

riseTime(v("/net3" ?result "tran") 0.1... ✕			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.023E-9	fallTime(v("/net3...	1.011E-9

Αντιστροφείας με έξοδο Y2 και πυκνωτή $c=5fF$:

riseTime(v("/net3" ?result "tran") 0.1... ✕			
Expression	Value	Expression	Value
1 riseTime(v("/net...	1.328E-9	fallTime(v("/net3...	1.218E-9

ΣΥΜΠΕΡΑΣΜΑ

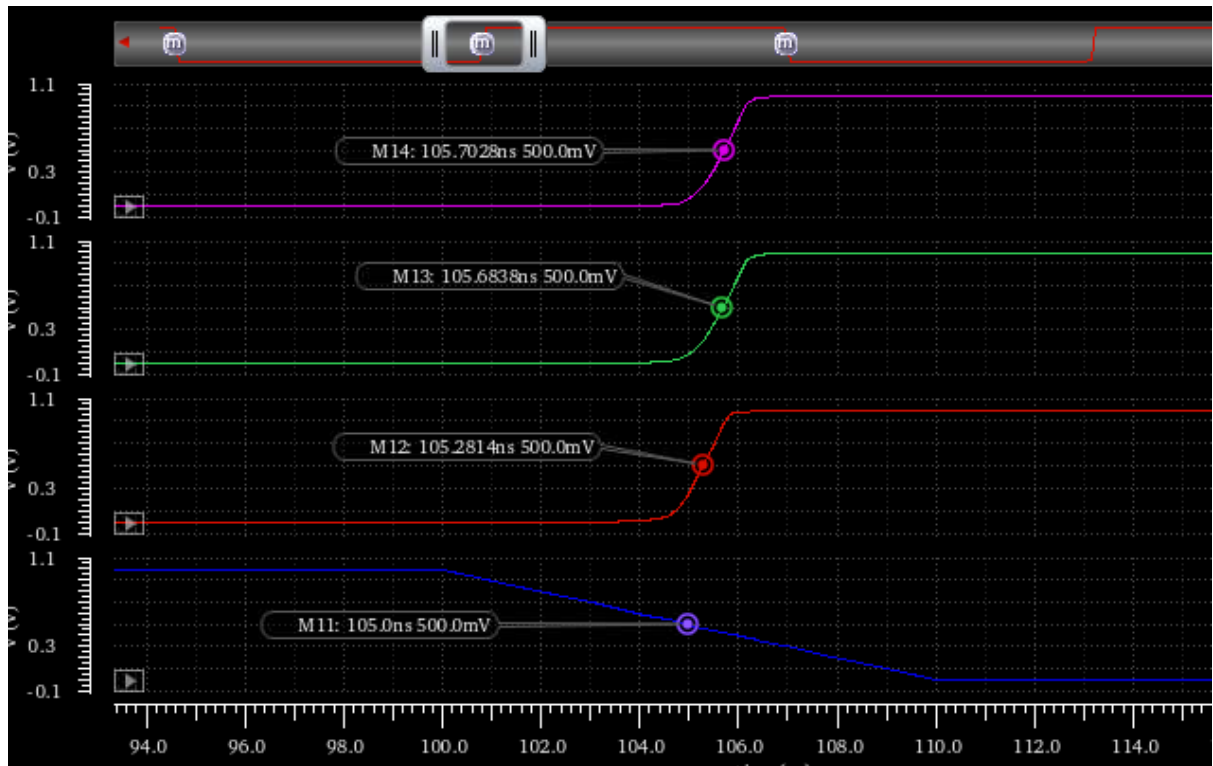
Παρατηρούμε πως με πυκνωτή με χωρητικότητα $5fF$ οι χρόνοι ανόδου – καθόδου έχουν αυξηθεί κάτι αναμενόμενο διότι κατά την φόρτιση της εξόδου έχουμε να φορτίσουμε μεγαλύτερη χωρητικότητα και κατά την αποφόρτιση της εξόδου έχουμε να αποφορτίσουμε μεγαλύτερη χωρητικότητα.

ΧΡΟΝΟΙ ΔΙΑΔΟΣΗΣ ($C=1\text{fF}$)

Μπλε: εισόδος κόκκινο: Y1

πρασινό: Y2

μοβ: Y3



Y1: $T_{PLH} = 0,281\text{nsec}$

Y2: $T_{PLH} = 0,683\text{nsec}$

Y3: $T_{PLH} = 0,702\text{nsec}$

Βλέπουμε πως η έξοδος Y1 του αντιστροφέα που έχει μεγαλύτερο πλάτος τρανζίστορ pmos έχει και μικρότερο χρόνο καθυστέρησης διάδοσης **T_{PLH}** .

Η έξοδος του αντιστροφέα με τα τρανζίστορ με το μικρότερες διαστάσεις έχει τον επόμενο καλύτερο χρόνο λόγω των μικρών διαστάσεων.

Τέλος με μεγαλύτερο χρόνο έρχεται ο αντιστροφέας με έξοδο Y3 λόγω ότι έχουμε μεγάλη διαφορά σε διαστάσεις από τα προβλεπόμενα ανάμεσα στο pullup και pulldown κύκλωμα.

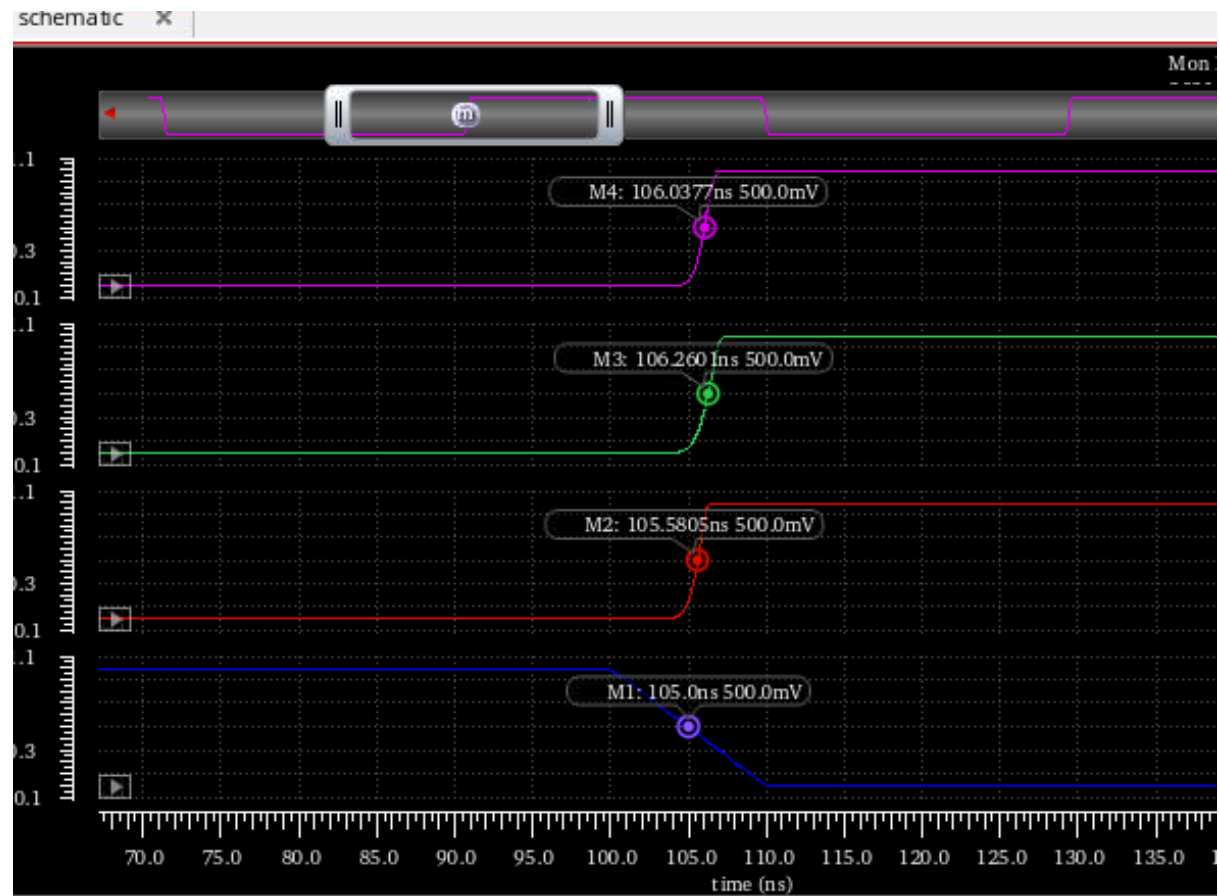
ΧΡΟΝΟΙ ΔΙΑΔΟΣΗΣ ($C=5Ff$)

Μπλε: εισόδος

κόκκινο: Y1

πρασίνο: Y2

μωβ: Y3



Y1: $T_{pLH} = 0,580nsec$

Y2: $T_{pLH} = 1,126nsec$

Y3: $T_{pLH} = 1,037nsec$

Παρατηρούμε ότι οι χρόνοι αυξήθηκαν λόγω ότι αυξήσαμε την χωρητικότητα εξόδου.

Θέλουμε περισσότερο χρόνο για να φορτίσουμε την χωρητικότητα εξόδου.

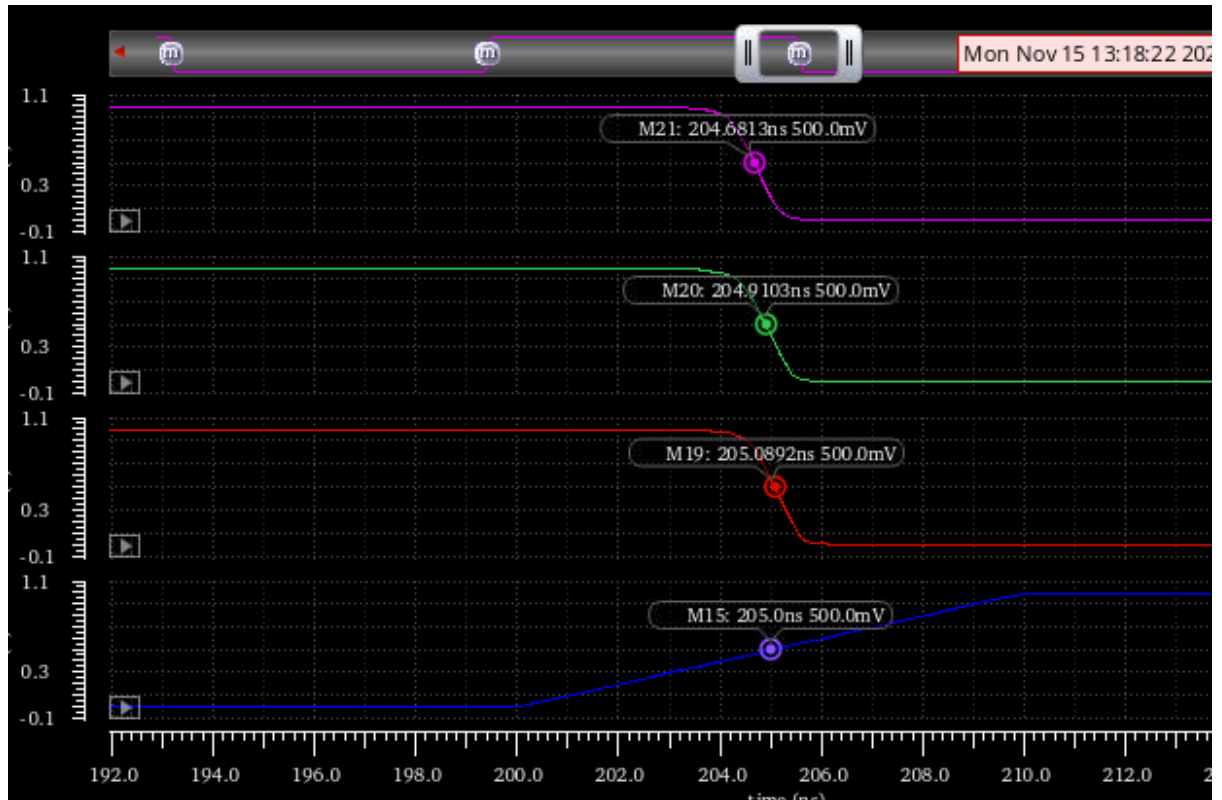
Χρόνος καθυστέρησης διάδοσης $T_{pLH}(c=1fF)$

Μπλε: εισόδος

κόκκινο: Y1

πρασίνο: Y2

μοβ: Y3



Y1: $T_{pHL} = 0,089nsec$

Y2: $T_{pHL} = -0,090nsec$

Y3: $T_{pHL} = -0,319nsec$ **ΠΡΟΣΟΧΗ ΑΡΝΗΤΙΚΗ ΤΙΜΗ!!!**

Βλέπουμε πως για Y2 και Y3 έχουμε αρνητικές τιμές. Αυτό συμβαίνει διότι όπως θα δούμε παρακάτω η τάση μετάβασης για αυτούς τους δυο αντιστροφείς είναι εκτοπισμένες αρκετά από το 0,5V λόγω της μη συμμετρίας στην αγωγιμότητα στο pullup και pulldown κυκλώματος.

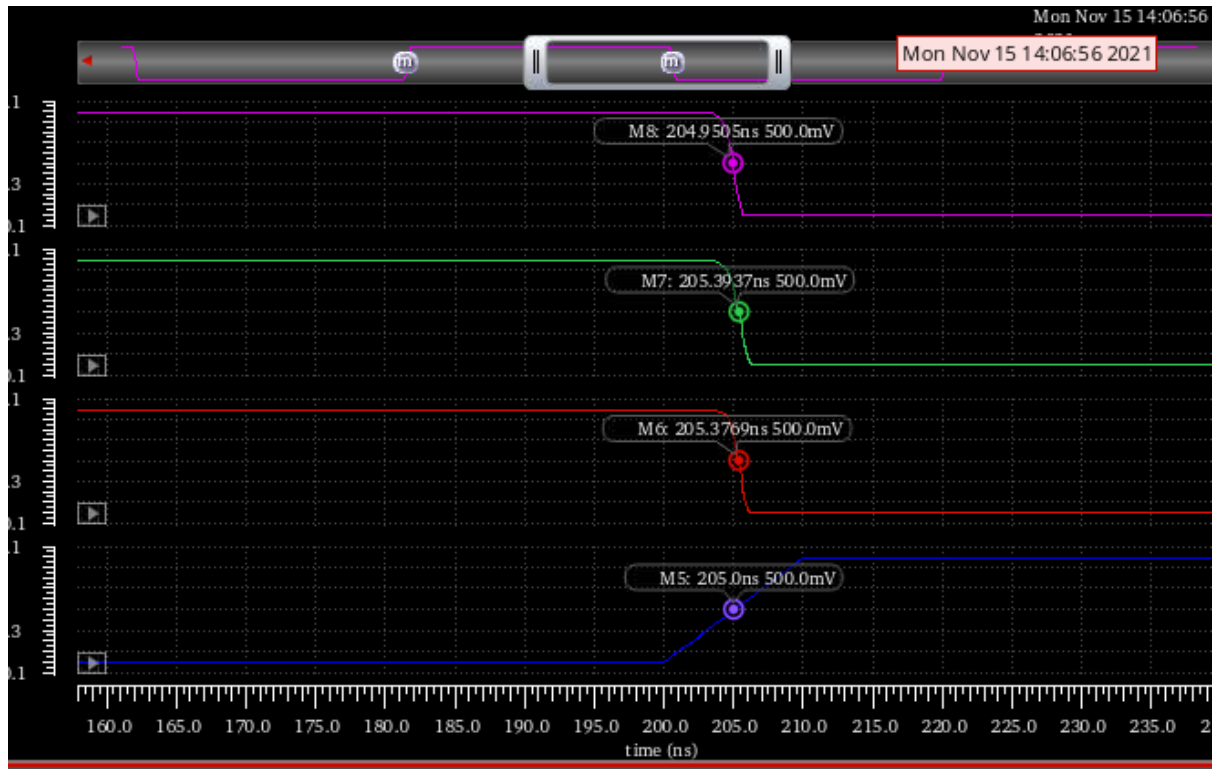
Χρόνος καθυστέρησης διάδοσης $T_{pLH}(c=5fF)$

Μπλε: εισόδος

κόκκινο: Y1

πρασίνο: Y2

μοβ: Y3



Y1: $T_{pHL} = 0,376nsec$

Y2: $T_{pHL} = 0,393nsec$

Y3: $T_{pHL} = -0,050nsec$

Παρατηρούμε ότι οι χρόνοι αυξήθηκαν λόγω ότι αυξήσαμε την χωρητικότητα εξόδου.

Θέλουμε περισσότερο χρόνο για να αποφορτίσουμε την χωρητικότητα εξόδου.

DC ΑΝΑΛΥΣΗ ΓΙΑ 1fF

Στην ανάλυση αυτή θα δούμε την έξοδο συνάρτηση της τάσης εισόδου.

Βλέπουμε και τις τρεις εξόδους και παρατηρούμε ότι είναι διαφορετικές.

Αλλάζουν κατάσταση σε λίγο διαφορετικές τάσεις εισόδου.

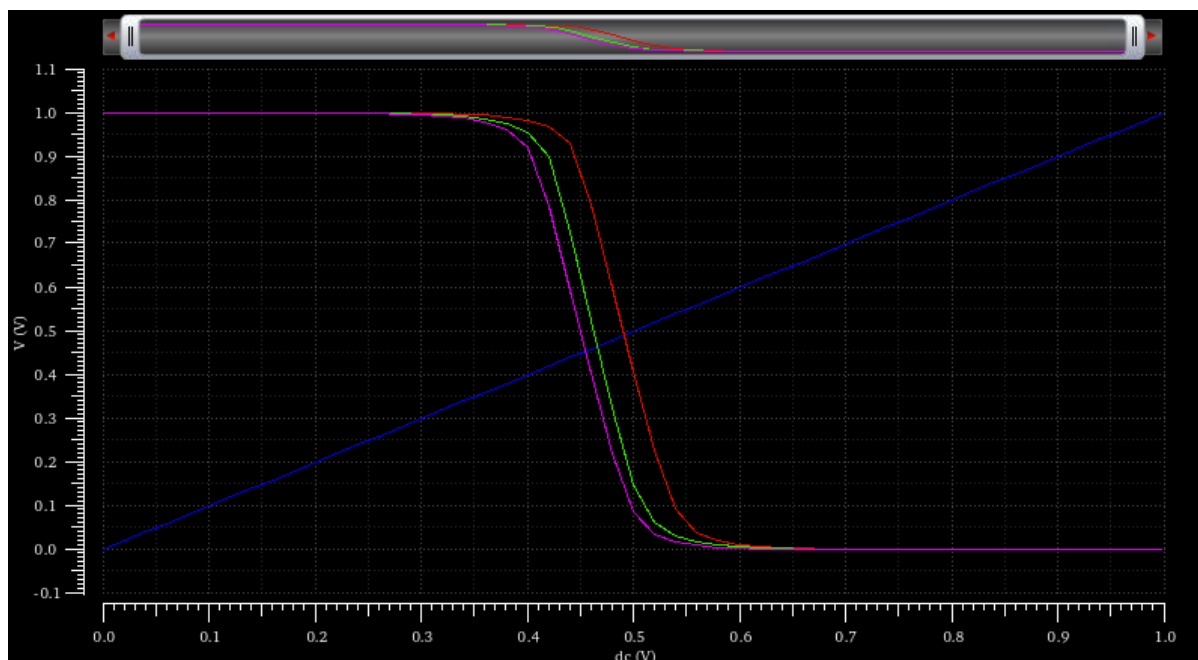
Αυτό είναι λογικό διότι οι διαστάσεις των αντιστροφέων είναι διαφορετικές.

Κοκκινο:εξοδος Y1

πρασινο:εξοδος Y2

μοβ: εξοδος Y3

μπλε:ταση εισοδου



Αντιστροφείας με εξοδο Y1:

nmos: πλάτος 400nm μήκος 60nm

pmos: πλάτος 800nm μήκος 60nm

Βλέπουμε στην τάση εξόδου όταν η είσοδος από 1V πάει προς 0V είναι η πρώτη κοιματομορφή που ανεβαίνει διότι το pullup μέρος έχει τρανζίστορ πλάτους 800nm και φορτίζει γρηγορά την έξοδο. Ο λόγος $\beta_n/\beta_p < 1$

Αντιστροφείας με εξοδο Y2:

nmos: πλάτος 150nm μήκος 60nm

pmos: πλάτος 150nm μήκος 60nm

Εδώ αν το pmos είχε διπλάσιο πλάτος τότε ο λόγος β_n/β_p θα ήταν ίσο με 1 άλλα παρόλα αυτά είναι πιο κοντά στην μονάδα από την προηγούμενη περίπτωση.

Αντιστροφείας με έξοδο Y3:

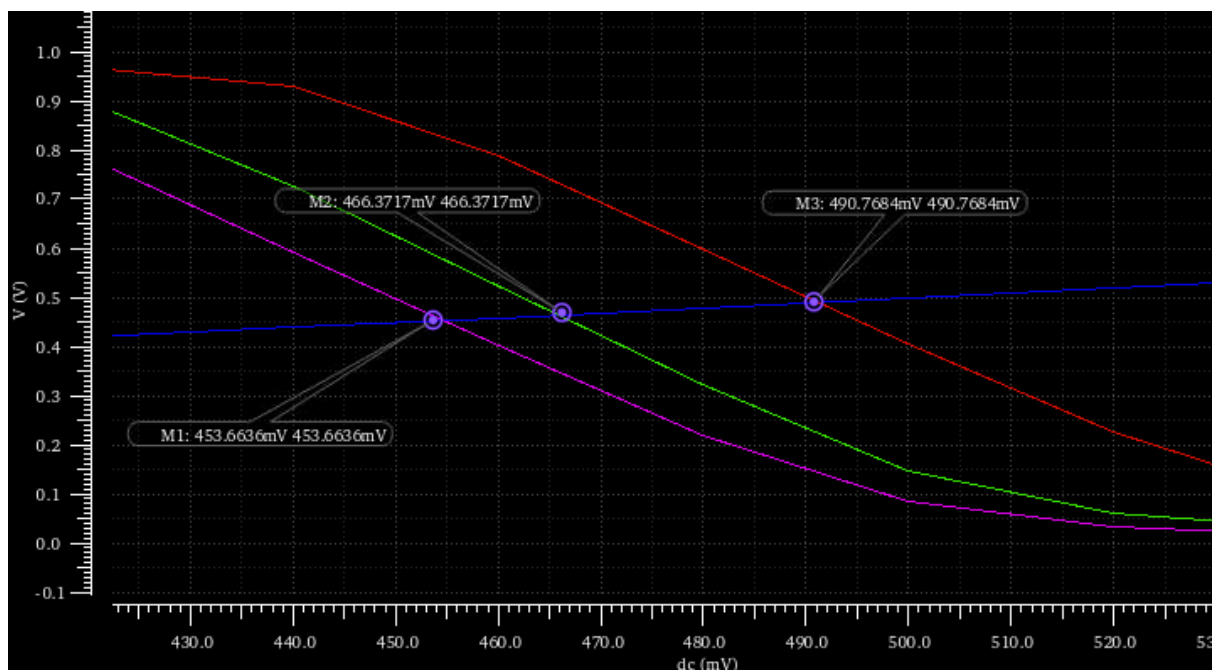
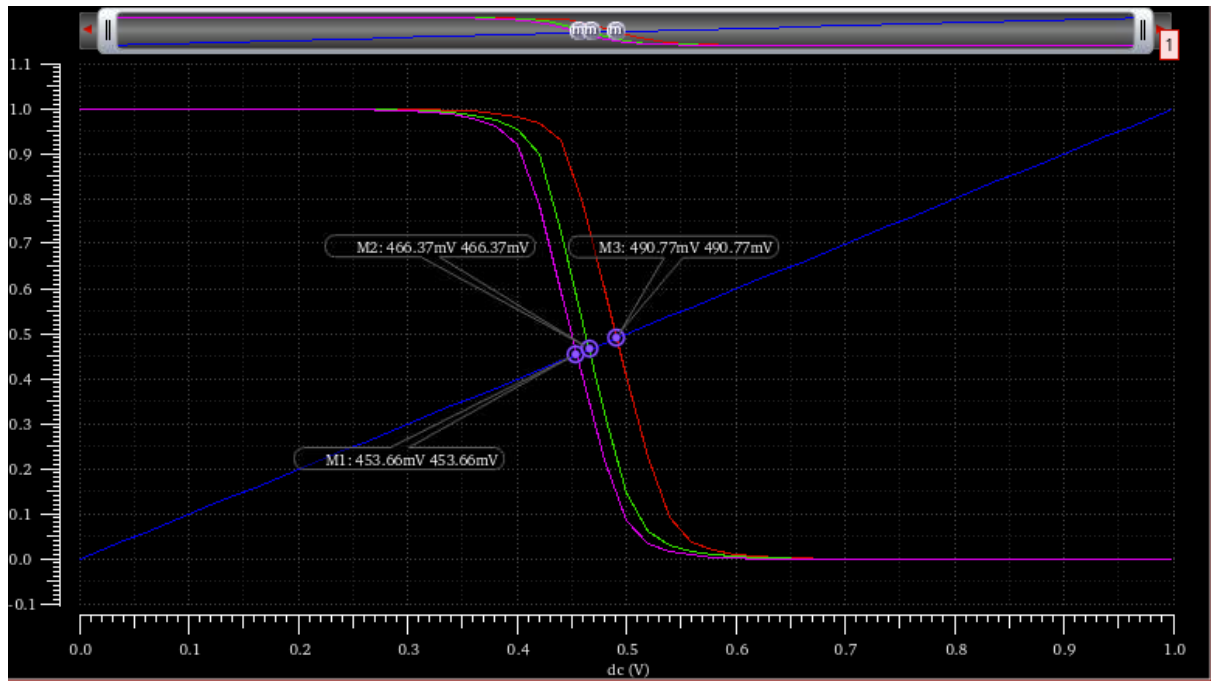
nmos: πλάτος 800nm μήκος 60nm

pmos: πλάτος 400nm μήκος 60nm

Βλέπουμε όταν η τάση εισόδου πάει από 0V στα 1V είναι η πρώτη έξοδος που πέφτει στα 0V διότι στο pulldown μέρος έχουμε τρανζίστορ πλάτους 800nm και η έξοδος αποφορτίζει γρηγορότερα από τους άλλους αντιστροφεείς. Ο λόγος $\beta_n/\beta_p < 1$ όπως και στον αντιστροφεα με έξοδο **Y1**.

ΤΑΣΗ ΜΕΤΑΒΑΣΗΣ

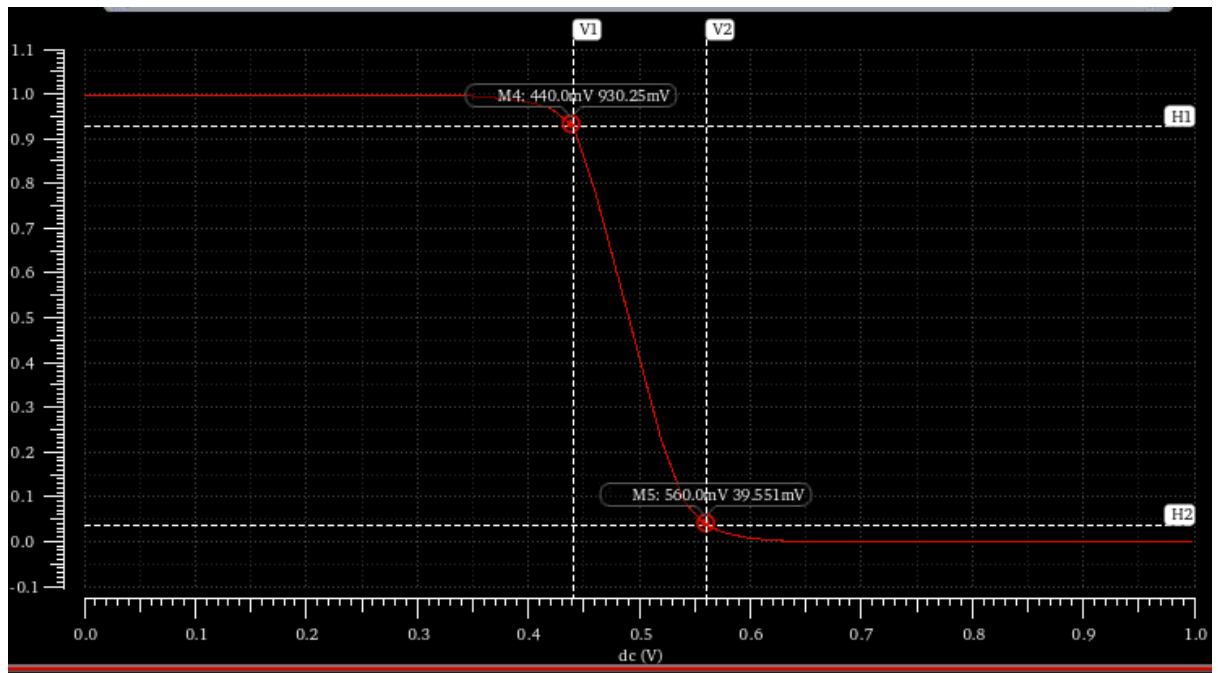
Κοκκινο:εξοδος Υ1 πρασινο:εξοδος Υ2 μοβ: εξοδος Υ3 μπλε:ταση εισοδου



Στα σημεία που έχουμε μαρκάρει η τάση εισόδου = τάση εξόδου.

Περιθώρια θορύβου με πυκνωτή $C=1\text{fF}$

Περιθώρια θορύβου αντιστροφes με έξοδο Υ1



- $V_{IL} = 440,00\text{mV}$
- $V_{IH} = 500,00\text{mV}$
- $V_{OL} = 39,51\text{mV}$
- $V_{OH} = 930,25\text{mV}$

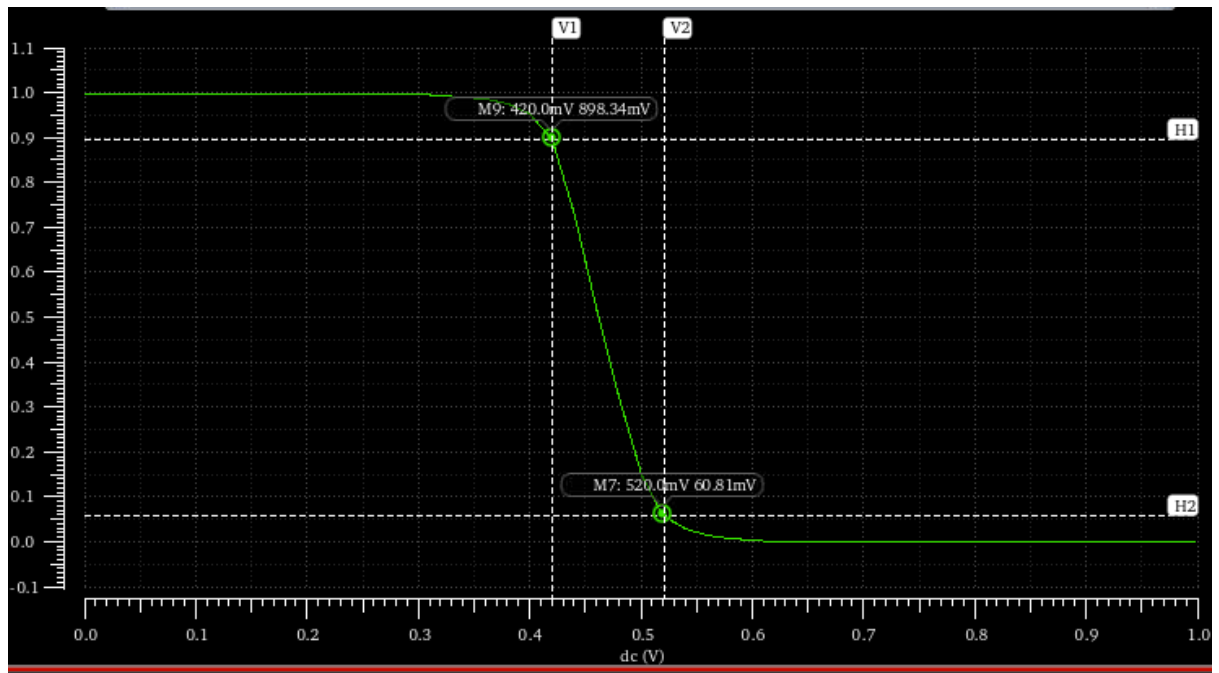
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 930,25\text{mV} - 500,00\text{mV} = 430,25\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 440,00\text{mV} - 39,51\text{mV} = 400,49\text{mV}$$

Περιθώρια θορύβου αντιστροφes με έξοδο Y2



- $V_{IL} = 420,00\text{mV}$
- $V_{IH} = 520,00\text{mV}$
- $V_{OL} = 60,81\text{mV}$
- $V_{OH} = 898,34\text{mV}$

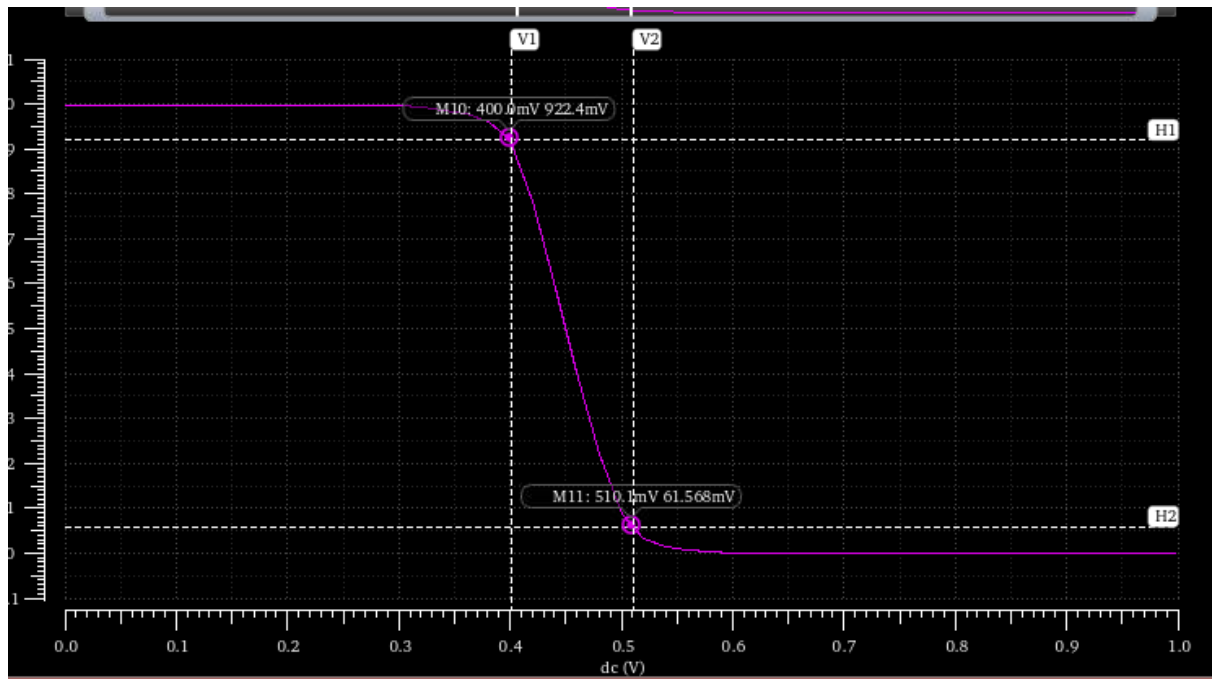
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 898,34\text{mV} - 520,00\text{mV} = 378,34\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 420,00\text{mV} - 60,81\text{mV} = 359,19\text{mV}$$

Περιθώρια θορύβου αντιστροφes με έξοδο Y3



- $V_{IL} = 400,00\text{mV}$
- $V_{IH} = 510,10\text{mV}$
- $V_{OL} = 61,56\text{mV}$
- $V_{OH} = 922,40\text{mV}$

Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

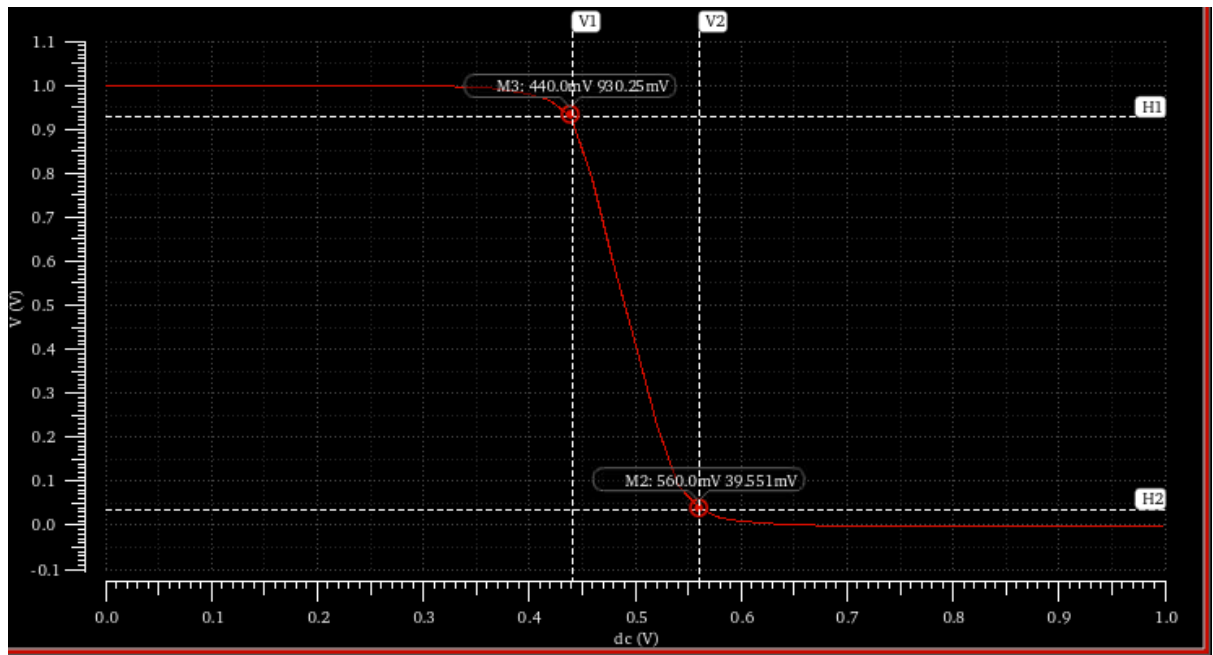
Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 922,40\text{mV} - 510,10\text{mV} = 412,30\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 400,00\text{mV} - 61,56\text{mV} = 338,44\text{mV}$$

Περιθώρια θορύβου με πυκνωτή $C=5\text{fF}$

Περιθώρια θορύβου αντιστροφes με έξοδο Y1



- $V_{IL} = 440,00\text{mV}$
- $V_{IH} = 560,00\text{mV}$
- $V_{OL} = 39,55\text{mV}$
- $V_{OH} = 930,40\text{mV}$

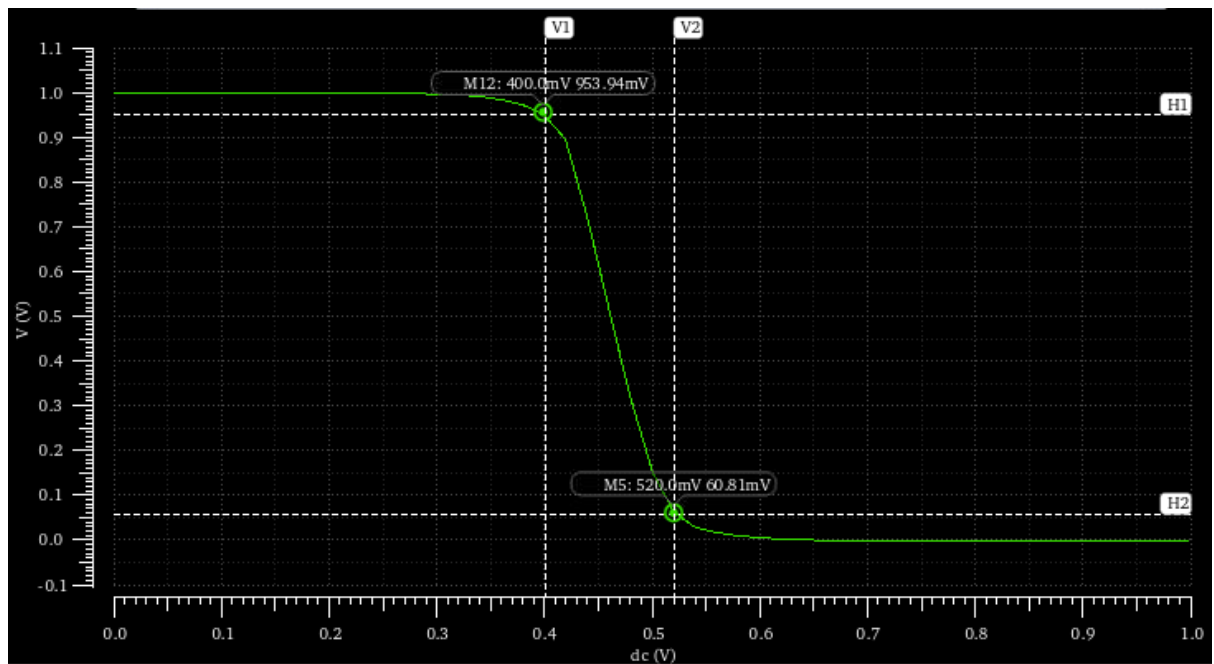
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 930,40\text{mV} - 560,00\text{mV} = 370,40\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 440,00\text{mV} - 39,55\text{mV} = 400,45\text{mV}$$

Περιθώρια θορύβου αντιστροφes με έξοδο Y2



- $V_{IL} = 400,00\text{mV}$
- $V_{IH} = 526,00\text{mV}$
- $V_{OL} = 60,81\text{mV}$
- $V_{OH} = 953,94\text{mV}$

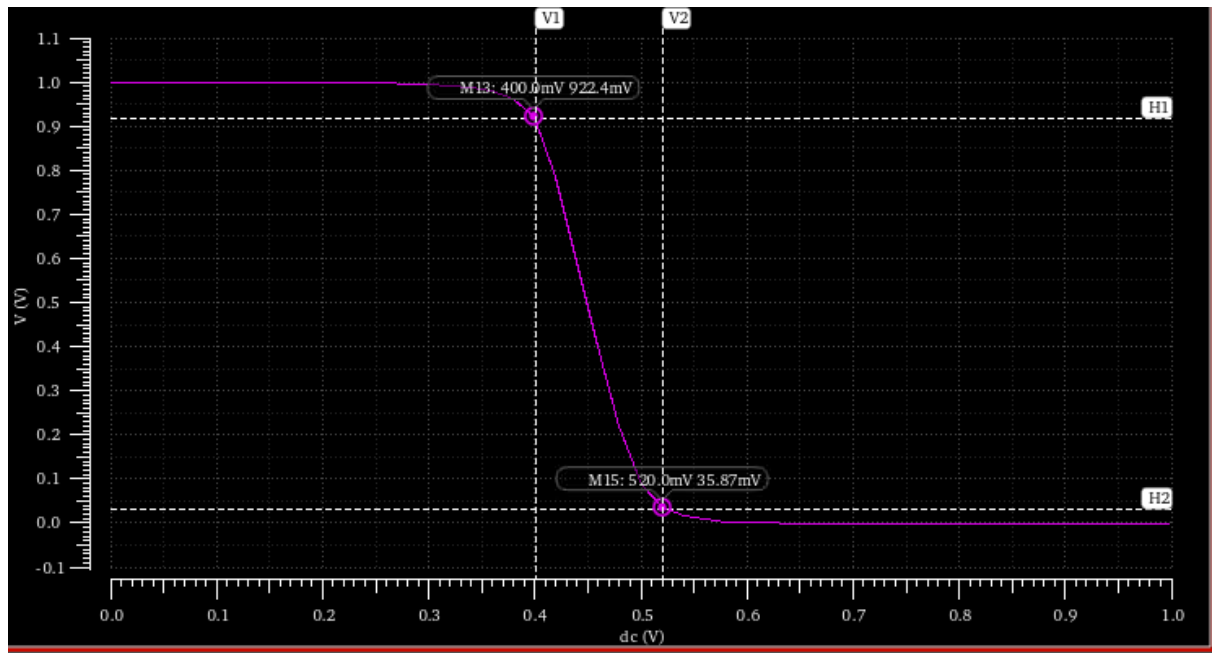
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 953,94\text{mV} - 526,00\text{mV} = 427,94\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 400,00\text{mV} - 60,81\text{mV} = 339,19\text{mV}$$

Περιθώρια θορύβου αντιστροφes με έξοδο Y3



- $V_{IL} = 400,00\text{mV}$
- $V_{IH} = 520,00\text{mV}$
- $V_{OL} = 35,87\text{mV}$
- $V_{OH} = 922,40\text{mV}$

Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

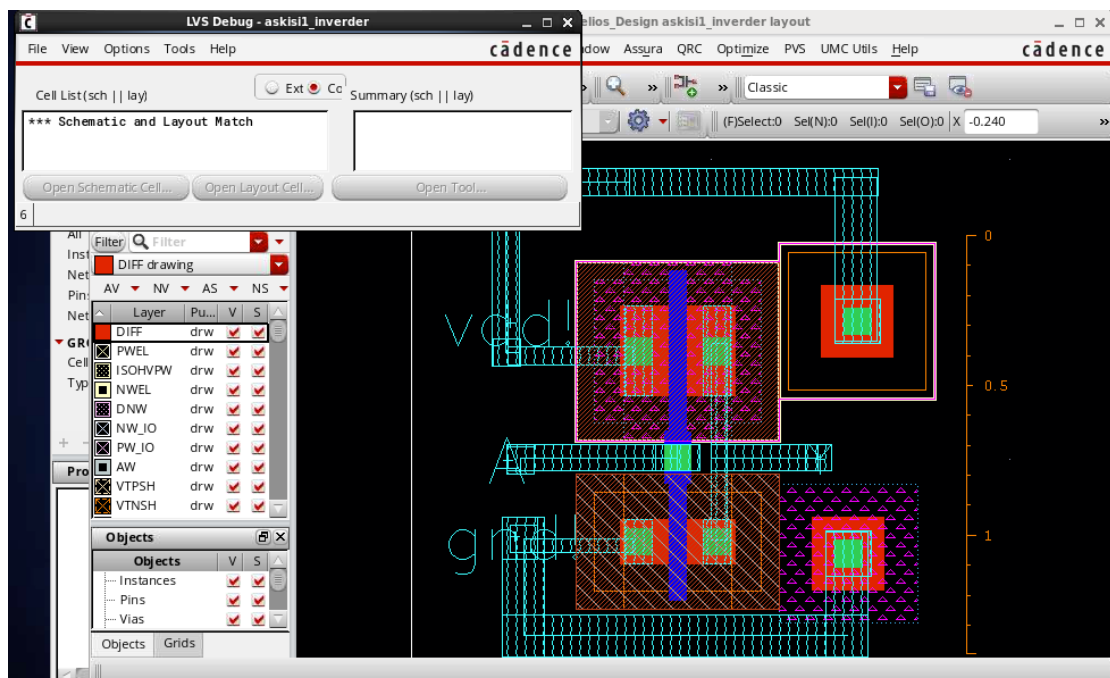
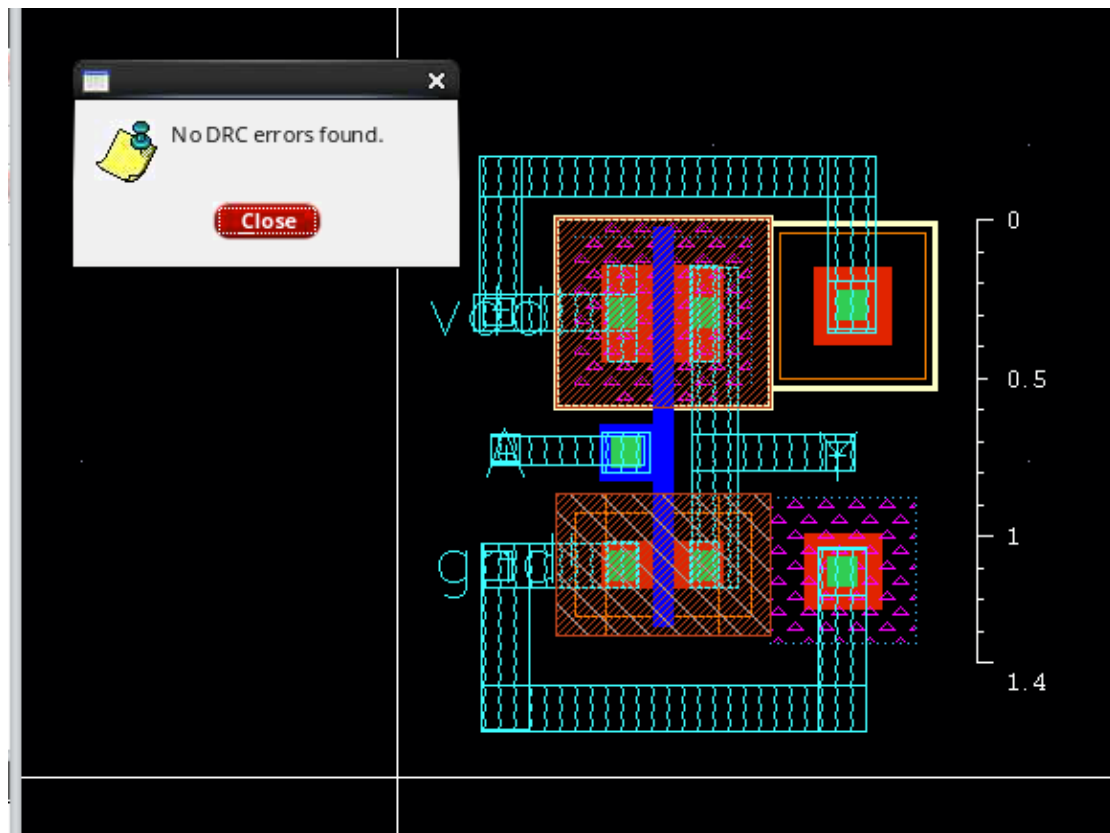
Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 922,40\text{mV} - 520,00\text{mV} = 402,40\text{mV}$$

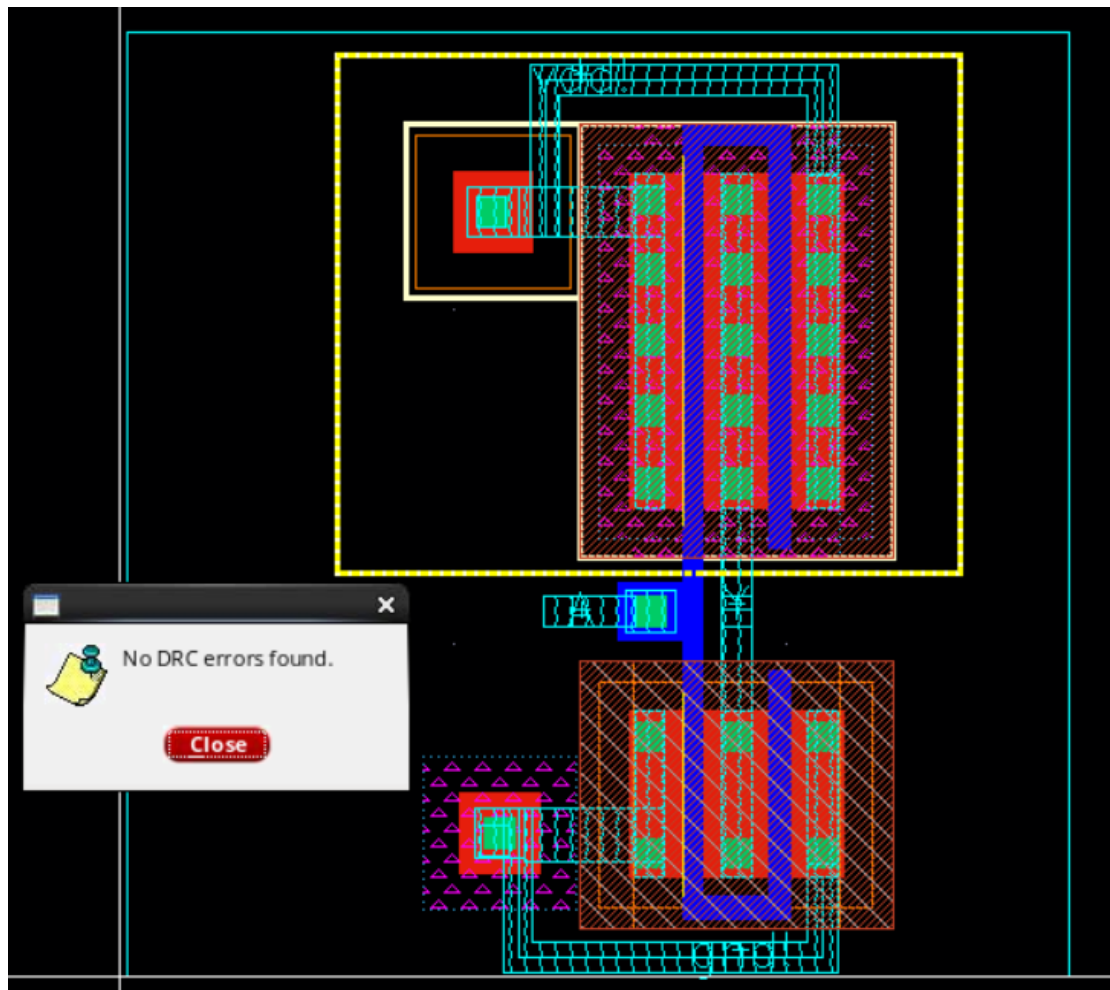
$$NM_L = V_{IL} - V_{OL} = 400,00\text{mV} - 35,87\text{mV} = 364,13\text{mV}$$

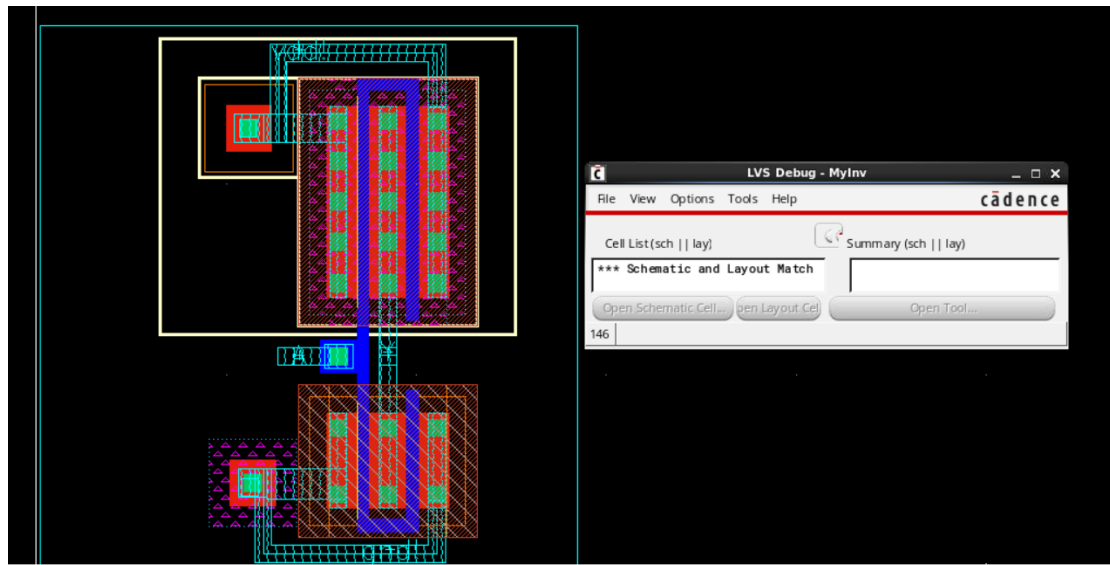
ΑΣΚΗΣΗ 4

Inverter1 ΑΣΚΗΣΗΣ 1

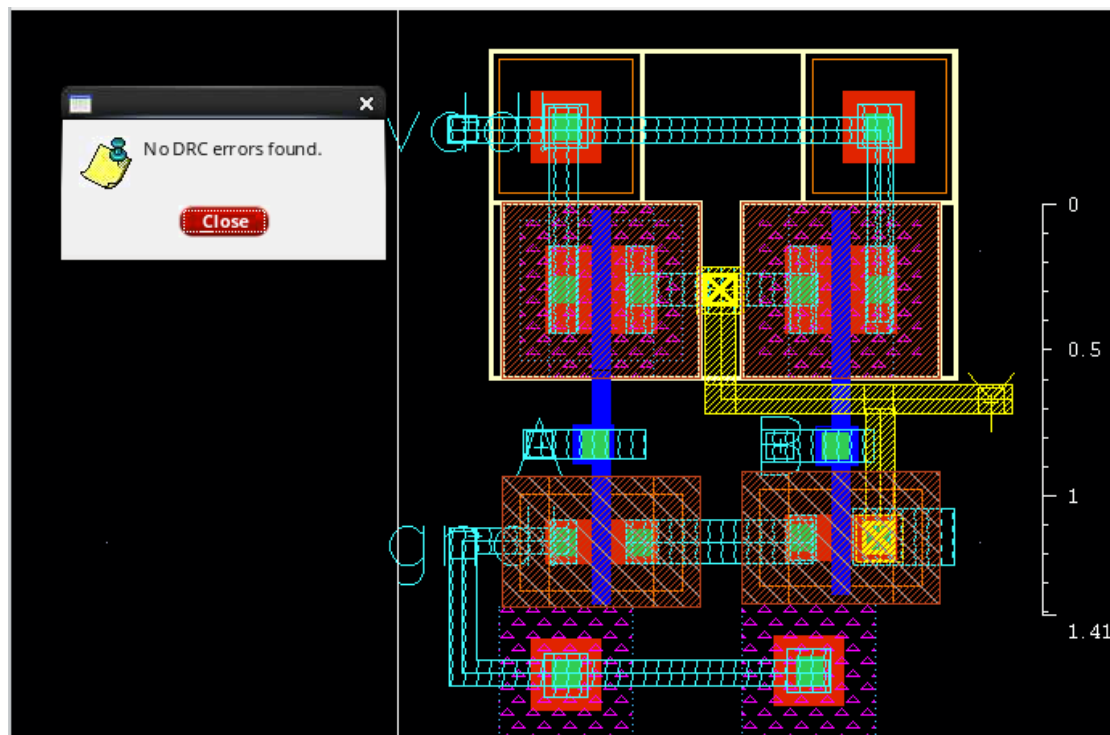


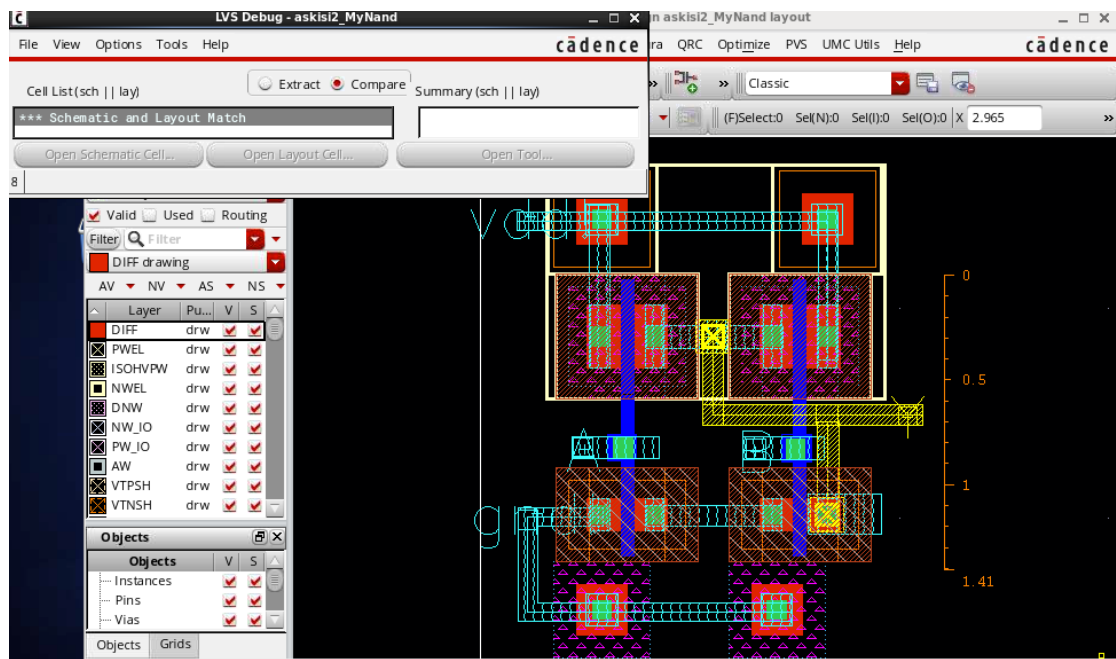
INVERTER2 ΑΣΚΗΣΗΣ 2(2 fingers)



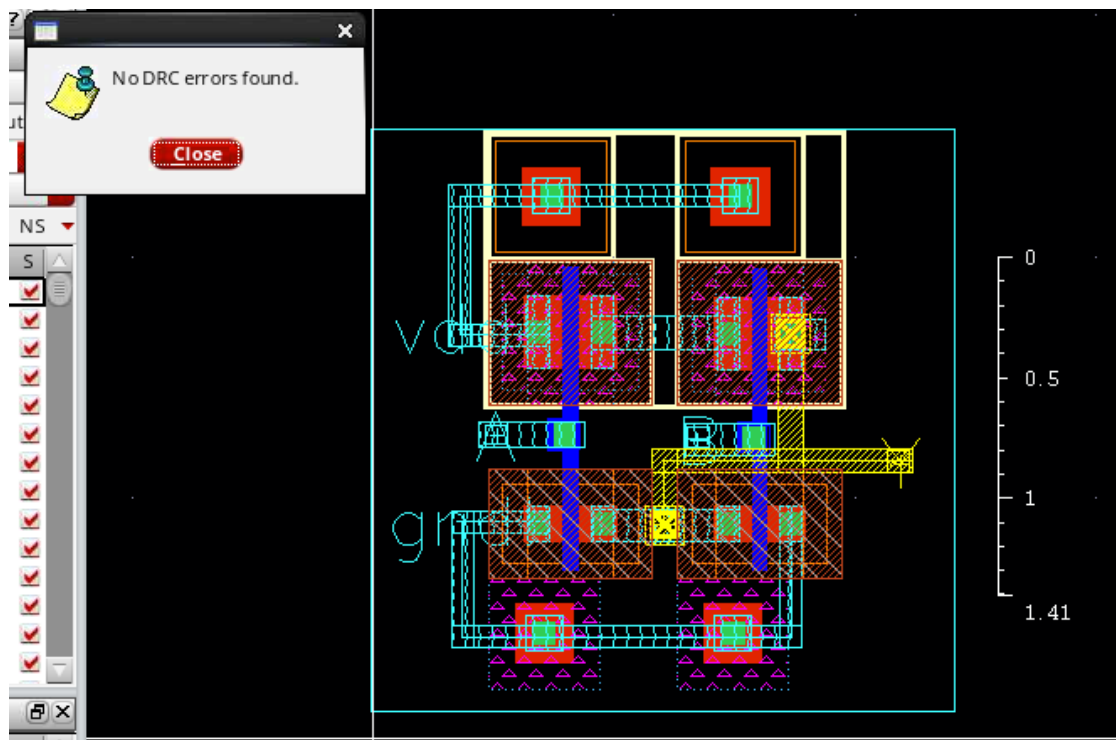


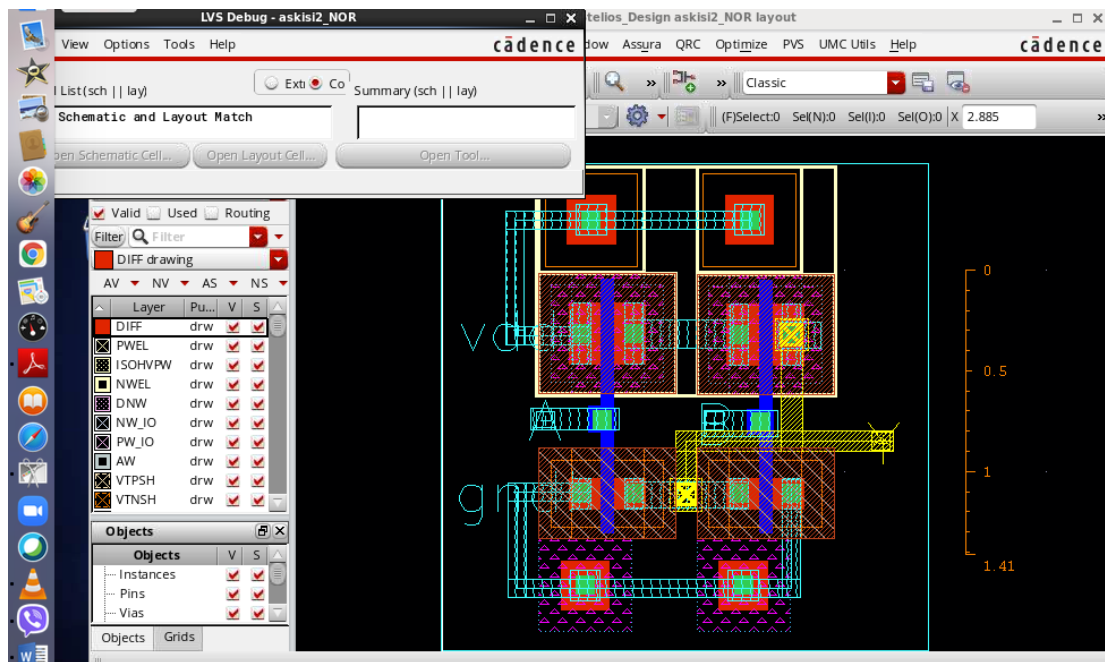
NAND ΠΥΛΗ ΑΣΚΗΣΗ 2





NOR ΠΥΛΗ ΑΣΚΗΣΗ 2

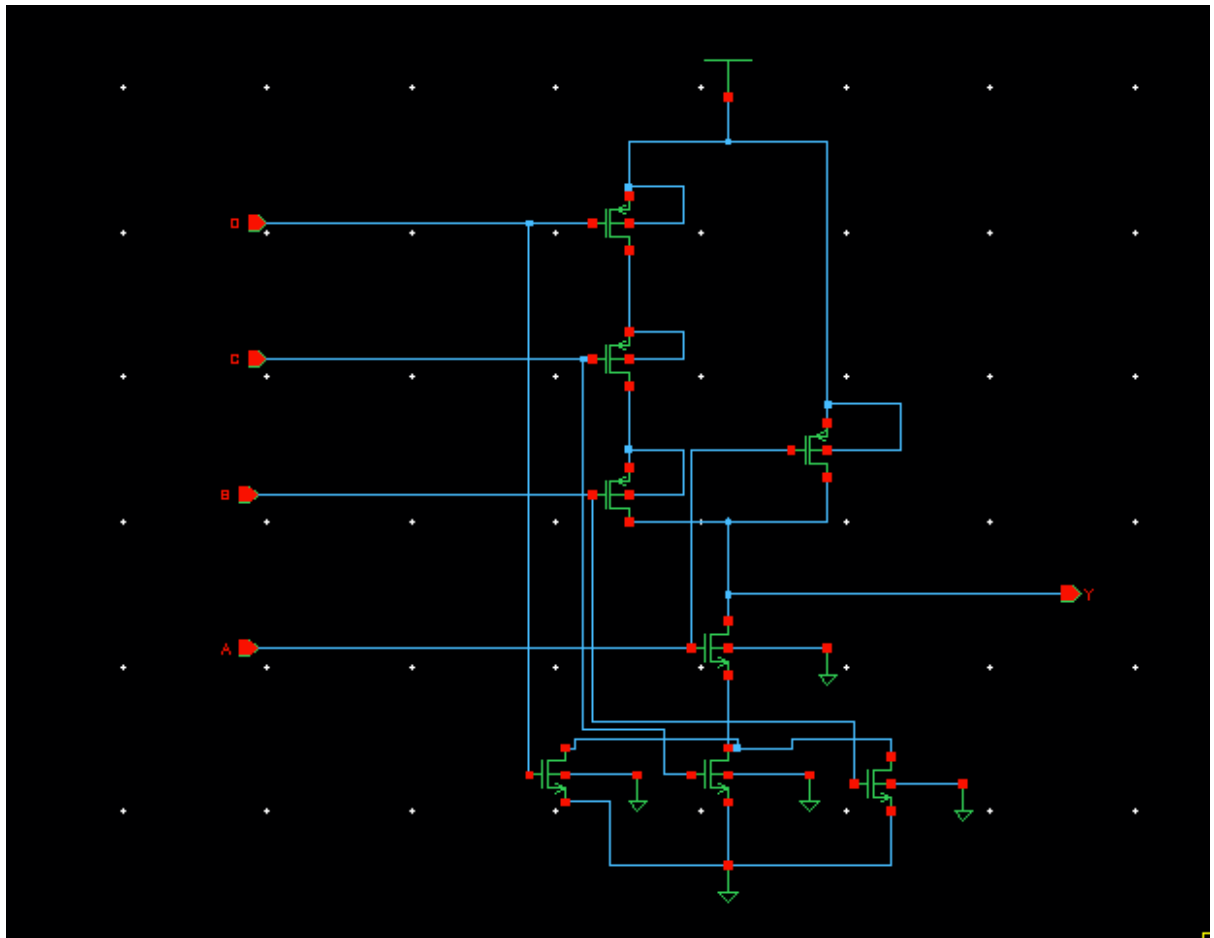




ΑΣΚΗΣΗ 5

Σε αυτή τη άσκηση καλούμαστε να υλοποιήσουμε την συνάρτηση $F = (A \cdot (B + C + D))'$ με λογική cmos.

ΣΥΜΒΟΛΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ



Τέσσερα τρανζίστορ για το pullup και τέσσερα για το pulldown.

The circuit diagram illustrates a 5-bit shift register implemented using five 'askisf5' blocks. The input 'v0' is connected to the 'A' input of the first block. The output 'Y' of each block is connected to the 'B' input of the next block in the chain. The output of the fifth block is connected to a load capacitor 'C' with a value of 1f, which is then connected to ground. The circuit is powered by 'vdd' and 'gnd' rails. The 'askisf5' blocks are configured with parameters: v1=0, v2=1, t=2n. The output of the fifth block is labeled 'Y' and the load capacitor is labeled 'C=1f'.

Transient ανάλυση:

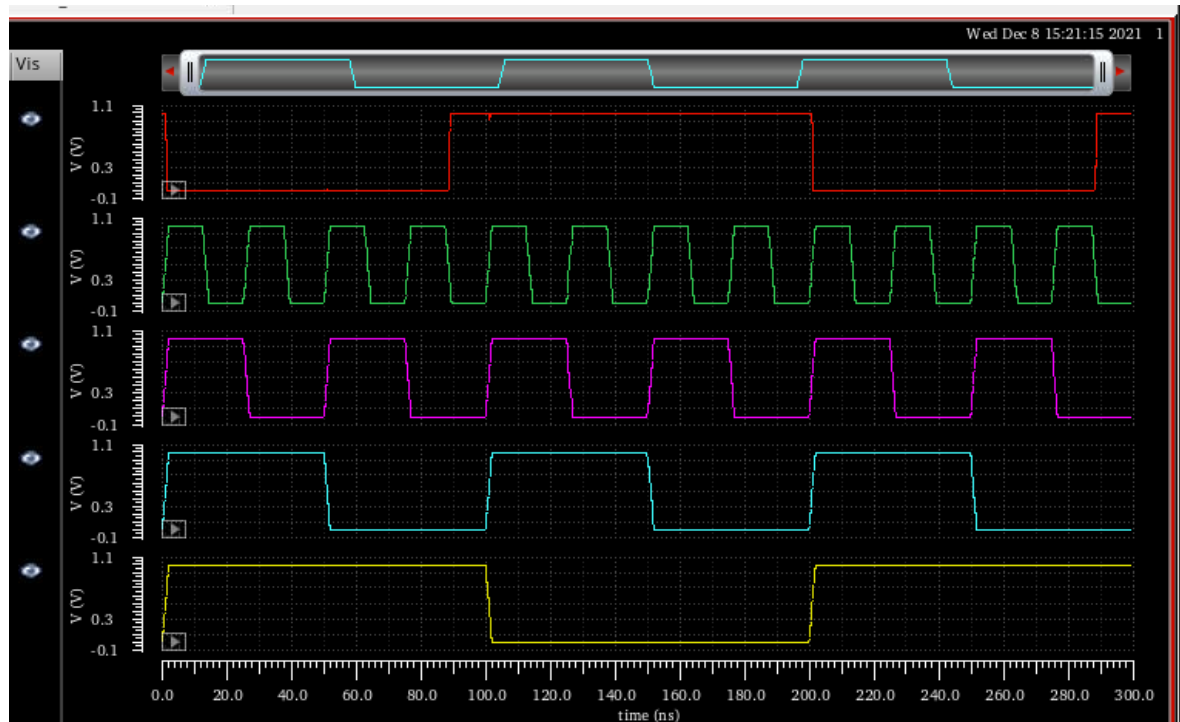
Κίτρινο:V1

μπλε:V2

μοβ:V3

πρασίνο:V4

κόκκινο:εξοδος Y



ΧΡΟΝΟΣ ΑΝΟΔΟΥ ΚΑΙ ΚΑΘΟΔΟΥ

Για να αποφύγουμε την κούραση του αναγνώστη παρουσιάζουμε μετρήσεις μόνο από calculator:

C=1fF

Expression	Value	Expression	Value
1 riseTime(v1/net...	319.7E-12	fallTime(v1/net8...	289.2E-12

C=20fF

	Expression	Value	Expression	Value
1	riseTime(v1"/net...	1.439E-9	fallTime(v1"/net8...	776.7E-12

C=50fF

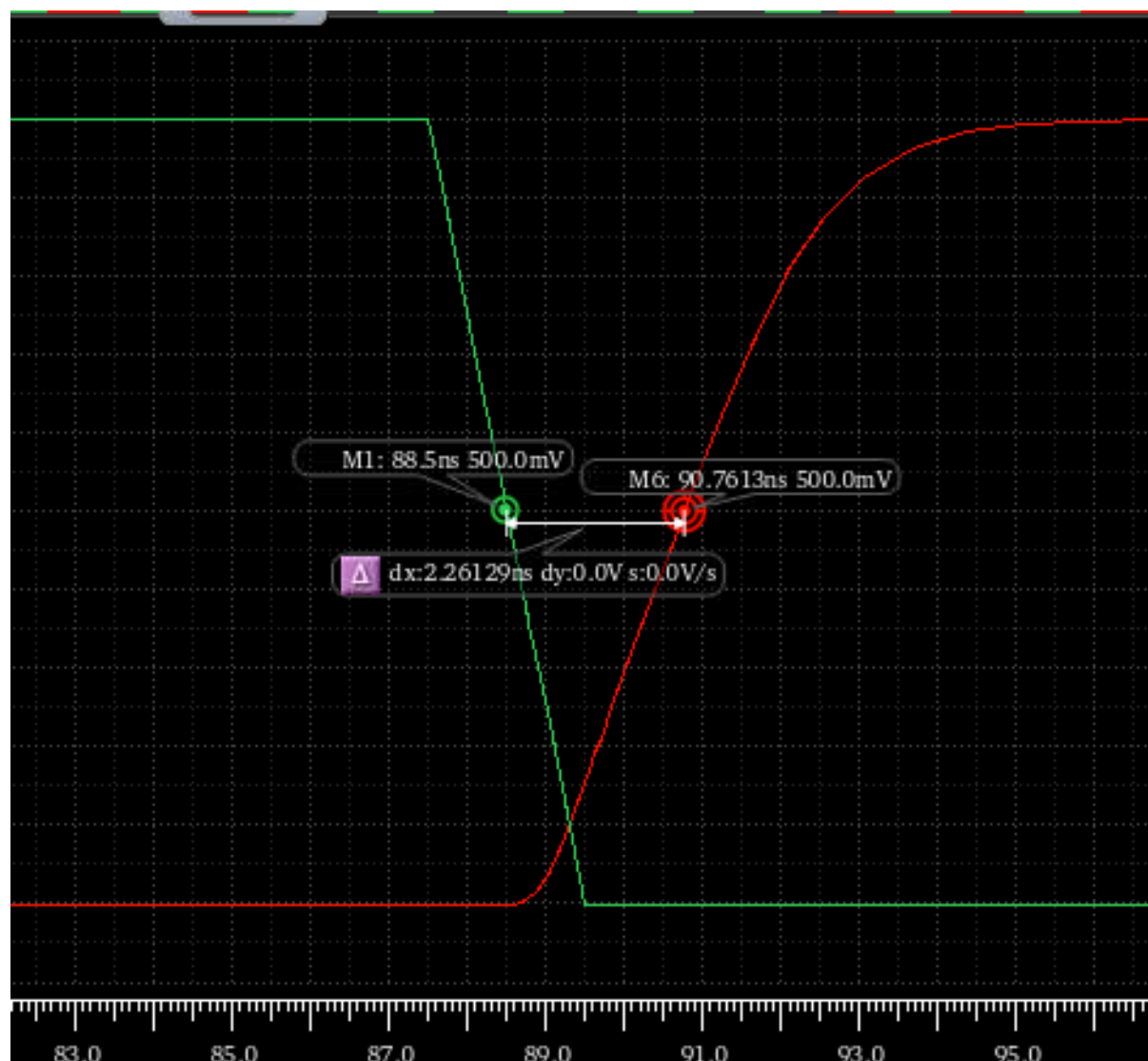
	Expression	Value	Expression	Value
1	riseTime(v1"/net...	3.318E-9	fallTime(v1"/net8...	1.375E-9

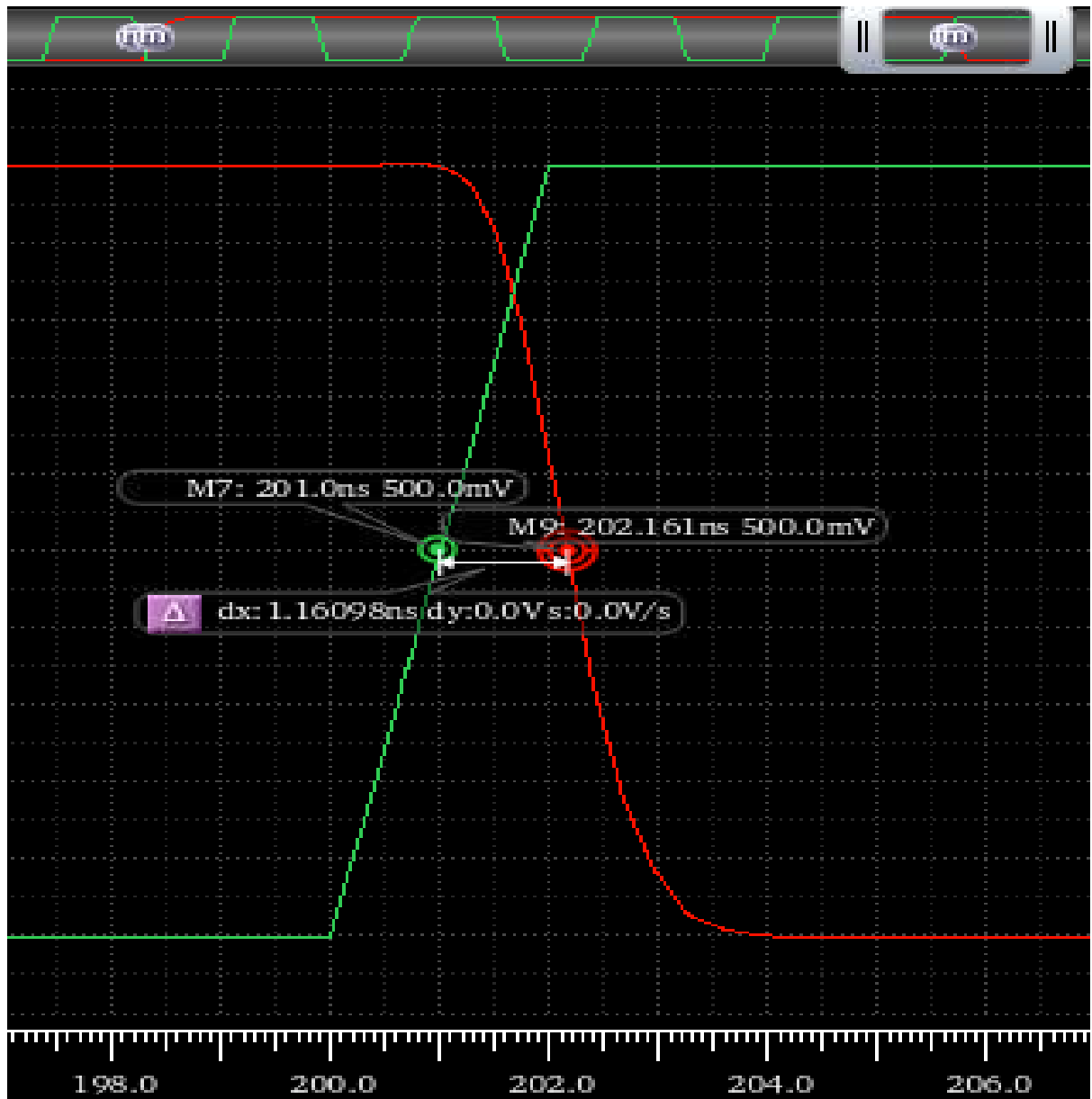
Όπως είναι φυσικό όσο αυξάνουμε την χωρητικότητα εξόδου τόσο αυξάνονται οι χρόνοι rise-fall.

Χρονος καθυστερησης διαδοσης

Η ανάλυση έχει γίνει με πυκνωτή 50fF.

Πρασino εισοδος κόκκινο εξοδος





$T_{pLH} = 2,2612\text{nsec}$

$T_{pHL} = 1,160\text{nsec}$

Οπότε η μέση καθυστέρηση διάδοσης υπολογίζεται από τον τύπο $(T_{pLH} + T_{pHL})/2 = (2,2612\text{nsec} + 1,160\text{nsec})/2 = 1,7106\text{nsec}$

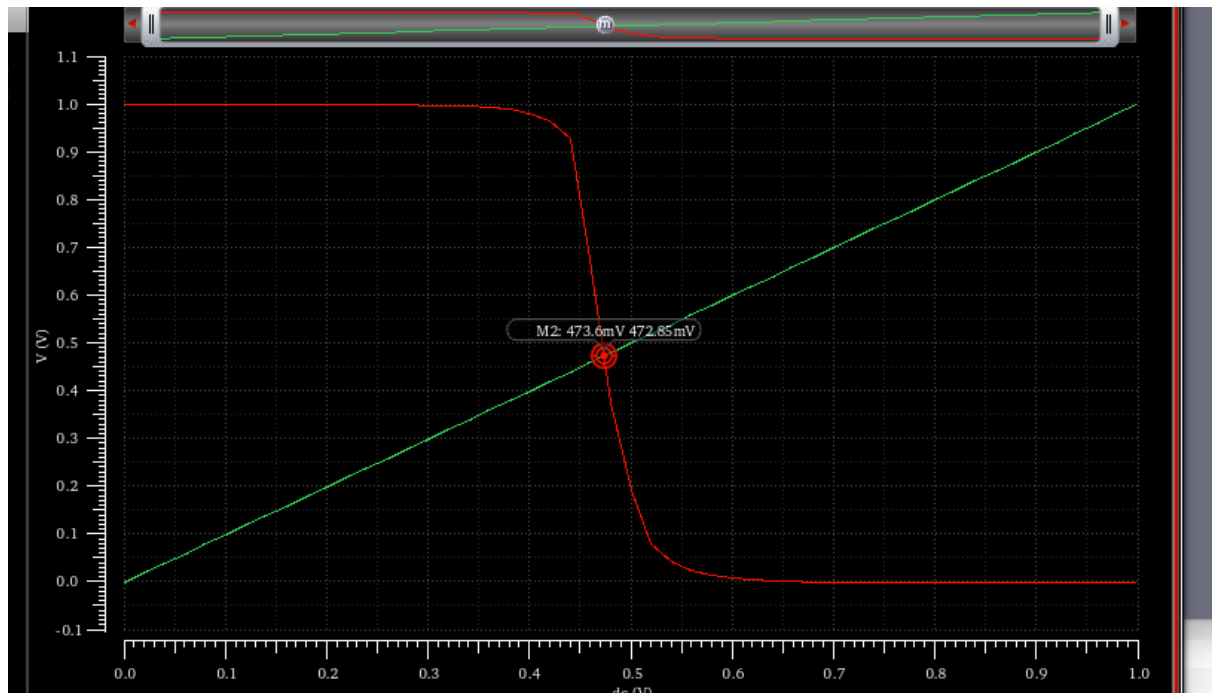
DC ανάλυση

Στην ανάλυση αυτή θα δούμε την έξοδο συνάρτηση της τάσης εισόδου.

Από την εκφώνηση θέλαμε να δούμε μόνο κατά τις αλλαγές της εισόδου B.

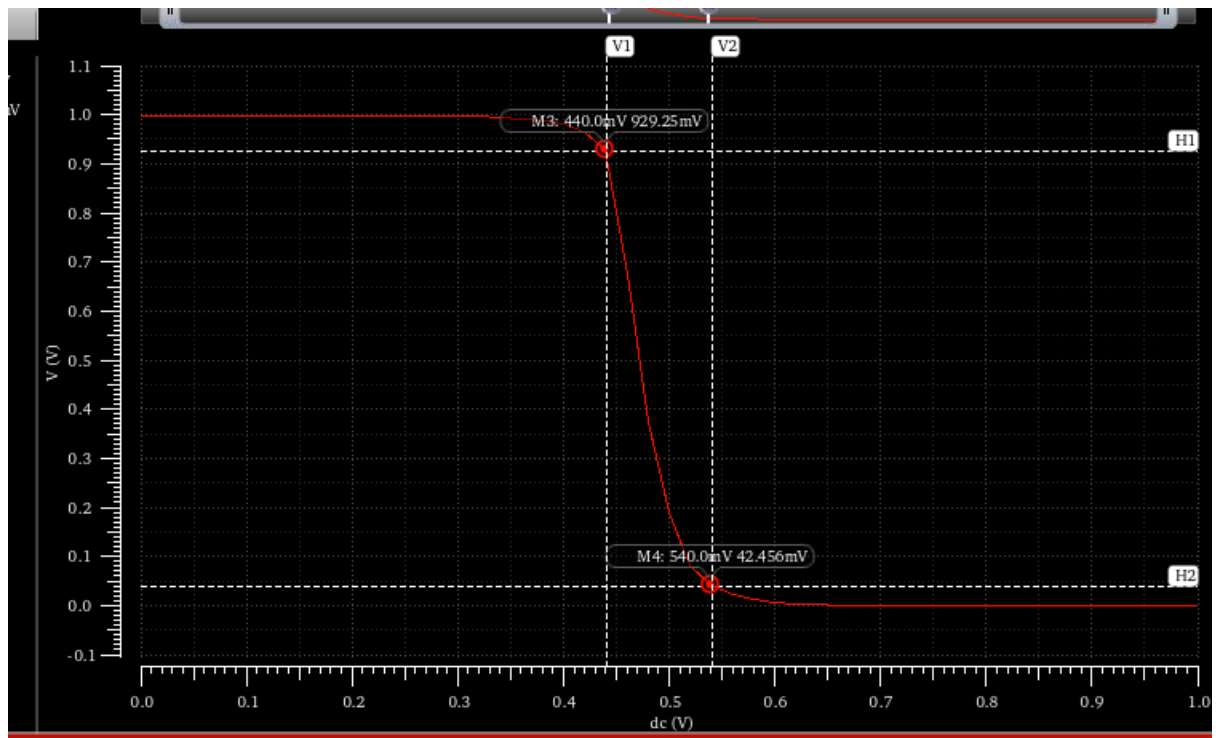
Για να γίνει αυτό εφικτό έπρεπε να βάλουμε τις υπόλοιπες εισόδους σε:

- είσοδος A: 1V
- είσοδος C: 0V
- είσοδος D: 0V



Τάση μετάβασης = 472mV

Περιθώρια θορύβου:



- $V_{IL} = 410,00\text{mV}$
- $V_{IH} = 540,00\text{mV}$
- $V_{OL} = 42,56\text{mV}$
- $V_{OH} = 929,25\text{mV}$

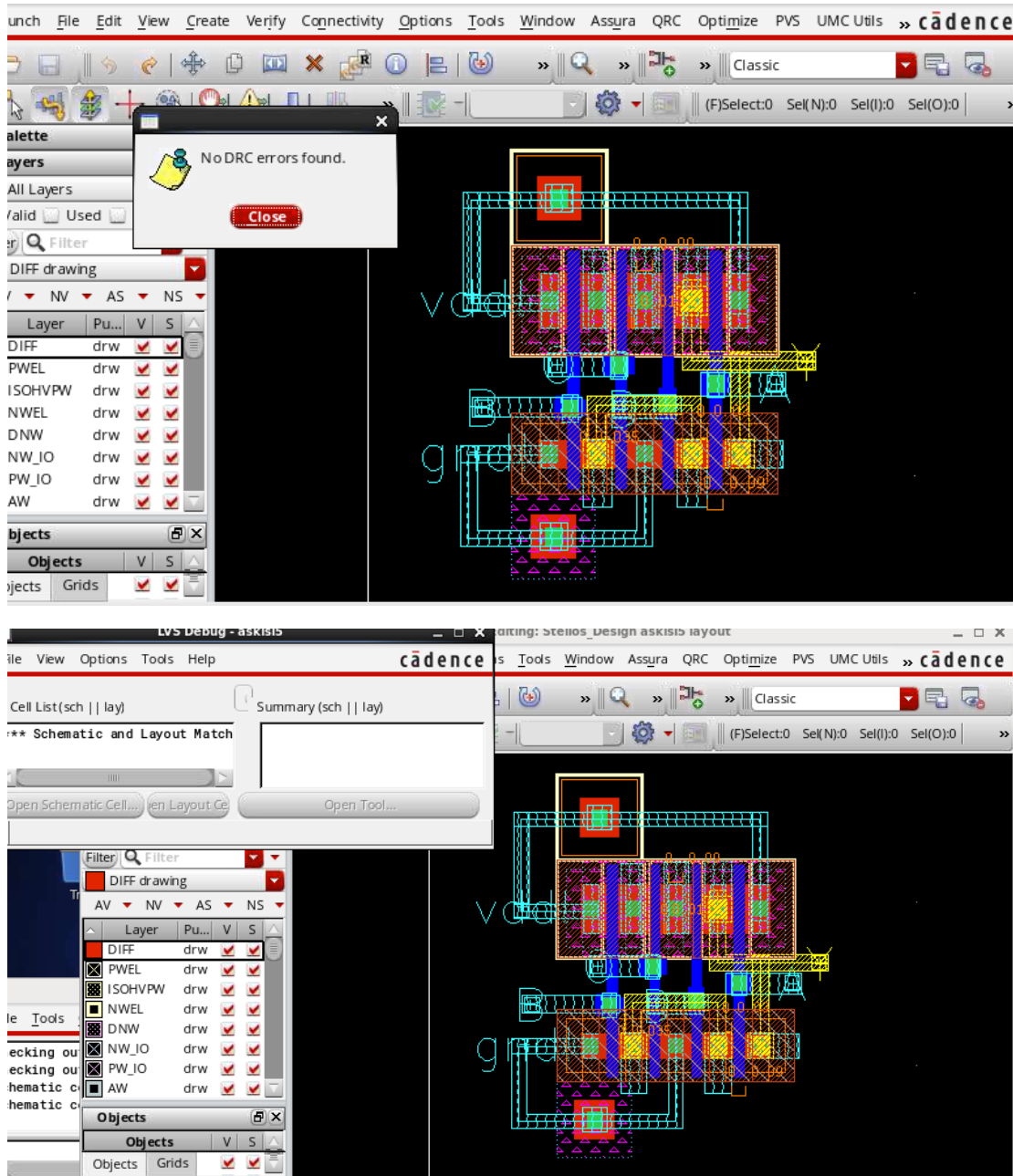
Εύκολα πλέον μπορούμε να υπολογίσουμε τα περιθώρια θορύβου

Περιθώρια θορύβου

$$NM_H = V_{OH} - V_{IH} = 929,25\text{mV} - 540,00\text{mV} = 389,25\text{mV}$$

$$NM_L = V_{IL} - V_{OL} = 410,00\text{mV} - 42,56\text{mV} = 367,49\text{mV}$$

Layout



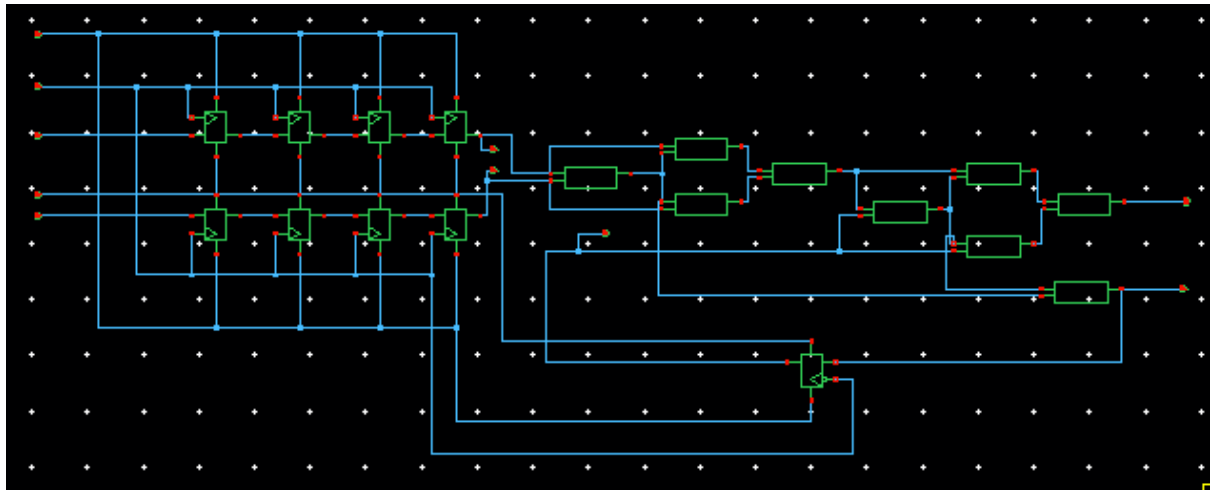
ΑΣΚΗΣΗ 6

Σε αυτή την άσκηση καλούμαστε να φτιάξουμε το εξής κύκλωμα:

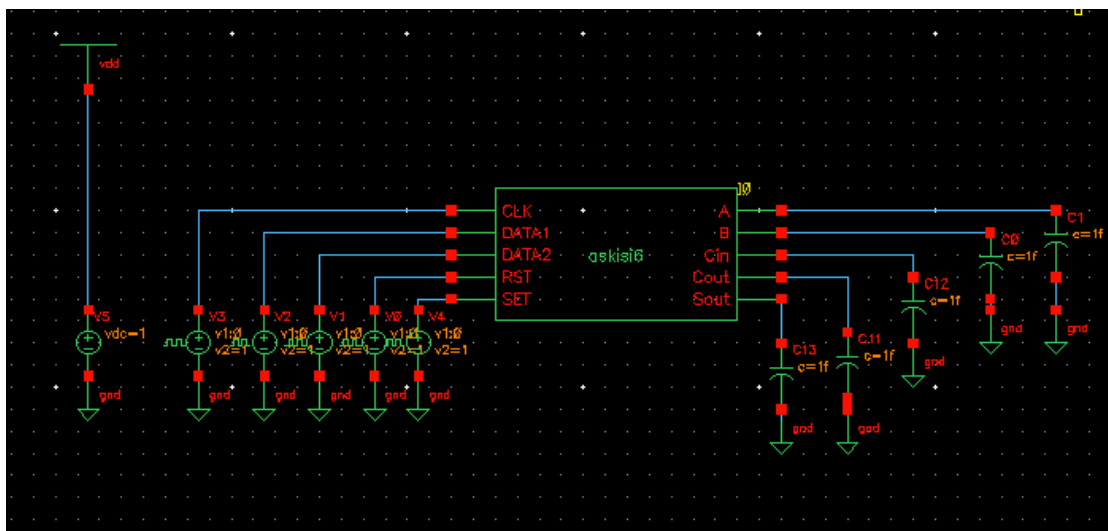
Δυο καταχωρήσεις(ολίσθησης) των τεσσάρων bit ο καθένας όπου θα

προσθέσουμε τα περιεχόμενα τους. Αυτό το καταφέρνουμε προσθέτοντας τα μπιτ τις ίδιας βαθμίδας κάθε φορά με την βοήθεια ενός full adder και μεταφέροντας αν υπάρχει κρατούμενο στην επόμενη βαθμίδα. Στην αρχή κάνουμε reset στους καταχωρητές και έπειτα set. Ο full adder υλοποιείτε με 9 πύλες nand όπου τις έχουμε κατασκευάσει σε προηγούμενη άσκηση.

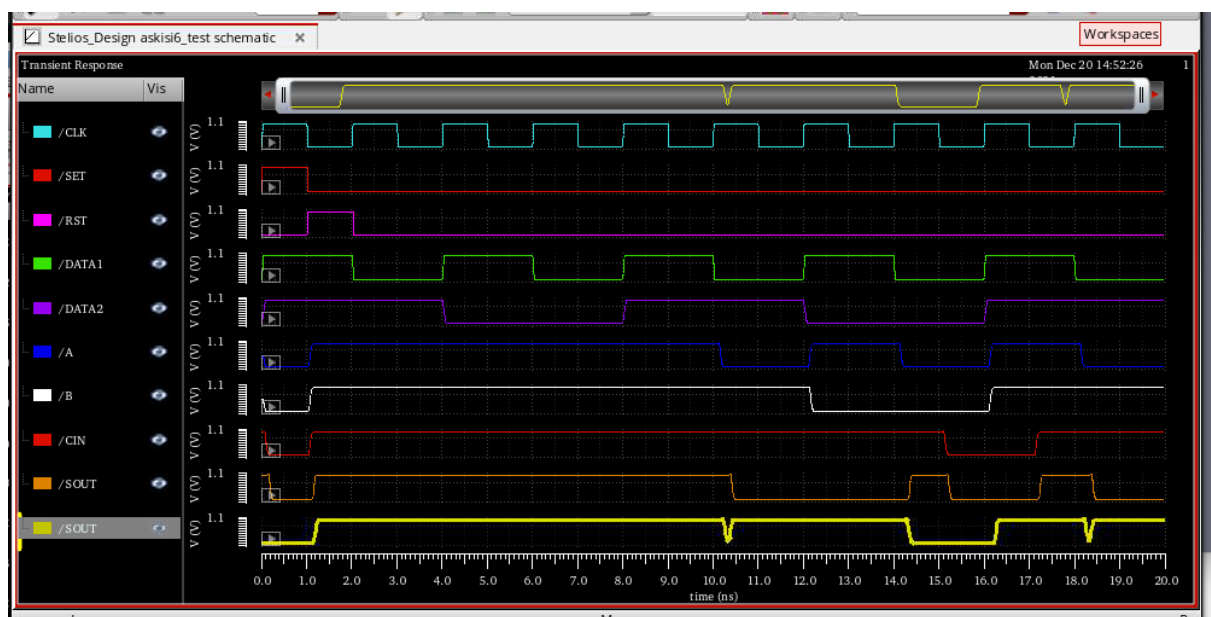
ΣΧΗΜΑΤΙΚΗ ΑΝΑΠΑΡΑΣΤΑΣΗ



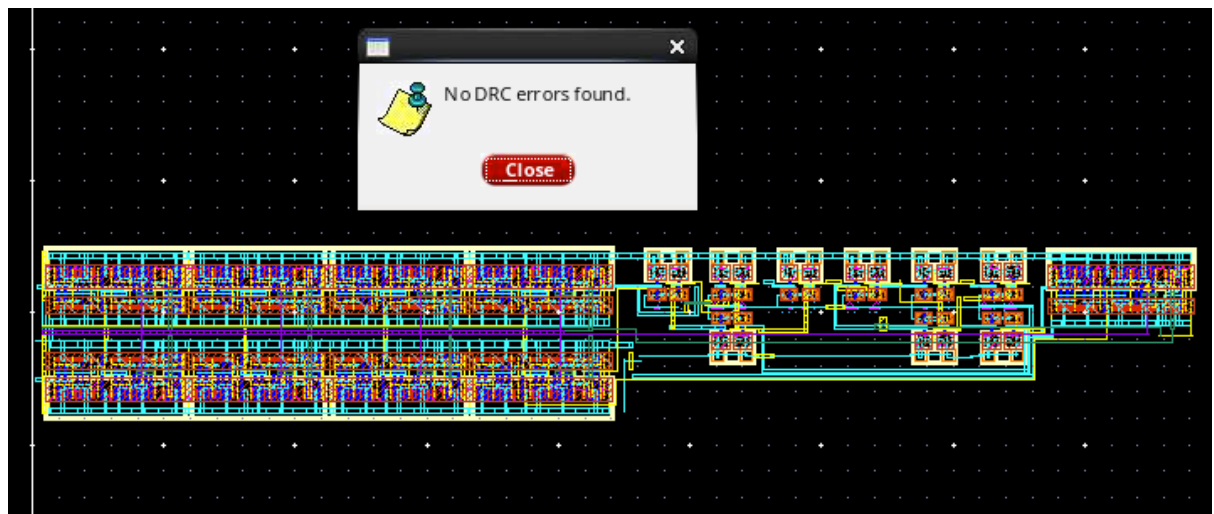
ΔΗΜΙΟΥΡΓΙΑ TEST BENCH



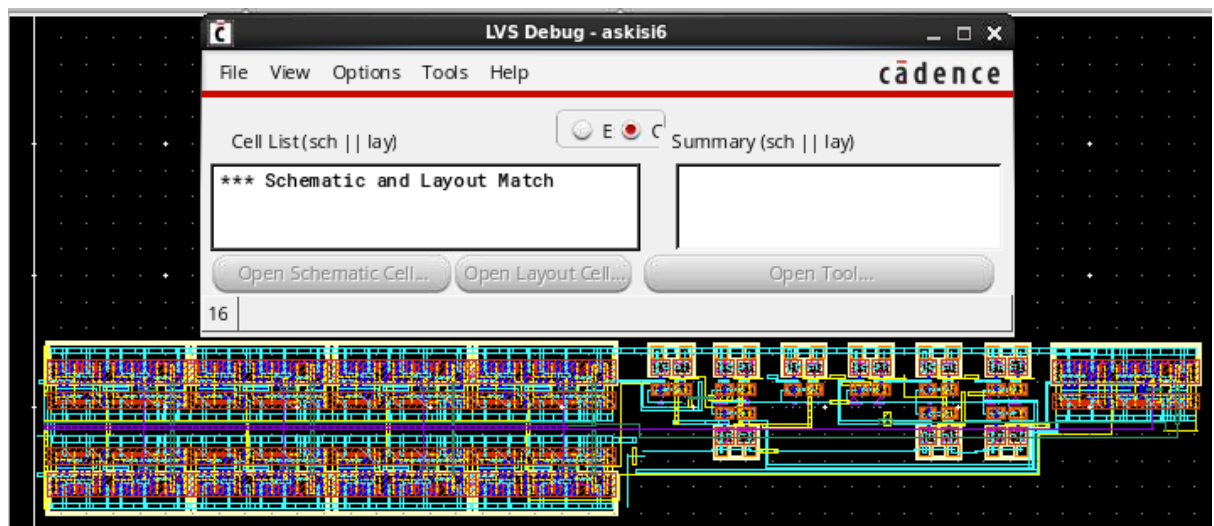
Οι κυματομορφές είναι ίδιες με την ενδεικτική φωτογραφία στο eclass.



Έπειτα προχωρήσαμε σε layout.



Αποτελέσματα DRC:no errors found



Αποτελέσματα LVC:Schematic and Layout Match