

Lab2 译码器和编码器

Lab2_1: 3—8译码器 **decoder** 设计

实验内容:

根据教材4—8节, 设计3—8译码器

1. 写出3—8译码器真值表, 通过化简写出译码器布尔表达式
2. 使用Verilog HDL实现

输入使用板上的switch拨段开关, 输出使用板上的led灯。

Lab2_2: 4—2编码器 **encoder** 设计

实验内容:

根据教材4—9节, 设计4—2编码器

1. 写出4—2编码器真值表, 通过化简写出编码器布尔表达式
2. 使用Verilog HDL实现

输入使用板上的switch拨段开关, 输出使用板上的led灯。