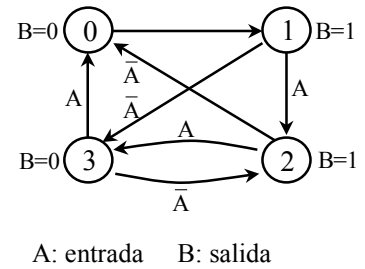


Ejercicio: Diseñar un circuito que cumpla el diagrama de flujo representado en la parte derecha. Para implementar este circuito sólo se dispone de:

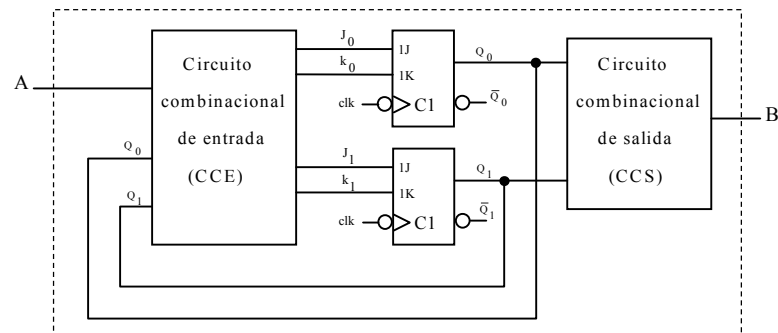
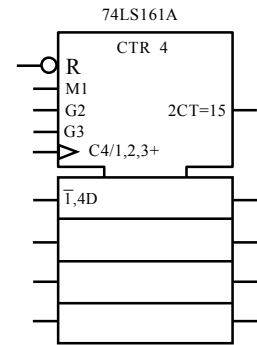


a) biestables J-K sincronizados con los flancos de bajada de la señal de reloj y del menor número de puertas lógicas básicas que sea posible.

b) un contador 74161 y el menor número de puertas lógicas básicas que sea posible.

Solución:

a) El circuito a diseñar tiene una entrada **A**, una salida **B** y una entrada auxiliar **clk**. Como el sistema tiene 4 estados, se necesitarán 2 biestables para memorizar las variables de estado interno ($4 = 2^2$). El diagrama de bloques del circuito a diseñar es el siguiente (modelo de Moore):



A continuación se representa el diagrama de estados correspondiente al diagrama de flujo indicado en la parte superior. También se representa la tabla de verdad de las funciones J_1 , K_1 , J_0 , K_0 y **B** implementadas por los circuitos combinacionales de entrada y de salida.

B	Q_{1t}	Q_{0t}	A	Q_{1t+1}	Q_{0t+1}	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	1	X
	0	0	1	0	1	0	X	1	X
1	0	1	0	1	1	1	X	X	0
	0	1	1	1	0	1	X	X	1
1	1	0	0	0	0	X	1	0	X
	1	0	1	1	1	X	0	1	X
0	1	1	0	1	0	X	0	X	1
	1	1	1	0	0	X	1	X	1

Nota: para determinar los valores de J_1 , K_1 , J_0 y K_0 indicados en la tabla anterior se necesita conocer los valores que pueden tomar las entradas de un biestable J-k que, guardando un valor Q_t dado, con el siguiente flanco de sincronismo pase a guardar un valor Q_{t+1} dado. Dichos valores se deducen fácilmente a partir de la tabla de transición de estados de un biestable J-K:

J_t	K_t	Q_t	Q_{t+1}	\Rightarrow	$Q_t \rightarrow Q_{t+1}$	J_t	K_t
0	0	0	0		0 \rightarrow 0	0	X
0	0	1	1		0 \rightarrow 1	1	X
0	1	0	0		1 \rightarrow 0	X	1
0	1	1	0		1 \rightarrow 1	X	0
1	0	0	1				
1	0	1	1				
1	1	0	1				
1	1	1	0				

Entradas durante el próximo flanco de sincronismo.

Valor que guardará el biestable después del próximo flanco de sincronismo.

Valor guardado por el biestable antes del próximo flanco de sincronismo.

En la tabla de la página anterior se indican los valores de las funciones J_0 , K_0 , J_1 , K_1 y B , para todas las combinaciones de las variables de que dependen. Simplificando dichas funciones se obtiene lo siguiente:

Q_0	A	00	01	11	10
Q_1	0			1	1
	1	X	X	X	X

$$J_1(Q_1 Q_0 A) = Q_0$$

Q_0	A	00	01	11	10
Q_1	0	X	X	X	X
	1	1		1	

$$K_1(Q_1 Q_0 A) = \bar{Q}_0 \bar{A} + Q_0 A = \bar{Q}_0 \oplus A$$

Q_0	A	00	01	11	10
Q_1	0	1	1	X	X
	1		1	X	X

$$J_0(Q_1 Q_0 A) = \bar{Q}_1 + A$$

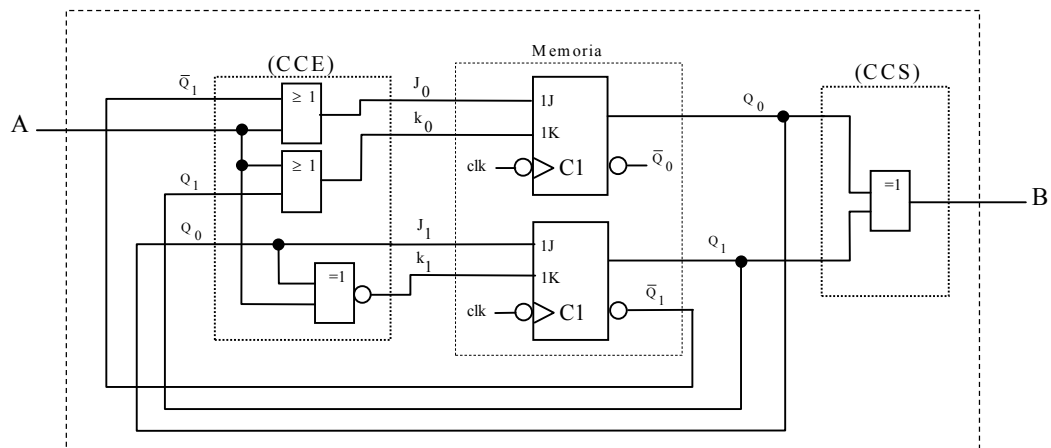
Q_0	A	00	01	11	10
Q_1	0	X	X	1	
	1	X	X	1	1

$$K_0(Q_1 Q_0 A) = Q_1 + A$$

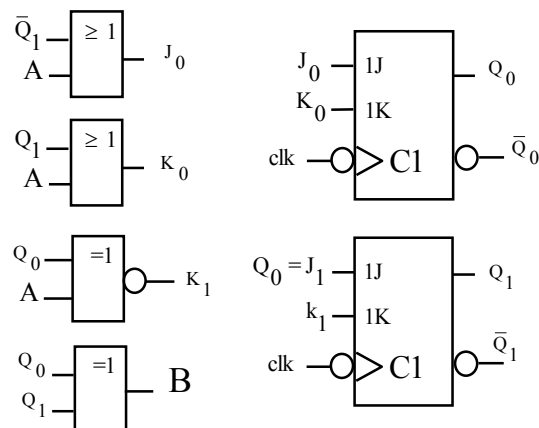
Q_0	0	1
Q_1	0	1
	1	1

$$B(Q_1 Q_0) = Q_1 \bar{Q}_0 + \bar{Q}_1 Q_0 = Q_1 \oplus Q_0$$

De acuerdo con el diagrama de bloques indicado en la primera página, el circuito resultante es el siguiente:



Una forma más sencilla (y conveniente) de representar el esquema anterior es la siguiente:

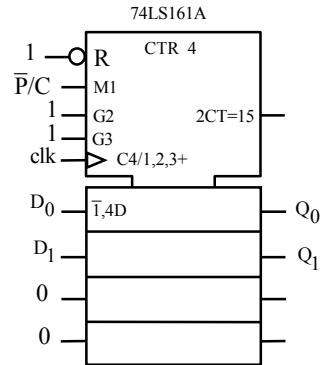


Nota: en este esquema se considera que dos o más terminales (entradas y/o salidas) que tengan el mismo nombre están conectadas entre si.

b) En este caso, la idea es utilizar el contador para implementar el bloque de memoria. La tarea del circuito combinacional de entrada es controlar el funcionamiento del contador, de modo que su salida siempre coincida con el estado (interno) del sistema. De acuerdo con esto, habrá situaciones en las que el contador, ante un flanco de subida en la señal *clk*, deberá incrementar su contenido y otras en las que deberá cargar en paralelo un determinado valor. El circuito combinacional de entrada deberá proporcionar en todo momento los valores adecuados de las señales de control y de las entradas en paralelo del contador.

Teniendo en cuenta las características del contador, se aprecia fácilmente que su salida coincide con el estado del sistema si se cumple la siguiente tabla.

B	Q_{1t}	Q_{0t}	A	Q_{1t+1}	Q_{0t+1}	\bar{P}/C	D_1	D_0
0	0	0	0	0	1	1	X	X
	0	0	1	0	1	1	X	X
1	0	1	0	1	1	0	1	1
	0	1	1	1	0	1	X	X
1	1	0	0	0	0	0	0	0
	1	0	1	1	1	1	X	X
0	1	1	0	1	0	0	1	0
	1	1	1	0	0	1 ^{**}	X	X



Nota 1: con $\bar{P}/C = 0$, en el siguiente flanco de subida de la señal clk el contador carga el valor que haya en las entradas en paralelo. Con $\bar{P}/C = 1$ el contador cuenta, es decir, incrementa su contenido en una unidad con el siguiente flanco de subida que describe la señal clk .

Nota 2: se supone que al conectar el contador a la fuente de alimentación su contenido (salida) se pone a cero.

(**) **Nota 3:** si se utilizase un contador de décadas, habría que poner $\bar{P}/C = 0$ (¿por qué?).

De la tabla anterior se deduce que las funciones implementadas por los circuitos combinacionales de entrada y de salida cumplen que:

Q_1	Q_0	A			
		00	01	11	10
0		X	X	X	1
1			X	X	1

$$D_1(Q_1 Q_0 A) = Q_0$$

Q_1	Q_0	A			
		00	01	11	10
0		X	X	X	1
1			X	X	

$$D_0(Q_1 Q_0 A) = \bar{Q}_1$$

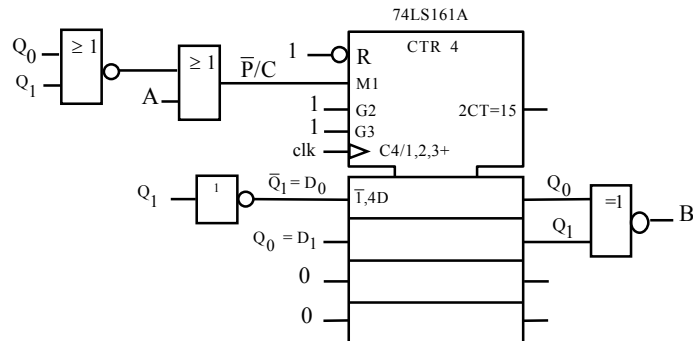
Q_1	Q_0	A			
		00	01	11	10
0		1	1	1	
1			1	1	

$$\bar{P}/C(Q_1 Q_0 A) = \bar{Q}_1 \bar{Q}_0 + A$$

Q_1	Q_0	A	
		0	1
0			1
1		1	

$$B(Q_1 Q_0) = Q_1 \bar{Q}_0 + \bar{Q}_1 Q_0 = Q_1 \oplus Q_0$$

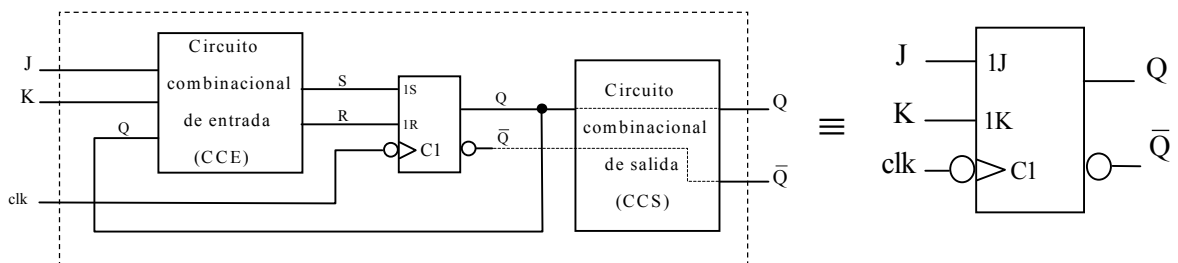
De acuerdo con las expresiones anteriores, el esquema del circuito es el siguiente:



Ejercicio: Diseñar un biestable **J-K** a partir de un biestable S-R y del menor número de puertas lógicas básicas que sea posible.

Solución:

El comportamiento de los biestables se describe muy fácilmente siguiendo el modelo de Moore. A continuación se representa el diagrama de bloques del circuito a diseñar, así como su símbolo lógico normalizado.



Nota: el circuito combinacional de salida no implementa ninguna función. Es decir, las salidas de este circuito coinciden con sus entradas, tal como se indica en el diagrama de bloques.

La tabla de transición de estados del sistema secuencial a diseñar (biestable J-K) es la siguiente:

J_t	K_t	Q_t	Q_{t+1}	S_t	R_t
0	0	0	0	0	X
0	0	1	1	X	0
0	1	0	0	0	X
0	1	1	0	0	1
1	0	0	1	1	0
1	0	1	1	X	0
1	1	0	1	1	0
1	1	1	0	0	1

En la tabla anterior también se indican los valores de las funciones $S(J_t K_t Q_t)$ y $R(J_t K_t Q_t)$ implementadas por el circuito combinacional de entrada. Estas funciones siempre deben tomar los valores adecuados para que con el siguiente flanco de sincronismo de la señal clk, en el biestable S-R se guarde el valor que memorizaría un biestable J-K, cuyas entradas durante el flanco de sincronismo fuesen J_t y K_t y cuya salida fuese Q_t .

Nota: los valores que deben tomar las funciones S y R en cada transición se deducen fácilmente a partir de la tabla de transición de estados de un biestable S-R.

S_t	R_t	Q_t	Q_{t+1}		$Q_t \rightarrow Q_{t+1}$	S_t	R_t
0	0	0	0	\Rightarrow	0 \rightarrow 0	0	X
0	0	1	1		0 \rightarrow 1	1	0
0	1	0	0		1 \rightarrow 0	0	1
0	1	1	0		1 \rightarrow 1	X	0
1	0	0	1				
1	0	1	1				
1	1	0	X				
1	1	1	X				

De la tabla indicada en la página anterior se deduce que las expresiones simplificadas de las funciones $S(J_t K_t Q_t)$ y $R(J_t K_t Q_t)$ son las siguientes:

J \ K Q				
	00	01	11	10
0		X		
1	1	X		1

$$S_i(J_i K_i Q_i) = J \bar{Q}$$

J \ K Q				
	00	01	11	10
0	X		1	X
1			1	

$$R_i(J_i K_i Q_i) = K Q$$

El esquema del biestable J-k es el siguiente:

