Tema 3: Circuitos combinacionales I.

3.1: Introducción.

3.2: Síntesis de circuitos combinacionales sencillos utilizando circuitos integrados SSI

3.3: Análisis de circuitos combinacionales utilizando circuitos integrados SSI

3.4: Fenómenos aleatorios (no).

La Ingeniería no es sólo una profesión aprendida, sino una en constante aprendizaje, en la cual los practicantes primero fueron estudiantes y así se mantienen a lo largo de su carrera activa.

William L. Everitt

3.1: Introducción.

Hasta ahora hemos visto:

- El sistema de numeración binario
- Algunos *códigos binarios* que se utilizan en el campo de la *Electrónica Digital*.
- *Axiomas* y algunos *teoremas* de las *Álgebras de Boole* que nos permiten operar con *variables* y con *funciones lógicas*.
- Los conceptos de *constante*, *variable* y *función lógica*; así como diversas formas de representar/definir una función lógica.
- Las *puertas lógicas* (circuitos electrónicos).
- Método de *Karnaugh-Veitch* para simplificar funciones dependientes de 2, 3 y 4 variables.

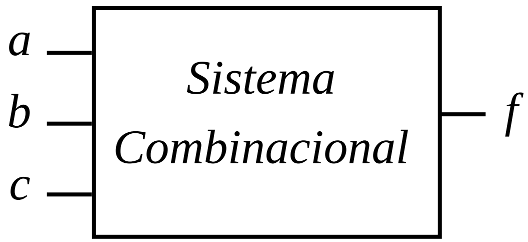
Todos estos conceptos y herramientas nos van a permitir analizar y diseñar circuitos digitales en lo que resta de curso.

El primer paso que es necesario dar en este sentido es clasificar los Sistemas Digitales de acuerdo con su comportamiento.

$$\textit{Sistemas Digitales}\begin{cases}\cdot\ \textit{Sistemas combinacionales.}\\ \cdot\ \textit{Sistemas secuenciales.}\end{cases}$$

DEF.: Se dice que un circuito dado es un *sistema combinacional* si el valor lógico de sus salidas en cualquier instante de tiempo t que se considere, sólo depende del valor lógico de sus entradas en dicho instante de tiempo t.

Ejemplos:

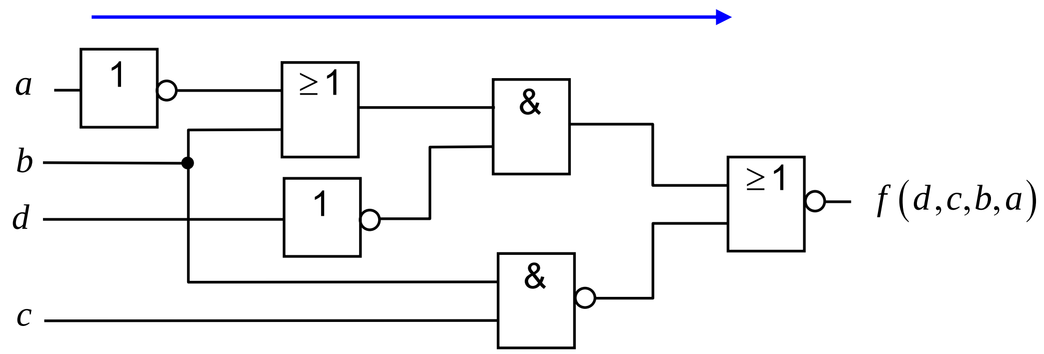


c	b	a	f
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

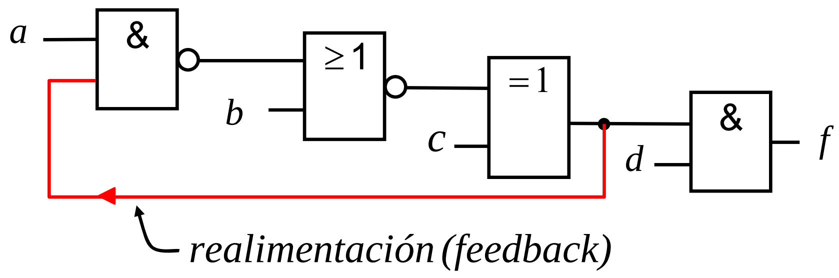
Nota: siempre que (c,b,a) = 1 1 0, la salida f será igual a 1

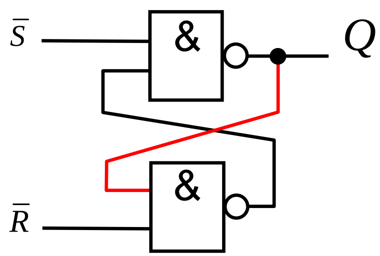
_ Las puertas lógicas son circuitos combinacionales.

_ En general, se puede afirmar que cualquier circuito realizado con puertas lógicas que *no tenga ninguna realimentación* es un sistema combinacional.



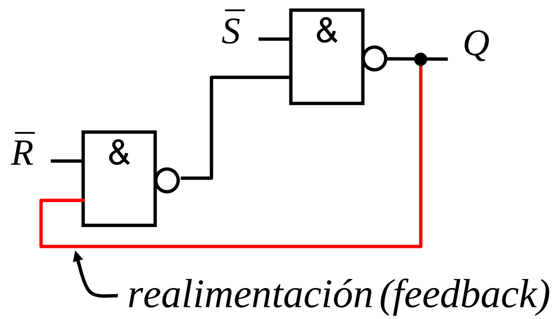
Ejemplos de circuitos que no son combinacionales (son secuenciales)





Latch SR de grabado prioritario.

≡



- Teniendo en cuenta lo ya visto, para analizar y diseñar circuitos combinacionales sólo nos queda por ver los tipos de circuitos integrados digitales que hay de éste tipo y qué funciones realizan.

- Para poder estudiar los circuitos integrados comerciales con un cierto orden, es necesario clasificarlos con algún criterio.

- A continuación se muestra una clasificación en función del número de puertas que contienen los circuitos integrados.

Escala de integración	Nº de puertas/IC	Aplicación
SSI (Small scale integration)	1 – 10	Puertas lógicas y biestables
MSI (Medium scale integration)	10 – 100	Decodificadores, codificadores, multiplexores, circuitos aritméticos, contadores, registros, etc.
LSI (Large scale integration)	$100 – 10^3$	Pequeños microprocesadores, memorias, PLDs, etc.
VLSI (Very large scale integration)	$10^3 – 10^4$	Microprocesadores, memorias, PLDs, etc.
ULSI (Ultra large scale integration)	$10^4 – 10^5$	Microprocesadores, memorias, PLDs, FPGAs, DSPs, Microcontroladores.
GLSI (Giga large scale integration)	$> 10^5$	Microprocesadores

3.2: Síntesis de circuitos combinacionales sencillos utilizando circuitos integrados SSI

- En este tema sólo se va a ver cómo se analizan y diseñan sistemas combinacionales utilizando circuitos integrados de la escala de integración baja (SSI)

SSI ⇔ puertas lógicas

- El proceso de síntesis (diseño) de sistemas combinacionales utilizando circuitos integrados de la escala SSI se puede esquematizar de la siguiente forma:

Definición del comportamiento del sistema/circuito a diseñar

Sistema combinacional

Sistema secuencial

_ Se determina el número de *entradas* y se le asigna una *variable lógica* a cada una

_ Se determina el número de *salidas* y se le asigna una *función lógica* a cada una

(1) Se determina una *expresión algebraica* de la función asociada a cada salida (en general, ni será canónica ni la más sencilla)

Tabla de verdad de la función asociada a cada salida

Se determinan las expresiones algebraicas *canónicas* de la función asociada a cada salida

Continúa en la siguiente diapositiva

Viene de la diapositiva anterior

Se determinan las expresiones *más sencillas* de la función asociada a cada salida (*Karnaugh-Veitch*)

Se diseña un circuito, utilizando puertas lógicas, a partir de la expresión más sencilla de cada función

Se simula el comportamiento del circuito diseñado. Si no se ajusta al comportamiento especificado se vuelve al paso (1)

Se construye el circuito diseñado y se verifica que su funcionamiento se ajusta a las especificaciones (si no es así, se vuelve al paso 1).

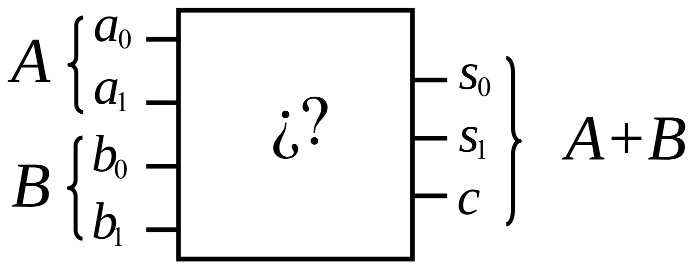
- - - - Camino alternativo

—— Camino habitual

Ejemplo: Diseño de un circuito que sume dos números binarios $A(a_1, a_0)$ y $B(b_1, b_0)$, sin signo, utilizando circuitos de la escala SSI.

1º paso: Se determina el número de entradas y de salidas del circuito a diseñar

$$\begin{array}{rrrl} & a_1 & a_0 & \equiv A \\ + & b_1 & b_0 & \equiv B \\ \hline c & s_1 & s_0 & \equiv A+B \end{array}$$



A continuación se determina la *tabla de verdad* de las funciones a implementar.

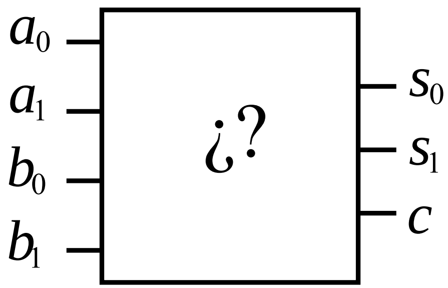
Nota: Los valores de los números binarios A_2 y B_2 se representan en el sistema binario mediante 1_s y 0_s *aritméticos*. Dichos valores hay que indicárselos al circuito digital utilizando 1_s y 0_s *lógicos*. La relación que se va a considerar es la siguiente:

1 *aritmético* ≡ 1 *lógico*

0 *aritmético* ≡ 0 *lógico*

a_1	a_0	b_1	b_0	c	s_1	s_0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	1
0	1	1	1	1	0	0
1	0	0	0	0	1	0
1	0	0	1	0	1	1
1	0	1	0	1	0	0
1	0	1	1	1	0	1
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	1	0	1
1	1	1	1	1	1	0

$$\begin{array}{rrrl} & a_1 & a_0 & \equiv A \\ + & b_1 & b_0 & \equiv B \\ \hline c & s_1 & s_0 & \equiv A+B \end{array}$$



$$A = 1, \quad B = 2, \quad A + B = 3$$

$$\left.\begin{array}{l} A \equiv a_1 a_0 = 01_2 \\ B \equiv b_1 b_0 = 10_2 \end{array}\right\} \rightarrow c s_1 s_0 = 011_2$$

2º paso: Se determinan las *expresiones canónicas* de las funciones a implementar

$$s_0(a_1,a_0,b_1,b_0)=\sum_4(1,3,4,6,9,11,12,14)$$

$$s_1(a_1,a_0,b_1,b_0)=\sum_4(2,3,5,6,8,9,12,15)$$

$$c(a_1,a_0,b_1,b_0)=\sum_4(7,10,11,13,14,15)$$

3º paso: Se determinan las expresiones más sencillas de las funciones a implementar

$$s_0(a_1,a_0,b_1,b_0)=\sum_4(1,3,4,6,9,11,12,14)=\overline{a}_0b_0+a_0\overline{b_0}=a_0\oplus b_0$$

$$s_1(a_1,a_0,b_1,b_0)=\sum_4(2,3,5,6,8,9,12,15)=\overline{a}_1\overline{a}_0b_1+\overline{a}_1b_1\overline{b_0}+\overline{a}_1a_0\overline{b_1}b_0+a_1a_0b_1b_0+$$
$$+a_1\overline{b_1}\overline{b_0}+a_1\overline{a}_0\overline{b_1}=\cdots=a_1\oplus b_1\oplus(a_0b_0)$$

$$c(a_1,a_0,b_1,b_0)=\sum_4(7,10,11,13,14,15)=a_1a_0b_0+a_0b_1b_0+a_1b_1=(a_1+b_1)a_0b_0+a_1b_1$$

Dem. s_1

$$s_1(a_1, a_0, b_1, b_0) = \sum_4 (2,3,5,6,8,9,12,15) =$$

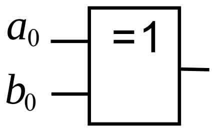
$$= \overline{a_1}\,\overline{a_0} b_1 + \overline{a_1} b_1 \overline{b_0} + \overline{a_1} a_0 \overline{b_1} b_0 + a_1 a_0 b_1 b_0 + a_1 \overline{a_0}\,\overline{b_1} + a_1 \overline{b_1}\,\overline{b_0} =$$

$$= \left(\overline{a_1}\,\overline{b_1} + a_1 b_1\right) a_0 b_0 + a_1 \overline{b_1} \left(\overline{a_0} + \overline{b_0}\right) + \overline{a_1} b_1 \left(\overline{a_0} + \overline{b_0}\right) =$$

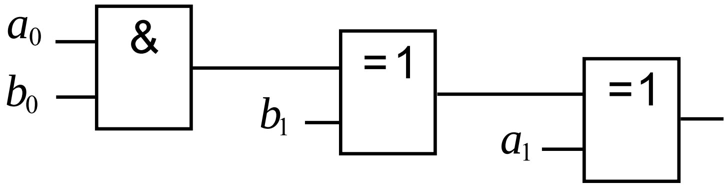
$$= \left(\overline{a_1 \oplus b_1}\right) a_0 b_0 + \left(a_1 \overline{b_1} + \overline{a_1} b_1\right)\left(\overline{a_0} + \overline{b_0}\right) =$$

$$= \overline{a_1 \oplus b_1}\; a_0 b_0 + \left(a_1 \oplus b_1\right) \overline{a_0 b_0} = a_1 \oplus b_1 \oplus \left(a_0 b_0\right)$$

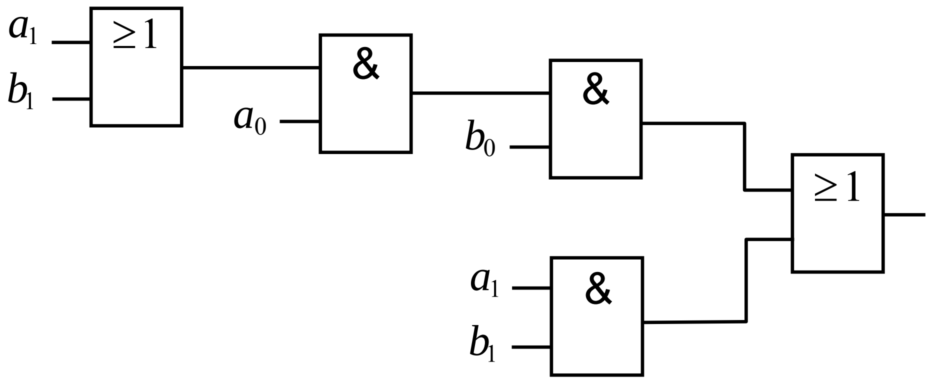
4º paso: Se dibuja un esquema del circuito a partir de las expresiones simplificadas (la implementación no es única).



$$s_0(a_0,b_0) = a_0 \oplus b_0$$



$$s_1(a_1,a_0,b_1,b_0) = a_1 \oplus b_1 \oplus \left(a_0 b_0\right)$$



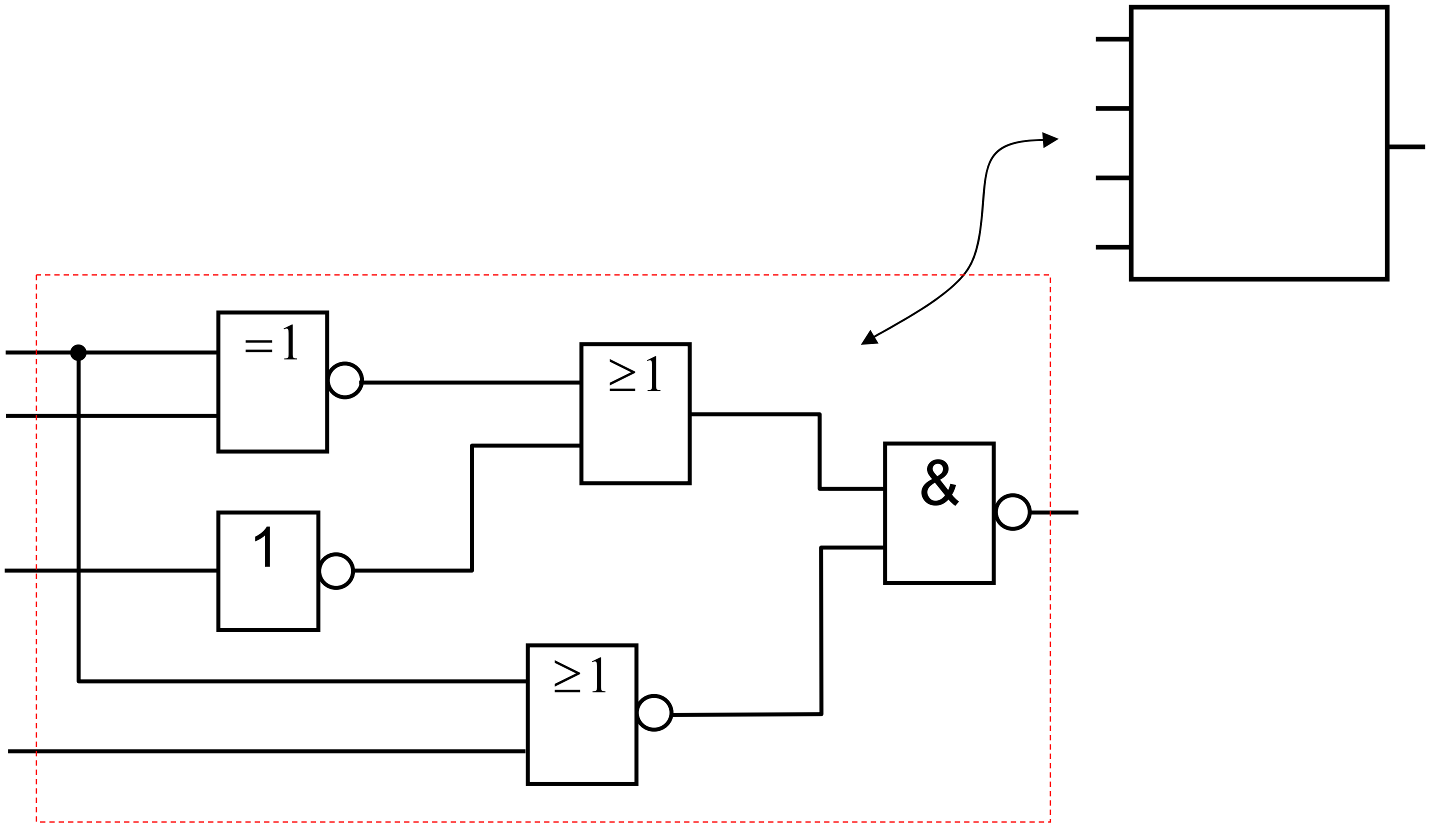
$$c(a_1,a_0,b_1,b_0) =$$

$$= \left(a_1 + b_1\right) a_0 b_0 + a_1 b_1$$

3.3: Análisis de sistemas combinacionales realizados con circuitos integrados SSI

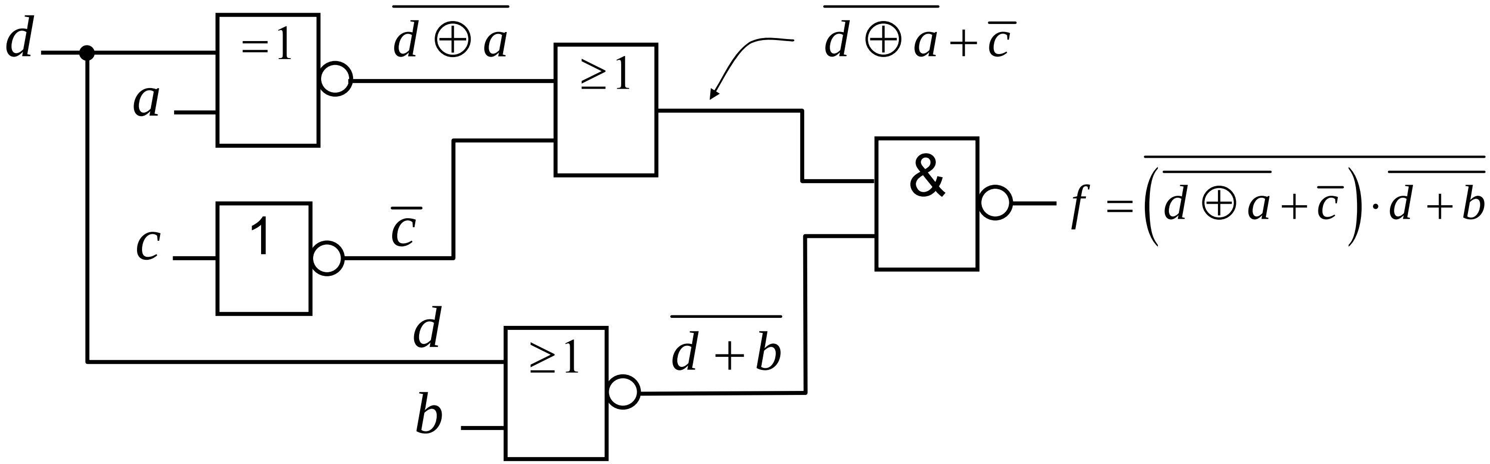
"Conocemos el esquema de un circuito combinacional y queremos determinar qué hace dicho circuito ≡ qué funciones lógicas implementa"

Ejemplo:



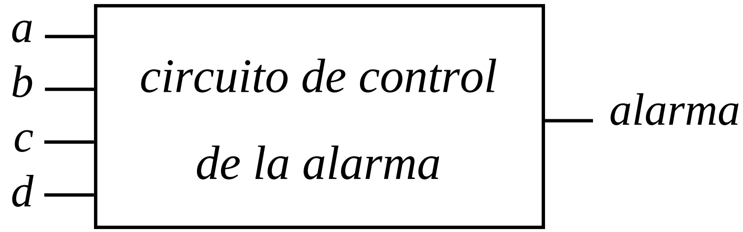
1º paso: Se asignan *variables* a las *entradas* y *funciones* a las *salidas*.

2º paso: Partiendo de las entradas, se van determinando las expresiones lógicas correspondientes a las salidas de las distintas puertas lógicas hasta determinar la expresión lógica de la salida (o salidas) del circuito.



$$f(d,c,b,a) = \overline{\left(\overline{d \oplus a} + \overline{c}\right) \cdot \overline{d + b}} = \quad \cdot \quad \cdot \quad \cdot \quad = \prod\nolimits_4 (11,14,15)$$

Ejercicio: Al circuito de control de la alarma contra robos del *Banco de Sereno* llegan cuatro hilos conductores:



- el conductor *a* procede de un interruptor secreto.
- el conductor *b* procede de un sensor de presión situado debajo de la caja fuerte.
- el conductor *c* procede de un reloj electrónico alimentado por baterías.
- el conductor *d* procede del sistema electromecánico de apertura de la caja fuerte.

Las siguientes condiciones provocan una tensión de 5 voltios (con respecto a masa) en el correspondiente conductor:

- v_a = 5v si el interruptor secreto está pulsado.
- v_b = 5v si cambia el peso de la caja fuerte.
- v_c = 5v si el reloj marca entre las $10{:}00_{AM}$ y las $14{:}00_{PM}$
- v_d = 5v si se introduce una código de apertura incorrecto a través del teclado alfanumérico situado en la puerta de la caja fuerte.

La lógica de control de la alarma contra robos ha sido programada de la siguiente forma:

i) Suena la alarma entre las 10:00AM y las 14:00PM en los siguientes casos:

1º caso: si estando pulsado el interruptor secreto, cambia el peso de la caja fuerte.

2º caso: si se introduce un código de apertura de la caja fuerte incorrecto.

ii) Suena la alarma entre las 14:00PM de un día y las 10:00AM del día siguiente en los siguientes casos:

1º caso: si se introduce un código de apertura de la caja fuerte incorrecto y el interruptor secreto no está pulsado.

2º caso: si cambia el peso de la caja fuerte.

Obtener una función lógica que describa el estado de la alarma del banco.

Acuerdo:

$$a = \begin{cases} 1 & \text{si el interruptor secreto está pulsado} \\ 0 & \text{si el interruptor secreto no está pulsado} \end{cases}$$

$$b = \begin{cases} 1 & \text{si cambia el peso de la caja fuerte} \\ 0 & \text{si no cambia el peso de la caja fuerte} \end{cases}$$

$$c = \begin{cases} 1 & \text{si es entre las } 10{:}00_{\text{AM}} \text{ y las } 14{:}00_{\text{PM}} \\ 0 & \text{si es entre las } 14{:}00_{\text{PM}} \text{ y las } 10{:}00_{\text{AM}} \end{cases}$$

$$d = \begin{cases} 1 & \text{si se introduce un código de apertura incorrecto} \\ 0 & \text{si se introduce un código de apertura correcto} \end{cases}$$

$$alarma(d,c,b,a) = \begin{cases} 1 & \text{si suena la alarma del banco} \\ 0 & \text{si no tiene que sonar la alarma} \end{cases}$$

Solución: $alarma(d,c,b,a) = c(a \cdot b + d) + \overline{c}(d \cdot \overline{a} + b)$

Ejercicio:

Una planta química utiliza un tanque de fibra de vidrio para almacenar un determinado compuesto altamente inflamable. Para supervisar en todo momento el estado de dicho compuesto, se han conectado tres sensores al tanque:

_ El sensor z indica, mediante una variable binaria, cuando la temperatura $\boldsymbol{T}$ en el interior del tanque supera un valor $\boldsymbol{T_1}$ dado.

_ El sensor y indica, mediante una variable binaria, cuando la temperatura $\boldsymbol{T}$ en el interior del tanque supera un valor $\boldsymbol{T_2}$ dado. Siendo $\boldsymbol{T_2} > \boldsymbol{T_1}$.

_ El sensor x indica, mediante una variable binaria, cuando la presión $\boldsymbol{P}$ en el interior del tanque supera un valor $\boldsymbol{P_1}$ dado.

a) Determinar la tabla de verdad de la función lógica que representa las condiciones óptimas de almacenamiento del compuesto, definidas por: $\boldsymbol{T_1 < T < T_2}$ y $\boldsymbol{P < P_1}$

b) Determinar las expresiones canónicas de la función anterior.

Nota: supóngase que los sensores no se pueden averiar

Acuerdo:

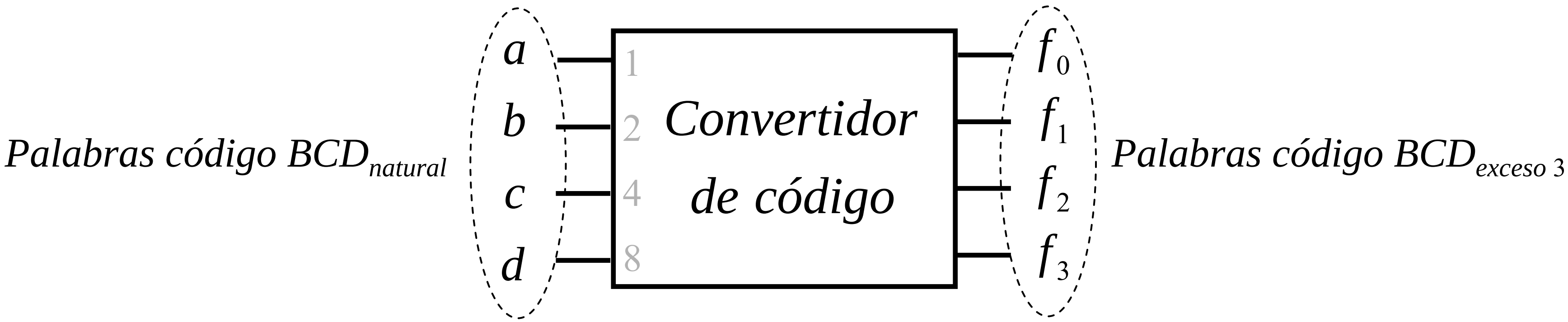
$$z = \begin{cases} 1 \text{ si } T > T_1 \\ 0 \text{ en caso contrario} \end{cases} \qquad y = \begin{cases} 1 \text{ si } T > T_2 > T_1 \\ 0 \text{ en caso contrario} \end{cases} \qquad x = \begin{cases} 1 \text{ si } P > P_1 \\ 0 \text{ en caso contrario} \end{cases}$$

$$f(z,y,x) = \begin{cases} 1 \text{ si el compuesto está almacenado en las } \textit{condiciones óptimas} \\ 0 \text{ si el compuesto no está almacenado en las } \textit{condiciones óptimas} \end{cases}$$

$$\textit{Condiciones óptimas}: \begin{cases} P < P_1 \quad \Rightarrow \quad x = 0 \\ T_1 < T < T_2 \quad \Rightarrow \quad z = 1 \text{ , } y = 0 \end{cases}$$

Solución: $f(z,y,x) = \sum_3 (4) + \sum_\phi (2,3)$

Ejercicio: Obtener las expresiones algebraicas canónicas de un circuito convertidor de palabras código $BCD_{natural}$ a palabras código $BCD_{exceso\ 3}$



Solución:

$$f_0(d,c,b,a) = \sum_4(0,2,4,6,8) + \sum_\phi(10,11,12,13,14,15)$$

$$f_1(d,c,b,a) = \sum_4(0,3,4,7,8) + \sum_\phi(10,11,12,13,14,15)$$

$$f_2(d,c,b,a) = \sum_4(1,2,3,4,9) + \sum_\phi(10,11,12,13,14,15)$$

$$f_3(d,c,b,a) = \sum_4(5,6,7,8,9) + \sum_\phi(10,11,12,13,14,15)$$

Ejercicio: El avión de combate, modelo CHAPUZA 16, incorpora el circuito X47JK como último avance tecnológico. La función de este circuito es informar al piloto del estado del tren de aterrizaje del avión mediante indicadores luminosos.

Al circuito X47JK llegan los conductores *a*, *b* y *c*, procedentes de los circuitos que supervisan la posición de los trenes trasero izquierdo, trasero derecho y delantero respectivamente. Estos conductores presentan un nivel de tensión alto siempre que el correspondiente tren esté bajado, y un nivel de tensión bajo siempre que el correspondiente tren esté subido.

El circuito X47JK activa dos indicadores luminosos (L1 y L2) de color verde, un indicador luminoso (L3) de color rojo y un indicador luminoso (L4) de color azul. El indicador L1 se enciende siempre que todo el tren de aterrizaje está correctamente subido; el indicador L2 se enciende siempre que todo el tren de aterrizaje está correctamente bajado; el indicador L3 se enciende siempre que uno de los trenes de aterrizaje está averiado y el indicador L4 se enciende siempre que el tren de aterrizaje delantero está averiado. Determinar las funciones lógicas que gobiernan el estado de los indicadores luminosos L1, L2, L3 y L4.

Nota: Supóngase nula la probabilidad de que estén averiados simultáneamente dos o más trenes de aterrizaje.

(solución: ver tarea 7)