5.3.2: Bloques funcionales secuenciales (síncronos)

5.3.2.1: Contadores: definiciones y características generales

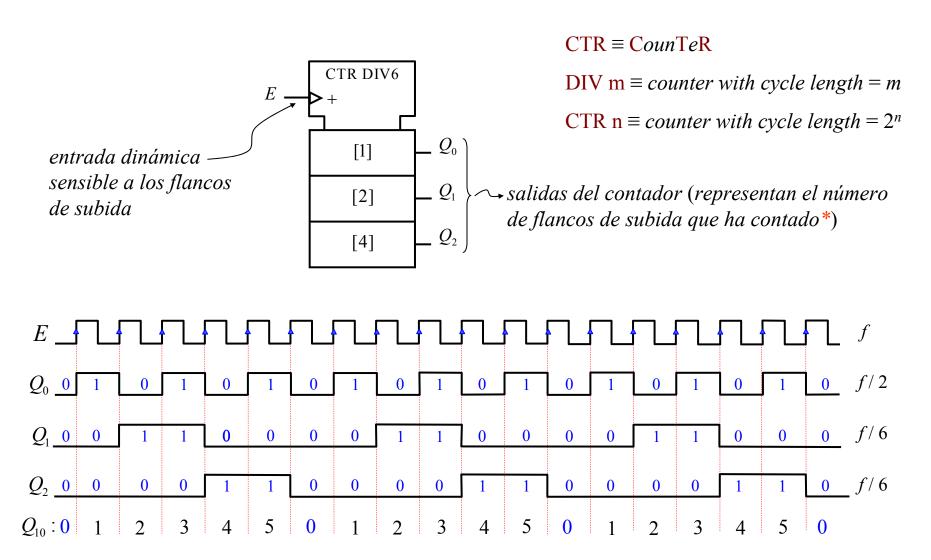
DEF. 1: Un *contador* es un circuito *secuencial síncrono* que cuenta en un código binario los flancos de subida o bien de bajada que presenta la señal que se aplica a su entrada dinámica.

Nota: contar los flancos de subida o bien de bajada de una señal binaria equivale a contar sus pulsos.

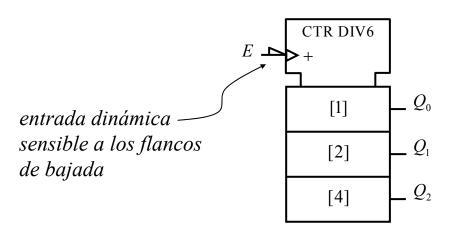
Nota: el número máximo de flancos que puede contar un contador es finito, ya que el número de salidas que puede tener es finito. Cuando un contador ha contado el número máximo de flancos que puede contar, con el siguiente flanco reinicia el contaje (se produce un desbordamiento \equiv *an overflow*)

Nota: salvo que se indique lo contrario, se debe suponer que un contador cuenta en binario natural.

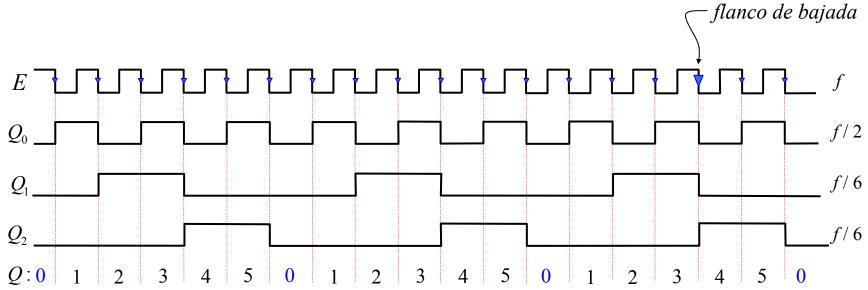
Ejemplo: contador de los flancos de subida de la señal *E*, en modo ascendente (+)



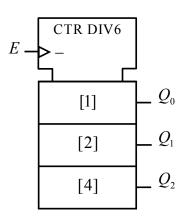
Ejemplo: contador de los flancos de bajada de la señal *E*, en modo ascendente (+)



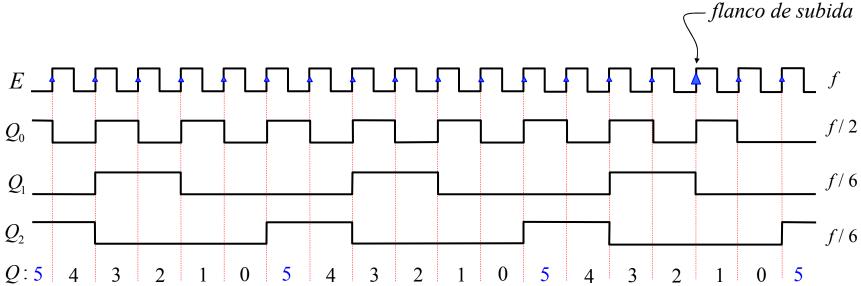
Nota: el contenido del contador (valor que representa Q_2 , Q_1 y Q_0) se actualiza justo después de cada flanco de bajada de la señal E



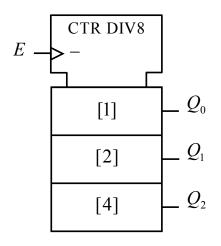
Ejemplo: contador de los flancos de subida de la señal *E*, en modo descendente (–) de módulo 6.



Nota: el contenido del contador (valor que representa Q_2 , Q_1 y Q_0) se actualiza justo después de cada flanco de subida de la señal E

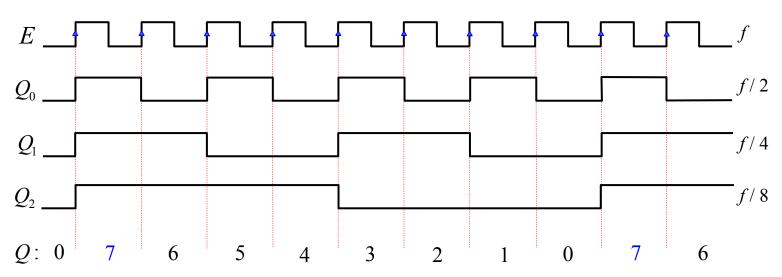


Ejemplo: contador de los flancos de subida de la señal *E*, en modo descendente (–) de módulo 8.



Nota: el contenido del contador (valor que representa Q_2 , Q_1 y Q_0) se actualiza justo después de cada flanco de subida de la señal E

Nota: CTR DIV $8 \equiv CTR 3$



Propiedad: Un contador es un circuito secuencial que genera una secuencia ordenada de números (≡ *secuencia de contaje*) de forma repetitiva.

Ejemplos:

Nota: en la literatura técnica se dice que "se produce un desbordamiento de un contador que cuenta en binario (en modo ascendente)" cuando su contenido pasa del mayor valor de su secuencia de contaje al menor valor. Así, por ejemplo, cuando en un contador, que cuenta en modo ascendente con una secuencia de contaje: 0-1-2-3-4-5-6-7, su contenido pasa de 7 a 0 se dice que se ha producido un desbordamiento (the counter overflows) \equiv el contador no puede seguir contando flancos y reinicia el contaje

Propiedad: Muchos *contadores* se diseñan haciendo que su *salida* coincida en todo momento con su *estado interno*.

DEF. 2: Se define el *módulo* de un contador como el número de valores distintos que puede tener su estado interno. Si la salida de un contador coincide con su estado interno, entonces el *módulo* de dicho contador coincide con el número de valores que tiene su *secuencia de contaje*.

Ejemplos:

Propiedad: el número *n* de *flip-flops* que se necesitan para implementar un contador diseñado de modo que su *salida* coincide en todo momento con su *estado interno*, cumple lo siguiente:

$$2^n - 1 \ge \alpha$$

siendo α el mayor valor de su secuencia de contaje.

Ejemplos:

$$0 - 1 - 2 - 3 - 4 - 5 - 6 - 7 - 8 - 9 - 0 - 1 - 2 - 3 - \cdots (n = 4)$$

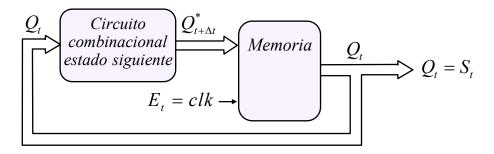
$$5 - 4 - 3 - 2 - 1 - 0 - 5 - 4 - 3 - \cdots (n = 3)$$

$$3 - 11 - 15 - 9 - 0 - 5 - 3 - 11 - 15 - \cdots (n = 4)$$

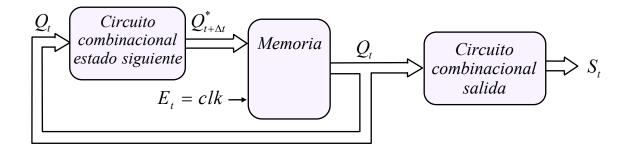
$$4 - 3 - 7 - 2 - 3 - 5 - 4 - 3 - 7 - 2 - \cdots (n = 4) (*)$$

Nota: con independencia de cómo se diseñe un contador, el número de *flip-flops* que se necesitan es igual al número de dígitos que tiene el número binario asignado a cualquiera de sus posibles estados internos.

Modelado de un contador: el comportamiento de un contador se describe muy bien mediante un *modelo de Moore*, en el que la *entrada de sincronismo* de los *flip-flops* que forman el bloque de memoria se utiliza como *entrada del contador*. Si el contador se diseña de modo que su *salida* coincida en todo momento con su *estado interno* el modelo resultante es el siguiente:

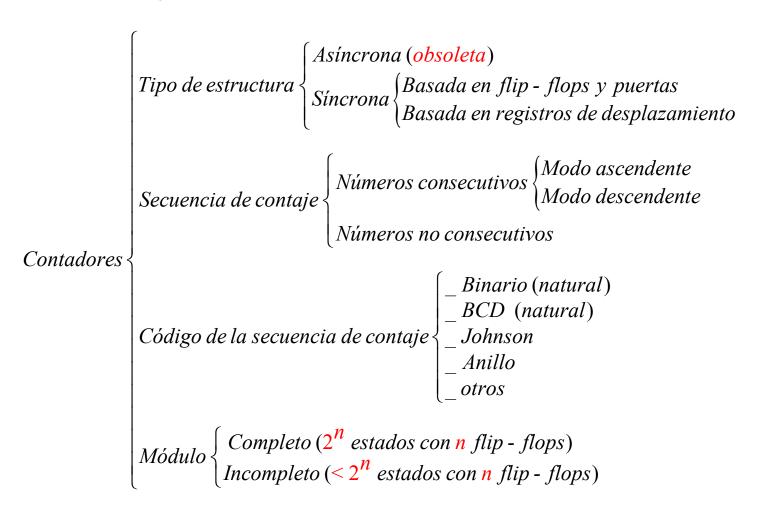


Si el contador no se diseña de modo que su *salida* coincida en todo momento con su *estado interno* el modelo que describe su comportamiento es el siguiente:



Propiedad: Para guardar el estado interno de un contador se suelen utilizar *flip-flops* de tipo *D* o *J-K*, aunque se puede utilizar cualquier otro tipo de *flip-flop*.

Propiedad: En la práctica, los contadores se eligen en base a propiedades o características muy distintas entre sí:



Diseño de un contador síncrono: a la hora de diseñar un contador hay que tener en cuenta los siguiente:

- Los *flip-flops* que forman el bloque de memoria comparten la misma señal de sincronismo (*clk*).
- El proceso de diseño es el mismo que el utilizado a la hora de diseñar cualquier otro sistema secuencial síncrono, con la particularidad de que la entrada de sincronismo de los *flip flops* que forman el bloque de memoria actúa como entrada del contador y que los cambios de estado son *incondicionales*.
- El comportamiento de un contador síncrono se describe perfectamente mediante el *modelo de Moore*. Cumpliéndose que:
- _ El circuito combinacional del estado siguiente (*cces*) sólo tiene como entradas las *variables de estado*.
- La entrada de sincronismo de los *flip-flops* también hace la función de entrada del contador.
- Los cambios de estado son incondicionales

Ejemplo: diseño de un contador síncrono definido por:

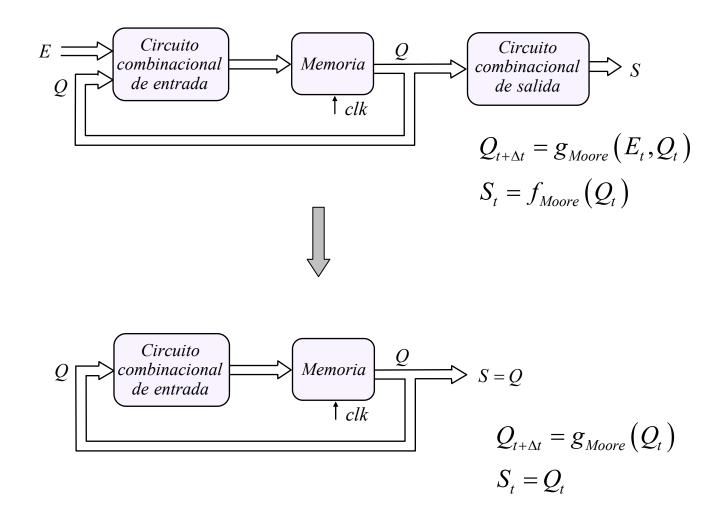
- ✓ módulo: 8
- ✓ código de la secuencia de contaje: *binario*
- ✓ modo de contaje: ascendente (0-1-2-3-4-5-6-7)
- ✓ cuenta flancos de: bajada

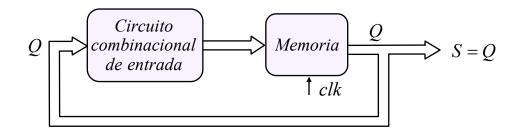
 $clk = \begin{bmatrix} Contador \\ (m\'odulo \ 8) \end{bmatrix} = \begin{bmatrix} Q_0 \\ Q_1 \\ Q_2 \end{bmatrix} S$

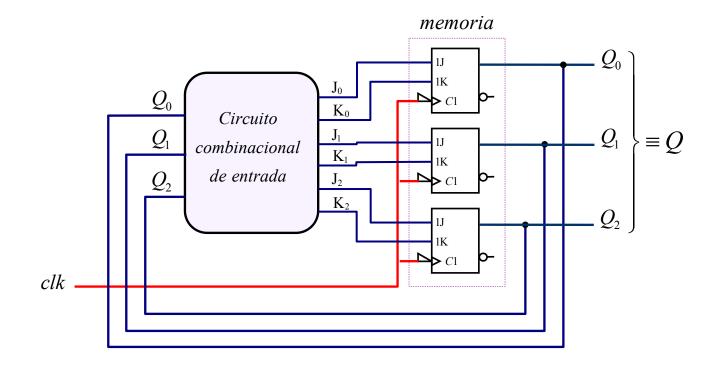
salto incondicional [se produce cuando la señal de entrada (\equiv señal de sincronismo de los flip-flops) describe un flanco de bajada] $S = 1 \qquad S = 2$ $S = 0 \qquad 0 \qquad 1 \qquad 2 \qquad 3 \qquad S = 3$ $\uparrow \qquad \qquad \downarrow \qquad \qquad \downarrow$

en este caso se va a diseñar el contador haciendo que su salida (S) coincida en todo momento con su estado interno.

Modelo de Moore



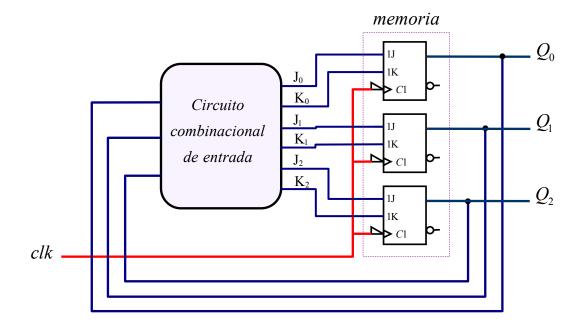


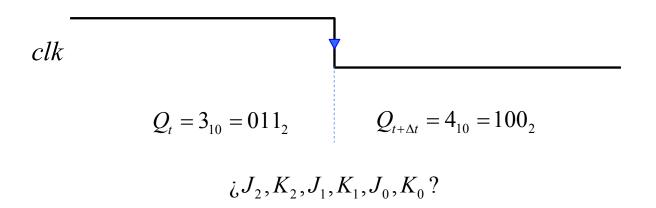


$$S = 0 \quad 0 \quad 1 \quad 2 \quad 2 \quad 3 \quad 4 \quad 5 \quad 6 \quad 7 \quad S = 7$$

$$S = 0 \quad 0 \quad S = 1 \quad S = 2 \quad S = 3 \quad S = 3 \quad S = 4 \quad S = 5 \quad S = 6 \quad 7 \quad S = 7$$

L					
Q_{2t}	Q_{1t}	Q_{0t}	$Q_{2t+\Delta t}$	$Q_{1t+\Delta t}$	$Q_{0t+\Delta t}$
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0





clk	J_{t}	K_{t}	Q_{t}	$Q_{t+\Delta t}$			
Ł	0	0	0	0	0 0	l <i>1</i>	V
Ł	0	0	1	1	$Q_t \to Q_{t+\Delta t}$	$J_{_t}$	K_{t}
		 1		0	$0 \rightarrow 0$	0	\mathcal{X}
Ł	0	1	0	0	 $0 \rightarrow 1$	1	\boldsymbol{x}
Ł	0	1	1	0		1	1
Ł	1	0	0	1	$1 \rightarrow 0$	\mathcal{X}	1
Ł	1	0	1	1	$1 \rightarrow 1$	\mathcal{X}	0
			<u> </u>		'	_	
Ł	1	1	0	1	Tabla de	excitaci	ón
Ł	1	1	1	0			

Tabla de funcionamiento

$Q_t \to Q_{t+\Delta t}$	$J_{_t}$	K_{t}
$0 \rightarrow 0$	0	X
$0 \rightarrow 1$	1	$\boldsymbol{\mathcal{X}}$
$1 \rightarrow 0$	\mathcal{X}	1
$1 \rightarrow 1$	\mathcal{X}	0

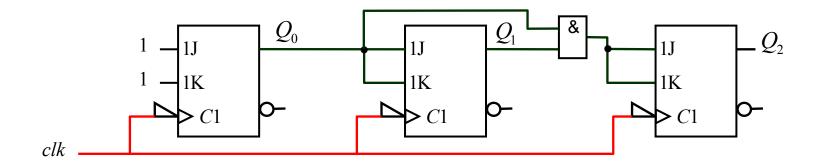
Q_{2t}	Q_{1t}	Q_{0t}	$Q_{2t+\Delta t}$	$Q_{1t+\Delta t}$	$Q_{0t+\Delta t}$	$J_{\scriptscriptstyle 2}$	K_2	$J_{_{1}}$	K_1	$J_{\scriptscriptstyle 0}$	K_0
0	0	0	0	0	1	0	\mathcal{X}	0	\mathcal{X}	1	\mathcal{X}
0	0	1	0	1	0	0	\mathcal{X}	1	\mathcal{X}	\mathcal{X}	1
0	1	0	0	1	1	0	$\boldsymbol{\mathcal{X}}$	$\boldsymbol{\mathcal{X}}$	0	1	$\boldsymbol{\mathcal{X}}$
0	1	1	1	0	0	1	\boldsymbol{x}	x	1	x	1
1	0	0	1	0	1	$\boldsymbol{\mathcal{X}}$	0	0	$\boldsymbol{\mathcal{X}}$	1	$\boldsymbol{\mathcal{X}}$
1	0	1	1	1	0	x	0	1	\mathcal{X}	x	1
1	1	0	1	1	1	\boldsymbol{x}	0	$\boldsymbol{\mathcal{X}}$	0	1	$\boldsymbol{\mathcal{X}}$
1	1	1	0	0	0	$\int x$	1	$\boldsymbol{\mathcal{X}}$	1	x	1

antes de los flancos después de los flancos antes y durante los flancos

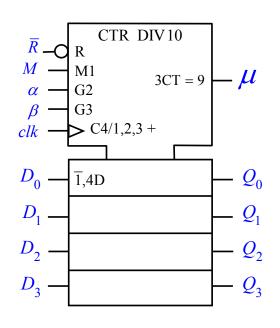
$$J_2(Q_2, Q_1, Q_0) = K_2(Q_2, Q_1, Q_0) = Q_1Q_0$$

$$J_1(Q_2, Q_1, Q_0) = K_1(Q_2, Q_1, Q_0) = Q_0$$

$$J_0(Q_2, Q_1, Q_0) = K_0(Q_2, Q_1, Q_0) = 1$$



Contadores comerciales:



Notas sobre simbología:

 $DIV10 \equiv su \mod u$ su módulo es igual a 10 (cuenta desde 0 hasta 9)

 $\overline{R} \equiv entrada \ de \ reset$: sirve para poner a 0 el contenido del contador En este caso, es una entrada asíncrona, activa a nivel bajo.

 $M \equiv$ entrada de selección de modo de funcionamiento:

 $_{-}$ con M = 0 se selecciona el modo de "carga en paralelo"

 $_$ con M = 1 se selecciona el modo de "contaje"

α: entrada de inhibición del contaje

β: entrada de inhibición del contaje y de la salida de fin de cuenta.

clk (*entrada dinámica*): en este caso sincroniza tanto el contaje como la carga en paralelo (4).

 $\mu \equiv salida \ que \ indica \ el \ fin \ de \ cuenta$: se pone a 1 cuando $\beta = 1$ y el contenido del contador es igual a 9_{10} ($Q_3, Q_2, Q_1, Q_0 = 1001_2$)

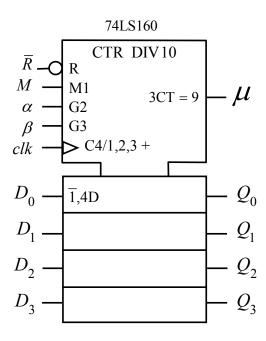
 D_3, D_2, D_1, D_0 : entradas en las que se aplica el valor a cargar en paralelo

 Q_3, Q_2, Q_1, Q_0 : en estas salidas se indica en todo momento el contenido del contador en binario

Características del contador 74xxx160:

- _ módulo: 10 (contador de décadas)
- _ reset: asíncrono, activo a nivel bajo
- _ modo de contaje: ascendente
- $_$ secuencia de contaje: 0 1 2 3 4 5 6 7 8 9
- _ cuenta en binario

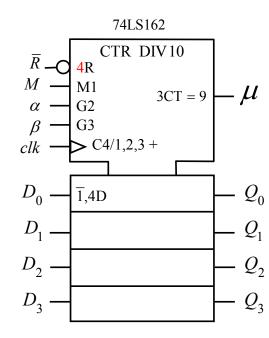
Nota: en el momento en el que se activa la entrada de *reset* el contenido del contador se pone a cero $(Q_3,Q_2,Q_1,Q_0=0000_2)$

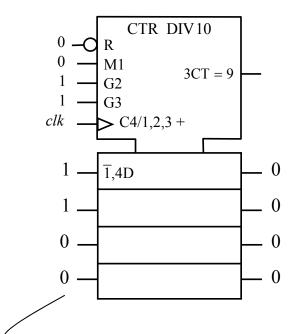


Características del contador 74xxx162:

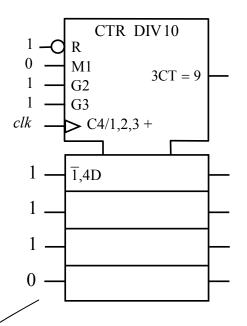
- _ módulo: 10 (contador de décadas)
- _ reset: síncrono, activo a nivel bajo
- _ modo de contaje: ascendente
- secuencia de contaje: 0 1 2 3 4 5 6 7 8 9
- _ cuenta en binario

Nota: el contenido del contador se pone a cero si estando activa la entrada de reset, la señal *clk* describe un flanco de subida.

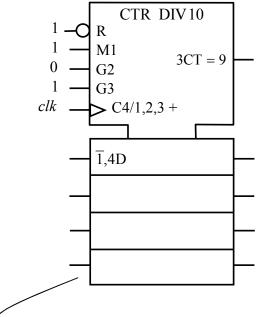




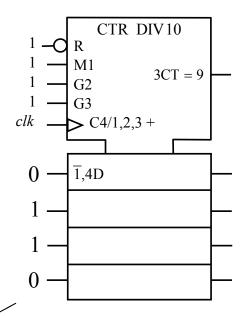
está seleccionado el modo de carga en paralelo, pero el contenido del contador está a cero, porque la entrada de *reset* está activa.



está seleccionado el modo de carga en paralelo. Cuando la señal *clk* describa un flanco de subida, el contenido del contador pasará a ser 0111₂.



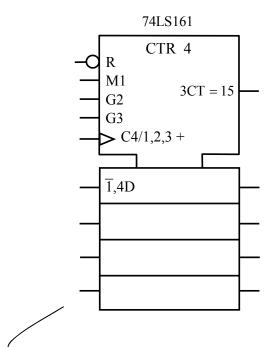
Está seleccionado el modo de *contaje*, pero dicho modo de funcionamiento está *inhibido*.



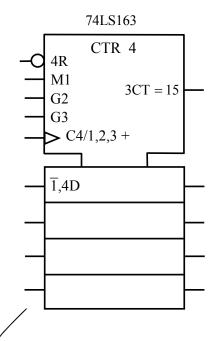
Está seleccionado el modo de *contaje*.

Cada vez que la señal *clk* describa un flanco de *subida*, el contenido del contador se incrementará en una unidad.

Cuando el contenido del contador valga 1001₂, con el siguiente flanco de subida de *clk*, el contenido del contador pasará a valer 0.



- Contador de 4 bits (módulo igual a 16)
- _ Reset *asíncrono*, activo a nivel bajo.
- _ Cuenta desde 0 hasta 15



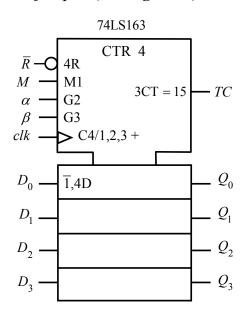
- Contador de 4 bits (módulo igual a 16)
- _ Reset *síncrono*, activo a nivel bajo.
- _ Cuenta desde 0 hasta 15

\overline{R} Ejemplo (cronograma) M74LS163 CTR 4 D_0 M1 3CT = 15 TCG2 D_1 C4/1,2,3 + D_2 Q_0 1,4D D_1 D_3 Q_2 D_2 — $-Q_3$ D_3 – M = 1: cuenta (c) Q_0 0 0 0 0 M = 0: carga en paralelo (p) Q_1 0 0 0 0 0 0 Q_2 0 0 0 0 Q_3 0 0 0 0 0 0 0

26

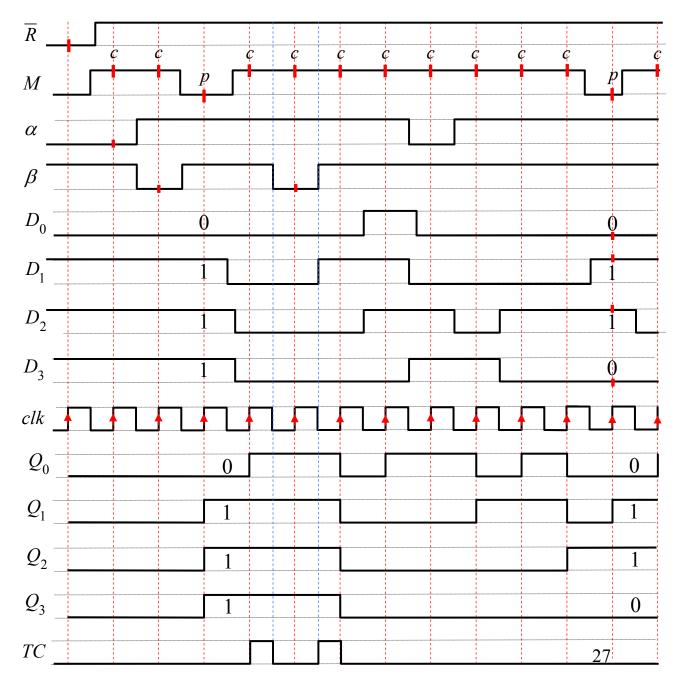
TC

Ejemplo (cronograma)

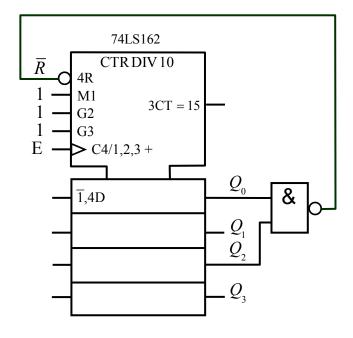


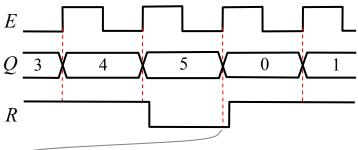
M = 1: cuenta(c)

M = 0: carga en paralelo (p)

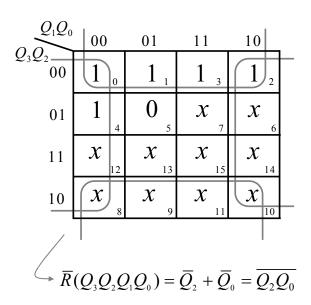


Diseño de un contador de módulo 6 (0-1-2-3-4-5) a partir de un contador de módulo 10

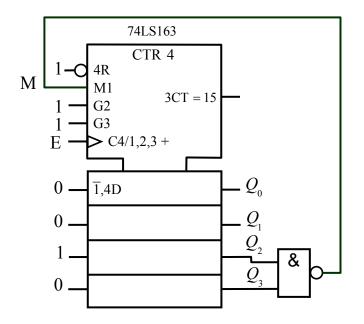


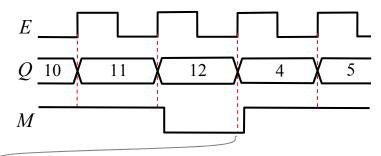


se pone a cero el contenido del contador.

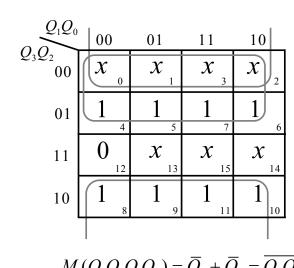


Diseño de un contador de módulo 9 (4-5-6-7-8-9-10-11-12) a partir de un contador de módulo 16





se carga en paralelo el valor $D_3D_2D_1D_0 = 0100_2 = 4_{10}$



$$M(Q_3Q_2Q_1Q_0) = \overline{Q}_3 + \overline{Q}_2 = \overline{Q_3Q_2}$$

Registros

Definición y características:

DEF.: Se entiende por *registro* de *n* bits a todo circuito capaz de guardar un dato de *n* bits

- ✓ Los registros se utilizan para guardar datos temporalmente.
- ✓ Algunos tipos de registros se pueden utilizar para cambiar el formato de la información (serie \leftrightarrow paralelo).
- \checkmark Básicamente, un registro de n bits está formado por n flip-flops adecuadamente interconectados entre sí.
- ✓ No tienen una secuencia de estados característica.

- ✓ Se dice que los formatos de entrada y de salida de la información son de tipo:
- _ Entrada *serie*: si los bits a guardar en el registro se introducen uno a uno por una misma línea.
- _ Entrada *paralelo*: si los bits a guardar en el registro se introducen todos a la vez (se utiliza una línea independiente para cada bit).
- _ Salida *paralelo*: si los bits guardados en el registro se pueden leer (salen) todos a la vez (se utiliza una línea independiente para cada bit).
- _ Salida *serie*: si los bits guardados en el registro sólo se pueden leer (salen) uno a uno por una misma línea.

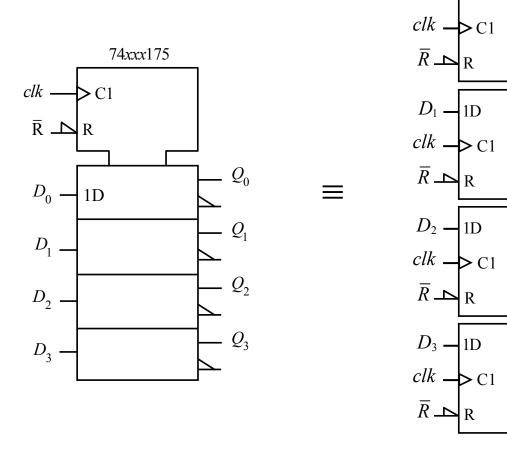
✓ De acuerdo con los formatos de entrada y de salida de la información, los registros se pueden clasificar de la siguiente manera:

Registros de almacenamiento : entrada paralelo y salida paralelo
Registros {
 Registros de desplazamiento {
 entrada serie y salida serie }
 entrada serie y salida paralelo }
 entrada paralelo y salida serie }

✓ Registro paralelo de *n* bits Registro de almacenamiento de *n* bits

entrada: paralelo (los n bits se guardan a la vez y se tiene acceso a los n bits guardados a la vez)

salida: paralelo (ídem)



 Q_0

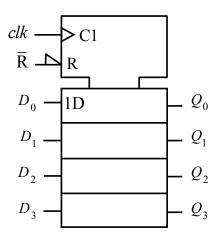
 Q_1

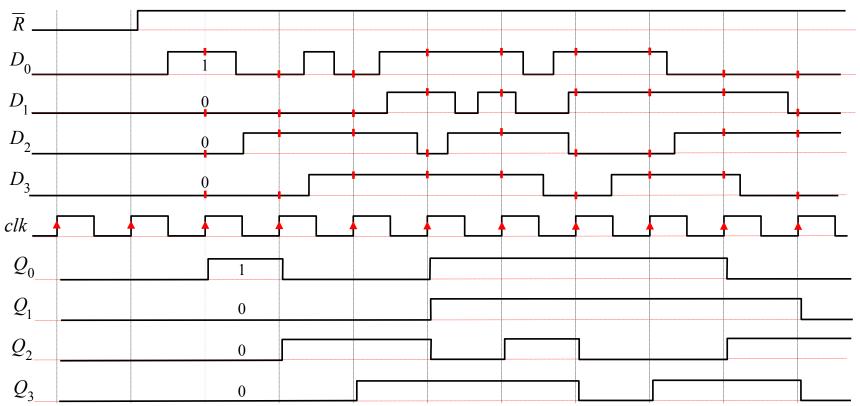
 Q_2

 Q_3

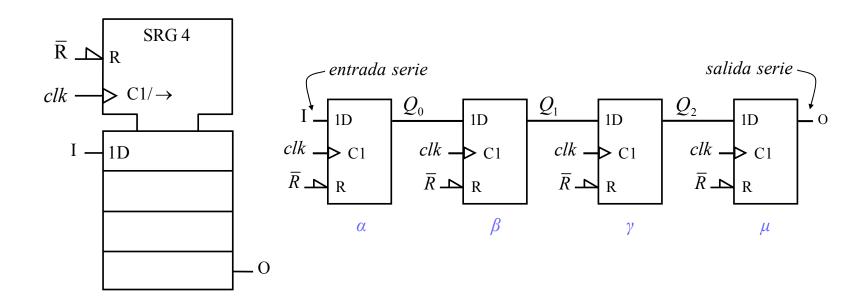
Ejemplo (cronograma)

Nota: cada vez que la señal clk describe un flanco de subida, en el registro se guardan los valores que haya en las entradas D_3 , D_2 , D_1 y D_0 . A partir del momento en el que se activa la entrada de reset (R) en el registro se guarda el valor 0000. El contenido del registro se mantiene a cero (0000) mientras la entrada de reset esté activa.





✓ Registro de desplazamiento (*shift register*) de *n* bits entrada: *serie* (los *n* bits se guardan de uno en uno)
salida: *serie* (se tiene acceso a los n bits guardados de uno en uno)

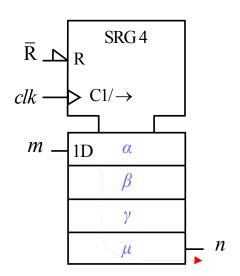


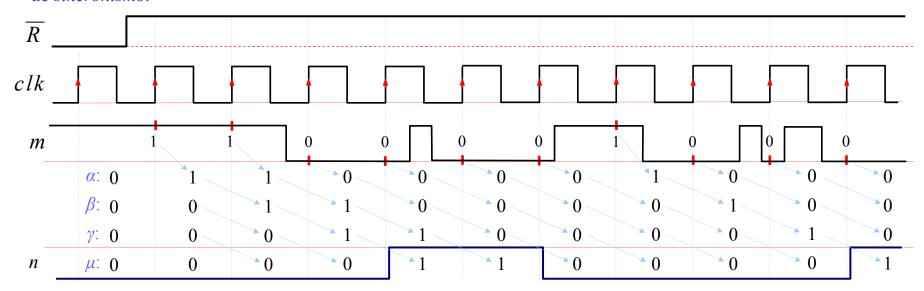
Importante: un flip-flop D guarda el valor que hay en su entrada de información (D) durante un flanco de sincronismo un poco después de que se produzca dicho flanco de sincronismo. Esto hace que, por ejemplo, después de que la señal clk describa un flanco de sincronismo el flip-flop μ guarde el valor que guardaba el flip-flop γ antes de producirse dicho flanco de sincronismo γ que el flip-flop γ guarde el valor que guardaba el flip-flop β antes del flanco de sincronismo.

Ejemplo (cronograma)

Nota: con cada flanco de subida de la señal clk se produce un desplazamiento de los valores guardados en el registro, a la vez que se introduce (en el registro) el valor que haya en la entrada a. A partir del momento en el que se activa la entrada de reset (R), los valores de los 4 bits guardados en el registro pasan a ser 0000. El contenido del registro se mantiene a cero (0000) mientras la entrada de reset (R) esté activa.

Importante: un flip-flop D guarda el valor que hay en su entrada D durante un flanco de sincronismo un poco un poco después de que se produzcan dicho flanco de sincronismo.



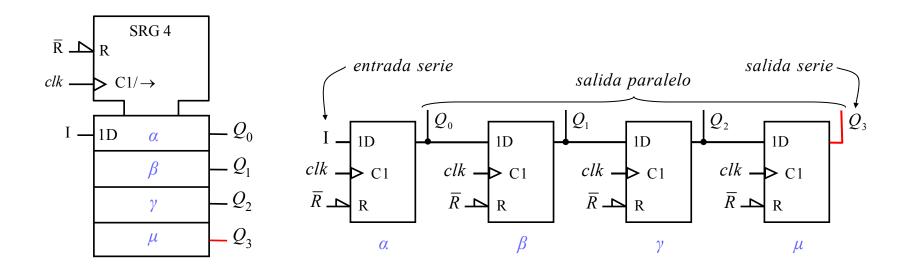


Nota: después de que ocurra un flanco de sincronismo, el flip-flop β guarda el valor que guardaba el flip-flop α antes de producirse dicho flanco de sincronismo.

✓ Registro de desplazamiento (*shift register*) de *n* bits

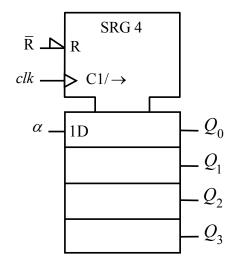
entrada: *serie* (los *n* bits se guardan de uno en uno)

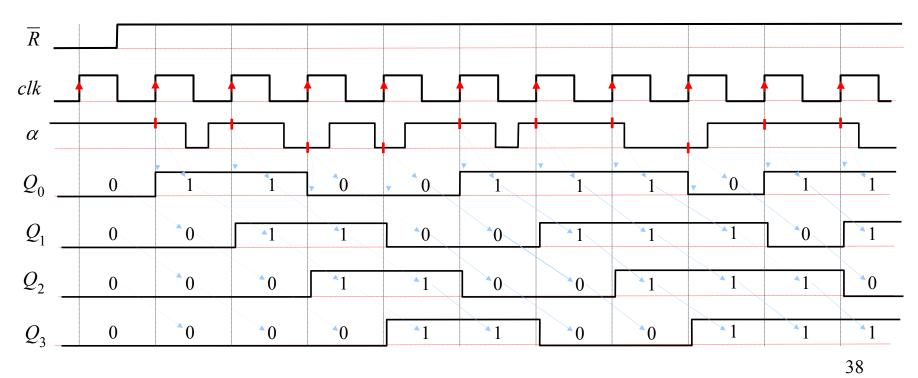
salida: *paralelo* o *serie* (se tiene acceso a la vez a los *n* bits guardados)



Recuerda: un flip-flop D guarda un poco después de que se produzca un flanco de sincronismo el valor que hay en su entrada de información (D) durante el flanco de sincronismo. Esto hace que, por ejemplo, después de que la señal clk describa un flanco de sincronismo el flip-flop μ guarde el valor que guardaba el flip-flop γ antes de producirse dicho flanco de sincronismo γ que el flip-flop γ guarde el valor que guardaba el flip-flop β antes del flanco de sincronismo.

Ejemplo (cronograma)

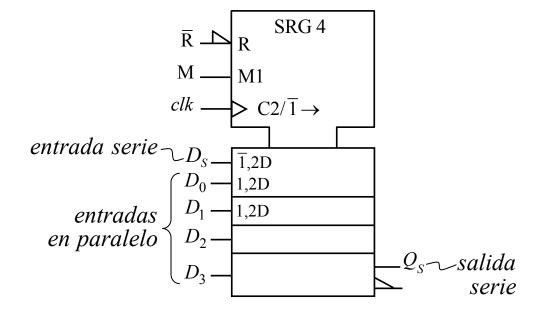


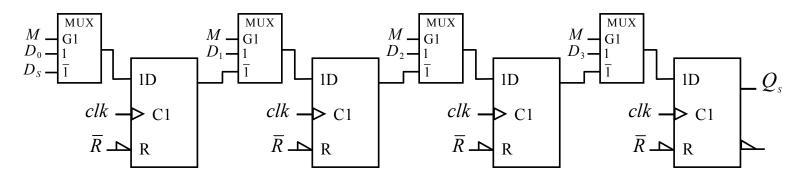


✓ Registro de desplazamiento (*shift register*) de *n* bits

entrada: paralelo o serie

salida: serie



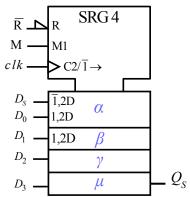


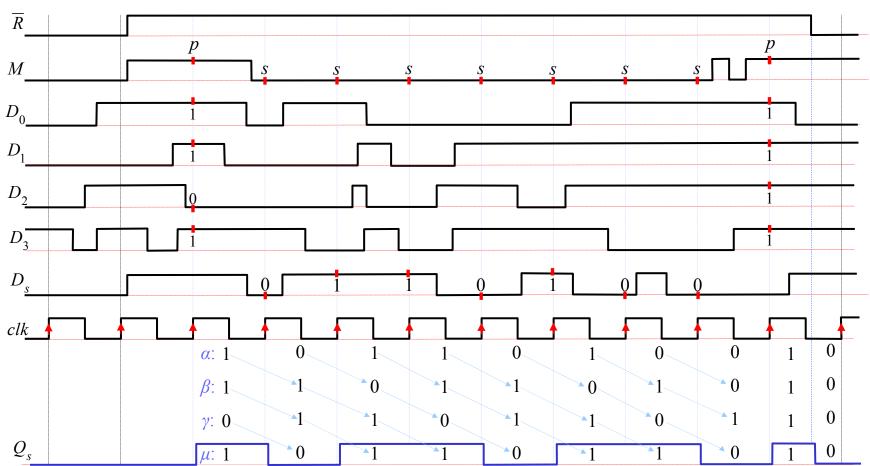
Ejemplo (cronograma)

M = 1: entrada paralelo (p)

M = 0: entrada serie y desplazamiento hacia la derecha (hacia abajo) (s)

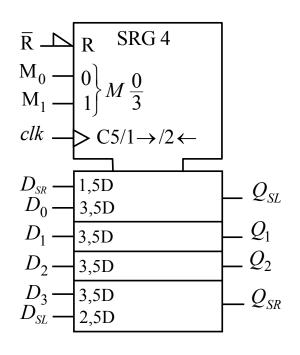
Reset: asíncrono





✓ Registros universales (*universal register*): pueden realizar cualquiera de las funciones analizadas anteriormente.

Existen unos registros denominados *bidireccionales* que disponen de dos entradas serie con las que se puede desplazar la información por su interior en ambos sentidos. Algunos registros universales son bidireccionales, otros no.



Reset asíncrono, activo a nivel bajo

M=0: no se selecciona uno de los modos de funcionamiento del registro

M=1: se selecciona el modo de entrada serie (D_{SR}) y desplazamiento hacia la derecha (hacia abajo en el símbolo). La salida serie correspondiente es Q_{SR}

M=2: se selecciona el modo de entrada serie (D_{SL}) y desplazamiento hacia la izquierda (hacia arriba en el símbolo). La salida serie correspondiente es Q_{SL} .

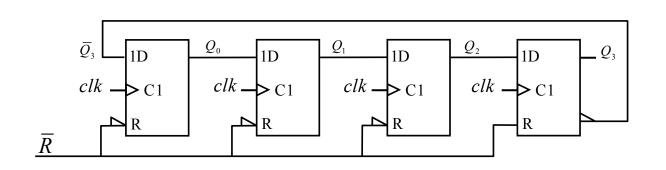
M=3: se selecciona el modo de entrada en paralelo (D_3, D_2, D_1, D_0) .

La salida en paralelo es: $(Q_{SR} Q_2 Q_1 Q_{SL})$.

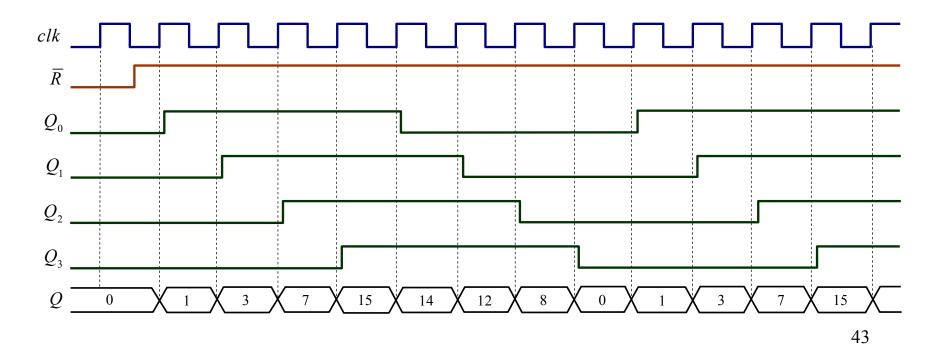
Aplicaciones de los registros:

- ✓ Guardar datos temporalmente
- ✓ Cambiar el formato de la información (serie ↔paralelo)
- ✓ Implementación de contadores que cuentan en códigos especiales
- ✓ etc.

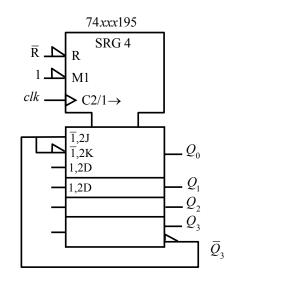
• Contador de 4 bits en código Johnson implementado con flip-flops D



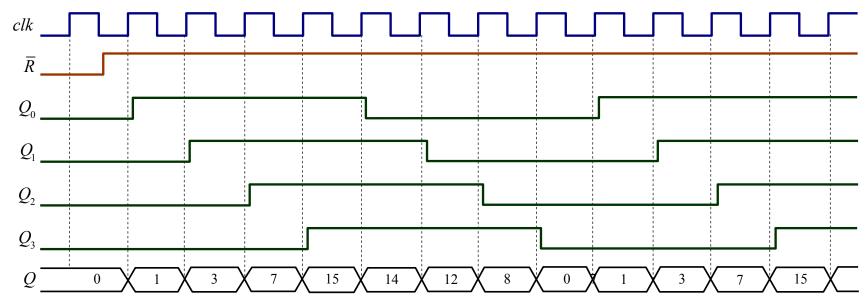
Q_3	Q_2	Q_1	Q_0
0	0	0	0
0	0	0	1
0	0	1	1
0	1	1	1
1	1	1	1
1	1	1	0
1	1	0	0
1	0	0	0



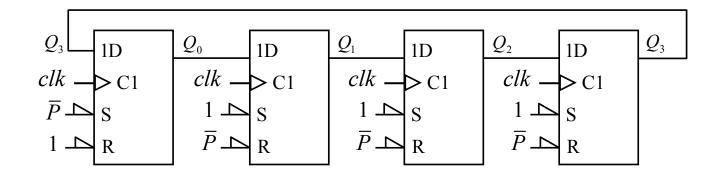
• Contador de 4 bits en código *Johnson* implementado con un registro 74xxx195



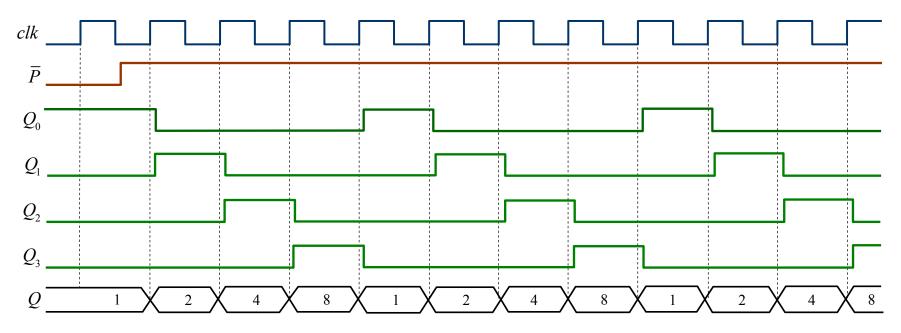
Q_3	Q_2	Q_1	Q_0
0	0	0	0
0	0	0	1
0	0	1	1
0	1	1	1
1	1	1	1
1	1	1	0
1	1	0	0
1	0	0	0



• Contador de 4 bits en código Anillo implementado con flip-flops D



Q_3	Q_2	$Q_{\rm l}$	Q_0
0	0	0	1
0	0	1	0
0	1	0	0
1	0	0	0



• Contador de 4 bits en código *Anillo* implementado con un registro 74xxx195

