太原理工大学 2017 年攻读硕士研究生入学试题

	专试科目。	数据结构和计算机组成原型	科目代构。	833	分值。	150	
Contractor of the Contractor o	A. 487	B. 488	C. 499	1	0. 500		
and the second second	7. 在住意	一棵非空二叉排序树 T1 中,	删除基结点	v之盾形成	及二叉排序	树 T2,	
-	再将v插入T2形成二叉排序树T3。下列关于T1与T3的叙述中,正确的是(
	I. 若v是TI的叶结点,则TI与T3不同						
And in contrast of	II. 若 v 是	II. 若v是T1的叶结点,则T1与T3相同\/					
The second second	III. 若v不	II. 若v不是T1的叶结点,则T1与T3不同~					
	IV. 若v不是T1的叶结点,则T1与T3相同						
The same of	A. 仅 I 、 I	II SSB. AXI, IV	C. (X, H; III	D). 仅 II 、 IV		
-	A. 仅 I、III						
Section of the last	5、调整后得到的小根推及()。						
	A. 5, 6, 12	2, 8, 28, 20, 15, 22, 40	B. 5, 8, 12, 6, 20, 15, 22, 28, 19				
Section of the latest and	A. 5, 6, 12, 8, 28, 20, 15, 22, 19						
-							
1	A、队列	B. #W	C. 堆栈	D D	. 图		
X	A.队列 10.在一棵度为 5 的树 T 中,若有 20 个度为 5 的结点,16个度为 4 的结点,10						
	个度为3的结点,1个度为2的结点,10个度为1的结点,00%以下的叶结点个						
	数是(
-	A. 149	B. 150	C. 205	D	. 206		
	11. 对给定的关键字序列 110, 119, 007, 911, 114, 120, 122 进行基数排序,						
	则第2趟分配收集后得到的关键字序列是()。						
- Constitution of the Cons	A. 007, 110,	, 119, 114, 911, 120, 122	B. 007, 110,	119, 114, 9	11, 122, 12	20	
1	007, 110, 911, 114, 119, 120, 122 D. 110, 120, 911, 122, 114, 007, 119						
- Contraction	13/已知一个长度为64的顺序表 L,其元素按关键字有序排列,若采用折半查						
	找法查找一个不存在的元素、则比较次数最多是()。						
			C. 8	D	. 9		
						In the second second	

太原理工大学_2016 年攻读硕士研究生入学试题

考试科目:数据结构和计算机组成原理 科目代码: 833 分值: 150 三、算法设计题: (共15分)

- 1. 已知一个带有表头结点的单链表,结点结构为 data next , 假设该链表只给出了头指针 head, 在不改变链表的前提下,请设计一个尽可能高效的算法查找链表中倒数第 K 个位置的结点 (K 为正整数)。若查找成功, 算法输出该结点的 data 值, 并返回 1, 否则只返回 0。请写出类 C 算法实现, 要求关键之处给出简要注释。(7分)
- 2. 试编写递归算法, 计算根结点层数为1的二叉树的高度。(8分)

四、计算题(8分)

已知: A=0.11011, B=-0.10101, 利用补码比较法计算 A×B=? (8分, 要求写出计算竖式, 否则不得分)

五、简答题 (24分)

- 1. 简述在多级存储体系中,主存、Cache、外存的作用(3分)、特点(3分)及其关系(2分)。(共8分)
- 2. 冯诺依曼体系结构计算机程序运行的驱动方式是指令流驱动的还是数据流驱动? (2分) 请比较指令流驱动方式和数据流驱动方式。(6分) (共8分)
- 3. 设有计算机的 CPU 数据通路及其与存储器的连接结构如 不图所示,其中,RO~R3 为通用寄存器,IR 为指令寄存器,PC 为程序计数器,SP 为准长指针,C 和 D 为暂存器,MAR 为存储器地址寄存器,MDR 为存储器数据缓冲寄存器。试写出指令 AND -(R2),R1 的执行流程。指令功能为逻辑与操作,其中 -(R2)为采用自减寄存器间接寻址的目的操作数,R1 为采用寄存器寻址的源操作数。(8分)

太原理工大学_2017_年攻读硕士研究生入学试题

考试科目:数据结构和计算机组成原理 科目代码: 833 分值: 150 2. 某高速缓冲存储器,按字节编址,主存容量为 1MB, Cache 容量为 16KB,块的大小为 16B,采用 4 路组相联实现主存地址向 Cache 地址的转换。设主存地址由区号、区内组号、组内块号、块内地址四个字段构成,画出主存地址和 Cache 地址的格式(2分),指明各字段对应关系(3分),并标出各字段的位数(4分)。大、设计题:(12分)

某半导体存储器容量为7K×16位,CPU有16根地址线,16根数据线。现有2K×16位和1K×8位两种RAM芯片,及2/4译码器和各种门电路。按选用芯片总数最少的设计方案回发下列问题。

- (1) 两种芯片各选用几条(2分)
- (2) 2K×16位的 RAM 芯片有几根地址线? (2分)
- (3) 1K×8位的 RAM 芯片有几種数据线? (2分)
- (4) 画出存储器逻辑图 (只考虑地处线、数据线、片选线的连接)。(6分)

计算机/软件工程专业 每个学校的 考研真题/复试资料/考研经验 考研资讯/报录比/分数线 免费分享



微信 扫一扫 关注微信公众号 计算机与软件考研