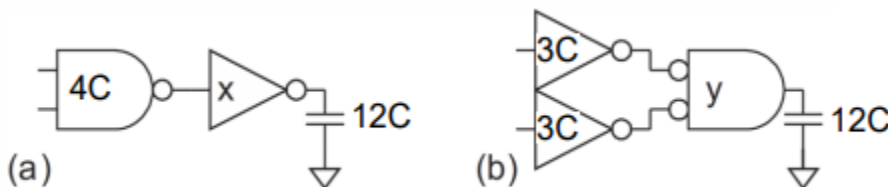


Εισαγωγή σε VLSI
Εργαστηριακή άσκηση 4
Ομάδα Χρηστών 7
Στεργίου Γεώργιος 1072503
Λαμπρινουδάκη Μαρία 1072510

Ερώτημα 1



(a)

Για να υπολογίσουμε τον συνολικό φόρτο του μονοπατιού στο κύκλωμα ά την καθυστέρηση και την χωρητικότητα x ξεκινάμε από τον τύπο **$F=GBH$** .

$$G=g(\text{Nand-2}) \cdot g(\text{inv}) = 4/3 \cdot 1 = 4/3$$

$B = 1$ διότι δεν έχει διακλάδωση άρα είναι ίσο με το 1

$$H=C_{out}/C_{in} = 12/4 = 3$$

=>

$$F = 4/3 \cdot 1 \cdot 3 \Rightarrow F = 4.$$

Έπειτα για να υπολογίσουμε την καθυστέρηση ακολουθούμε αυτόν τον τύπο : **Delay = DF + P**

$$Df = N \cdot f^{(1/N)} = 2 \cdot 2 = 4$$

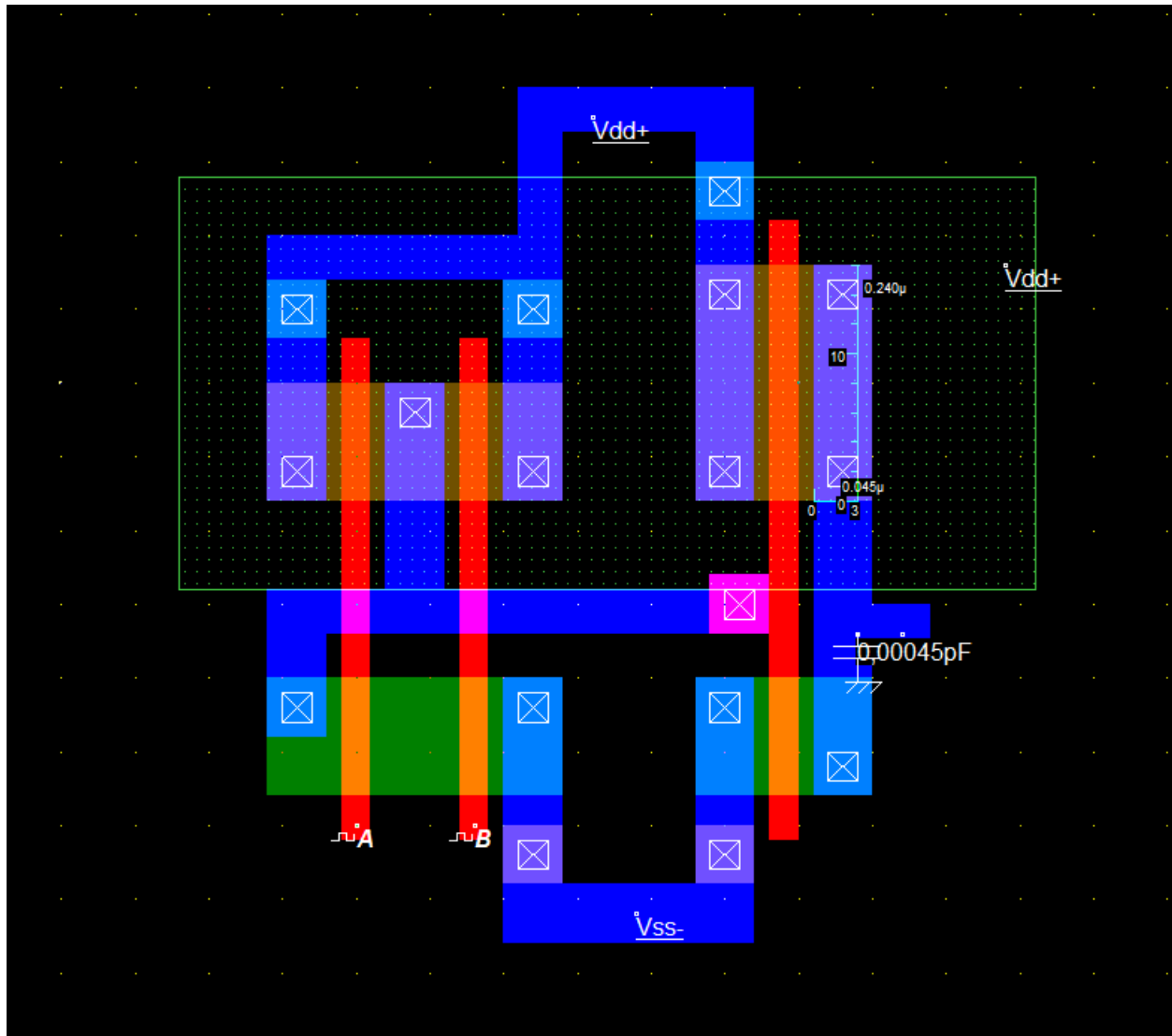
$$P = P(\text{nand-2}) + P(\text{inv}) = 2 + 1 = 3$$

$$\text{Delay} = 4 + 3 = 7$$

Για την χωρητικότητα εισόδου X ακολουθούμε τον τύπο **$x = g \cdot C_{out} / f$** ($f = F^{(1/N)}$)

$$X = g(\text{inv}) \cdot C_{out} / f = 1 \cdot 12 / 2 = 6C$$

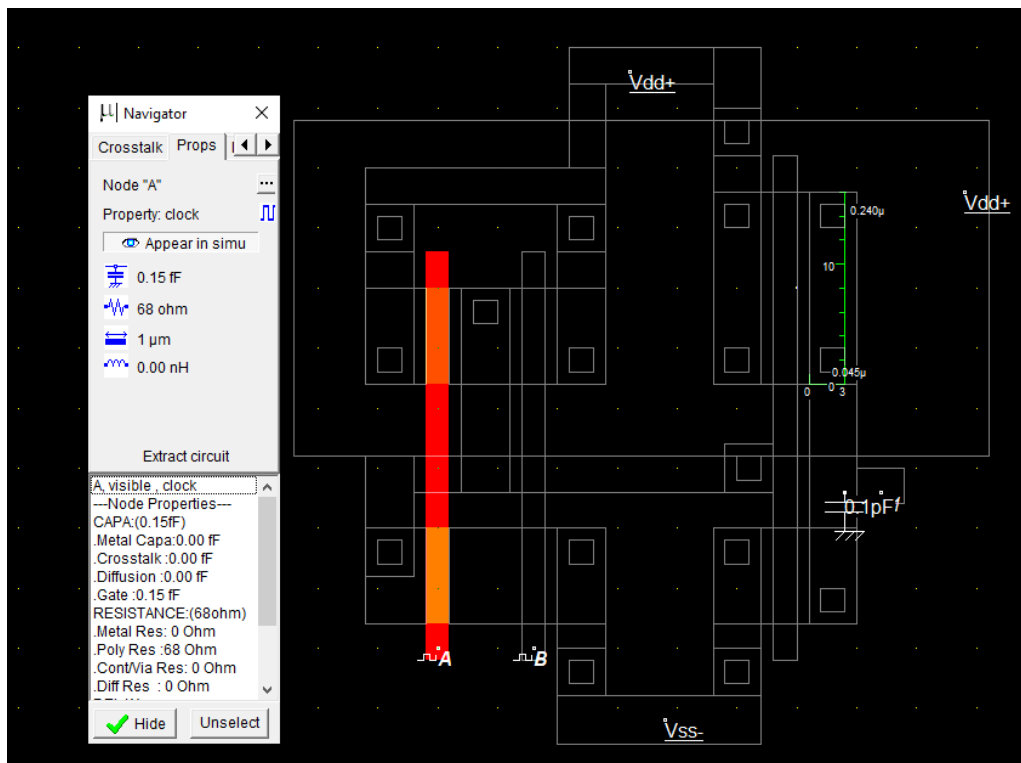
αφού γνωρίζουμε ότι εδώ έχουμε ένα Inverter και πρέπει να υπάρχει αναλογία 2 του pmos προς 1 του nmos, προκύπτει 4C στο pmos και 2C στο nmos.



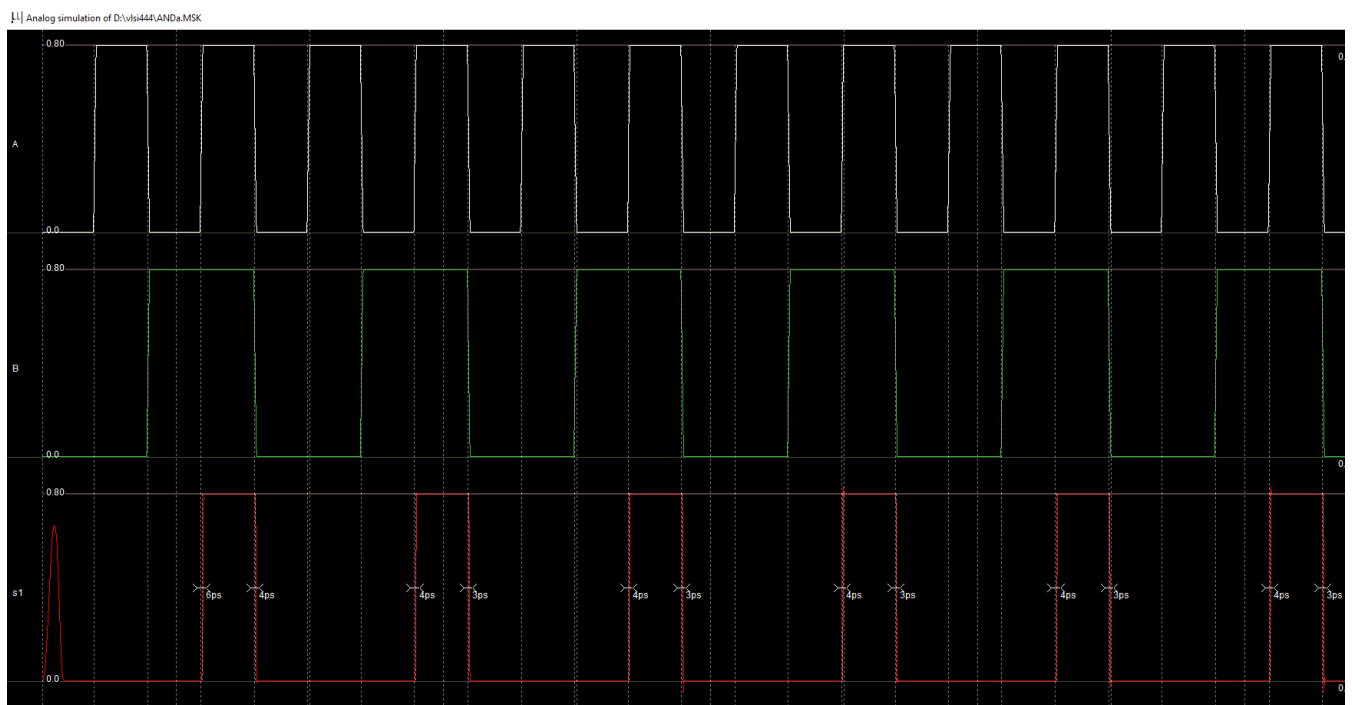
Το κύκλωμα το οποίο προκύπτει για το (α) είναι το παραπάνω καθώς η χωρητικότητα C αντιστοιχεί στην χωρητικότητα της πύλης του nmos, του ελάχιστου αναστροφέα, Όπου αυτό αντιστοιχεί σε 4λ.

Έτσι αφού η NAND 2 εισόδων έχει αναλογία $W_p=2m \cdot W_{min}$, $W_n=2m \cdot W_{min}$ άρα αφού είναι 4C θα είναι 2C στο pmos και 2C στο nmos όπου όπως είπαμε **$C=4\lambda$** . Αντίστοιχα βγαίνουν και οι αναλογίες στον αναστροφέα καθώς όπως προείπαμε θα έχει πλάτος 4C στο pmos και 2C στο nmos. Έτσι το pmos θα έχει πλάτος 16λ και το nmos θα έχει πλάτος 8λ.

Τέλος ο πυκνωτής όπου τοποθετήσαμε στην έξοδο του κυκλώματος έχει χωρητικότητα 0.00045pF διότι μετρώντας την χωρητικότητα του transistor A παρατηρήσαμε ότι είναι 0.15fF άρα επειδή το transistor A έχει χωρητικότητα 4C και η έξοδος 12C ο πυκνωτής έχει χωρητικότητα $0,15fF \cdot 3 = 0.00045pF$.



- Οι κυματομορφές του κυκλώματος είναι :



Όπου βλέπουμε ότι η καθυστέρηση είναι η αναμενόμενη .

(β)

Για να υπολογίσουμε τον συνολικό φόρτο του μονοπατιού στο κύκλωμα β την καθυστέρηση και την χωρητικότητα γ ξεκινάμε από τον τύπο **$F=GBH$** .

$$G = g(\text{inv}) * g(\text{nor}-2) = 1 * 5/3 = 5/3$$

$B = 1$ διότι δεν έχει διακλάδωση άρα είναι ίσο με το 1

$$H = C_{\text{out}}/C_{\text{in}} = 12/3 = 4$$

=>

$$F = 5/3 * 1 * 4 \Rightarrow F = 20/3.$$

Έπειτα για να υπολογίσουμε την καθυστέρηση ακολουθούμε αυτόν τον τύπο : **$\text{Delay} = DF + P$**

$$Df = N * F^{(1/N)} = 2 * 2,5 = 5 \text{ (περίπου)} \Rightarrow f = 2.5$$

$$P = P(\text{nor}-2) + P(\text{inv}) = 2 + 1 = 3$$

$$\text{Delay} = 5 + 3 = 8$$

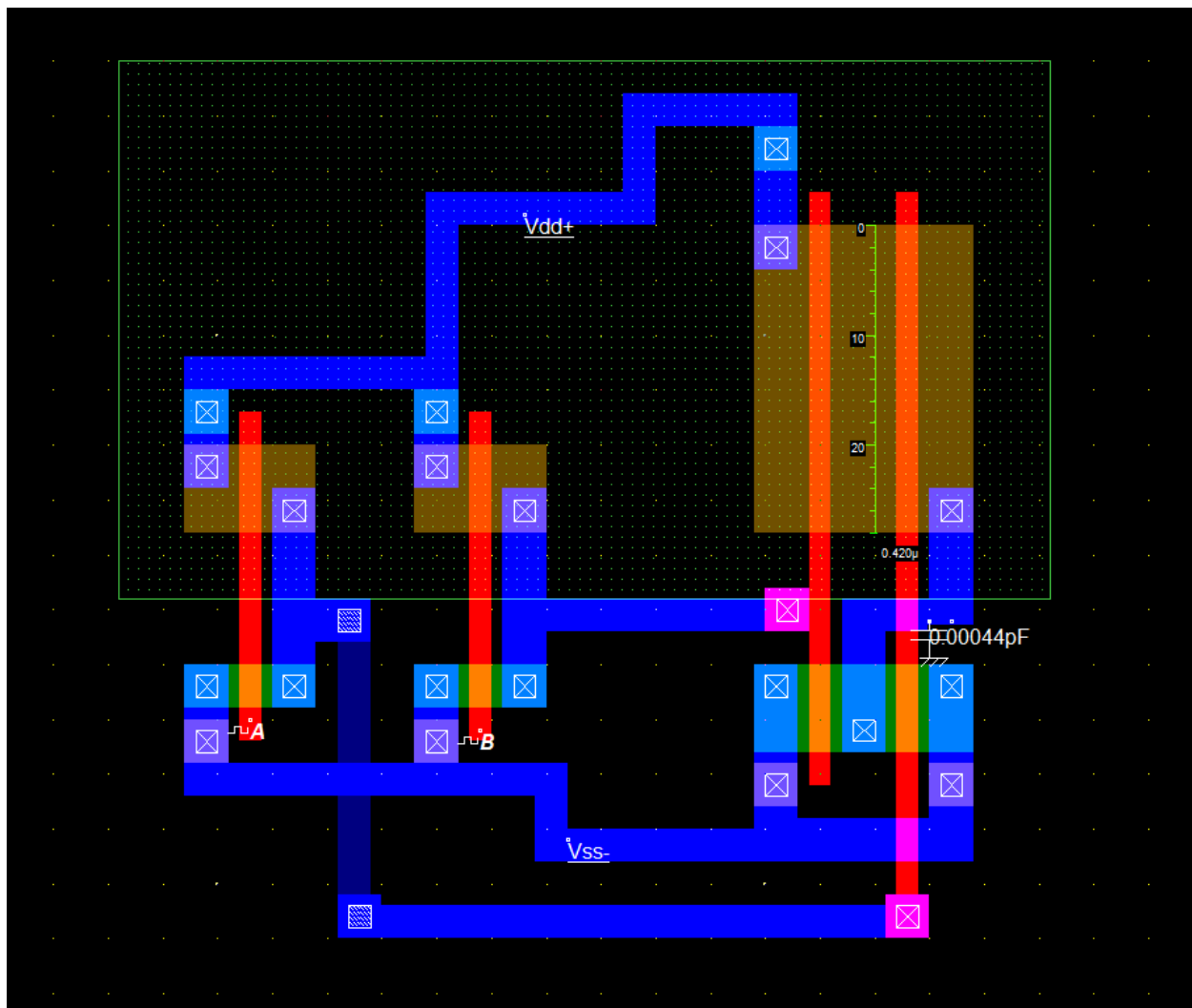
Άρα θεωρητικά το κύκλωμα β είναι πιο αργό από το α.

Για την χωρητικότητα εισόδου Χ ακολουθούμε τον τύπο **$x = g * C_{\text{out}}/f$** -- ($f = F^{(1/N)}$)

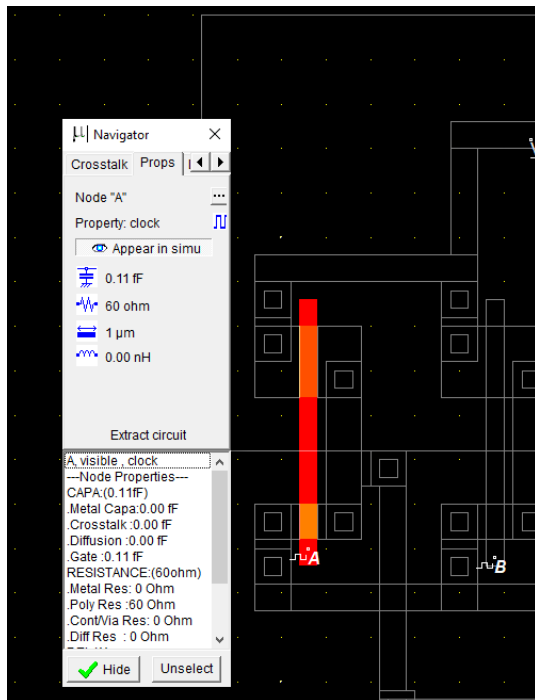
$$Y = g(\text{nor}-2) * C_{\text{out}}/f = (5/3) * 12/2.5 = 20/2.5 = 8C$$

Η αναλογία για την Nor 2 εισόδων είναι $W_p = 4q \cdot W_{\text{min}}$, $W_n = q \cdot W_{\text{min}}$ Έτσι αφού είναι $Y = 8C$ θα στογγυλοποιήσουμε στο πλάτος $p_{\text{mos}} = 7C$ και πλάτος $n_{\text{mos}} = 2C$ όπου όπως αναφέραμε και παραπάνω $C = 4\lambda$. Έπειτα αφού οι αναστροφείς του κυκλώματος έχουν χωρητικότητα $3C$ και ισχύει ότι έχουν αναλογία $2C$ στο p_{mos} $1C$ στο n_{mos} άρα θα έχουν πλάτος στο p_{mos} 8λ και στο n_{mos} 4λ .

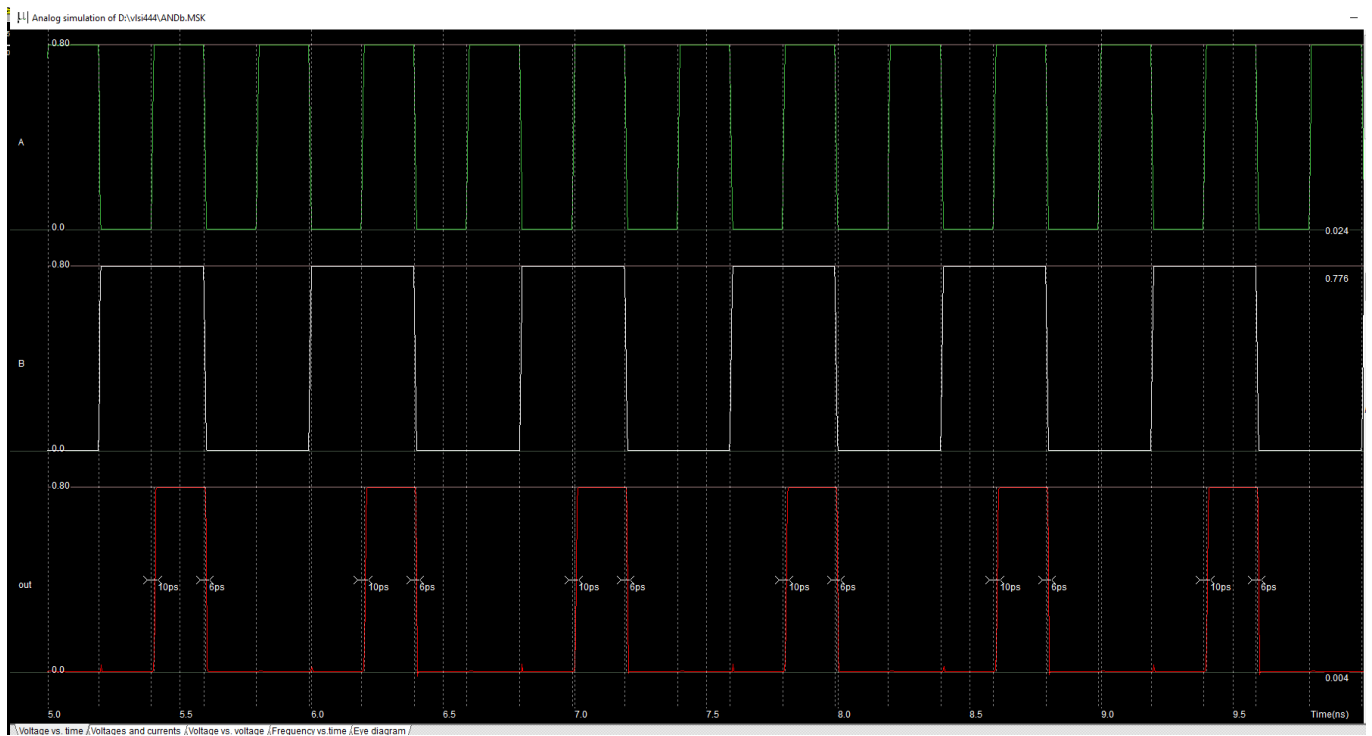
Έτσι έχοντας αυτά τα δεδομένα υλοποιήσαμε το παρακάτω κύκλωμα .



Η χωρητικότητα του πυκνωτή διαμορφώνεται έτσι καθώς ελέγχοντας την χωρητικότητα του τρανζίστορ A παρατηρούμε ότι είναι 0.11 fF έτσι γνωρίζοντας ότι η έξοδος είναι 4 φορές μεγαλύτερη από το τρανζίστορ A καταλήξαμε στο ότι η χωρητικότητα του πυκνωτή είναι $4 \cdot 0.11 \text{ fF} = 0.00044 \text{ pF}$.

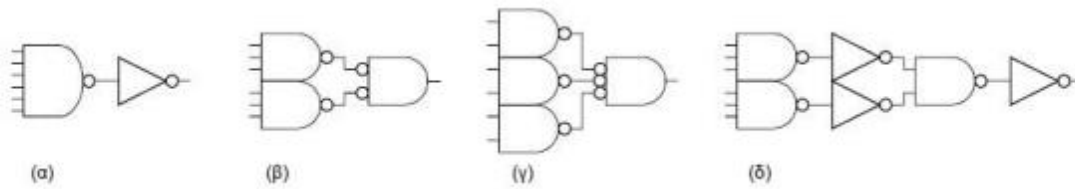


- Οι κυματομορφές του κυκλώματος β



Παρατηρούμε ότι και πειραματικά το κύκλωμα β είναι πιο αργό από το α , αυτό δηλαδή που περιμέναμε.

Ερώτημα 2



(i)

Για να αναπτύξουμε μία έκφραση για κάθε μονοπάτι αν η ηλεκτρική προσπάθεια μονοπατιού είναι H θα πρέπει να χρησιμοποιήσουμε τον τύπο **$F=GBH$** .

Για κάθε κύκλωμα $B=1$ καθώς δεν υπάρχουν διακλαδώσεις.

(α)

$$G = g(\text{nand-6}) * g(\text{inv}) = 8/3 * 1 = 8/3$$

$$F = 8/3 * H$$

$$\text{Delay} = D_f + P$$

$$D_f = N * F^{(1/N)} = 2 * (8/3 * H)^{(1/2)}$$

$$P = P(\text{inv}) + P(\text{nand-6}) = 1 + 6 = 7$$

$$\text{Delay} = 2 * (8/3 * H)^{(1/2)} + 7$$

(β)

$$G = g(\text{nand-3}) * g(\text{nor-2}) = 5/3 * 5/3 = 25/9$$

$$F = 25/9 * H$$

$$\text{Delay} = D_f + P$$

$$D_f = N * F^{(1/N)} = 2 * 5/3 * (H^{(1/2)}) = 10/3 * (H^{(1/2)})$$

$$P = P(\text{nor-2}) + P(\text{nand-3}) = 3 + 2 = 5$$

$$\text{Delay} = 10/3 * (H^{(1/2)}) + 5$$

(γ)

$$G = g(\text{nand-2}) * g(\text{nor-3}) = 4/3 * 7/3 = 28/9$$

$$F = 28/9 * H$$

$$\text{Delay} = D_f + P$$

$$Df = N * F^{(1/N)} = 2 * ((28/9 * H)^{(1/2)})$$

$$P = P(nor-3) + P(nand-2) = 3 + 2 = 5$$

$$Delay = 2 * ((28/9 * H)^{(1/2)}) + 5$$

(δ)

$$G = g(nand-3) * g(inv) * g(nand-2) * g(inv) = 5/3 * 1 * 4/3 * 1 = 20/9$$

$$F = 20/9 * H$$

$$Delay = Df + P$$

$$Df = N * F^{(1/N)} = 4 * ((20/9 * H)^{(1/4)})$$

$$P = P(nand-3) + P(inv) + P(nand-2) + P(inv) = 3 + 1 + 2 + 1 = 7$$

$$Delay = 4 * ((20/9 * H)^{(1/4)}) + 7$$

(ii)

Για να βρούμε τον ταχύτερο σχεδιασμό για $H = 5$ και για $H = 18$ αντίστοιχα αρκεί να αντικαταστήσουμε στις σχέσεις που βρήκαμε στο ερώτημα (i) το εκάστοτε H και να βρούμε την μικρότερη καθυστέρηση για κάθε περίπτωση.

Κύκλωμα	Delay= Df + P	H=5	H=18
(α)	Delay= $2 * (8/3 * H)^{(1/2)} + 7$	14.3	21
(β)	Delay= $10/3 * (H^{(1/2)}) + 5$	12.3	19
(γ)	Delay = $2 * ((28/9 * H)^{(1/2)}) + 5$	13	20
(δ)	Delay= $4 * ((20/9 * H)^{(1/4)}) + 7$	14.2	17

*Οι τιμές του πίνακα δεν είναι ακριβής έχουν γίνει ευνοϊκές απλοποίησης στις πράξεις προς τον πλησιέστερο δεκαδικό αριθμό με ένα δεκαδικό νούμερο ή προς τον πλησιέστερο ακέραιο.

Από τον πίνακα παρατηρούμε ότι για $H=5$ ο ταχύτερος σχεδιασμός είναι το κύκλωμα β και για $H=18$ ο ταχύτερος σχεδιασμός είναι το κύκλωμα δ.

(iii)

Για να σχεδιάσουμε το layout στην περίπτωση β πρέπει να γνωρίζουμε την χωρητικότητα εισόδου των πυλών του κυκλώματος. Επειδή μας δίνεται από την εκφώνηση ότι οι πύλες του 1ου σταδίου σε όλες τις περιπτώσεις είναι οι ελάχιστες δυνατές οι πύλες nand 3 εισόδων θα έχουν χωρητικότητα $C_{in}=5C$ διότι η ελάχιστη πύλη nand 3 εισόδων έχει χωρητικότητα στα pmos $2C$ και στα nmos $3C$.

Έτσι από την εξίσωση ηλεκτρικού φόρτου έχουμε

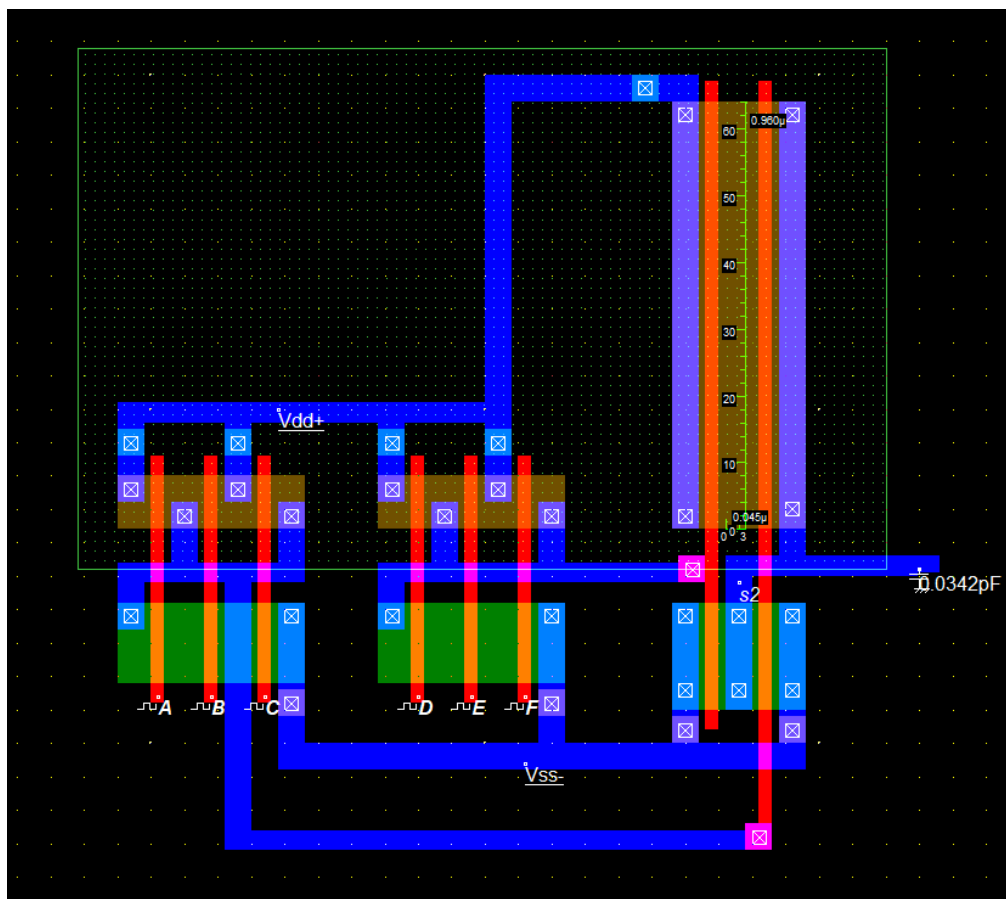
$$H = C_{out}/C_{in} \Rightarrow 18 = C_{out}/5 \Rightarrow \mathbf{C_{out} = 90C}$$

Έτσι εφόσον γνωρίζουμε την χωρητικότητα εξόδου της πύλης nor μπορούμε να βρούμε και την χωρητικότητα εισόδου.

$$C_{in} = g(nor-2) \cdot C_{out} / f \Rightarrow 5/3 \cdot 90 / 50^{(1/2)} = 21.42 \text{ (περίπου)}$$

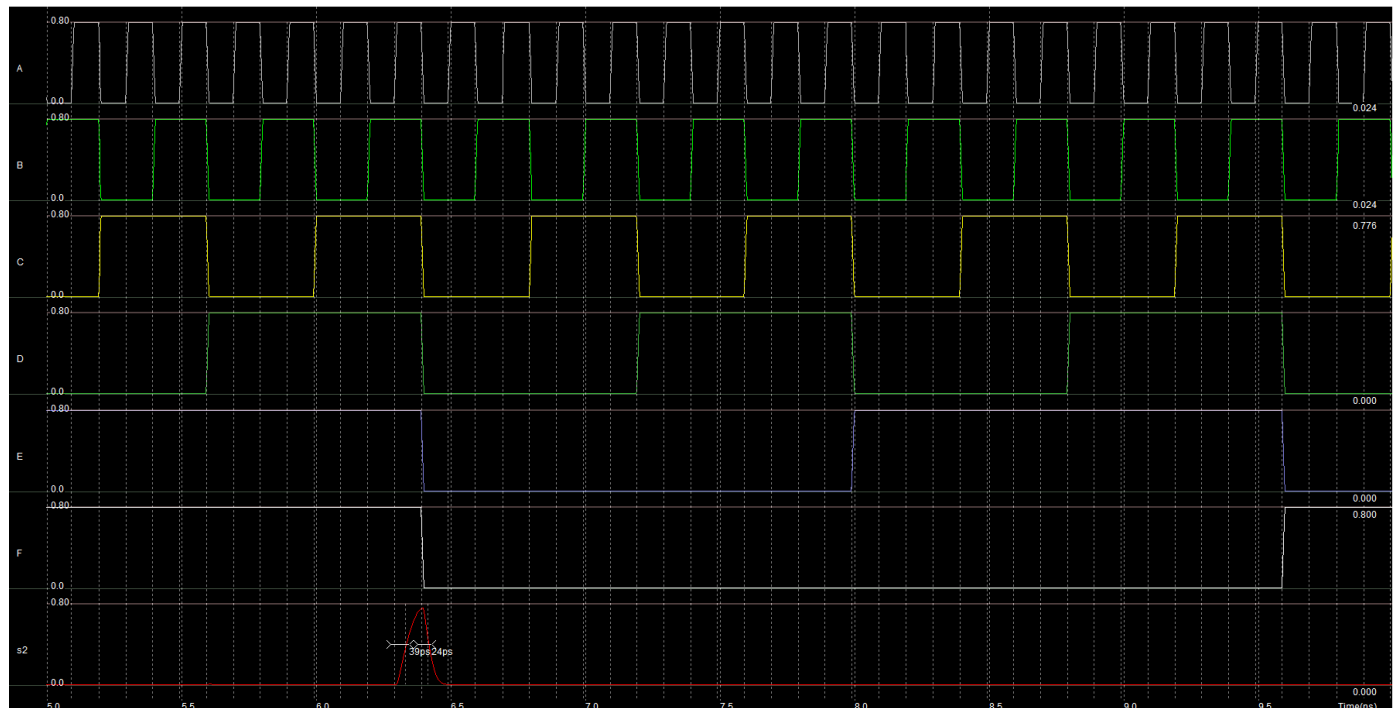
Όπου θα το θεωρήσουμε ως $20C$ έτσι διότι ισχύει $W_p = 4q \cdot W_{min}$, $W_n = q \cdot W_{min}$ για τη NOR 2-εισόδων, το πλάτος των pmos θα είναι $16C$ και το πλάτος των nmos θα είναι $4C$. Άρα επειδή για τους λόγους όπου έχουμε αναφέρει και στην πρώτη άσκηση $1C = 4\lambda$, το πλάτος των pmos θα είναι 64λ και το πλάτος των nmos θα είναι 16λ . Ακόμα γνωρίζοντας όπως είπαμε και παραπάνω ότι η χωρητικότητα εισόδου της nand 3 εισόδων είναι $5C$ με pmos $2C$ και στα nmos $3C$, το πλάτος των pmos στην nand 3 εισόδων θα είναι 8λ και το πλάτος των nmos θα είναι 12λ .

Έτσι καταλήγουμε στο παρακάτω κύκλωμα.



Ο πυκνωτής στην έξοδο του κυκλώματος έχει αυτή την χωρητικότητα διότι η χωρητικότητα στην έξοδο του κυκλώματος είναι 90C και μετρώντας την χωρητικότητα του τρανζιστορ A για τεχνολογία 32nm όπου είναι 5C την βρήκαμε 0.19fF έτσι πολλαπλασιάσαμε αυτή την τιμή με 18 (18*5=90) και βρήκαμε την χωρητικότητα 0.0342pF.

- Οι κυματομορφές του κυκλώματος.



Παρατηρούμε ότι λειτουργεί σωστά σαν nand-6 εισόδων και τις καθυστερήσεις της.

Για να σχεδιάσουμε το layout στην περίπτωση δ πρέπει να γνωρίζουμε την χωρητικότητα εισόδου των πυλών του κυκλώματος. Επειδή μας δίνεται από την εκφώνηση ότι οι πύλες του 1ου σταδίου σε όλες τις περιπτώσεις είναι οι ελάχιστες δυνατές οι πύλες nand 3 εισόδων θα έχουν χωρητικότητα $C_{in}=5C$ διότι η ελάχιστη πύλη nand 3 εισόδων έχει χωρητικότητα στα pmos 2C και στα nmos 3C.

Έτσι από την εξίσωση ηλεκτρικού φόρτου έχουμε

$$H = C_{out}/C_{in} \Rightarrow 18 = C_{out}/5 \Rightarrow \mathbf{C_{out} = 90C}$$

Έτσι έχοντας αυτές τις πληροφορίες πηγαίνουμε από μπροστά προς τα πίσω να βρούμε την χωρητικότητα εισόδων σε όλες τις πύλες .

$$C_{in4} = g(inv) * C_{out}/f = 90/2.5 = 36C$$

$$C_{in3} = g(nand-2) * C_{in4}/f = 48/2.5 = 20C \text{ (περίπου)}$$

$$C_{in2} = g(inv) * C_{in3}/f = 20/2.5 = 8C$$

Από αυτά που αναφέραμε πιο πάνω γνωρίζουμε ότι $C_{in}=5C$.

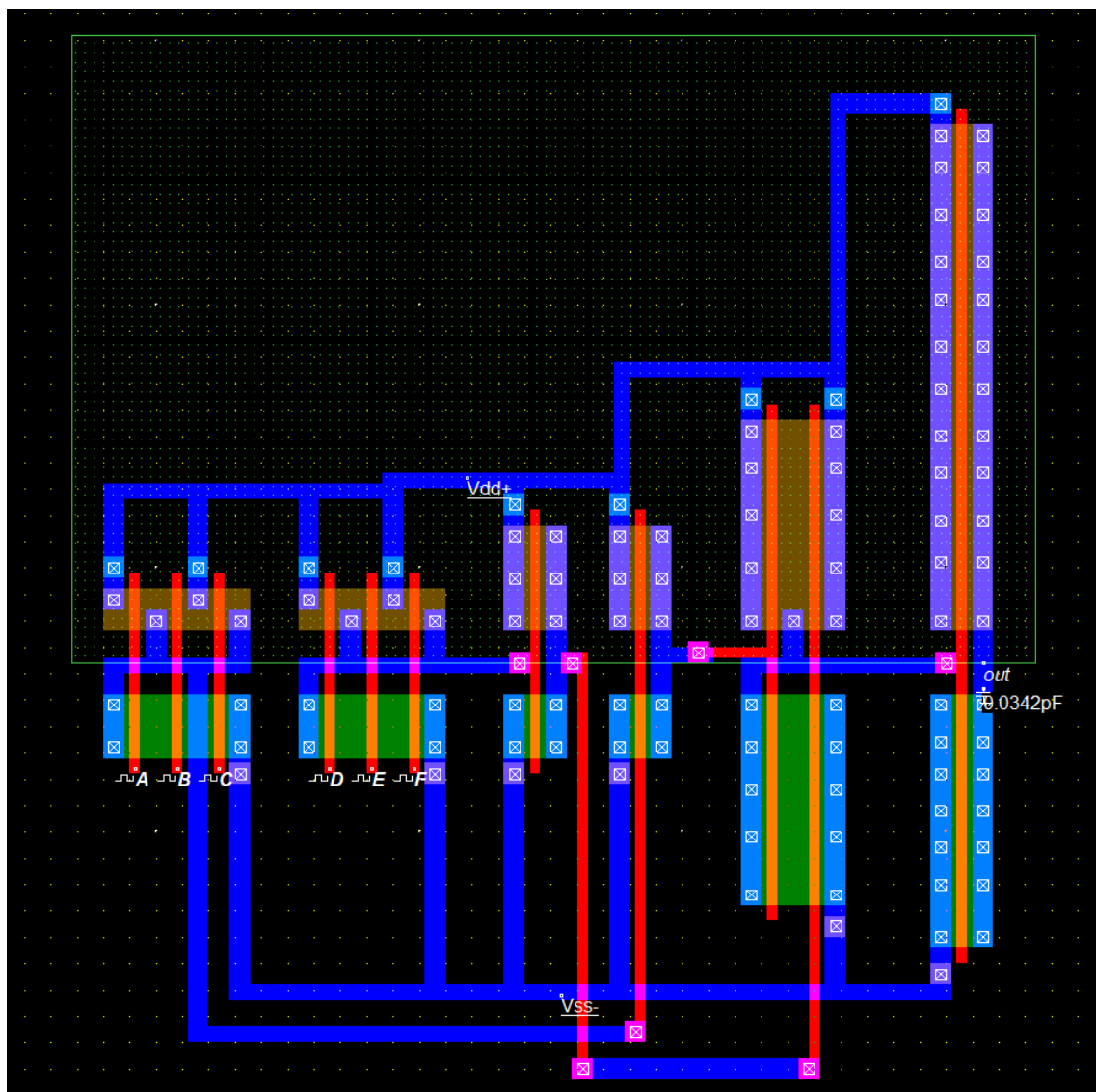
Αρα γνωρίζοντας ότι η χωρητικότητα εισόδου του τελευταίου inverter είναι $36C$ και γνωρίζοντας ότι ισχύει $W_p=2k \cdot W_{min}$, $W_n=k \cdot W_{min}$ για τον αναστροφέα θα έχουμε πλάτος $24C \Rightarrow 24 \cdot 4\lambda = 96\lambda$ στα pmos και $12C$ πλάτος $\Rightarrow 12 \cdot 4\lambda = 48\lambda$ στα nmos.

Ακόμα γνωρίζοντας ότι η χωρητικότητα εισόδου στην nand 2 εισόδων είναι $20C$ και διότι ισχύει $W_p=2m \cdot W_{min}$, $W_n=2m \cdot W_{min}$ για τη NAND 2-εισόδων θα έχουμε πλάτος $10C \Rightarrow 40\lambda$ στα pmos και στα nmos.

Έπειτα ο πρώτος αναστροφέας γνωρίζοντας ότι η χωρητικότητα εισόδου του είναι $8C$ και γνωρίζοντας ότι ισχύει $W_p=2k \cdot W_{min}$, $W_n=k \cdot W_{min}$ για τον αναστροφέα θα έχουμε πλάτος περίπου $5C \Rightarrow 5 \cdot 4\lambda = 20\lambda$ στα pmos και $3C$ πλάτος $\Rightarrow 3 \cdot 4\lambda = 12\lambda$ στα nmos.

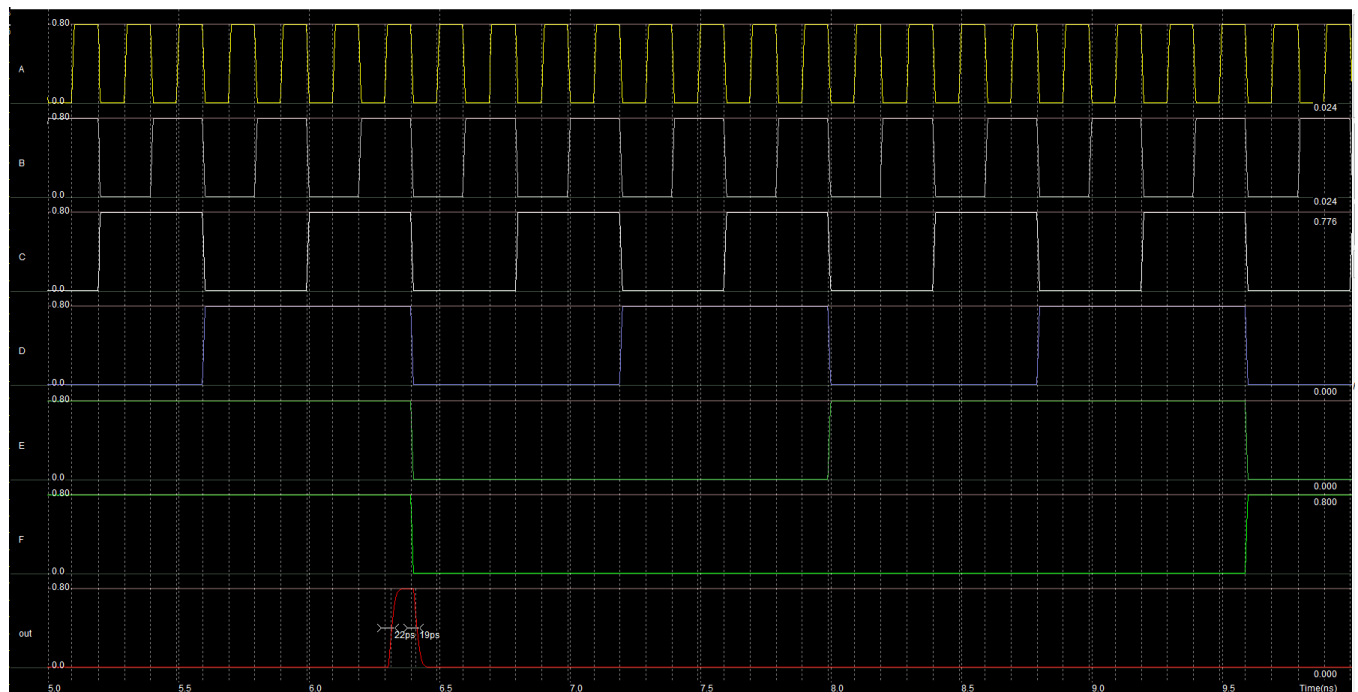
Τέλος το πλάτος της nand 3 εισόδων θα είναι σαν του κυκλώματος β που υλοποιήσαμε πιο πάνω.

Έτσι καταλήγουμε στο παρακάτω κύκλωμα.



Ο πυκνωτής στην έξοδο του κυκλώματος έχει αυτή την χωρητικότητα διότι η χωρητικότητα στην έξοδο του κυκλώματος είναι 90C και μετρώντας την χωρητικότητα του τρανζιστορ A για τεχνολογία 32nm όπου είναι 5C την βρήκαμε 0.19fF έτσι πολλαπλασιάσαμε αυτή την τιμή με 18 ($18 \cdot 5 = 90$) και βρήκαμε την χωρητικότητα 0.0342pF.

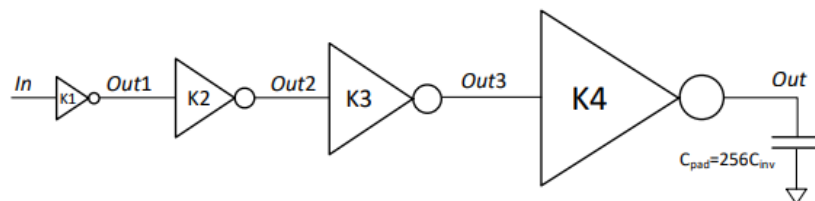
- Οι κυματομορφές του κυκλώματος.



Παρατηρούμε ότι λειτουργεί σωστά σαν nand-6 εισόδων και τις καθυστερήσεις της.

Επίσης καθυστερούμε ότι είναι όντως πιο γρήγορη η υλοποίηση δ από ότι η υλοποίηση β για $H=18$.

Ερώτημα 3



Διαστάσεις K1:

$W_n = 4\lambda$, $L_n = 2\lambda$ και $W_p = 8\lambda$, $L_p = 2\lambda$

Για να υπολογίσουμε τον συνολικό φόρτο :

$$F = GBH \cdot G = \prod g(\text{inv}) = 1$$

$B = 1$ διότι δεν έχει διακλάδωση άρα είναι ίσο με το 1

$$H = C_{\text{out}}/C_{\text{in}} = 256$$

=>

$$F = 1 \cdot 256 = 256$$

Έπειτα για να υπολογίσουμε την καθυστέρηση ακολουθούμε αυτόν τον τύπο :

$$D = N \cdot F^{(1/N)} + p = 4 \cdot 256^{(1/4)} + 4 = 20$$

=>

$$f = F^{(1/4)} = 4$$

άρα μέσω του τύπου

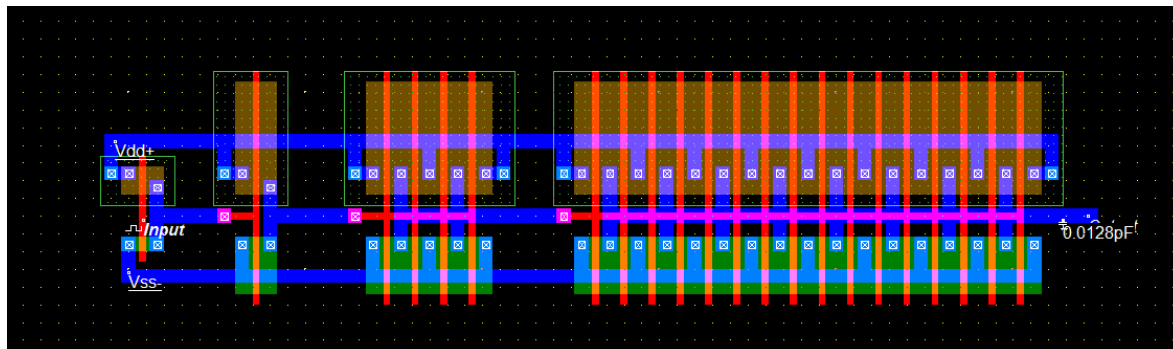
$$C_{\text{in}4} = g(\text{inv}4) \cdot C_{\text{out}}/f = 64C_{\text{inv}}$$

$$C_{\text{in}3} = g(\text{inv}3) \cdot C_{\text{in}4}/f = 16C_{\text{inv}}$$

$$C_{\text{in}2} = g(\text{inv}2) \cdot C_{\text{in}3}/f = 4C_{\text{inv}}$$

$$C_{\text{in}1} = g(\text{inv}) \cdot C_{\text{in}2}/f = C_{\text{inv}}$$

Κάνουμε αναδίπλωση τους αναστροφείς ώστε να μην καταλαμβάνουν μεγάλη έκταση κατακόρυφα όπως ζητείται στην άσκηση και να έχουν πλάτος οι τρεις τελευταίοι $32\lambda = 6C$ στο pmos και $16\lambda = 4C$ στο nmos και προκύπτει το εξής κύκλωμα:



Βάζουμε πυκνωτή 0.0128pF καθώς το φορτίο εισόδου του μοναδιαίου αντιστροφέα είναι 0.51.

