## 4. I/O Multiplexing and Considerations

## 4.1 Multiplexed Signals

TQFP48/ VQFN48	TQFP32/ VQFN32	SSOP28	Pin name <u>(1,2)</u>	Special	ADC0	AC0	USARTn	SPI0	TWIO	TCA0	TCBn	EVSYS	CCL-LUTn
44	30	22	PA0	EXTCLK			0,TxD			0-WO0			0-IN0
45	31	23	PA1				0,RxD			0-WO1			0-IN1
46	32	24	PA2	TWI			0,XCK		SDA(MS)	0-WO2	0-WO	EVOUTA	0-IN2
47	1	25	PA3	TWI			0,XDIR		SCL(MS)	0-WO3	1-WO		0-OUT
48	2	26	PA4				0,TxD(3)	MOSI		0-WO4			
1	3	27	PA5				0,RxD(3)	MISO		0-WO5			
2	4	28	PA6				0,XCK <sup>(3)</sup>	SCK					0-OUT <sup>(3)</sup>
3	5	1	PA7	CLKOUT		OUT	0,XDIR <sup>(3)</sup>	SS				EVOUTA(3)	
4			PB0				3,TxD			0-WO0(3)			
5			PB1				3,RxD			0-WO1 <sup>(3)</sup>			
6			PB2				3,XCK			0-WO2 <sup>(3)</sup>		EVOUTB	
7			PB3				3,XDIR			0-WO3(3)			
8			PB4				3,TxD <sup>(3)</sup>			0-WO4 <sup>(3)</sup>	2-WO <sup>(3)</sup>		
9			PB5				3,RxD(3)			0-WO5(3)	3-WO		
10	6	2	PC0				1,TxD	MOSI(3)		0-WO0 <sup>(3)</sup>	2-WO		1-IN0
11	7	3	PC1				1,RxD	MISO(3)		0-WO1(3)	3-WO <sup>(3)</sup>		1-IN1
12	8	4	PC2	TWI			1,XCK	SCK <sup>(3)</sup>	SDA(MS)(3)	0-WO2 <sup>(3)</sup>		EVOUTC	1-IN2
13	9	5	PC3	TWI			1,XDIR	SS(3)	SCL(MS)(3)	0-WO3(3)			1-OUT
14			VDD										
15			GND										
16			PC4				1,TxD <sup>(3)</sup>			0-WO4 <sup>(3)</sup>			
17			PC5				1,RxD <sup>(3)</sup>			0-WO5 <sup>(3)</sup>			
18			PC6				1,XCK(3)						1-OUT <sup>(3)</sup>
19			PC7				1,XDIR <sup>(3)</sup>					EVOUTC(3)	
20	10	6	PD0		AIN0					0-WO0 <sup>(3)</sup>			2-IN0
21	11	7	PD1		AIN1	P3				0-WO1 <sup>(3)</sup>			2-IN1
22	12	8	PD2		AIN2	P0				0-WO2 <sup>(3)</sup>		EVOUTD	2-IN2
23	13	9	PD3		AIN3	N0				0-WO3(3)			2-OUT
24	14	10	PD4		AIN4	P1				0-WO4 <sup>(3)</sup>			
25	15	11	PD5		AIN5	N1				0-WO5 <sup>(3)</sup>			
26	16	12	PD6		AIN6	P2							2-OUT <sup>(3)</sup>
27	17	13	PD7	VREFA	AIN7	N2						EVOUTD(3)	
28	18	14	AVDD										
29	19	15	GND										
30			PE0		AIN8			MOSI(3)		0-WO0 <sup>(3)</sup>			
31			PE1		AIN9			MISO(3)		0-WO1(3)			
32			PE2		AIN10			SCK(3)		0-WO2(3)		EVOUTE	
33			PE3		AIN11			SS <sup>(3)</sup>		0-WO3 <sup>(3)</sup>			
34	20	16	PF0	TOSC1			2,TxD			0-WO0 <sup>(3)</sup>			3-IN0
35	21	17	PF1	TOSC2			2,RxD			0-WO1 <sup>(3)</sup>			3-IN1
36	22		PF2	TWI	AIN12		2,XCK		SDA(S)(3)	0-WO2 <sup>(3)</sup>		EVOUTF	3-IN2
37	23		PF3	TWI	AIN13		2,XDIR		SCL(S) <sup>(3)</sup>	0-WO3 <sup>(3)</sup>			3-OUT

© 2021 Microchip Technology Inc. Complete Datasheet DS40002172C-page 18