

第一次实验内容

描述

本次实验为实现一个最简单的Alu，你只需要支持五种运算即可，接口定义如下：

```
module Alu (op,a,b,zero,result);  
input [3:0] op;  
input [31:0] a,b;  
output zero;  
output reg[31:0] result;
```

请严格按照此格式来定义端口，包括输入输出名称及位宽、模块命名，否则无法获取输出文件。

输入输出说明：

输入

a:操作数1

b:操作数2

op:alu控制信号，在自行设计CPU的时候，该信号应该由alu control发出，对应操作表格为：

op	操作
4'b0000	与运算
4'b0001	或运算
4'b0010	加运算
4'b0011	减运算
4'b0101	异或运算

请注意，此处的op与运算操作对应关系仅为我自行设计，并非某种标准，本次实验请严格按照此表格，但是自己设计CPU的时候无需按照此标准，你可以自行设计。

输出

zero:zero输出信号

result:result输出信号，即计算结果

本次实验无需进行任何标准输出，我们会检查你的result和zero信号的输出是否正确，请不要使用 $\$display$ 来输出内容，否则可能会影响评测结果。

限制说明

时间限制：5s

内存限制：N/A