四川大学计算机学院、软件学院 实验报告

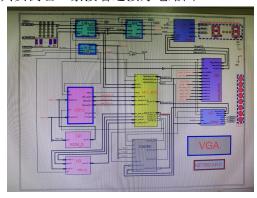
学号: <u>2023141460321</u> 姓名: <u>孙谦昊</u> 专业: <u>计算机科学与技术</u>班级: <u>行政七班</u> 第 14 周

课程名称	计算机组成原理实验	实验课时	1-4 节
实验项目	IP 核集成 SOC 设计——建立 CPU 调试、 测试和应用环境	实验时间	2024. 12. 5
实验目的	 初步了解GPIO接口与设备 了解计算机系统的基本结构 了解计算机各组成部分的关系 了解并掌握IP核的使用方法 了解SOC系统并用IP核实现简单的SOC系统 		
实验环境	SWORD 4.0 套件、ISE Design Suite 14.7 、Vivado Design Suite 2014.3 及以上版本		
	4 3-34 a a a Miller IEI		

1. 完善 SOC 逻辑图

本次实验可直接使用已提供的工程(IP2SOC)。在 File 菜单中选中 Open Project。选择工程所在目录,选中工程 OExp03-IP2SOC 打开即可。然后在工程管理区的 Design 窗口中双击打开顶层模块 (OExp03_IP2SOC. sch),可以看到逻辑图中被挖了三个模块(SCPU、MIO_BUS 和 Counter)。接下来,参看文档 IP2SOC-Top. pdf,对逻辑图进行修复。

首先,切换到 Symbols 视图,在 Categories 中选中工程所在目录,在 Symbols 中依次选择 SCPU、MIO_BUS 和 Counter 三个符号,拖入右边画布中对应位置,修改其实例名。紧接着连接好电路图。



2. 添加 IP 核

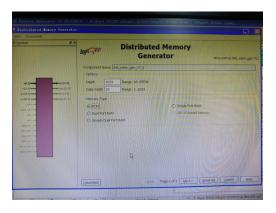
在工程管理区(左上角)任意位置单击鼠标右键,在弹出的菜单中选择Add Source 命令。在工程目录下点击 code 文件夹,依次选择 SCPU.ngc,SCPU.v,MIO_BUS .ngc,MIO_BUS_IO.v,Counter.ngc,Counter_3_IO.v

进行添加,保存。

3. 存储器模块设计

3.1 用 I9_men. coe 初始化 ROM

在 Design 窗口双击 ROM_D 进入核管理向导。在 Distributed Memory Generator 第 1 页中,设置选项为深度 Depth 为 1024,数据宽度 Data Width 为 32。Memory Type 选择 ROM。

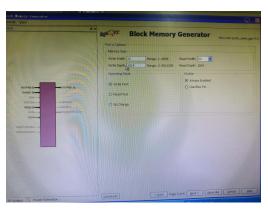


实验内容 (算法、程 序、步骤和 方法)

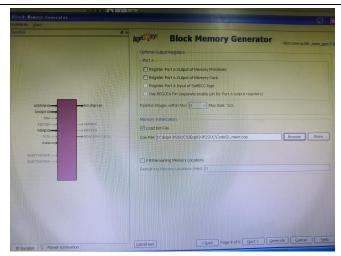
接着点击 next 进入第 3 页。点击"Browse..."选择初始化关联文件: 19_men.coe(已提供,位于 Code 目录下),其余不用修改,点击 Generate 重新生成 ROM 核。

3.2 用 D_men. coe 初始化 RAM

在 Design 窗口双击 RAM_B 进入核管理向导,跳过第 1、2 页,直接进入第 3 页,同样设置其深度 Depth 为 1024,宽度 Width 为 32。

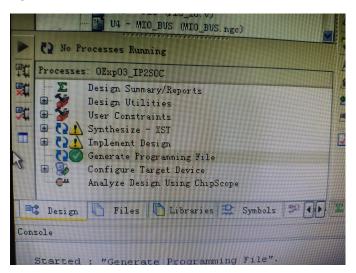


接着点击 next 进入第 4 页, 在第 4 页中, 选中 "Load Init File", 点击 "Browse..."选择初始化关联文件: D_men.coe(已提供), 其余不用修改, 点击 Generate 重新生成 RAM 核。



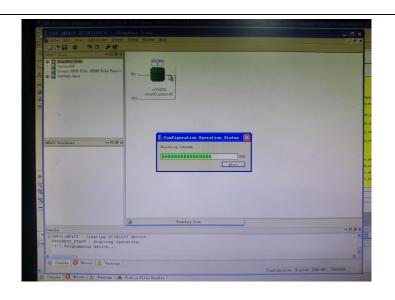
4. 最终实现

将整个工程进行保存,综合,实现。如果调试通过,双击 Generate Programming File 生成比特流文件。



5. 下载与测试

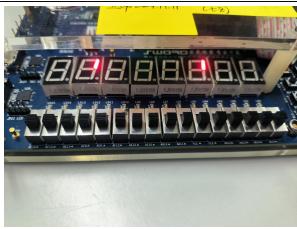
等待生成比特流文件后,将板卡正确连接到 PC。连接电源线并打开电源,将比特文件下载到板卡上观察实验结果。在工程管理区中选中 top,然后在下方的 process: top 中双击 Configure Target Device,打开下载工具 IMPACT。遇到警告直接略过。然后系统会自动启动 IMPACT。先双击 IMPACT Flows 中的 Boundary Scan,然后在空白处单击右键,然后点击 Initialize Chain 初始化板卡。对弹出的提示点击 NO。在接下来弹出的窗口选择 cancel。选中芯片,单击右键,选择 Launch File Assignment Wizard。在工程目录下找到生成的 bit 文件,选中然后点击 open,下载 bit 文件。如遇提示 Attach SPI BPI PROM(如图 1.36),选择 NO。在接下来弹出的窗口选择 cancel。回到软件主界面,选中芯片单击右键,选择 program。



1. 测试开关设置

数据记录 和计算

- 04 - 01 / 0 - 0 - 0 - 0 - 0 - 0 - 0 - 0 - 0 - 0				
开关	位置	功能		
DSW[0]	0	七段码图形显示		
DSW[2]	0	CPU全速时钟		
DSW[4:3]	00	7段码从上至下亮点循环移		
		动:跑马灯		
	11	7段码图形变幻		
DSW[7:5]	000	作为外设使用		





开关	位置	功能
DSW[0]	1	七段码文本显示
DSW[2]	0	CPU全速时钟
DSW[4:3]	01	7段码显示内存数据:0~F
	10	7段码显示累加
DSW[7:5]	000	作为外设使用





2. 仅定性观测

开关	位置	功能
DSW[0]	1	七段码文本显示
DSW[2]	1	CPU单步时钟
DSW[7:5]	001	CPU指令字地址 PC_out[31:2]
	010	Counter值输出
	011	ROM指令输出Inst_in
	100	CPU数据存储地址addr_bus(ALU输出)
	101	CPU数据输出Cpu_data2bus(寄存器B)
	110	CPU数据输入Cpu_data4bus(RAM输出)
	111	CPU指令字节地址PC_out

结 论 (结 果)

实验结果与理论结果保持一致。

小 结

- 1.本实验中了解了如何借助 SWORD 4.0 套件、ISE Design Suite 14.7、Vivado Design Suite 2014.3及以上版本完成项目的创建。
- 2. 了解了如何建立 CPU 调试、测试和应用环境。

指导老师 议

成绩评定:

指导教师签名: