Александр Стволин Инженер по ПЛИС

alexander@stvolin.com

+375 29 888 90 58

Минск, Веры Хоружей д.26, кв.38

18 лет занимаюсь разработкой оборудования неразрушающего контроля для нефтегазовой отрасли. Участвовал в разработке большого количества дефектоскопов MFL, TFI, UT WM+CD, IMU, профилемеров, краулеров (роботов ВТД, роботов для диагностики резервуаров). На многих проектах делал сам полностью все прошивки ПЛИС. Кроме этого, разрабатывал и реализовывал алгоритмы обработки, фильтрации, сжатия данных. В LIN SCAN кроме ПЛИС стал участвовать в разработке программного обеспечения. В Фалкон разрабатываю сам прошивки ПЛИС и руковожу разработкой ПО.



Фалкон НТ

Резидент Минского Технопарка.

2015 – по настоящее время Достижения

Сайт компании Фалкон

Первый дефектоскоп Ultra-High Resolution 3D MFL мы разработали за 9 месяцев. В других компаниях такая разработка занимает от двух до четырех лет, многие подобные стартапы не переходят от прототипа к промышленному образцу. Мы успешно сделали коммерческий пропуск и клиент заказал второй дефектоскоп. Это успех которого добиваются меньше 20% подобных стартапов.

Первая версия ПО появилась через 7 месяцев. Обычно такая разработка занимает год. Результат хороший сам по себе. Если принять во внимание резко ограниченное финансирование, то результат можно сравнивать с результатом по электронике.

Должностные обязанности

- Разработка прошивок ПЛИС (Lattice ICE40, Xilinx Zynq UltraScale+, Vivado, Vitis, ModelSim, Verilog)
- Руководство разработкой программного обеспечения (C++, Python, Qt)
- Руководство разработкой электроники дефектоскопа

LIN SCAN

Компания занимающаяся внутритрубной диагностикой из ОАЭ

2015 – по настоящее время https://linscaninspection.com/

Достижения

- Разработанные алгоритмы для ПЛИС и компьютера уменьшают количество ошибок в 10 раз
- Вместо сжатия данных с потерями, реализованного на процессоре, сделал сжатие без потерь на ПЛИС. Эффективность сжатия возросла в 2 раза. Отсутствие потерь уменьшает ошибки классификации дефектов
- Твердотельный накопитель на Z-7007S, использующий несколько eMMC и оба аппаратных SD host контроллера. По USB определяется как композитное устройство, содержащее несколько MSD и CDC. Кэш повышает скорость чтения по USB. В PL уместился весь дефектоскоп
- Формат данных, который позволяет вести независимую разработку электроники и программного обеспечения. Сделана аппаратная поддержка этого формата в ПЛИС
- Участвовал в проекте по снижению стоимости ультразвукового пьезопреобразователя. Предложил оригинальный тип пьезокерамики и нашел производителя. Стоимость была снижена в 5 раз

Должностные обязанности

- Разработка алгоритмов и прототипирование на языке Python
- Разработка электроники на SoC фирмы Xilinx. (Zyng-7000, Vivado, Vitis, SDK, Verilog)
- Техническая поддержка электроники, разработанной другими людьми. Spartan-6, XPS, SDK, VHDL

ЦТД «Диаскан»

Находится в Московской области, обслуживает компанию Транснефть

2004 – 2015 www.diascan.transneft.ru

Достижения

- Из сервис-инженера вырос до ведущего специалиста и руководителя группы ПЛИС
- На момент увольнения являлся автором больше половины всех проектов ПЛИС крупного предприятия. Разработанная в 2007 – 2012 электроника производится до сих пор.
- Обучил несколько инженеров по своей специальности. Обучал и содействовал трудоустройству молодых специалистов на гос. предприятие

Примеры решенных задач

- Алгоритмы фильтрации, анализа и сжатия данных
- Высокоскоростные и высоконадежные твердотельные накопители (SSD) на микросхемах NAND Flash. Параллельная запись в десятки потоков, терабайтные объемы, ECC.
- Библиотека для быстрой разработки программных автоматов и компилятор

Курсы повышения квалификации

Авторизованный тренинг партнер (ATP) Xilinx КТЦ «Инлайн Груп»

2008

- Проектирование процессорных ядер
- Дополнительные возможности и техника проектирования встроенных процессорных систем

2006

- Проектирование встроенных процессорных систем
- Создание скоростных схем
- Дополнительные возможности реализации проектов на FPGA
- Основы проектирования на **FPGA**
- Основы языка VHDL

Skills

Verilog **FPGA** SoC Vivado Vitis Xilinx Lattice iCE40 Zynq Mentor Graphics HDL

designer

ModelSim QuestaSim C/C++| Pvthon **PyCharm**

In-line Inspection

MFL

WM TFI

COMSOL

UT CD Ansys Maxwell

Autodesk Inventor | SolidWorks