



University of Pisa
MSc in Computer Engineering
Electronic System
2018/2019

Ricevitore CDMA

Report e implementazione VHDL

Matteo SUFFREDINI

Contents

1	Introduzione	1
1.1	Ambienti di utilizzo del Ricevitore CDMA	1
1.2	Funzionamento Ricevitore CDMA	1
1.3	Funzionamento decisore hard a soglia	2
2	Architettura	3
2.1	Ricevitore CDMA	3
2.2	Decisore hard a soglia	4
3	Test	4
3.1	Lettura primo chip di un dato	4
3.2	Lettura ultimo chip di un dato	4
4	Sintesi e implementazione	5
5	Conclusioni	5

1 Introduzione

1.1 Ambienti di utilizzo del Ricevitore CDMA

Nell'ambito delle telecomunicazioni per permettere a più utenti di condividere contemporaneamente il medesimo canale trasmissivo esistono principalmente tre tecniche: divisione di tempo, divisione di frequenza o divisione di codice.

L'accesso multiplo a divisione di codice o CDMA (Code-Division Multiple Access) viene utilizzato in diversi ambiti:

- sistemi GPS
- UMTS 3G
- sistemi satellitari per i trasporti logistici
- ecc..

1.2 Funzionamento Ricevitore CDMA

Lo scenario è rappresentato nella sua interezza da un trasmettitore CDMA ed un ricevitore CDMA che vogliono scambiarsi dati attraverso un canale condiviso da diversi utenti. Il fatto di avere una codifica rende impossibile ad un utente non in possesso della parola in codice la decodificazione del messaggio garantendone quindi la sicurezza, inoltre con una opportuna scelta della parola in codice è possibile eliminare il MAI (Multiple Access Interference).

Per codificare lo *Stream* viene utilizzata una parola in codice *CodeWord* generata pseudo-randomicamente, la stessa parola è presente sia dal lato del trasmettitore che dal lato del ricevitore rendendo possibile codifica e decodifica.

La *CodeWord* utilizzata per trasmettere un singolo bit di informazione dello *Stream* è composta da un certo numero di bit detti *CodeWordChip*, andando a moltiplicare ogni *CodeWordChip* per il bit dello *Stream* da trasmettere, otteniamo un certo numero di *ChipStream* che rappresentano la codifica del bit di *Stream*.

Ne segue che per codificare e trasmettere un bit correttamente c'è bisogno di utilizzare un periodo minore rispetto a quello con cui viene inviato un bit di *Stream* al trasmettitore e letto dal ricevitore.

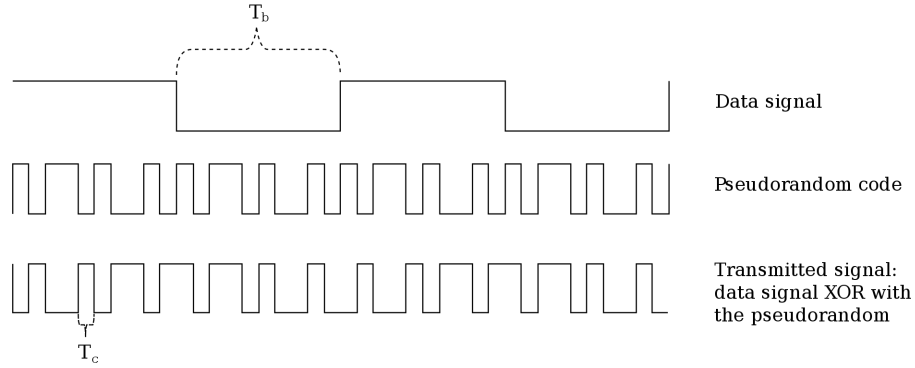


Figure 1: Generazione CDMA

Il numero di *CodeWordChip* dipende dallo spreading factor SF , ovvero ci sono tanti *CodeWordChip* pari allo SF , ne segue che se la frequenza di trasmissione di un dato è pari a T_b , la trasmissione tra trasmettitore e ricevitore dovrà avvenire con periodo:

$$T_c = \frac{T_b}{SF}$$

1.3 Funzionamento decisore hard a soglia

Il decisore hard a soglia prende in ingresso uno stream composto da un certo numero di bit, alla fine deve decidere sulla base dello stream ricevuto se mettere

in uscita 0 oppure 1 valutando se i bit ricevuti superano una determinata soglia.

Dato uno stream di N bit:

- **decido '1':** se $\sum_{k=1}^N bit[k] \geq \frac{N}{2}$
- **decido '0':** se $\sum_{k=1}^N bit[k] < \frac{N}{2}$

2 Architettura

2.1 Ricevitore CDMA

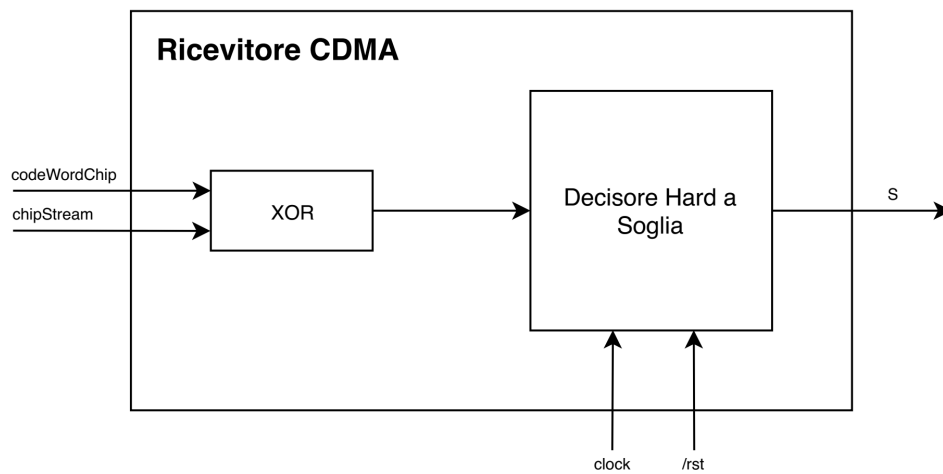


Figure 2: Architettura ricevitore CDMA

2.2 Decisore hard a soglia

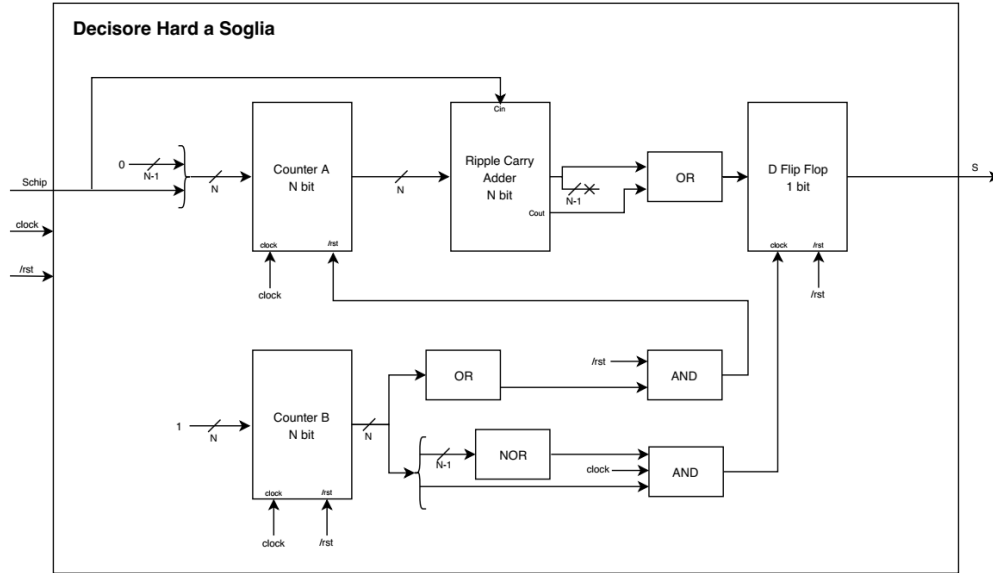


Figure 3: Architettura decisore hard a soglia

3 Test

3.1 Lettura primo chip di un dato

Il test viene eseguito rendendo significativo il primo chip per la transizione dell'uscita a 1

3.2 Lettura ultimo chip di un dato

Il test viene eseguito rendendo significativo l'ultimo chip per la transizione dell'uscita a 1

4 Sintesi e implementazione

5 Conclusioni