



# Assignment2

---

## Data Type

과목명	하드웨어소프트웨어 통합설계
담당교수	이준환 교수님
학과	컴퓨터정보공학부
학년	3학년
학번	2019202009
이름	서여지
제출일	2021.11.11 (목)

## 1. 과제개요

systemC에서의 vector type을 선언하여 사용하는 실습을 진행한다. systemC의 자료형 중 sc\_bv와 sc\_lv를 사용하는 예제를 실행한다. 첫 번째 예제는 sv\_bv 자료형을 사용하여 8자리의 data를 저장하고 출력한다. 또한 xor\_reduce를 이용하여 parity를 확인한다. 두 번째 예제는 sc\_lv자료형을 이용하여 위와 동일한 동작을 수행한다.

## 2. 코드설명

과제 수행에 사용한 코드는 예제의 내용과 동일하고, 출력문을 추가하여 결과를 확인하였다. 두 개의 예제를 main\_thread에서 한 번에 실행하였다.

### (1) bit vector - sc\_bv

8자리 sc\_bv형 data\_bv를 선언하고, 4자리 sc\_vc형 addr\_bv를 1100으로 초기화한다. 따로 초기화 하지 않은 data\_bv는 0값을 갖는다. range를 이용하여 data\_bv의 하위 4개 bit의 내용을 addr\_bv로 변경하고 그 결과를 확인한다. range에 전달하는 값을 바꾸면 같은 방법으로 addr\_bv의 역순으로 data\_bv의 값을 변경할 수 있다. data\_bv[4]의 형태로 직접 데이터 값을 변경할 수 있으며, xor\_reduce를 이용하여 각 자리의 bit를 xor계산하였다.

### (2) logic vector - sc\_lv

위 예제와 동일한 방법으로 실험한다. 그러나 sc\_lv형은 0과 1이외에도 x,z의 값을 사용할 수 있다는 차이가 있다.

## 3. 실행결과

```
SystemC 2.3.3-Accellera --- Nov 10 2021 23:39:02
Copyright (c) 1996-2018 by all Contributors,
ALL RIGHTS RESERVED
data_bv: 00000000
data_bv: 00001100
data_bv: 00000011
data_bv: 00010011
parity: 1

data2_lv: XXXXXXXX
data2_lv: XXXX1XZ0
data2_lv: XXXX0ZX1
data2_lv: XXX10ZX1
parity: X
```

실행 결과는 위와 같이 나타났다. bit vector와 logic vector의 연산이 정상적으로 실행되었다.