

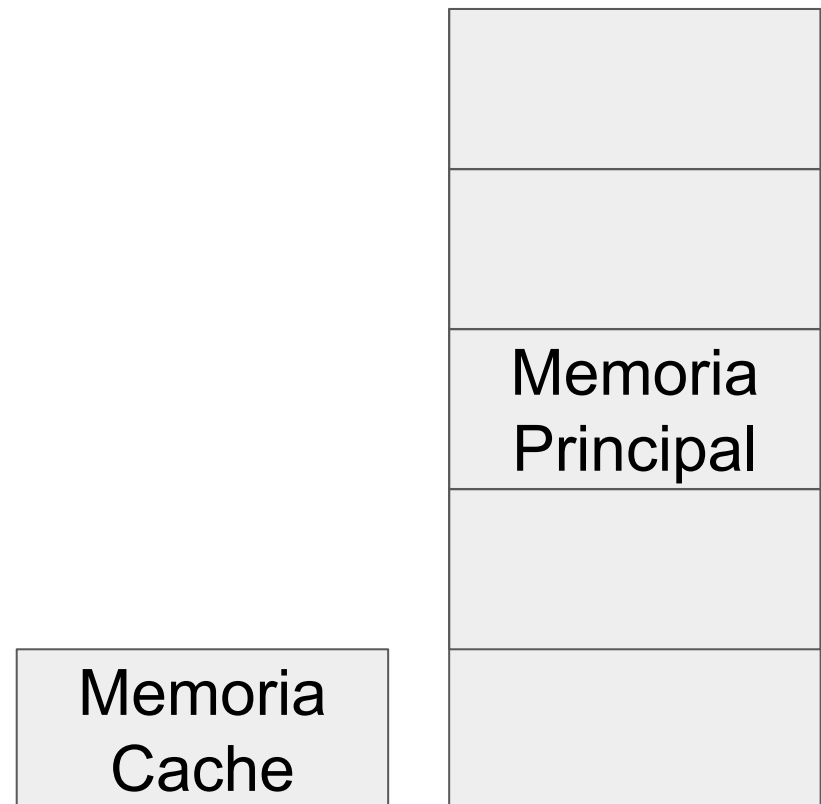
Ejercicios de caché

Ing. Edgardo Gho
Ing. Martín Ferreyra

v 20201118

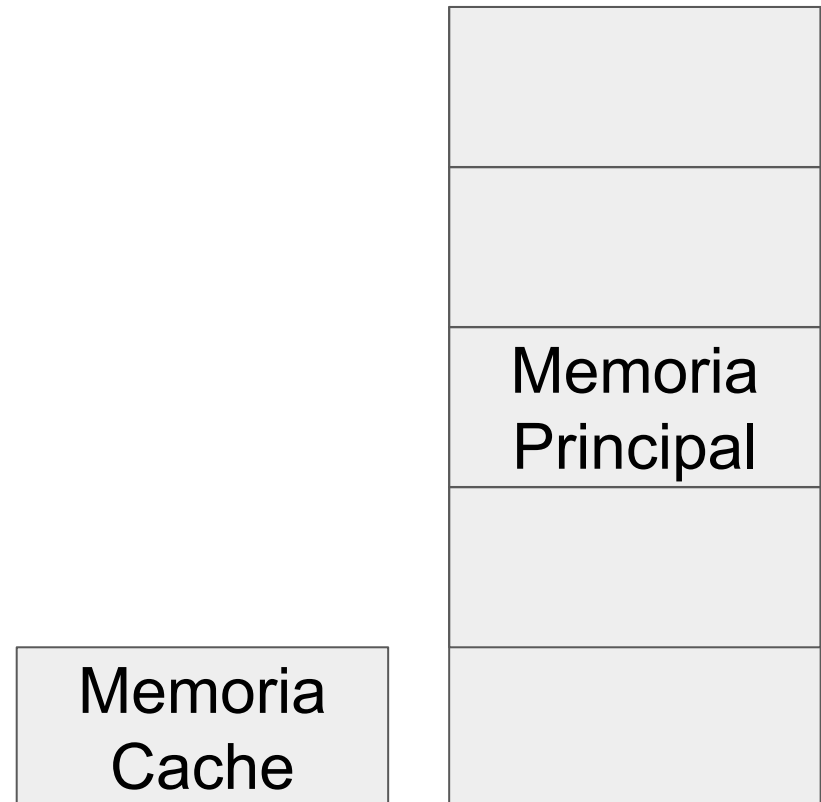
Memoria Caché (MC) vs Memoria Principal (MP)

- ❖ Colocar en MC las instrucciones y los datos que se acceden más frecuentemente.



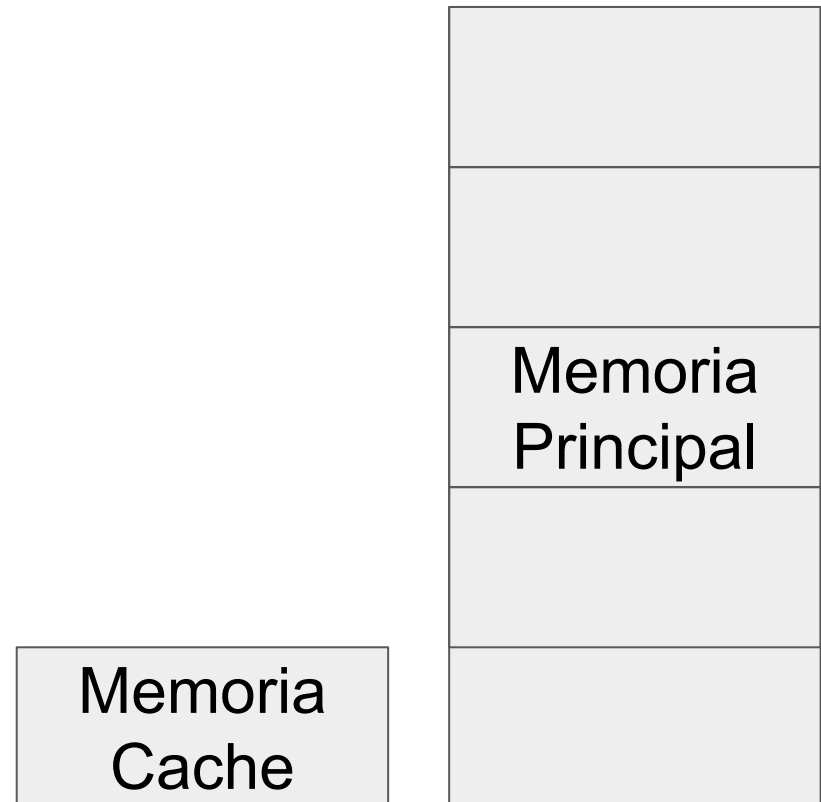
Memoria Caché (MC) vs Memoria Principal (MP)

- ❖ Colocar en MC las instrucciones y los datos que se acceden más frecuentemente.
- ❖ Acceder a MC es mucho más rápido que acceder a MP.



Memoria Caché (MC) vs Memoria Principal (MP)

- ❖ Colocar en MC las instrucciones y los datos que se acceden más frecuentemente.
- ❖ Acceder a MC es mucho más rápido que acceder a MP.
- ❖ Generalmente se acceden a instrucciones de forma repetitiva (loops, funciones). Generalmente se accede a datos de forma repetitiva (variables).



Memoria Caché (MC) vs Memoria Principal (MP)

- ❖ Colocar en MC las instrucciones y los datos que se acceden más frecuentemente.
- ❖ Acceder a MC es mucho más rápido que acceder a MP.
- ❖ Generalmente se acceden a instrucciones de forma repetitiva (loops, funciones). Generalmente se accede a datos de forma repetitiva (variables).

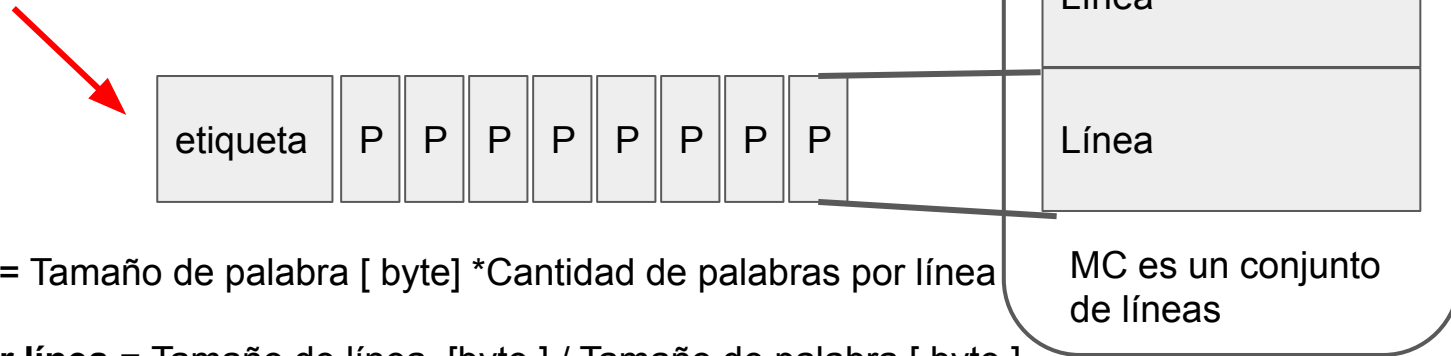
$\text{Cap (MC)} \lll \text{Cap (MP)}$
 $\text{Tacc(MC)} \lll \text{Tacc(MP)}$

Memoria
Cache

Memoria
Principal

Línea

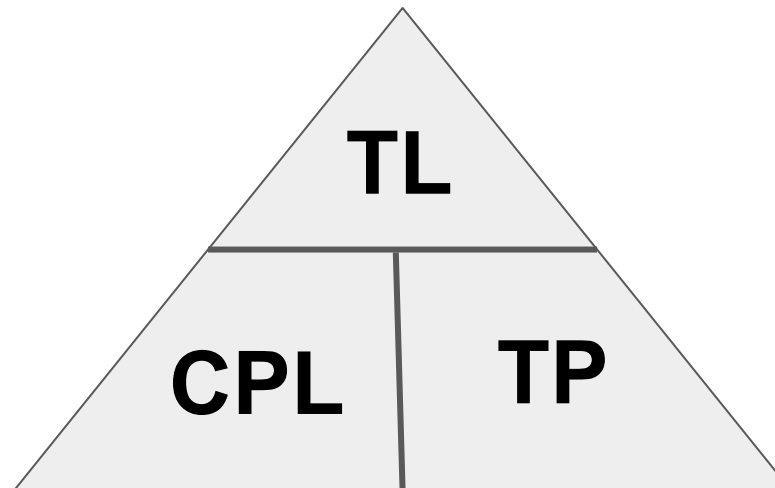
- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta



Tamaño de línea [byte] = Tamaño de palabra [byte] * Cantidad de palabras por línea

Cantidad de palabras por línea = Tamaño de línea [byte] / Tamaño de palabra [byte]

Tamaño de palabra [byte] = Tamaño de línea [byte] / Cantidad de palabras por línea



Línea

- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina **cuántas palabras** puede contener una línea.

Línea

- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina cuántas palabras puede contener una línea. **2K Palabra**

Línea

- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina cuántas palabras puede contener una línea. **2K Palabra**
- 2) Una MC tiene líneas de 128 bits. La palabra de la computadora es de 4 bytes. Defina **cuántas palabras** puede contener una línea.

Línea

- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina cuántas palabras puede contener una línea. **2K Palabra**
- 2) Una MC tiene líneas de 128 bits. La palabra de la computadora es de 4 bytes. Defina cuántas palabras puede contener una línea. **4 Palabras**

Línea

- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina cuántas palabras puede contener una línea. **2K Palabra**
- 2) Una MC tiene líneas de 128 bits. La palabra de la computadora es de 4 bytes. Defina cuántas palabras puede contener una línea. **4 Palabras**
- 3) Una MC tiene líneas que contienen 1024 palabras de 1 byte. Defina el **tamaño de línea**.

Línea

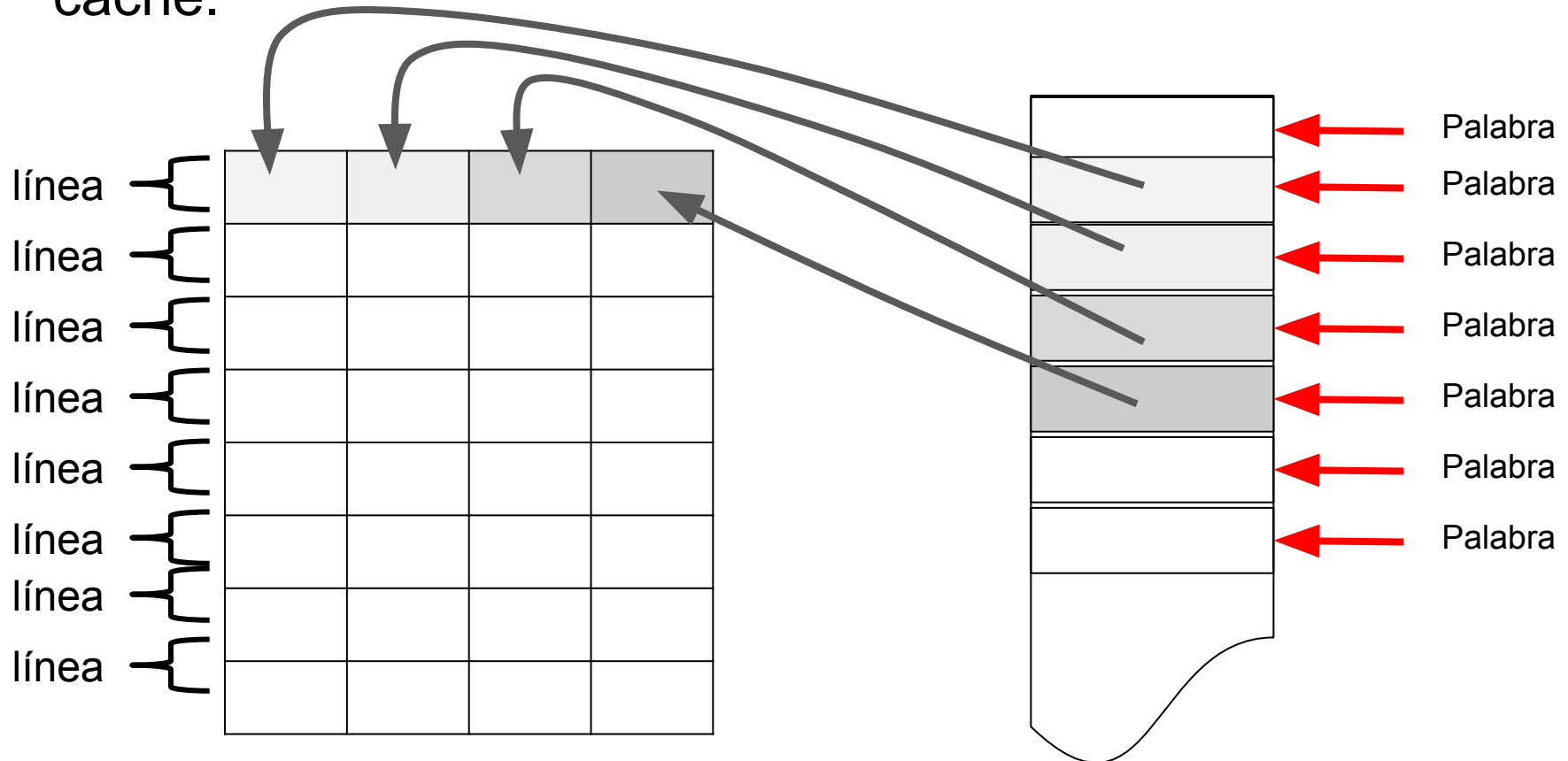
- ❖ Bloque de memoria el cual se llena con datos traídos de MP.
- ❖ Una línea es un conjunto de palabras con una etiqueta

Ejemplo:

- 1) Una MC tiene líneas de 2 KB. La palabra de la computadora es de 1 byte (8 bits). Defina cuántas palabras puede contener una línea. **2K Palabra**
- 2) Una MC tiene líneas de 128 bits. La palabra de la computadora es de 4 bytes. Defina cuántas palabras puede contener una línea. **4 Palabras**
- 3) Una MC tiene líneas que contienen 1024 palabras de 1 byte. Defina el tamaño de línea. **1 KB**

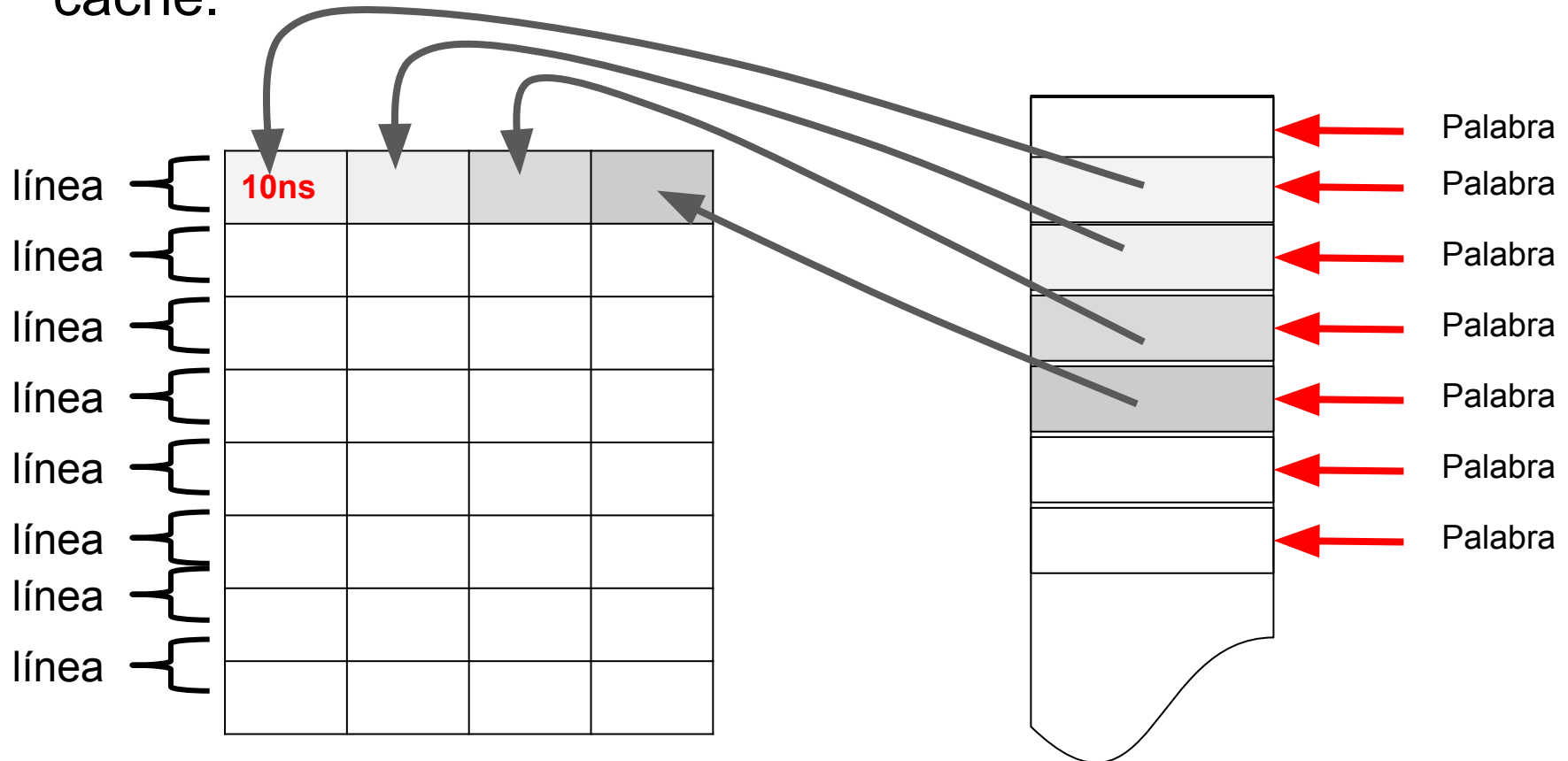
Tiempos

Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.



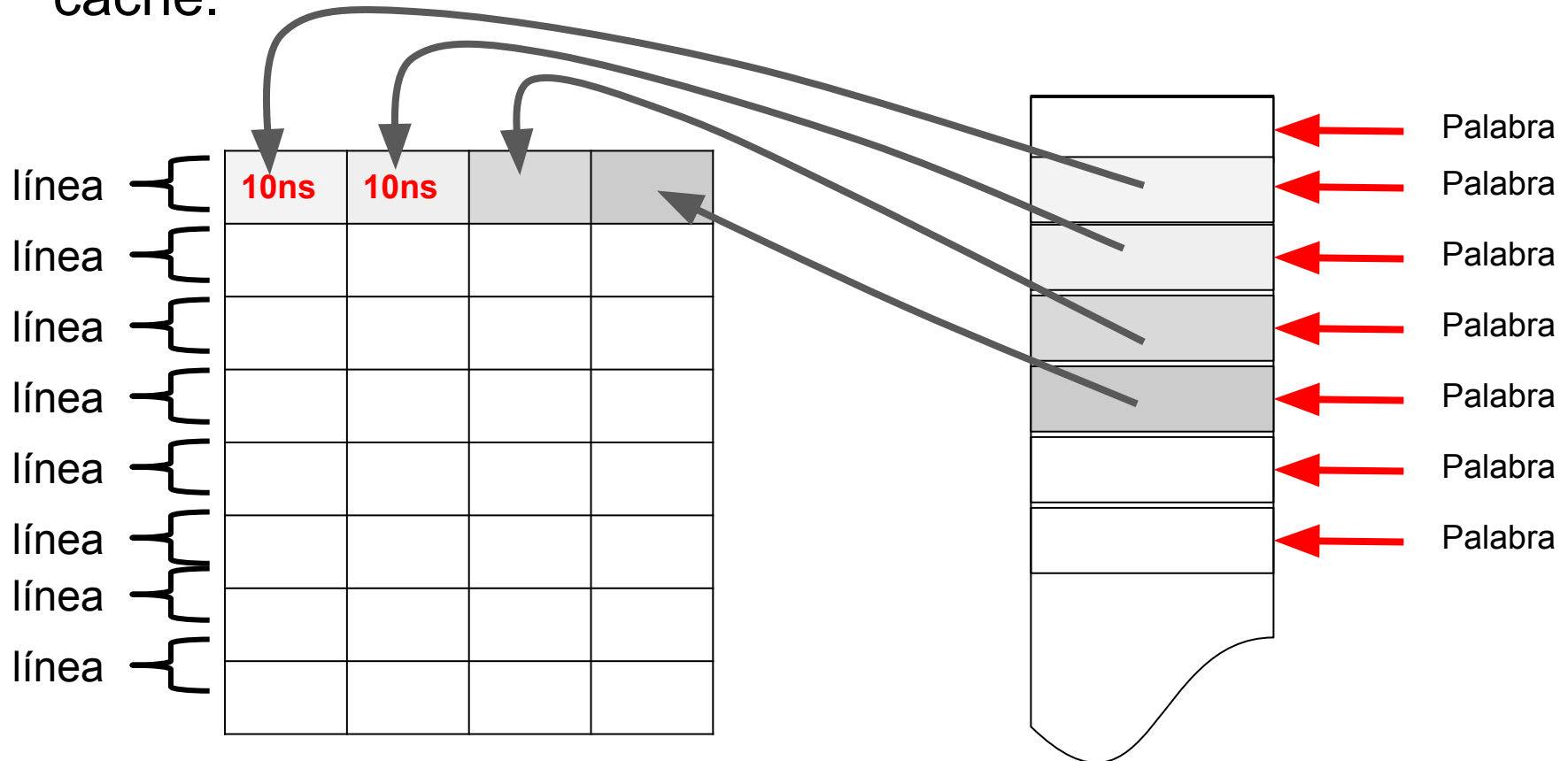
Tiempos

Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.



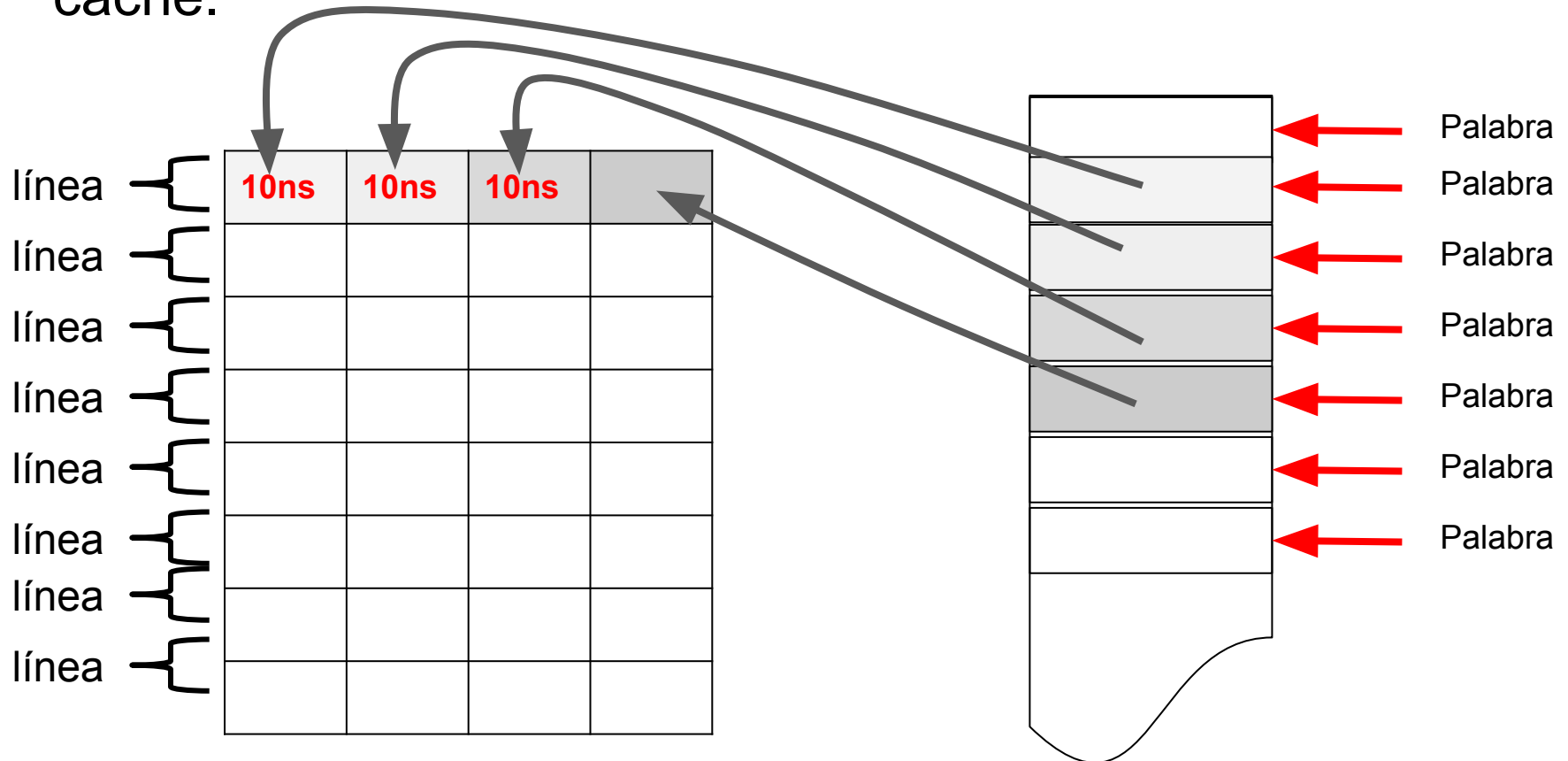
Tiempos

Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.



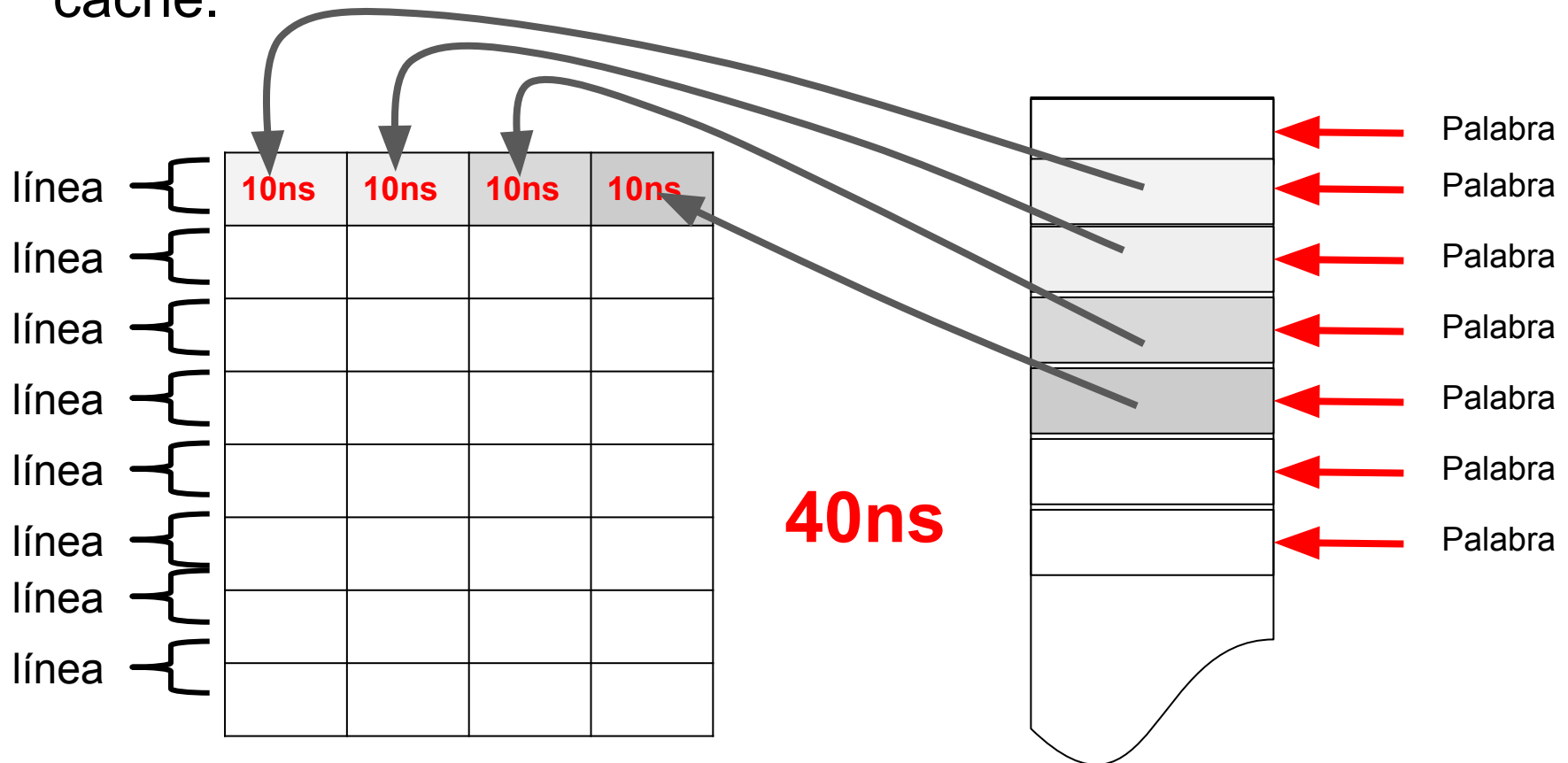
Tiempos

Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.



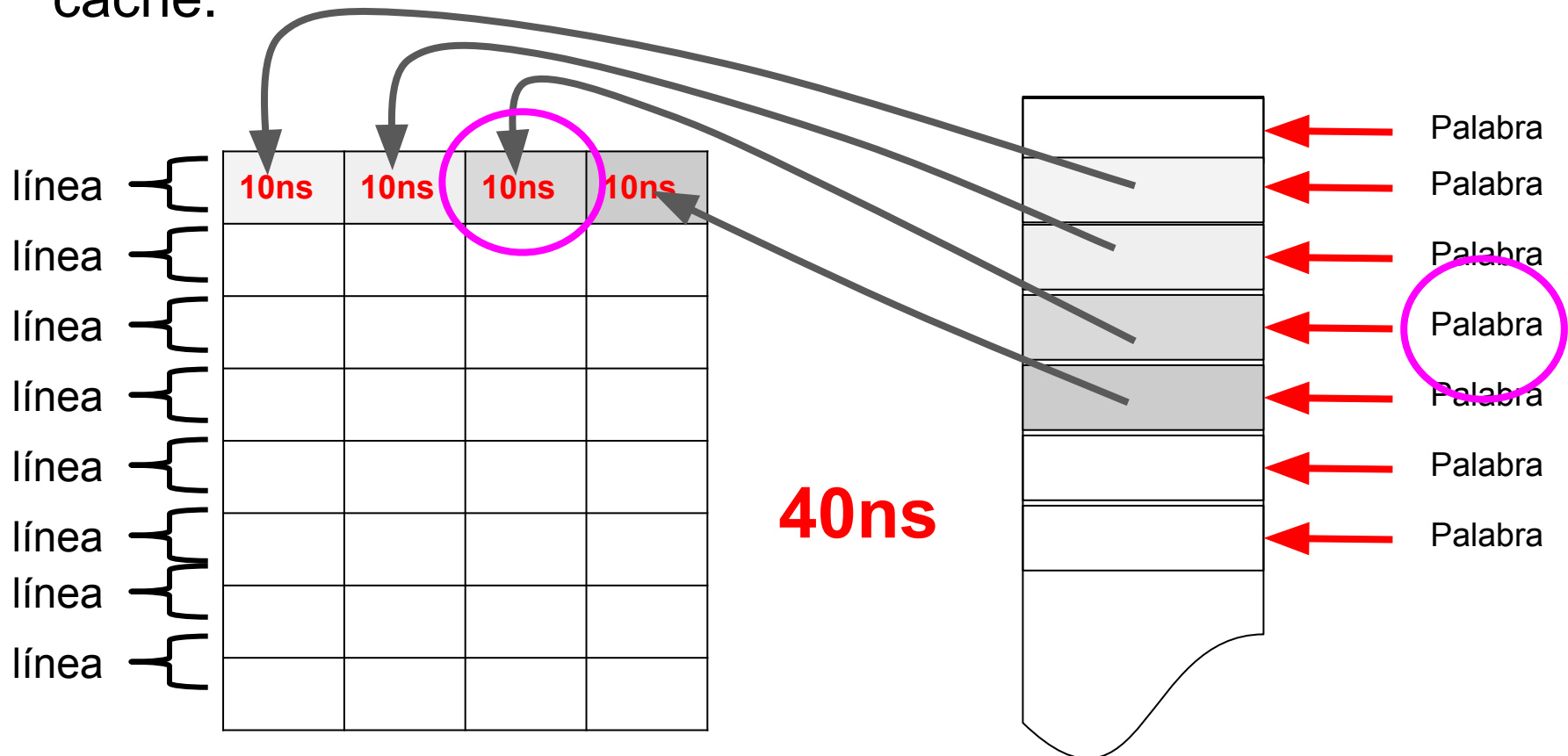
Tiempos

Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.

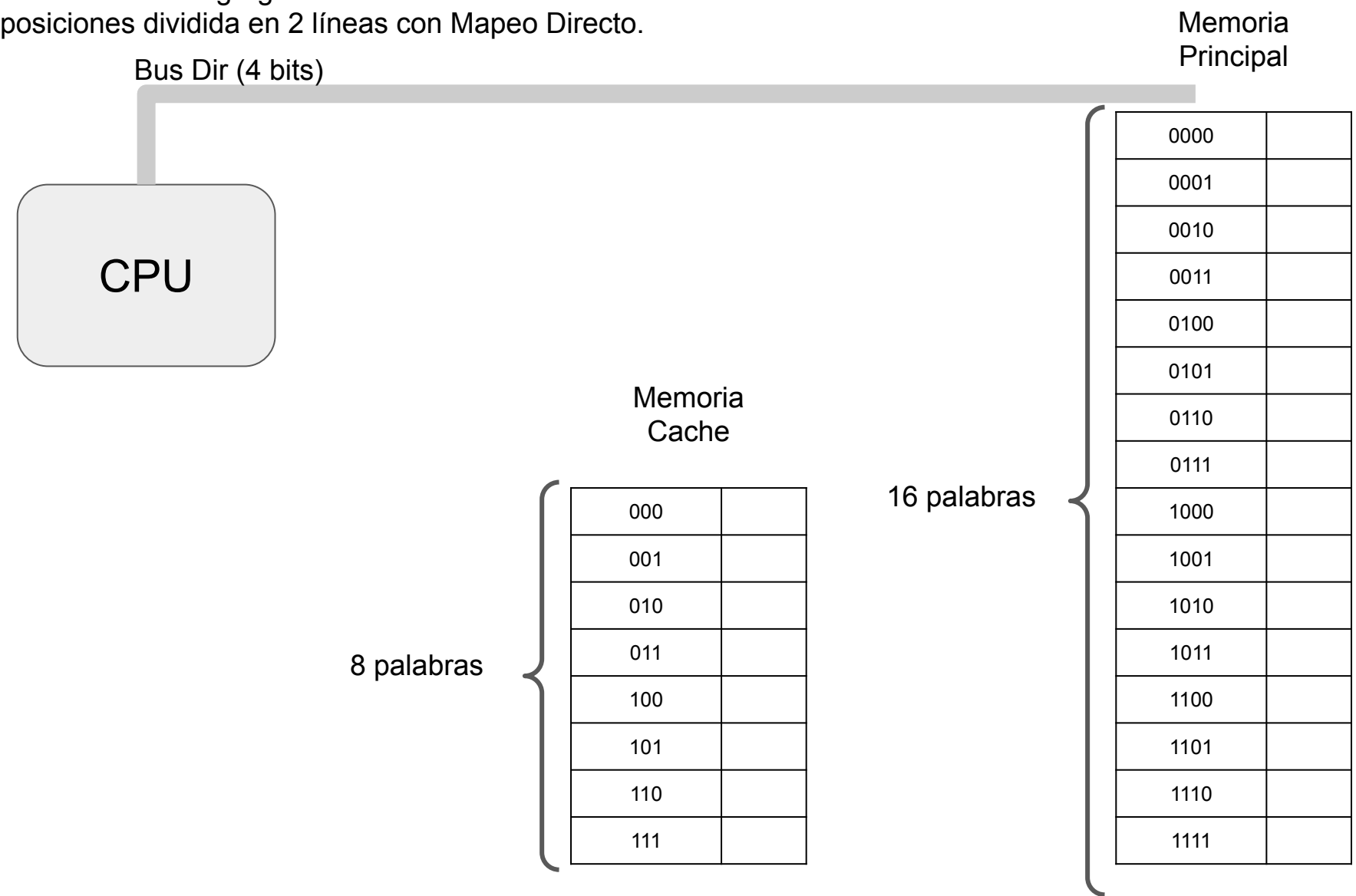


Tiempos

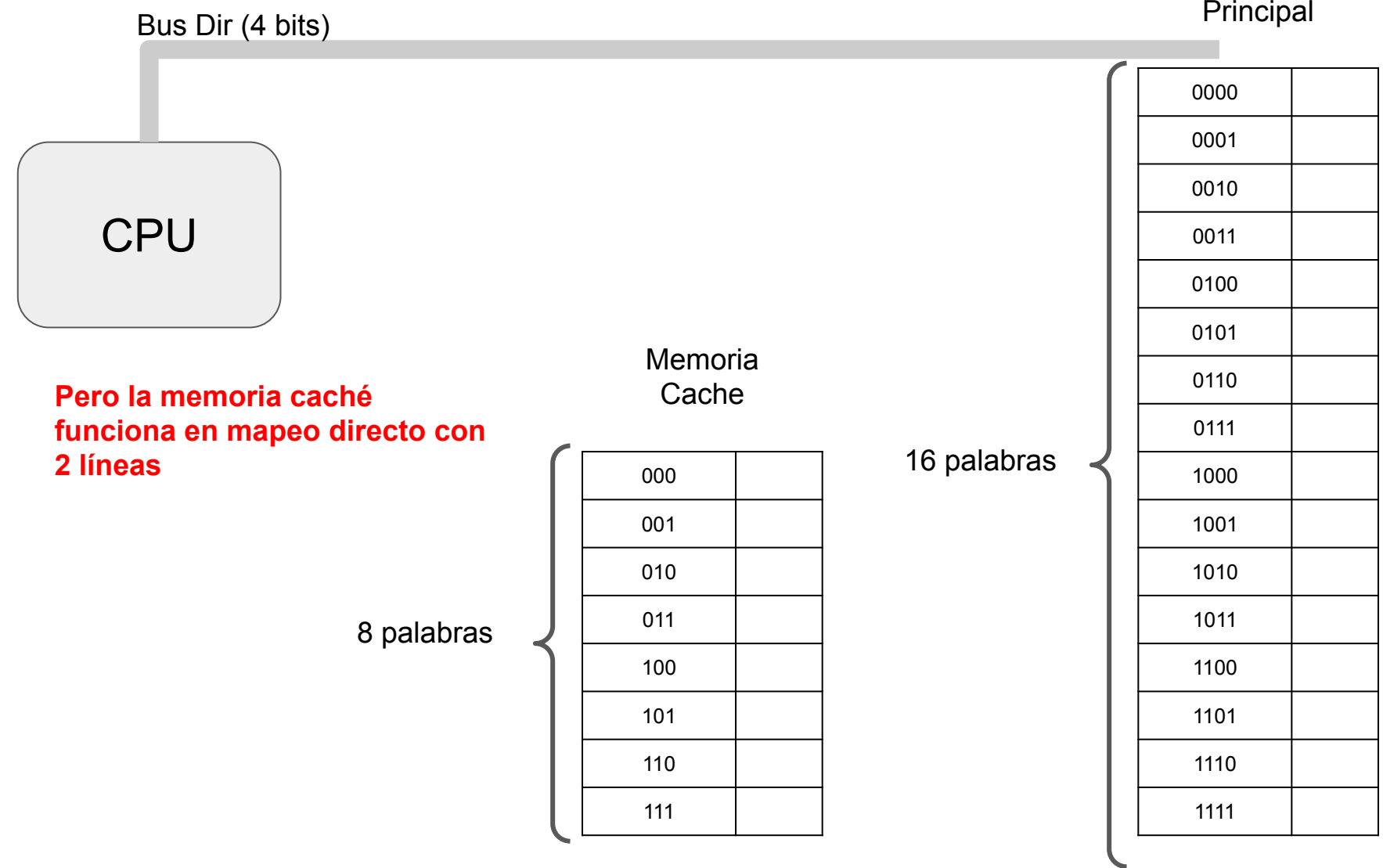
Ej: Una MC tiene 8 líneas. Una línea de cache tiene un conjunto de 4 palabras. Si la MP tiene un tiempo de acceso de 10ns, defina cuánto tiempo lleva llenar una línea de caché.



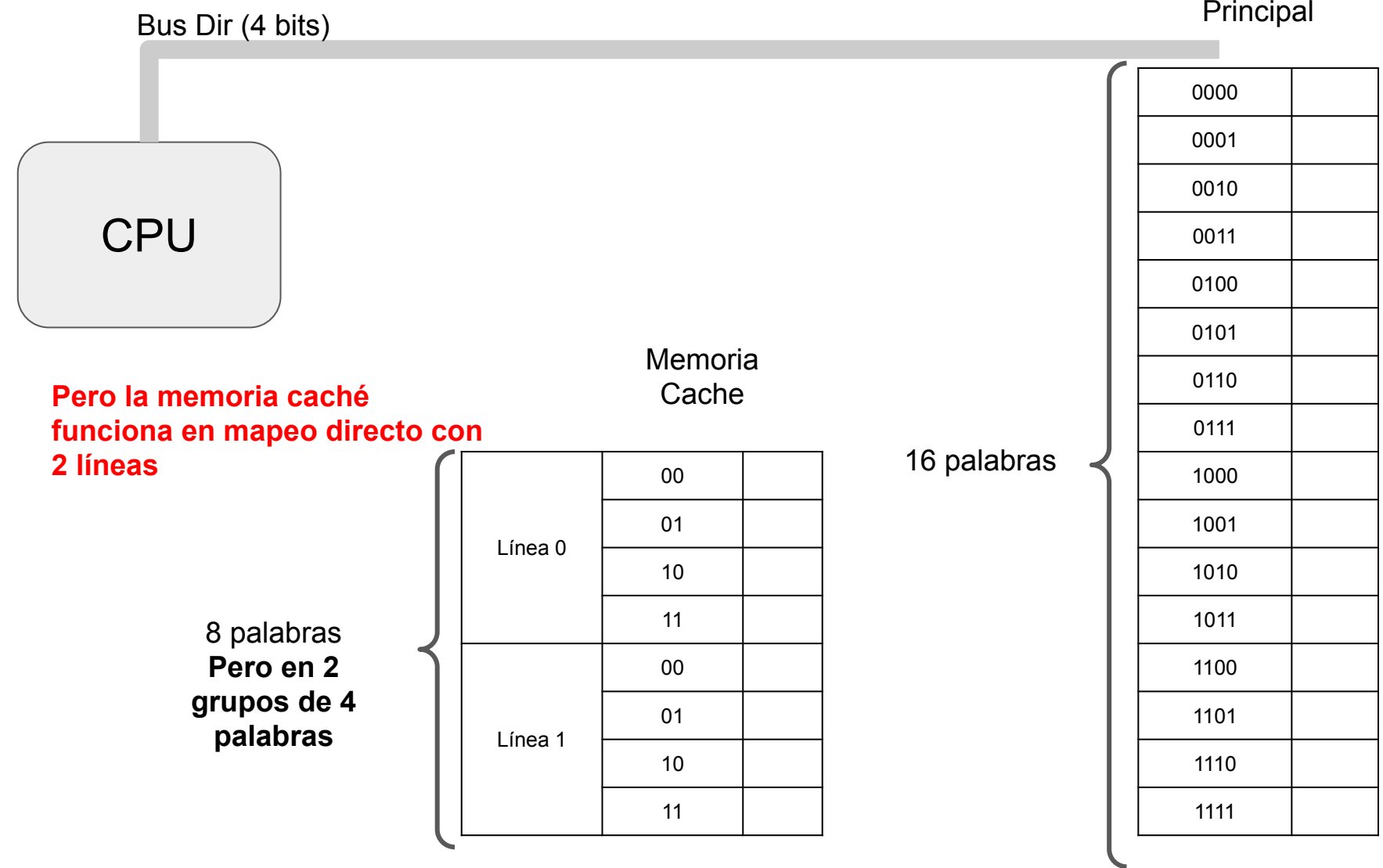
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



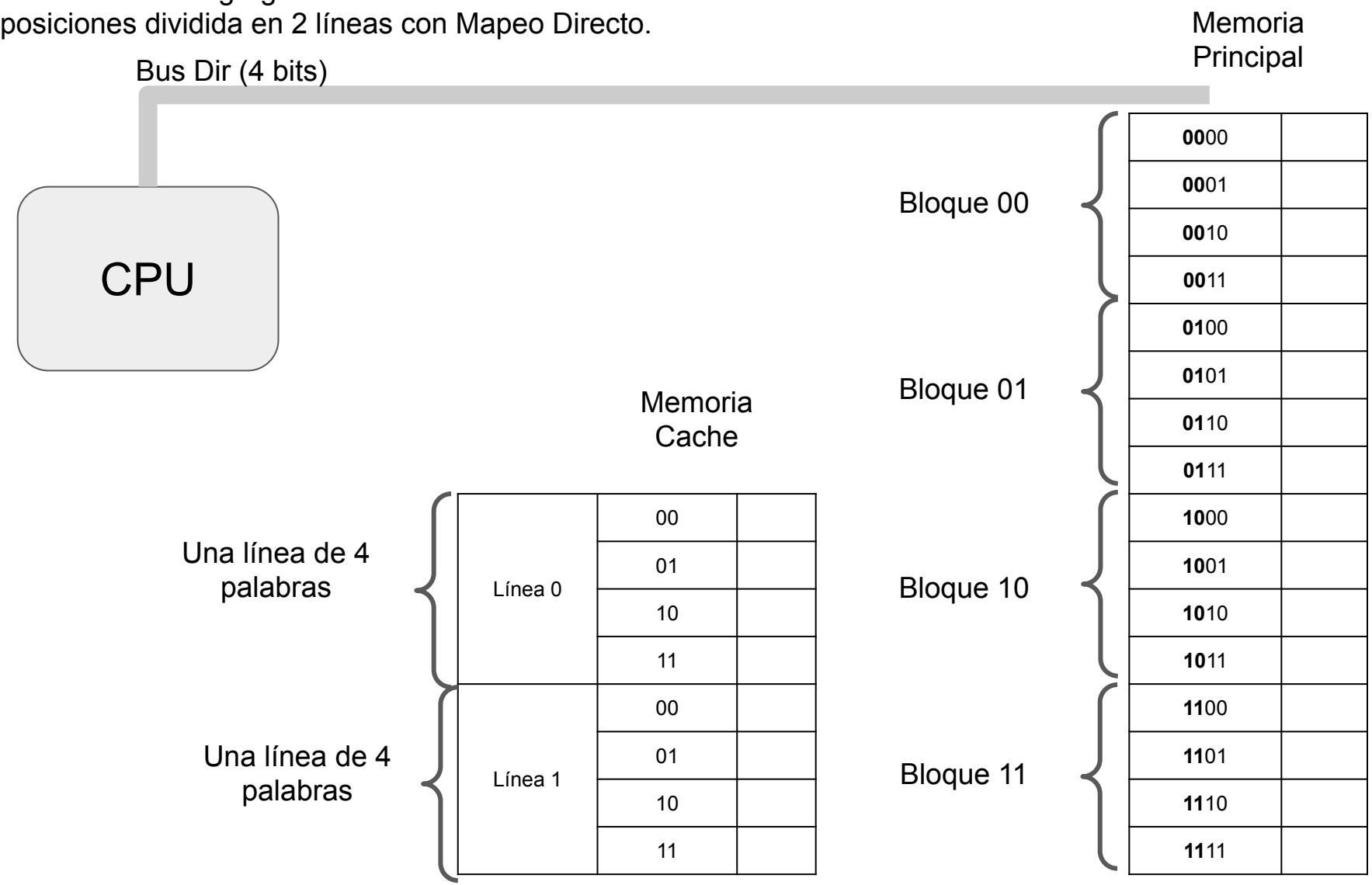
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



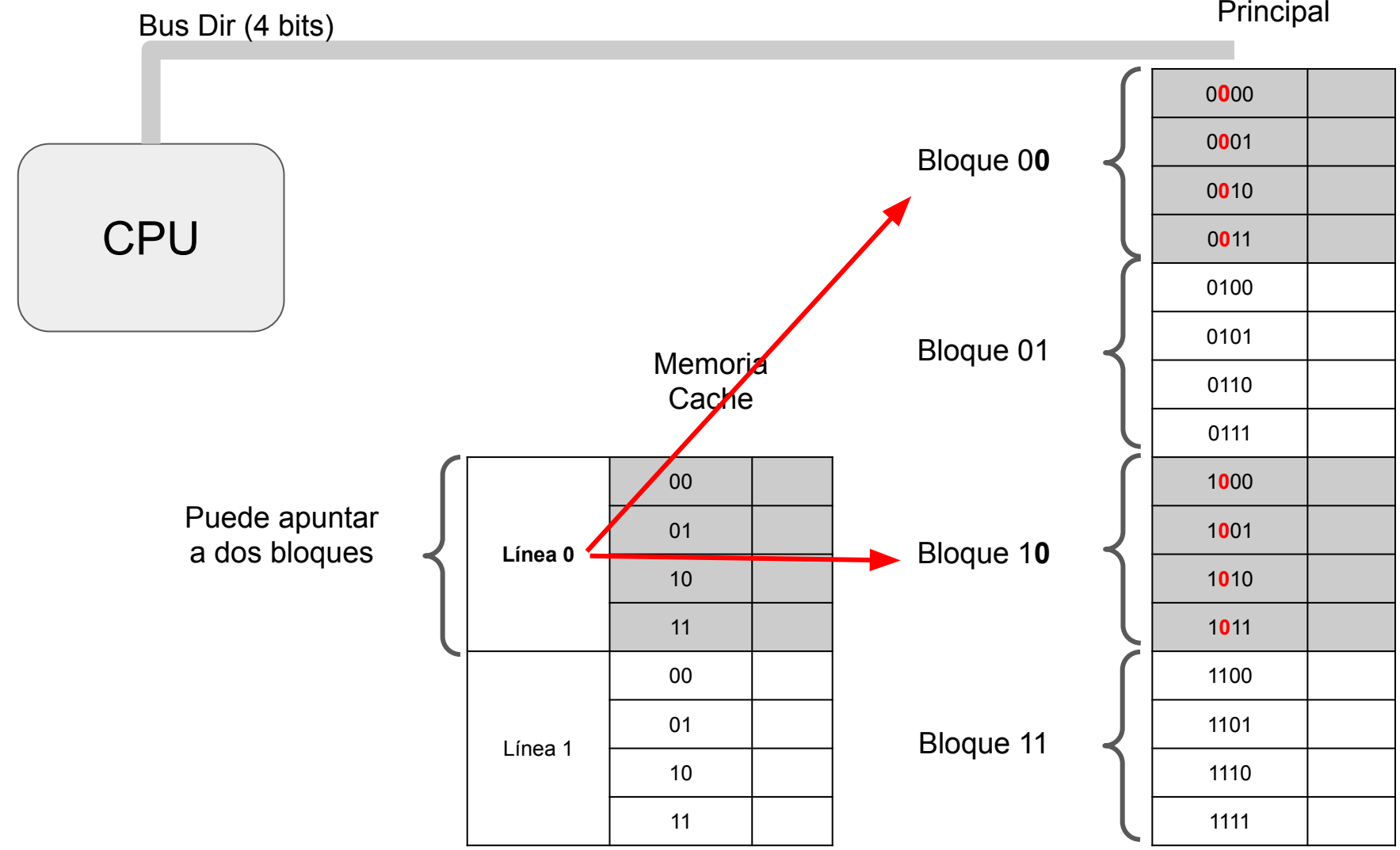
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



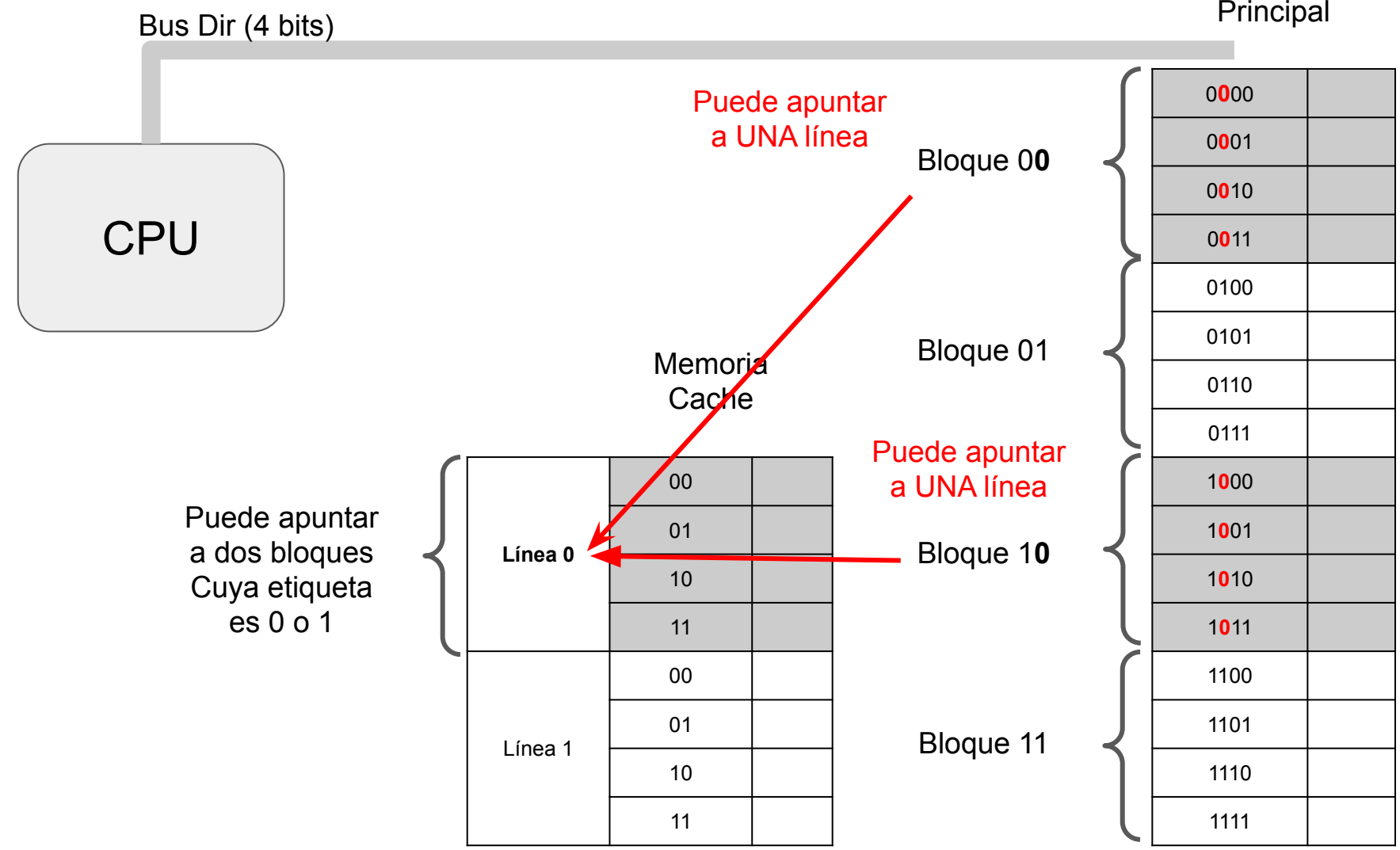
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



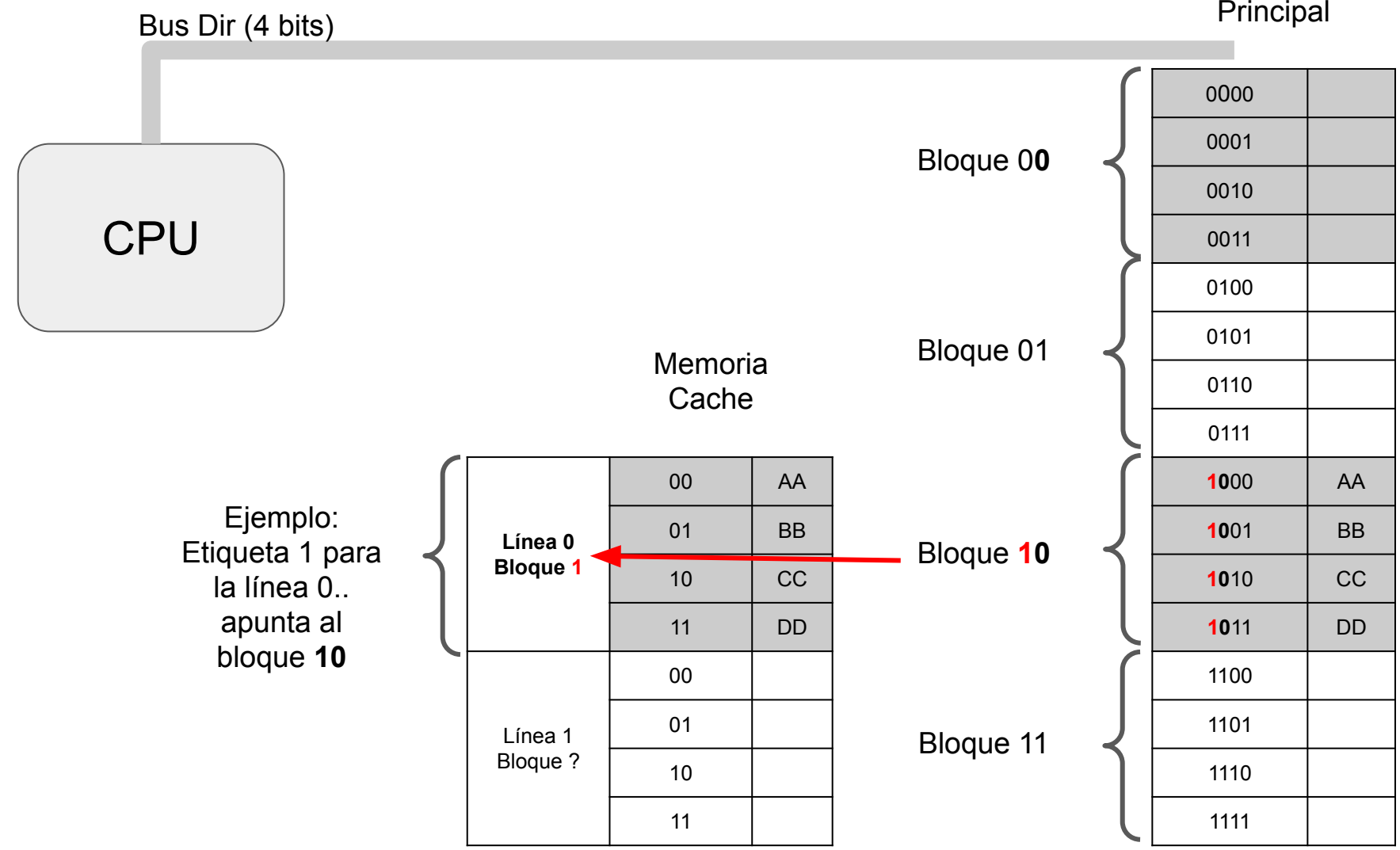
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



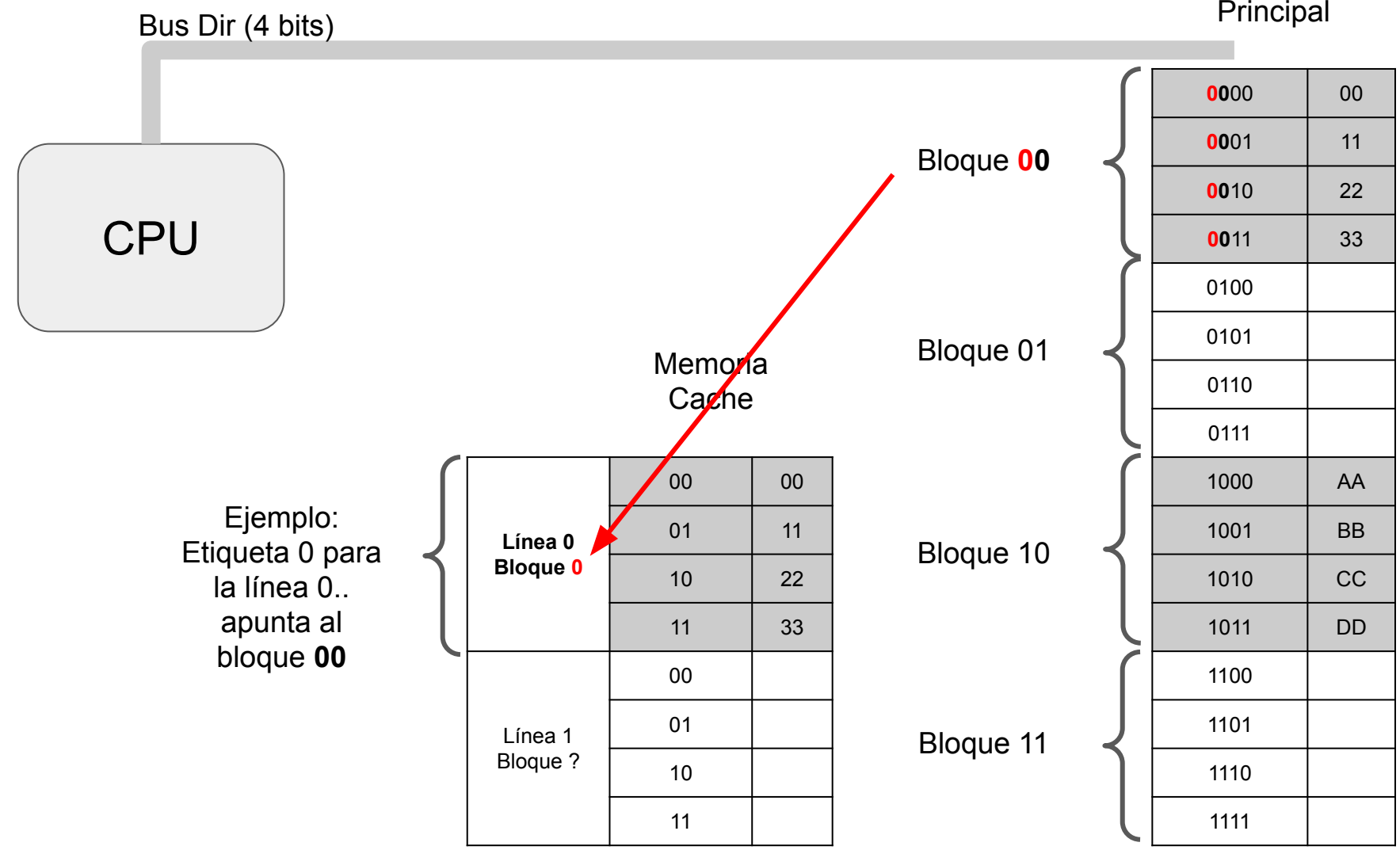
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



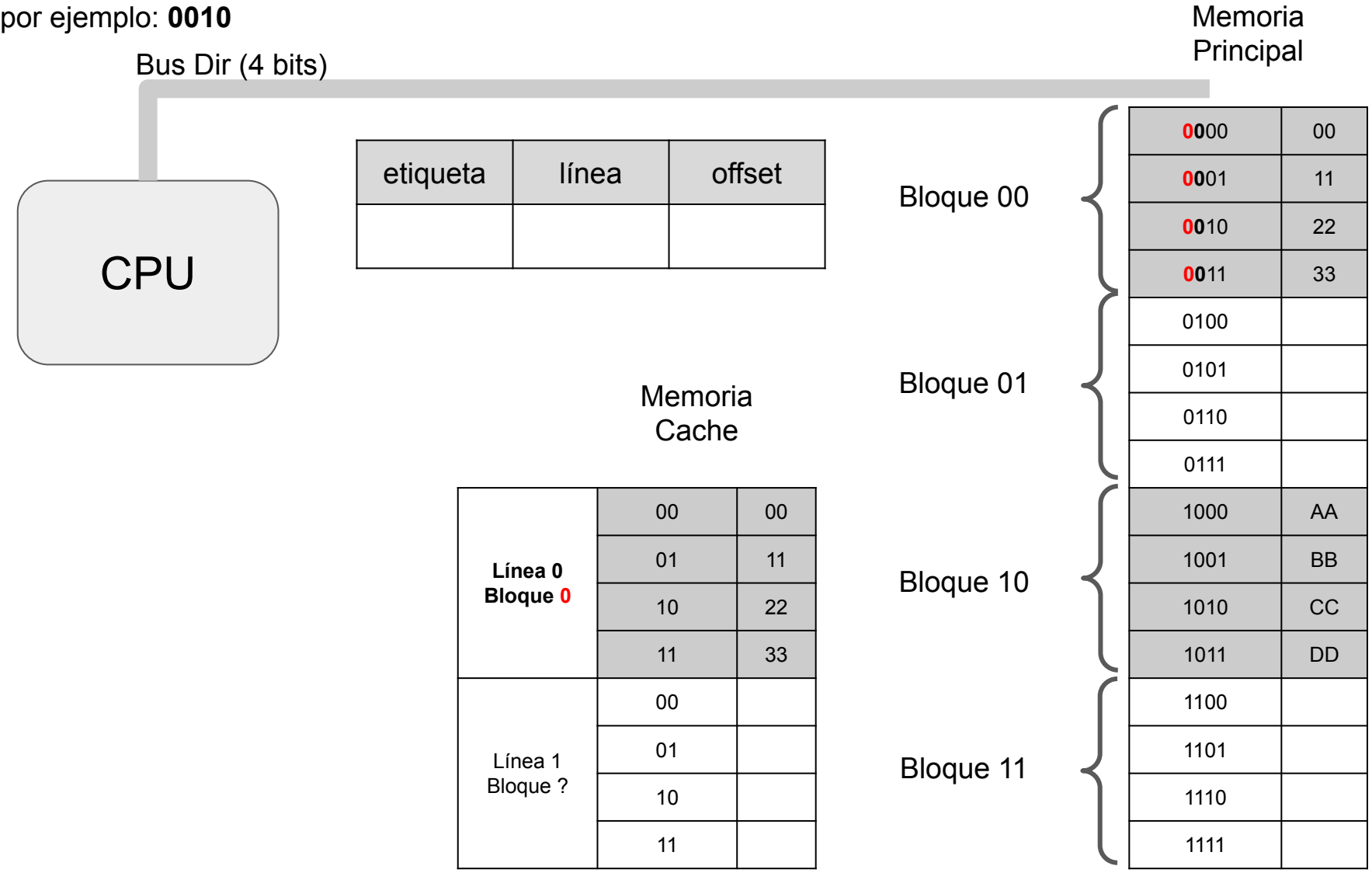
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



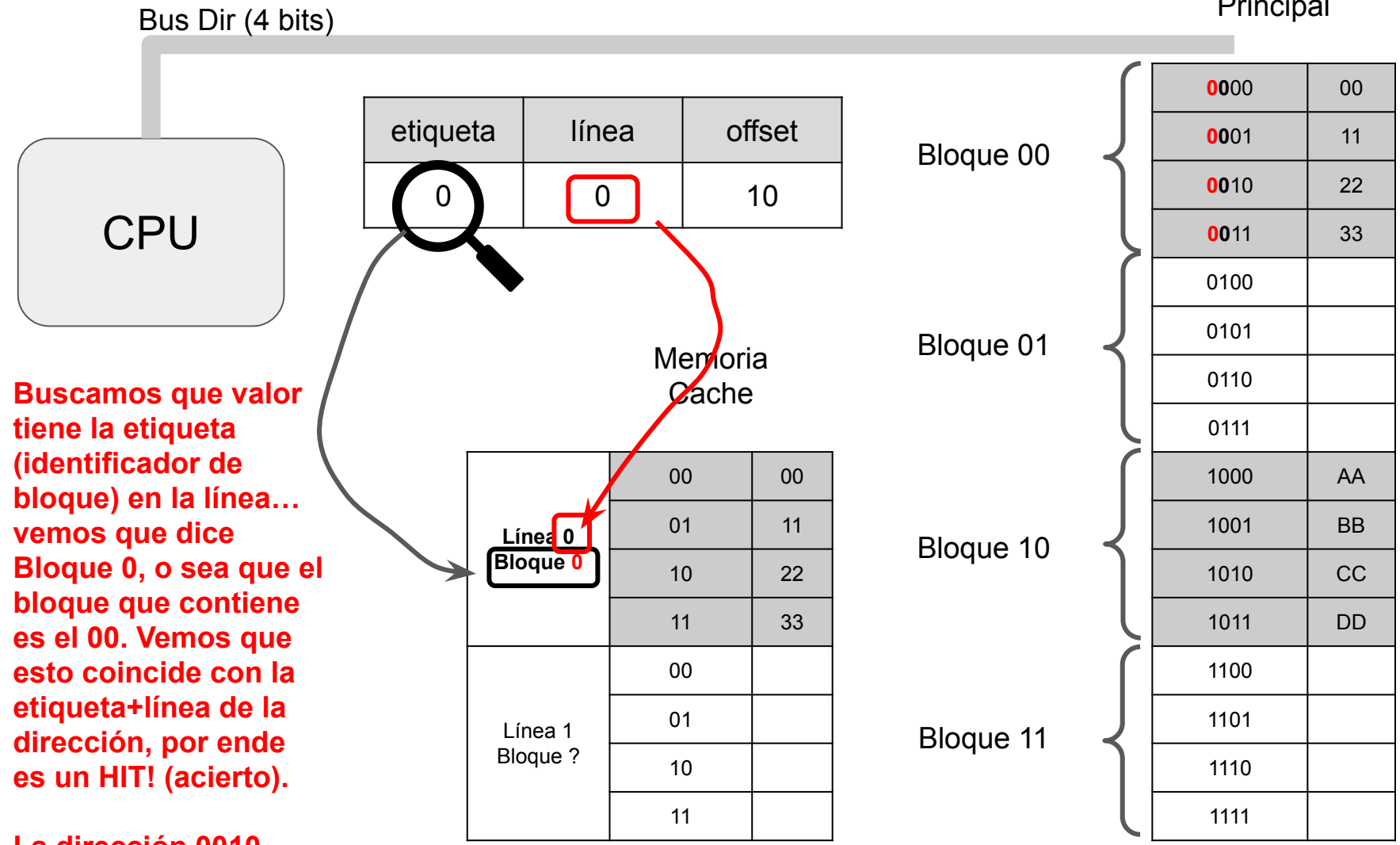
Dada una computadora que tiene 16 posiciones de memoria. Se le agrega una memoria caché de 8 posiciones dividida en 2 líneas con Mapeo Directo.



Planteamos ahora el caso de la CPU que quiere leer una posición de memoria. Esta dirección es de 4 bits, por ejemplo: **0010**



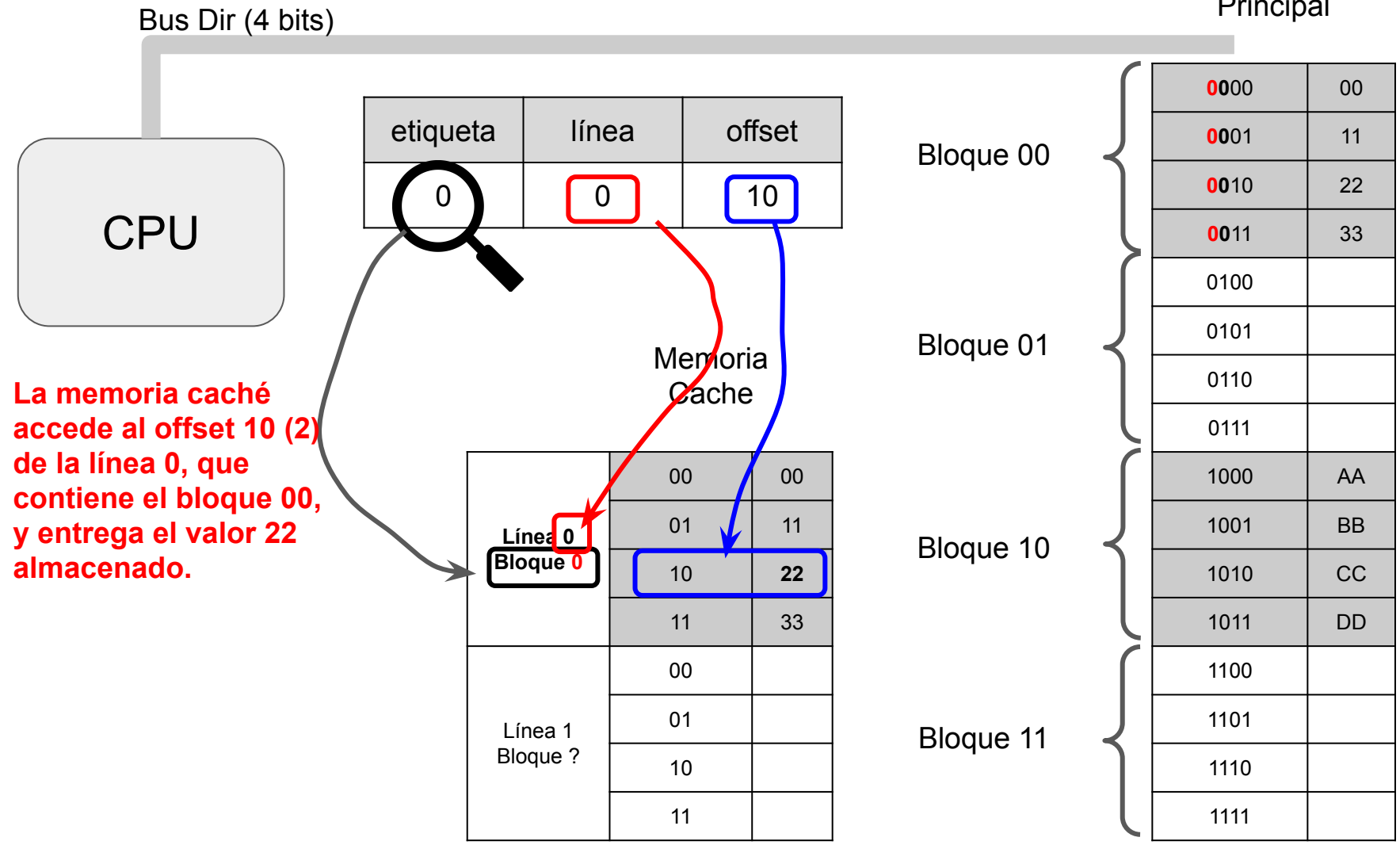
Planteamos ahora el caso de la CPU que quiere leer una posición de memoria. Esta dirección es de 4 bits, por ejemplo: **0010**



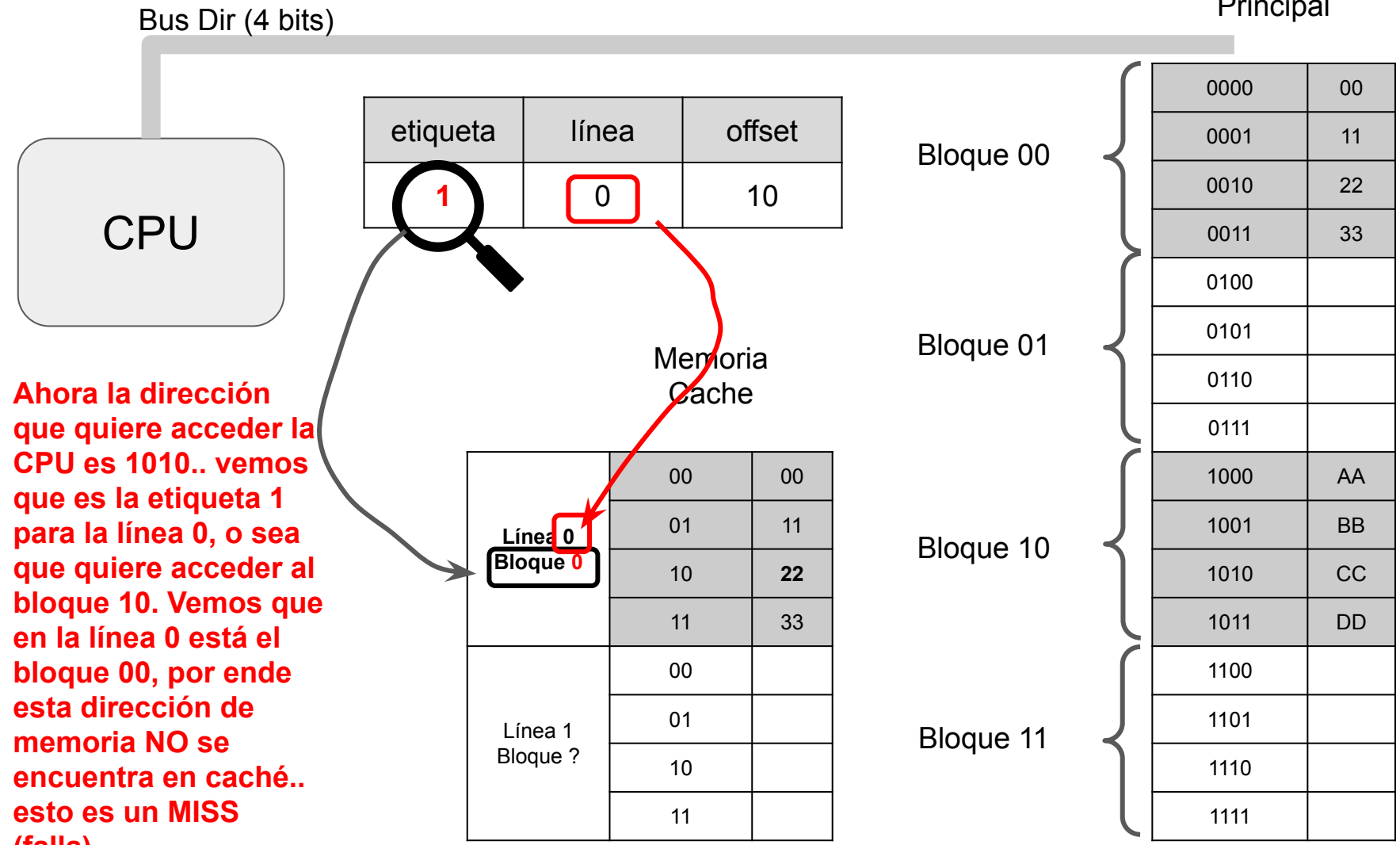
Buscamos que valor tiene la etiqueta (identificador de bloque) en la línea... vemos que dice Bloque 0, o sea que el bloque que contiene es el 00. Vemos que esto coincide con la etiqueta+línea de la dirección, por ende es un HIT! (acierto).

La dirección 0010 ESTA en caché.

Planteamos ahora el caso de la CPU que quiere leer una posición de memoria. Esta dirección es de 4 bits, por ejemplo: **0010**



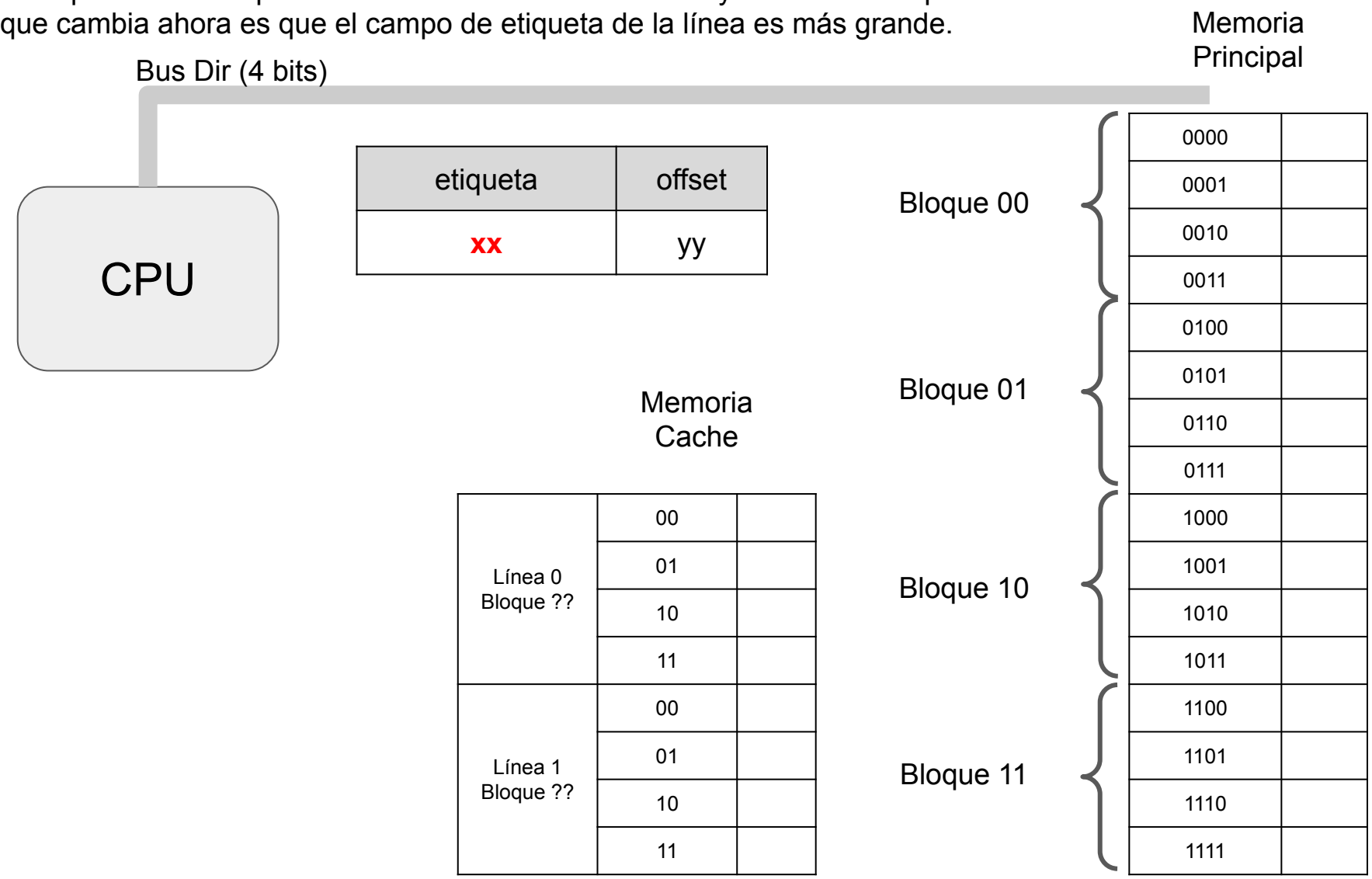
Planteamos ahora el caso de la CPU que quiere leer una posición de memoria. Esta dirección es de 4 bits, por ejemplo: **1010**



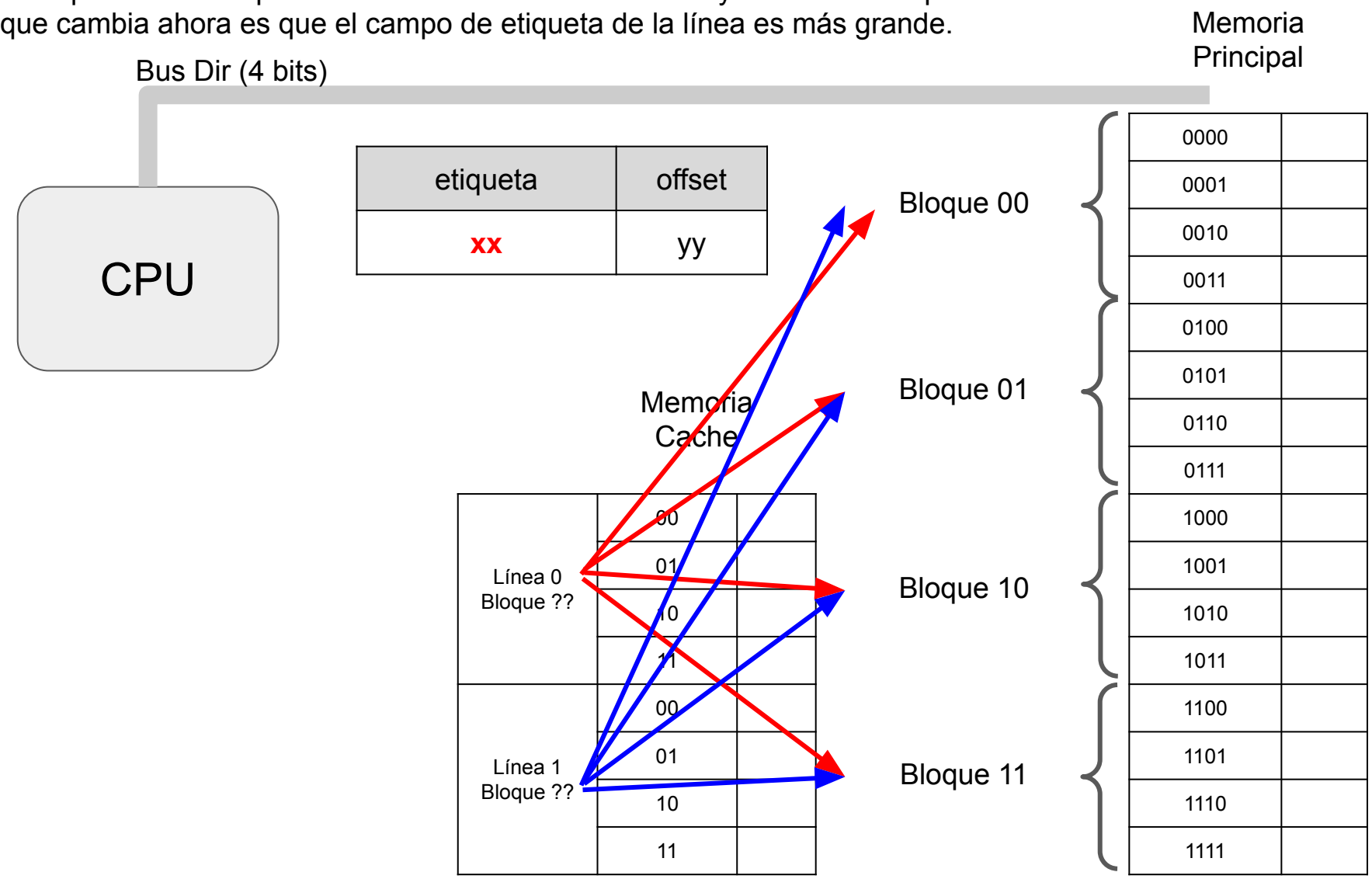
Ahora la dirección que quiere acceder la CPU es 1010.. vemos que es la etiqueta 1 para la línea 0, o sea que quiere acceder al bloque 10. Vemos que en la línea 0 está el bloque 00, por ende esta dirección de memoria NO se encuentra en caché.. esto es un MISS (falla).

¿Y ahora qué hacemos?

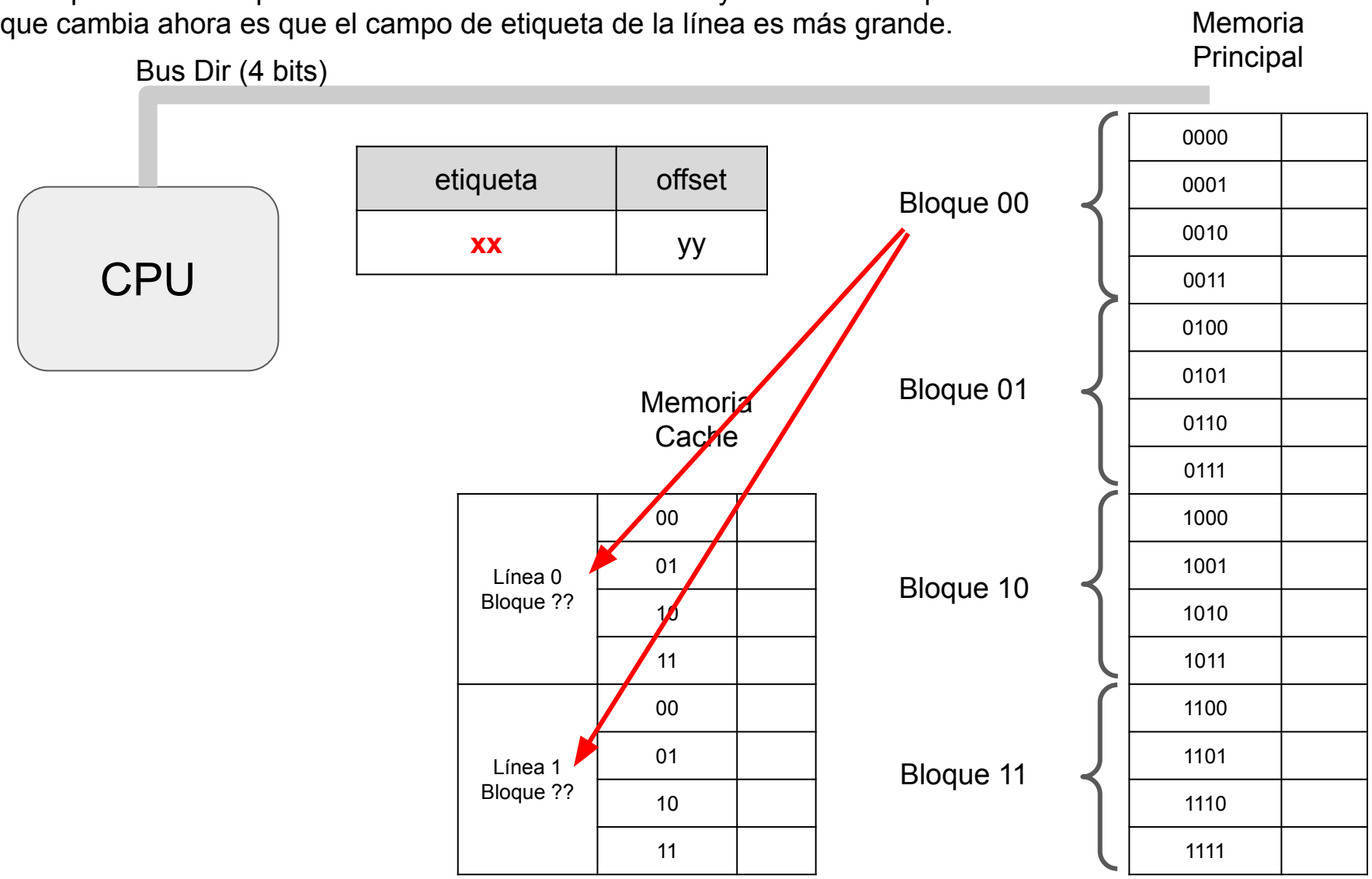
Supongamos que la MC es asociativa.. vemos que el campo línea es absorbido por la etiqueta. Vemos que la cantidad de líneas no cambio y el tamaño tampoco. Lo que cambia ahora es que el campo de etiqueta de la línea es más grande.



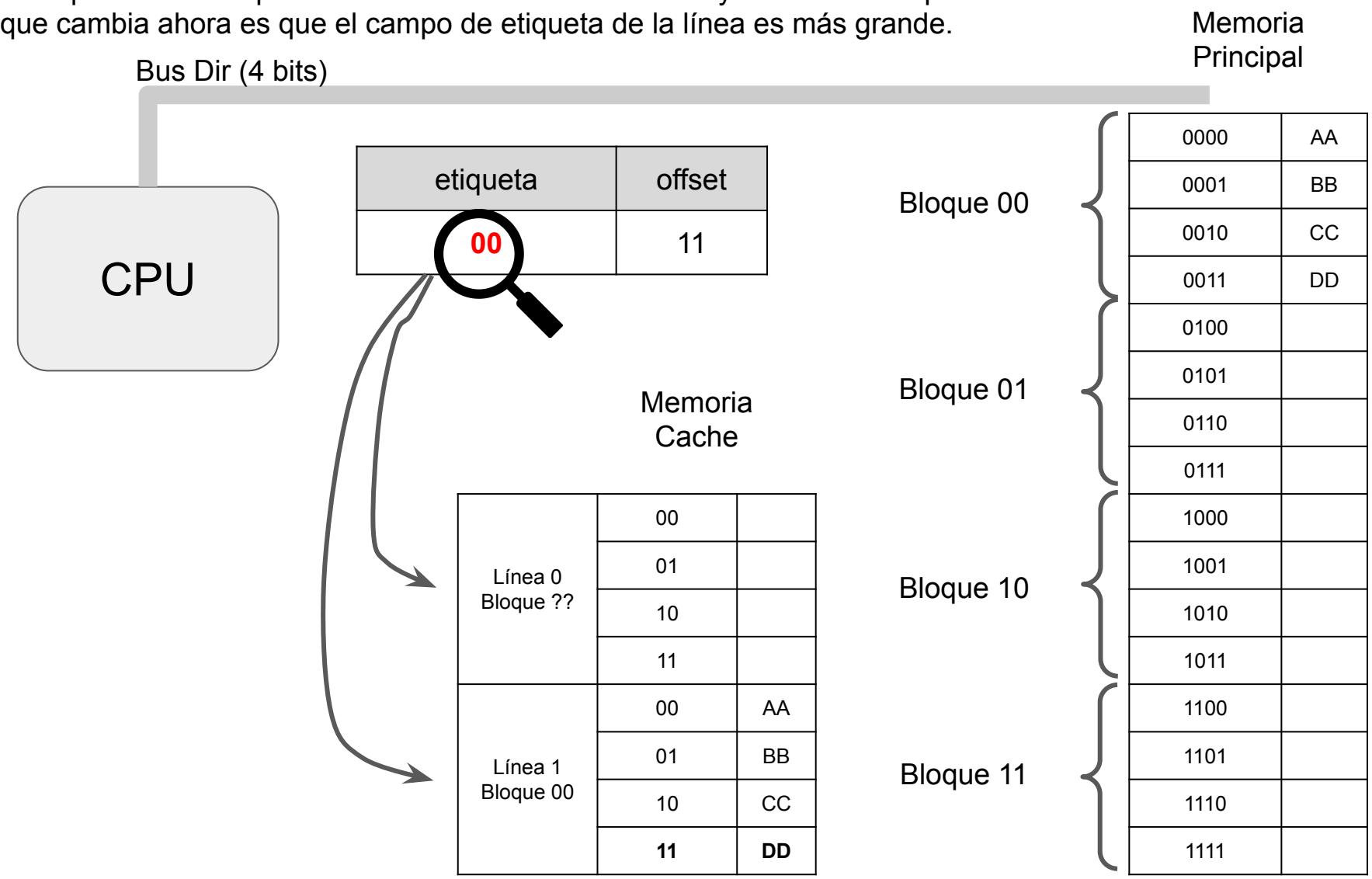
Supongamos que la MC es asociativa.. vemos que el campo línea es absorbido por la etiqueta. Vemos que la cantidad de líneas no cambio y el tamaño tampoco. Lo que cambia ahora es que el campo de etiqueta de la línea es más grande.



Supongamos que la MC es asociativa.. vemos que el campo línea es absorbido por la etiqueta. Vemos que la cantidad de líneas no cambio y el tamaño tampoco. Lo que cambia ahora es que el campo de etiqueta de la línea es más grande.

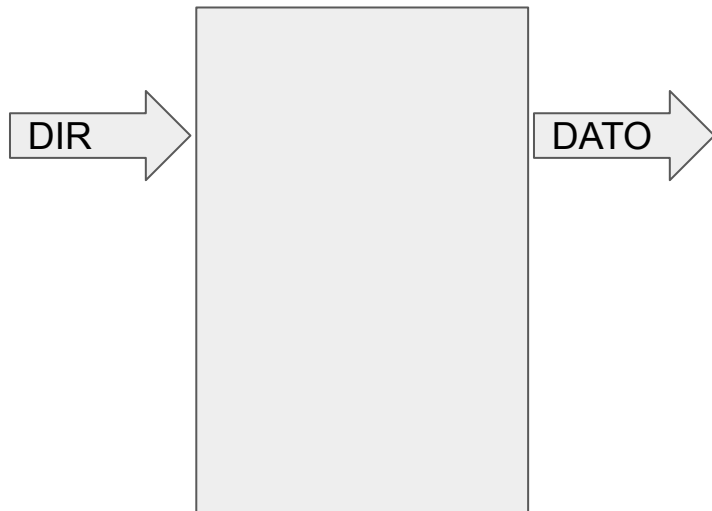


Supongamos que la MC es asociativa.. vemos que el campo línea es absorbido por la etiqueta. Vemos que la cantidad de líneas no cambio y el tamaño tampoco. Lo que cambia ahora es que el campo de etiqueta de la línea es más grande.

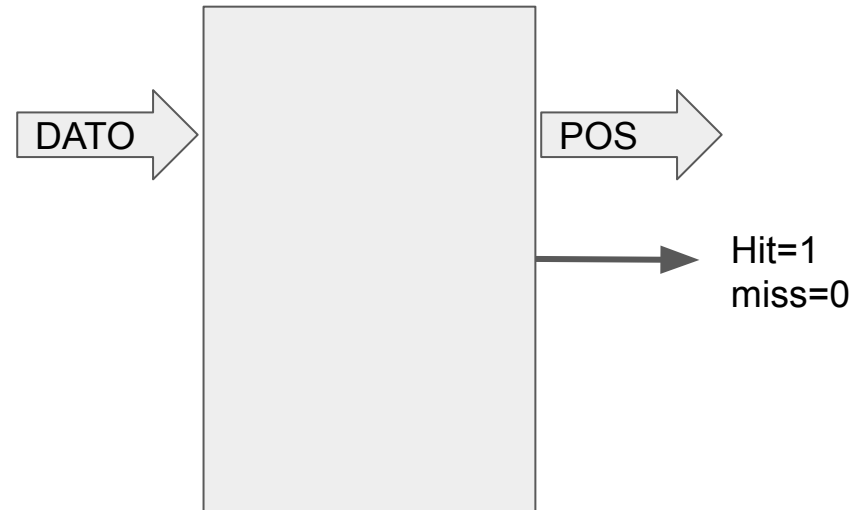


Memoria CAM (accesible por contenido)

Memoria estándar



Memoria CAM

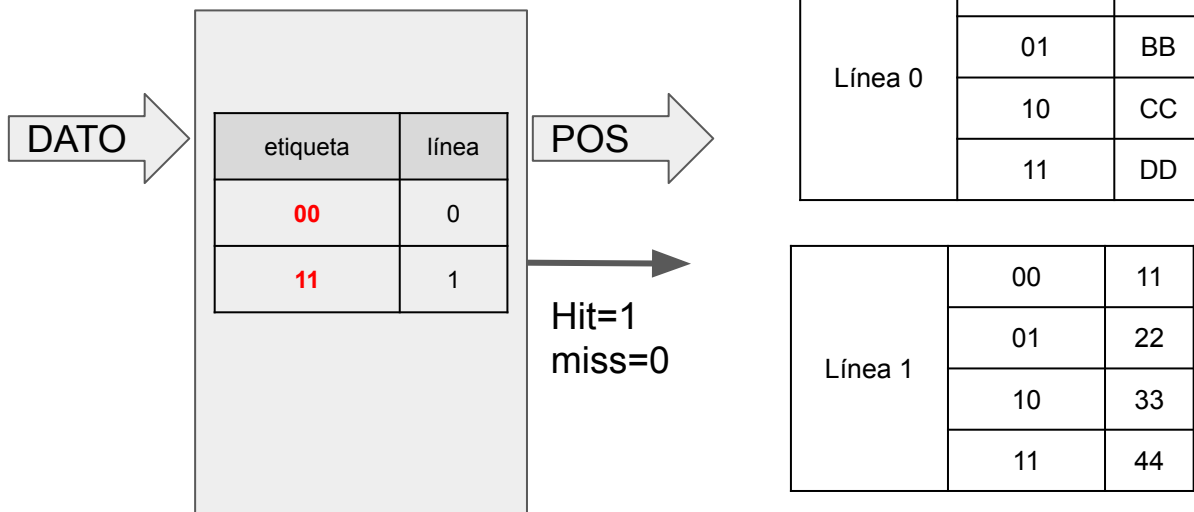


Memoria CAM (accesible por contenido)

etiqueta	offset
00	11

0000	AA
0001	BB
0010	CC
0011	DD
0100	
0101	
0110	
0111	
1000	
1001	
1010	
1011	
1100	11
1101	22
1110	33
1111	44

Conjunto Cache



Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

A- Cantidad de líneas:

B- Cantidad de bloques:


C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

D- Indique cuántas comparaciones en paralelo deben realizarse dentro de la memoria caché para saber si la dirección de memoria 7D771B38 se encuentra dentro de la misma

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo **tamaño** es de **32 KB** y cada **línea** tiene **512 bits**. Indique:

A- Cantidad de líneas:

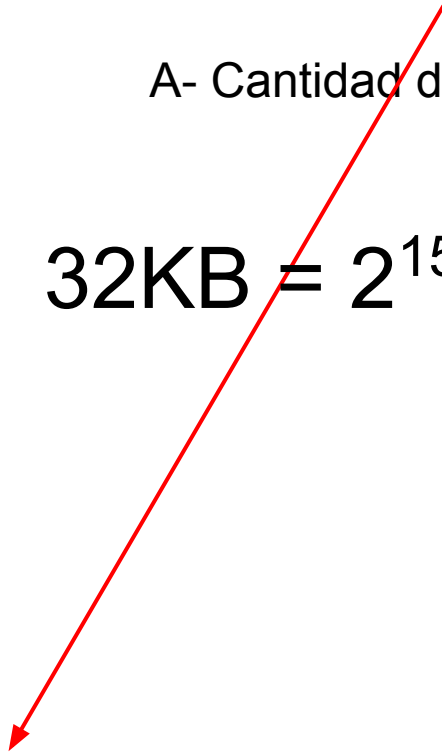

$$32\text{KB} = 2^{15}$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo **tamaño** es de **32 KB** y cada **línea** tiene **512 bits**. Indique:

A- Cantidad de líneas:

$$32\text{KB} = 2^{15}$$



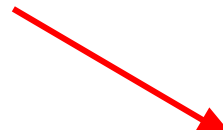
$$512\text{bits} / 8 = 64 \text{ bytes} = 2^6$$

Ejercicio 1


En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo **tamaño** es de **32 KB** y cada **línea** tiene **512 bits**. Indique:

A- Cantidad de líneas:

$$32\text{KB} = 2^{15}$$


$$2^{15}$$

$$\frac{2^{15}}{2^6} = 2^9 = 512 \text{ líneas}$$

$$512\text{bits} / 8 = 64 \text{ bytes} = 2^6$$


Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo **tamaño** es de **32 KB** y cada **línea** tiene **512 bits**. Indique:

A- Cantidad de líneas:

$$32\text{KB} = 2^{15}$$

También podemos dividir el tamaño de la cache (32KB= 32768 bytes) sobre los bytes por línea (64 bytes) de forma tal que $32768/64=512$

$$\frac{2^{15}}{2^6} = 2^9 = 512 \text{ líneas}$$

$$512\text{bits} / 8 = 64 \text{ bytes} = 2^6$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo **tamaño** es de **32 KB** y cada **línea** tiene **512 bits**. Indique:

A- Cantidad de líneas:

$$32\text{KB} = 2^{15}$$

También podemos dividir el tamaño de la cache (32KB= 32768 bytes) sobre los bytes por línea (64 bytes) de forma tal que $32768/64=512$

$$\frac{2^{15}}{2^6} = 2^9 = 512 \text{ líneas}$$

$$512\text{bits} / 8 = 64 \text{ bytes} = 2^6$$

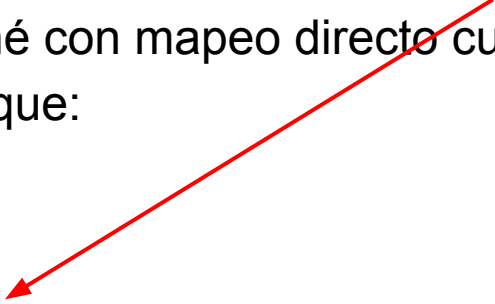
Pero calculando las potencias de 2 obtenemos cuantos bits hacen falta para apuntar a la palabra dentro de la línea (6) y cuántos bits hacen falta para identificar la línea (9) dentro de la caché.

Ejercicio 1

En una computadora con capacidad de direccionamiento de **4G palabras** de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada **línea** tiene **512 bits**. Indique:

B- Cantidad de bloques:

4G Palabras = 2^{32} Palabras

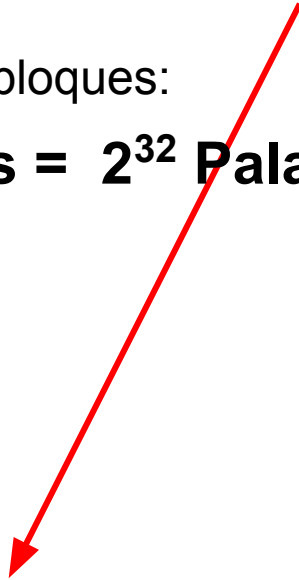


Ejercicio 1

En una computadora con capacidad de direccionamiento de **4G palabras** de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada **línea** tiene **512 bits**. Indique:

B- Cantidad de bloques:

$$\mathbf{4G \text{ Palabras} = 2^{32} \text{ Palabras}}$$



$$\mathbf{64 \text{ bytes} = 2^6 \text{ palabras} \times \text{línea}}$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de **4G palabras** de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada **línea** tiene **512 bits**. Indique:

B- Cantidad de bloques:

$$4\text{G Palabras} = 2^{32} \text{ Palabras}$$

$$\frac{2^{32}}{2^6} = 2^{26} \text{ bloques} = 64\text{Mbloques}$$

$$64 \text{ bytes} = 2^6 \text{ palabras} \times \text{línea}$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

4G Palabras = 2^{32} Palabras

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

$$4\text{G Palabras} = 2^{32} \text{ Palabras}$$

$$64 \text{ bytes} = 2^6 \text{ palabras} \times \text{línea}$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

$$\mathbf{4G \text{ Palabras} = 2^{32} \text{ Palabras}}$$

$$\mathbf{64 \text{ bytes} = 2^6 \text{ palabras} \times \text{línea}}$$

$$\mathbf{2^9 = 512 \text{ líneas}}$$

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

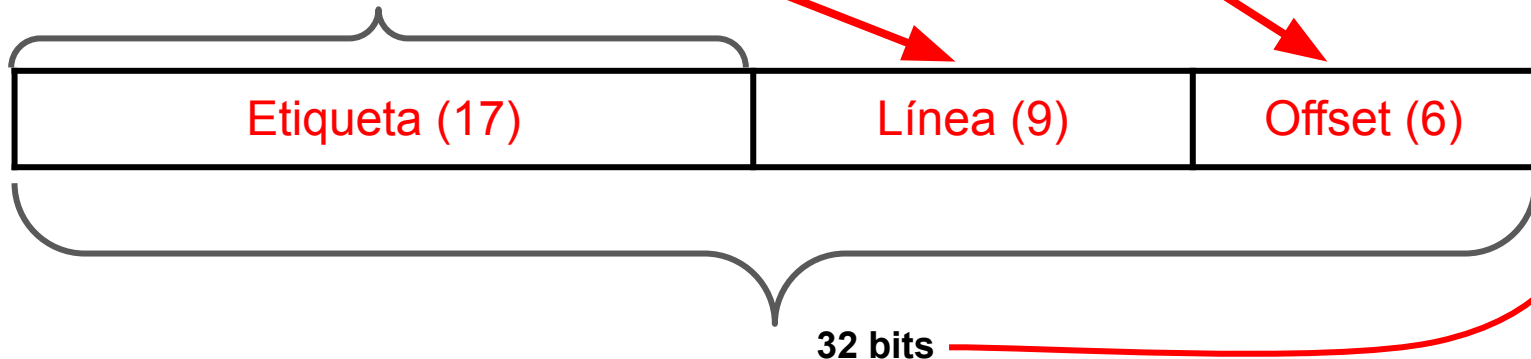
C- Cómo quedan divididos los bits del bus de direcciones (dibujo):

4G Palabras = 2^{32} Palabras

64 bytes = 2^6 palabras x línea

$2^9 = 512$ líneas

$$32 - 9 - 6 = 17$$



Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

D- Indique cuántas comparaciones en paralelo deben realizarse dentro de la memoria caché para saber si la dirección de memoria 7D771B38 se encuentra dentro de la misma

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

D- Indique cuántas comparaciones en paralelo deben realizarse dentro de la memoria caché para saber si la dirección de memoria 7D771B38 se encuentra dentro de la misma

Mapeo directo ... entonces una sola comparación.

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

D- Indique cuántas comparaciones en paralelo deben realizarse dentro de la memoria caché para saber si la dirección de memoria 7D771B38 se encuentra dentro de la misma

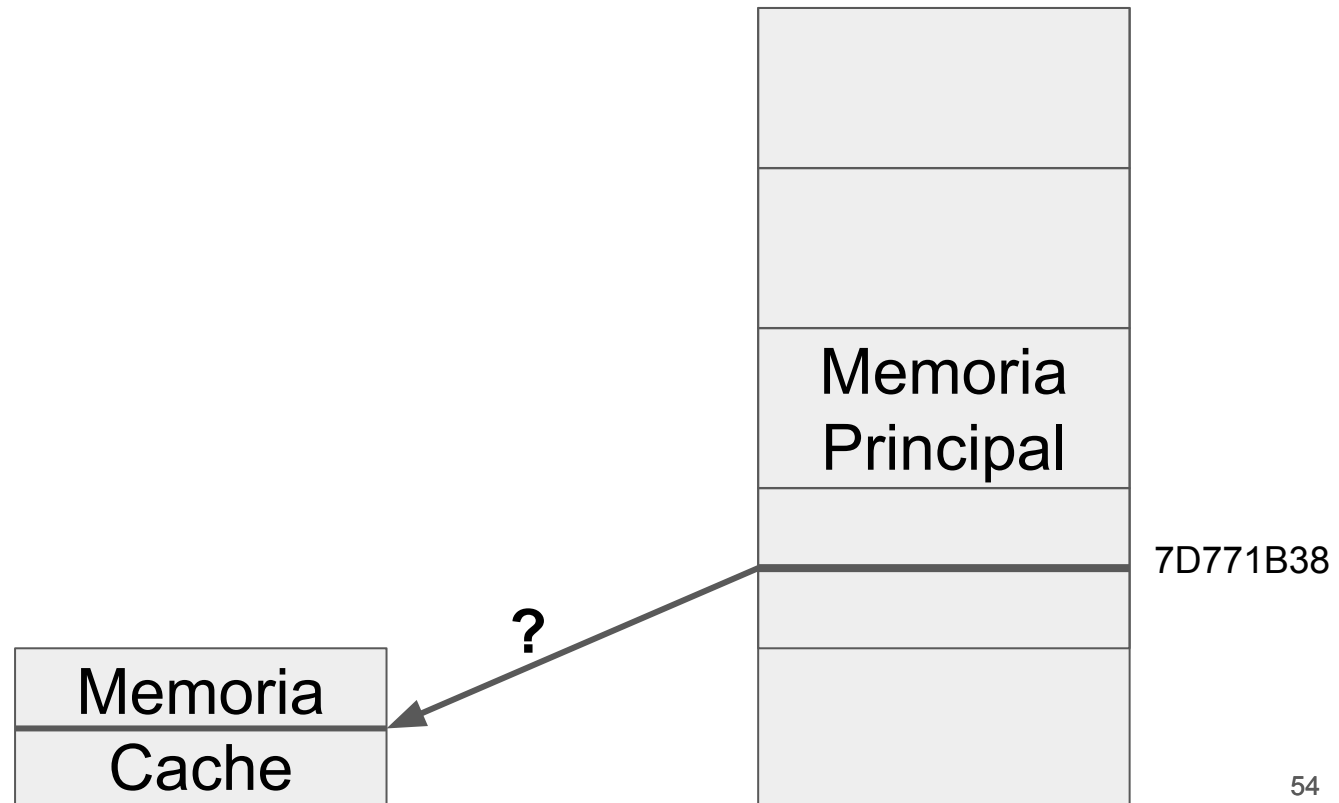
Mapeo directo ... entonces una sola comparación.

Si fuese mapeo asociativo se debe comparar contra todas las líneas en la MC.. por ende hay 512 líneas deben hacerse 512 comparaciones.

Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

D ' - ***En que línea de cache debería encontrarse la dirección 7D771B38***



Ejercicio 1

En una computadora con capacidad de direccionamiento de 4G palabras de un byte, se implementa una memoria caché con mapeo directo cuyo tamaño es de 32 KB y cada línea tiene 512 bits. Indique:

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

7D771B38 = 0111 1101 0111 0111 0001 1011 0011 1000

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

Se encuentra en la línea 108

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

	Linea 0
	Línea 1
	Línea 108
	Linea 511

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

	Línea 0
	Línea 1
01111101011101110	Línea 108
	Línea 511

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

En este caso coincide la etiqueta de la dirección con la etiqueta de la línea 108, por ende el dato está en memoria caché. Dentro de la línea hay 64 palabras, y en particular se está apuntando a la palabra 111000 = 56.

	Línea 0
	Línea 1
01111101011101110	Línea 108
	Línea 511

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

En este caso la etiqueta asociada a la línea 108 NO coincide con la etiqueta que trae la dirección por ende este dato no se encuentra en MC.

	Línea 0
	Línea 1
01111101011101111	Línea 108
	Línea 511

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

	Línea 0
	Línea 1
01111101011101110	Línea 108
	Línea 511

Defina cuántos bloques distintos puede haber en la línea 108.

Ejercicio 1

D ' - En que linea de cache debería encontrarse la dirección 7D771B38

Etiqueta (17)	Línea (9)	Offset (6)
01111101011101110	001101100	111000

	Línea 0
	Línea 1
01111101011101110	Línea 108
	Línea 511

Defina cuántos bloques distintos puede haber en la línea 108.

$$2^{17} = 128\text{Kbloques}$$

Tiempos

- 1) En una computadora la MP es de 1MB con palabras de 1 byte. La MC tiene 1KB con líneas de 16 palabras c/u. Define cuantas lineas tiene la MC.
- 2) Si el tiempo de acceso a MP es 10ns y el tiempo de acceso a MC es 1ns... Defina cuánto tiempo lleva acceder a un dato que se encuentra efectivamente en MC.
- 3) Defina cuánto tiempo lleva acceder a un dato si este no se encuentra en MC. (Recuerde que debe completarse la línea cuando se llevan datos de MP a MC)

Tiempos

- 1) En una computadora la MP es de 1MB con palabras de 1 byte. La MC tiene 1KB con líneas de 16 palabras c/u. Define cuantas lineas tiene la MC.

Si la MC es de 1KB, las palabras son de 1 byte y cada línea tiene 16 palabras, entonces cada línea ocupa 16 bytes. En 1KB entran 64 bloques (líneas) de 16 bytes cada uno. O sea, $1024 \text{ bytes} / 16 \text{ bytes} = 64 \text{ Líneas}$.

Tiempos

Si el tiempo de acceso a MP es 10ns y el tiempo de acceso a MC es 1ns... Defina cuánto tiempo lleva acceder a un dato **que se encuentra efectivamente en MC.**

Si el dato se encuentra efectivamente en MC, entonces se accede directamente. El tiempo de acceso es igual al tiempo de acceso de MC, en este caso 1ns.

Tiempos

Defina cuánto tiempo lleva acceder a un dato si este **no se encuentra en MC**. (Recuerde que debe completarse la línea cuando se llevan datos de MP a MC)

Si el dato NO se encuentra en MC, la forma de saberlo es preguntando a la MC si tiene el dato. Esto lleva un tiempo, que es igual al tiempo de acceso a MC. Luego debemos cargar la línea de cache con el dato. Dado que hay 16 palabras por líneas tenemos que acceder a MP 16 veces. Por ende el tiempo total de acceso es $1\text{ns} + 16 \times 10\text{ns} = 161\text{ns}$

Tiempos medios

Supongamos que siempre que accedemos a un dato este se encuentra en MC. Si hacemos 100 accesos, el tiempo promedio sería la suma de los tiempos dividido la cantidad de accesos... o sea $(1+1+1+1.....+1) / 100 = 1\text{ns}$

Tiempos medios

Supongamos que siempre que accedemos a un dato este se encuentra en MC. Si hacemos 100 accesos, el tiempo promedio sería la suma de los tiempos dividido la cantidad de accesos... o sea $(1+1+1+1+...+1) / 100 = 1\text{ns}$

Si en los 100 accesos uno de ellos no estuviese en MC, hay que buscarlo en MP. Esto quiere decir que ese acceso va a tardar 161 ns. Por ende el acceso promedio sería:

$$(1+1+1+1+...+161)/100 = (99+161)/100 = 2,6\text{ns}$$

Tiempos medios

Supongamos que siempre que accedemos a un dato este se encuentra en MC. Si hacemos 100 accesos, el tiempo promedio sería la suma de los tiempos dividido la cantidad de accesos... o sea $(1+1+1+1+...+1) / 100 = 1\text{ns}$

Si en los 100 accesos uno de ellos no estuviese en MC, hay que buscarlo en MP. Esto quiere decir que ese acceso va a tardar 161 ns. Por ende el acceso promedio sería:

$$(1+1+1+1+...+161)/100 = (99+161)/100 = 2,6\text{ns}$$

Si en los 100 accesos dos de ellos no estuviesen en MC...

$$(98+161+161)/100 = 420/100 = 4,2\text{ns}$$

Promedio ponderado

$$T_{Acceso\ Medio} = PA * T_{AMC} + PF * (T_{AMC} + CPL * T_{AMP})$$

PA Es el porcentaje de aciertos

T_{AMC} Es el tiempo de acceso a la memoria caché

PF Es el porcentaje de fallas

CPL Es la cantidad de palabras en la línea

T_{AMP} Es el tiempo de acceso a memoria principal

Ejercicio 2

Palabras / línea	TaccMC	TaccMP	Hit Rate	Tiempo Medio
8	1ns	10ns	99%	
8	1ns	10ns	90%	
16	1ns	10ns	99%	
16	1ns	10ns	90%	
64	1ns	10ns	99%	
64	1ns	10ns	90%	
128	1ns	10ns	99%	

Ejercicio 2

Palabras / línea	TaccMC	TaccMP	Hit Rate	Tiempo Medio
8	1ns	10ns	99%	1,8ns
8	1ns	10ns	90%	9ns
16	1ns	10ns	99%	2,6ns
16	1ns	10ns	90%	17ns
64	1ns	10ns	99%	7,4ns
64	1ns	10ns	90%	65ns
128	1ns	10ns	99%	13,8ns

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

a- Indique el formato de etiqueta.

b- Si el tiempo de acceso de la memoria principal es 10 nanosegundos, el de la memoria caché es 1 nanosegundo y la tasa de aciertos es del 99,9%, indique el tiempo medio de acceso.

c- Si la cantidad de líneas se reduce a la mitad y se mantienen todos los otros valores, justifique si es más conveniente utilizar este nuevo esquema.

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

a- Indique el formato de etiqueta.

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

a- Indique el formato de etiqueta.

2 G Palabras = 2^{31} = 31 bits direccionamiento

1 MB = 2^{20} = 20 bits direccionamiento

4096 líneas = 2^{12} líneas

$$\frac{2^{20}}{2^{12}} = 2^8 = 256 \text{ bytes por línea}$$

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

a- Indique el formato de etiqueta.

2 G Palabras = 2^{31} = 31 bits direccionamiento

1 MB = 2^{20} = 20 bits direccionamiento

4096 líneas = 2^{12} líneas

$$\frac{2^{20}}{2^{12}} = 2^8 = 256 \text{ bytes por línea}$$

Etiqueta (11)	Línea (12)	Offset (8)
---------------	------------	------------

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

b- Si el tiempo de acceso de la memoria principal es 10 nanosegundos, el de la memoria caché es 1 nanosegundo y la tasa de aciertos es del 99,9%, indique el tiempo medio de acceso.

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

b- Si el tiempo de acceso de la memoria principal es 10 nanosegundos, el de la memoria caché es 1 nanosegundo y la tasa de aciertos es del 99,9%, indique el tiempo medio de acceso.

$$T_{am} = (99,9/100). 1ns + ((100-99,9) / 100) . (1ns+ 256 palabras * 10ns) = 3,56ns$$

$$T_{am} = 0,999 * 1ns + 0,001 * 2561ns = 3,56ns$$

$$T_{am} = 0,999ns + 2,561ns = 3,56ns$$

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

c- Si la cantidad de líneas se reduce a la mitad y se mantienen todos los otros valores, justifique si es más conveniente utilizar este nuevo esquema.

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

c- Si la cantidad de líneas se reduce a la mitad y se mantienen todos los otros valores, justifique si es más conveniente utilizar este nuevo esquema.

A priori no conviene, ya que si son 4096 líneas y se reducen a la mitad (2048) cada línea ocupa el doble de espacio, o sea 512 bytes, por ende va a aumentar el tiempo de acceso medio.

Ejercicio 3

Dada una computadora con 2G palabras de 8 bits en memoria principal, se le agrega una memoria caché de 1MB mapeada de forma directa. La memoria caché está dividida en 4096 líneas.

c- Si la cantidad de líneas se reduce a la mitad y se mantienen todos los otros valores, justifique si es más conveniente utilizar este nuevo esquema.

A priori no conviene, ya que si son 4096 líneas y se reducen a la mitad (2048) cada línea ocupa el doble de espacio, o sea 512 bytes, por ende va a aumentar el tiempo de acceso medio.

$$T_{am} = (99,9/100) \cdot 1ns + ((100-99,9) / 100) \cdot (1ns + 512 \text{ palabras} \cdot 10ns) = 6,12ns$$

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de 4 Mega palabras, con tiempo de acceso de 2 nseg. Cada línea es de 128 bits. líneas con Asignación Directa. El sistema ofrece una tasa de aciertos del 99 %. El tamaño de palabra es de 32 bits. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché:

La Cantidad de Bloques en que queda dividida la Memoria Principal.:

La Cantidad de Líneas de la Memoria Caché:

El Método más apropiado para el reemplazo en caso de falla:

El Tiempo Medio de Acceso al sistema de memoria:

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de 4 Mega palabras, con tiempo de acceso de 2 nseg. **Cada línea es de 128 bits**. líneas con Asignación Directa. El sistema ofrece una tasa de aciertos del 99 %. **El tamaño de palabra es de 32 bits**. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché:

4 palabras

La Cantidad de Bloques en que queda dividida la Memoria Principal.:

La Cantidad de Líneas de la Memoria Caché:

El Método más apropiado para el reemplazo en caso de falla:

El Tiempo Medio de Acceso al sistema de memoria:

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de 4 Mega palabras, con tiempo de acceso de 2 nseg. Cada línea es de 128 bits. líneas con Asignación Directa. El sistema ofrece una tasa de aciertos del 99 %. El tamaño de palabra es de 32 bits. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché:

4 palabras



La Cantidad de Bloques en que queda dividida la Memoria Principal.: 2G Bloques

La Cantidad de Líneas de la Memoria Caché:

El Método más apropiado para el reemplazo en caso de falla:

El Tiempo Medio de Acceso al sistema de memoria:

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de **4 Mega palabras**, con tiempo de acceso de 2 nseg. Cada línea es de 128 bits. líneas con Asignación Directa. El sistema ofrece una tasa de aciertos del 99 %. El tamaño de palabra es de 32 bits. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché:

4 palabras

La Cantidad de Bloques en que queda dividida la Memoria Principal.: 2G Bloques

La Cantidad de Líneas de la Memoria Caché: $4\text{M palabras} / 4 \text{ por línea} = 1\text{M líneas}$

El Método más apropiado para el reemplazo en caso de falla:

El Tiempo Medio de Acceso al sistema de memoria:

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de 4 Mega palabras, con tiempo de acceso de 2 nseg. Cada línea es de 128 bits. líneas con **Asignación Directa**. El sistema ofrece una tasa de aciertos del 99 %. El tamaño de palabra es de 32 bits. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché: 4 palabras

La Cantidad de Bloques en que queda dividida la Memoria Principal.: 2G Bloques

La Cantidad de Líneas de la Memoria Caché: $4\text{M palabras} / 4 \text{ por línea} = 1\text{M líneas}$

El Método más apropiado para el reemplazo en caso de falla: **NULL**

El Tiempo Medio de Acceso al sistema de memoria:

Ejercicio 4

En un sistema que incluye una memoria principal de 8192 Mega palabras, el tiempo de acceso a la misma (para leer o escribir) es de 10 nseg. Con el objeto de mejorar la eficiencia del sistema se incorpora una Memoria Caché de 4 Mega palabras, con tiempo de acceso de 2 nseg. Cada línea es de 128 bits. líneas con Asignación Directa. El sistema ofrece una tasa de aciertos del 99 %. El tamaño de palabra es de 32 bits. *Determinar y completar:*

La Cantidad de Palabras en cada línea a Memoria Caché: 4 palabras

La Cantidad de Bloques en que queda dividida la Memoria Principal.: 2G Bloques

La Cantidad de Líneas de la Memoria Caché: $4\text{M palabras} / 4 \text{ por línea} = 1\text{M líneas}$

El Método más apropiado para el reemplazo en caso de falla: NULL

El Tiempo Medio de Acceso al sistema de memoria: 2,4 ns
