(19)中华人民共和国国家知识产权局



(12)发明专利申请



(10)申请公布号 CN 110867491 A (43)申请公布日 2020.03.06

(21)申请号 201910975945.8

(22)申请日 2019.10.15

(71)申请人 华南理工大学

地址 510640 广东省广州市天河区五山路 381号

(72)发明人 陈荣盛 尹雪梅 李国元 邓孙斌 郭海成

(74)专利代理机构 广州嘉权专利商标事务所有 限公司 44205

代理人 何文聪

(51) Int.CI.

H01L 29/786(2006.01)

H01L 29/26(2006.01)

H01L 29/423(2006.01)

H01L 21/34(2006.01)

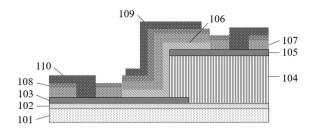
权利要求书2页 说明书5页 附图4页

(54)发明名称

垂直结构的复合晶型金属氧化物薄膜晶体 管及其制造方法

(57)摘要

本发明公开了一种垂直结构的复合晶型金属氧化物薄膜晶体管及其制造方法,该晶体管包括衬底、源极、间隔层、漏极、有源层、双层栅介质层、栅极及测试电极;源极设置于衬底表面;间隔层设置于源极及衬底表面;漏极设置于间隔层表面;有源层设置于漏极及源极表面;双层栅介质层设置于漏极、有源层及源极表面;栅极设置于双层栅介质层表面,且栅极比有源层在衬底上的投影范围小;测试电极设置于源极及漏极表面,且与双层栅介质层均有接触;栅极、源极及漏极在有源层的投影范围均有交叠;有源层是具有复合晶型的无机金属氧化物。该晶体管具有较低的关态电流及栅泄漏电流。该发明广泛应用于半导体技术领域。



- 1.垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,包括衬底、源极、间隔层、漏极、有源层、双层栅介质层、栅极及测试电极;其中,所述源极设置于所述衬底表面;所述间隔层的一部分设置于所述源极表面,所述间隔层的另一部分设置于所述衬底表面;所述漏极设置于所述间隔层表面;所述有源层的一部分设置于所述漏极表面,所述有源层的另一部分设置于所述源极表面,所述双层栅介质层的一部分设置于所述漏极表面,所述双层栅介质层的一部分设置于所述源极表面,所述双层栅介质层的另一部分设置于所述源极表面;所述栅极设置于所述双层栅介质层表面,且所述栅极在所述衬底上的投影范围小于所述有源层在所述衬底上的投影范围;所述测试电极的第一部分设置于所述源极表面且与所述双层栅介质层均有接触,所述测试电极的第二部分设置于所述漏极表面且与所述双层栅介质层均有接触,所述测试电极的第二部分设置于所述漏极表面且与所述双层栅介质层均有接触;所述栅极、所述源极及所述漏极在所述有源层的投影范围均有交叠;所述有源层是具有复合晶型的无机金属氧化物。
- 2.根据权利要求1所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述衬底包括表面覆有缓冲层的硅片、玻璃或柔性材料中的一种。
- 3.根据权利要求2所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述缓冲层包括二氧化硅、氮化硅或二氧化硅与氮化硅组合物中的一种。
- 4.根据权利要求1所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述源极、所述漏极、所述栅极及所述测试电极均包括金属、导电金属氧化物或有机导电材料中的一种。
- 5.根据权利要求4所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述源极及所述漏极的厚度范围均为30~60nm。
- 6.根据权利要求5所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述栅极及所述测试电极的厚度范围均为100~300nm。
- 7.根据权利要求1所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述间隔层包括二氧化硅、氮化硅、氧化铝、PI、PET或光刻胶中的一种。
- 8.根据权利要求7所述的垂直结构的复合晶型金属氧化物薄膜晶体管,其特征在于,所述间隔层的厚度范围为300~500nm。
- 9.垂直结构的复合晶型金属氧化物薄膜晶体管的制造方法,其特征在于,包括以下步骤:

在衬底材料表面沉积缓冲层;

在所述衬底的缓冲层表面沉积第一导电薄膜,并对第一导电薄膜进行图形化处理,形成源极;

在所述图形化处理后的衬底表面依次沉积间隔层及第二导电薄膜,并对第二导电薄膜进行图形化处理,形成漏极;

以所述漏极为掩膜,采用干法蚀刻工艺刻蚀间隔层,形成垂直侧壁;

沉积具有复合晶型的氧化物薄膜,并对所述氧化物薄膜进行图形化处理,形成有源层; 采用化学气相沉积方式分别沉积第一栅介质层和第二栅介质层;

采用干法蚀刻工艺刻蚀所述第一栅介质层及所述第二栅介质层,形成所述源极及所述漏极的接触孔;

沉积第三导电薄膜,并对所述第三导电薄膜进行图形化处理,形成栅极和测试电极。

10.根据权利要求9所述的垂直结构的复合晶型金属氧化物薄膜晶体管的制造方法,其特征在于,所述制造方法,还包括步骤:

将制造的垂直结构的复合晶型金属氧化物薄膜晶体管进行退火处理。

垂直结构的复合晶型金属氧化物薄膜晶体管及其制造方法

技术领域

[0001] 本发明涉及半导体技术领域,尤其涉及垂直结构的复合晶型金属氧化物薄膜晶体管及其制造方法。

背景技术

[0002] 下一代有源矩阵平板显示技术正朝着大尺寸、超高清、高帧率及外围电路全集成等方向发展。薄膜晶体管 (TFT) 作为显示面板的构成要素,要求其必须往小型化方向发展,并能向显示器件提供足够的电学驱动能力。对于传统横向沟道结构的TFT器件,要缩小尺寸,必需减小沟道长度。然而,由于平板显示制作工艺中光刻工具的局限性,沟道长度很难缩小到亚微米级。

[0003] 垂直沟道结构的TFT (V-TFT) 是一种实现亚微米尺度沟道长度的可替换结构,它可通过调节沉积薄膜的厚度来轻松控制沟道长度,从而达到缩小尺寸的要求。同时,因沟道长度的缩短,可以提高器件的工作速度,并可在低压下获得较大的工作电流。但是,采用ALD沉积方法制备的V-TFT,表现出较高的关态电流及较大的栅泄漏电流。

[0004] 由于V-TFT器件因工艺结构的特殊性,普遍存在两大问题:一、背沟道效应:源漏之间的间隔层经刻蚀形成垂直侧壁,在侧壁上沉积有源层,从而形成垂直沟道的器件结构。背沟道处于垂直侧壁位置,因存在大量界面态以及附近的氧空位,可能会导致短沟道V-TFT中产生大关态电流,而此电流不会因为栅覆盖区域的电场减小而减小;二、栅漏电流明显偏高:为实现有效垂直结构,在制备过程中,需尽量减小沟道有源层及栅介质层厚度,由于栅介质层很薄,以及垂直沟道表面粗糙容易形成隧穿电流的泄漏通道。故不论是经氧等离子体处理前还是处理后,栅泄漏电流都明显偏高。

发明内容

[0005] 有鉴于此,本发明实施例的目的是提供一种垂直结构的复合晶型金属氧化物薄膜晶体管及其制造方法。该垂直结构的复合晶型金属氧化物薄膜晶体管具有较低的关态电流及栅泄漏电流。

[0006] 第一方面,本发明实施例提供了一种垂直结构的复合晶型金属氧化物薄膜晶体管,包括衬底、源极、间隔层、漏极、有源层、双层栅介质层、栅极及测试电极;其中,所述源极设置于所述衬底表面;所述间隔层的一部分设置于所述源极表面,所述间隔层的另一部分设置于所述衬底表面;所述漏极设置于所述间隔层表面;所述有源层的一部分设置于所述漏极表面,所述有源层的另一部分设置于所述源极表面;所述双层栅介质层的一部分设置于所述漏极表面,所述双层栅介质层的一部分设置于所述和层表面,所述双层栅介质层的一部分设置于所述和层表面,且所述栅极在所述对底上的投影范围小于所述有源层在所述对底上的投影范围;所述测试电极的第一部分设置于所述源极表面且与所述双层栅介质层均有接触,所述测试电极的第二部分设置于所述漏极表面且与所述双层栅介质层均有接触;所述栅极、所述源极及所述漏极在所述有

源层的投影范围均有交叠:所述有源层是具有复合晶型的无机金属氧化物。

[0007] 优选地,所述衬底包括表面覆有缓冲层的硅片、玻璃或柔性材料中的一种。

[0008] 优选地,所述缓冲层包括二氧化硅、氮化硅或二氧化硅与氮化硅组合物中的一种。

[0009] 优选地,所述源极、所述漏极、所述栅极及所述测试电极均包括金属、导电金属氧化物或有机导电材料中的一种。

[0010] 优选地,所述源极及所述漏极的厚度范围均为30~60nm。

[0011] 优选地,所述栅极及所述测试电极的厚度范围均为100~300nm。

[0012] 优选地,所述间隔层包括二氧化硅、氮化硅、氧化铝、PI、PET或光刻胶中的一种。

[0013] 优选地,所述间隔层的厚度范围为300~500nm。

[0014] 第二方面,本发明实施例提供了一种垂直结构的复合晶型金属氧化物薄膜晶体管的制造方法,包括以下步骤:

[0015] 在衬底材料表面沉积缓冲层;

[0016] 在所述衬底的缓冲层表面沉积第一导电薄膜,并对第一导电薄膜进行图形化处理,形成源极:

[0017] 在所述图形化处理后的衬底表面依次沉积间隔层及第二导电薄膜,并对第二导电薄膜进行图形化处理,形成漏极;

[0018] 以所述漏极为掩膜,采用干法蚀刻工艺刻蚀间隔层,形成垂直侧壁;

[0019] 沉积具有复合晶型的氧化物薄膜,并对所述氧化物薄膜进行图形化处理,形成有源层:

[0020] 采用化学气相沉积方式分别沉积第一栅介质层和第二栅介质层;

[0021] 采用干法蚀刻工艺刻蚀所述第一栅介质层及所述第二栅介质层,形成所述源极及 所述漏极的接触孔:

[0022] 沉积第三导电薄膜,并对所述第三导电薄膜进行图形化处理,形成栅极和测试电极。

[0023] 优选地,所述制造方法,还包括步骤:

[0024] 将制造的垂直结构的复合晶型金属氧化物薄膜晶体管进行退火处理。

[0025] 实施本发明实施例具有如下有益效果:本发明实施例中有源层采用具有复合晶型的无机非金属氧化物,缺陷态更少、载流子迁移率更高,从而获得较低的关态电流;采用双层栅介质层,使栅介质层的绝缘性提高,从而减小栅泄漏电流。

附图说明

[0026] 图1是本发明实施例提供的一种垂直结构的复合晶型金属氧化物薄膜晶体管的横截面示意图;

[0027] 图2是本发明实施例提供的一种具有缓冲层衬底的横截面示意图;

[0028] 图3是本发明实施例提供的一种形成源极图案后的横截面示意图:

[0029] 图4是本发明实施例提供的一种形成间隔层和漏极图案后的横截面示意图:

[0030] 图5是本发明实施例提供的一种形成垂直侧壁的间隔层和漏极图案后的横截面示意图:

[0031] 图6是本发明实施例提供的一种形成有源层图案后的横截面示意图:

[0032] 图7是本发明实施例提供的一种形成第一栅介质层后的横截面示意图:

[0033] 图8是本发明实施例提供的一种形成第二栅介质层后的横截面示意图:

[0034] 图9是本发明实施例提供的一种形成接触孔后的横截面示意图:

[0035] 图10是本发明实施例提供的一种垂直结构的复合晶型金属氧化物薄膜晶体管的转移特性曲线图;

[0036] 图11是本发明实施例提供的另一种垂直结构的复合晶型金属氧化物薄膜晶体管的转移特性曲线图。

具体实施方式

[0037] 下面结合附图和具体实施例对本发明做进一步的详细说明。对于以下实施例中的步骤编号,其仅为了便于阐述说明而设置,对步骤之间的顺序不做任何限定,实施例中的各步骤的执行顺序均可根据本领域技术人员的理解来进行适应性调整。

[0038] 如图1所示,本发明实施例提供了一种垂直结构的复合晶型金属氧化物薄膜晶体管,包括衬底101、源极103、间隔层104、漏极105、有源层106、双层栅介质层、栅极109及测试电极110,衬底101包括缓冲层102,双层栅介质层包括第一层栅介质层107及第二层栅介质层108;其中,所述源极103设置于所述衬底表面缓冲层102上;所述间隔层104的一部分设置于所述源极103表面,所述间隔层104的另一部分设置于所述衬底表面缓冲层102上;所述漏极105设置于所述间隔层104表面;所述有源层106的一部分设置于所述漏极表面,所述有源层106的另一部分设置于所述源极103表面;所述双层栅介质层的一部分设置于所述漏极105表面,所述双层栅介质层的一部分设置于所述和极109设置于所述源极103表面;所述栅极109设置于所述双层栅介质层的另一部分设置于所述源极103表面;所述栅极109设置于所述和底101上的投影范围;所述测试电极110的第一部分设置于所述源极103表面且与所述双层栅介质层均有接触,所述删试电极110的第二部分设置于所述源极105表面且与所述双层栅介质层均有接触;所述栅极109、所述源极103及所述漏极105表面且与所述双层栅介质层均有接触;所述栅极109、所述源极103及所述漏极105在所述有源层106的投影范围均有交叠;所述有源层106是具有复合晶型的无机金属氧化物。

[0039] 具体地,有源层中的材料是具有复合晶型的微观结构,即同时存在结晶和非晶成分;其中,晶粒的尺寸在0.5nm \sim 10nm之间,并被非晶型框架包围,原子有序度介于非晶和多晶材料之间。有源层厚度为50nm \sim 100nm。有源层是通过直接磁控溅射或蒸发一种具有复合晶型的无机金属氧化物源材料,或同时磁控溅射或蒸发两种或以上无机金属氧化物源材料而获得的,源材料中至少有一种具有晶体结构,例如: In_2O_3 和ZnO组合,ITO和ZnO组合,FTO和ZnO组合等。

[0040] 具体地,第一层栅介质层及第二层栅介质层均为二氧化硅,但是第一层栅介质层及第二层栅介质层的制备工艺不同。第一层栅介质层使用等离子体增强化学气相沉积法沉积二氧化硅,反应前驱物为正硅酸乙酯 (TEOS) 或硅酸四甲酯 (TMOS) 等烷氧基硅烷,加上氧气、臭氧或一氧化二氮等氧化性气体,沉积温度为 $23\,^{\circ}$ C~ $400\,^{\circ}$ C,直接与有源层接触的第一层栅介质层是利用此方法制备的二氧化硅,其厚度为 $80\,^{\circ}$ m~ $120\,^{\circ}$ m;接着,使用等离子体增强化学气相沉积法沉积第二层栅介质层的二氧化硅,反应前驱物为氢化硅 (Si H4),加上氮气、臭氧或一氧化二氮等氧化性气体,沉积温度为 $23\,^{\circ}$ C~ $400\,^{\circ}$ C,其厚度为 $40\,^{\circ}$ m。

[0041] 实施本发明实施例具有如下有益效果:本发明实施例中有源层采用具有复合晶型的无机非金属氧化物,缺陷态更少、载流子迁移率更高,从而获得较低的关态电流;采用双层栅介质层,使栅介质层的绝缘性提高,从而减小栅泄漏电流。

[0042] 优选地,所述衬底包括表面覆有缓冲层的硅片、玻璃或柔性材料中的一种。

[0043] 优选地,所述缓冲层包括二氧化硅、氮化硅或二氧化硅与氮化硅组合物中的一种。

[0044] 具体地,将上述缓冲层沉积到衬底基片上的温度为23℃~400℃。

[0045] 优选地,所述源极、所述漏极、所述栅极及所述测试电极均包括金属、导电金属氧化物或有机导电材料中的一种。

[0046] 优选地,所述源极及所述漏极的厚度范围均为30~60nm。

[0047] 优选地,所述栅极及所述测试电极的厚度范围均为100~300nm。

[0048] 具体地,金属包括铝、钛及钼等,导电金属氧化物包括ITO (In_2O_3 : Sn) 及FTO (SnO_2 : F) 等,有机导电材料包括PEDOT: PSS等。

[0049] 优选地,所述间隔层包括二氧化硅、氮化硅、氧化铝、PI、PET或光刻胶中的一种。间隔层即可以选择有机材料,也可以选择无机材料。

[0050] 优选地,所述间隔层的厚度范围为300~500nm。

[0051] 参见图2至图9,本发明实施例提供了一种垂直结构的复合晶型金属氧化物薄膜晶体管的制造方法,包括以下步骤:

[0052] S1、在衬底101材料表面沉积缓冲层102。如图2所示,本实施例中,首先在4英寸衬底101上,采用等离子体增强化学气相沉积法沉积二氧化硅缓冲层102。

[0053] S2、在所述衬底101的缓冲层102表面沉积第一导电薄膜,并对第一导电薄膜进行图形化处理,形成源极103。如图3所示,在缓冲层102上方使用直流磁控溅射法沉积导电的50nm厚氧化铟锡薄膜,即第一导电薄膜,并通过光刻和刻蚀工艺,使氧化铟锡图形化,形成方形源极103。

[0054] S3、在所述图形化处理后的衬底101表面依次沉积间隔层104及第二导电薄膜,并对第二导电薄膜进行图形化处理,形成漏极105。如图4所示,采用等离子体增强化学气相沉积法在SiH4气氛下沉积300nm厚的SiO2间隔层104;并在其上方使用直流磁控溅射法沉积导电的50nm厚氧化铟锡薄膜,即第二导电薄膜,并通过光刻和刻蚀工艺,使氧化铟锡图形化,形成方形漏极105。

[0055] S4、以所述漏极105为掩膜,采用干法蚀刻工艺刻蚀间隔层104,形成垂直侧壁。如图5所示,以方形氧化铟锡薄膜漏极105为掩膜,采用干法蚀刻工艺刻蚀Si 0_2 间隔层104,形成垂直侧壁。

[0056] S5、沉积具有复合晶型的氧化物薄膜,并对所述氧化物薄膜进行图形化处理,形成有源层106。如图6所示,通过同时使用直流电源磁控溅射多晶氧化铟锡靶材(In₂0₃:Sn0₂=90:10wt%)(功率密度约为5.4W/cm²)和射频电源磁控溅射多晶氧化锌靶材(功率密度约为7.4W/cm²)的方式,并在溅射过程中采用40%的高氧分压,沉积80nm具有复合晶型的铟锡锌氧化物薄膜,在光刻和刻蚀后,使铟锡锌氧化物薄膜图形化,形成有源层106。

[0057] S6、采用化学气相沉积方式分别沉积第一栅介质层107和第二栅介质层108。如图7 所示,在有源层106上方,使用等离子体增强化学气相沉积方法,气源为氩气承载的正硅酸 乙酯(TEOS),加上一氧化二氮和氧气,沉积温度为300℃,功率为30W,气压为220mTorr,接着

沉积100nm二氧化硅,作为第一栅介质层107。如图8所示,在第一栅介质层107上方,同样使用等离子体增强化学气相沉积的二氧化硅,此时的气源为硅烷,加上一氧化二氮和氮气,沉积温度为300℃,功率为60W,气压为900mTorr,再沉积50nm第二栅介质层108。

[0058] S7、采用干法蚀刻工艺刻蚀所述第一栅介质层107及所述第二栅介质层108,形成 所述源极及所述漏极的接触孔。如图9所示,采用干法蚀刻工艺刻蚀Si02第一栅介质层107及Si02第二栅介质层108,形成源极103及漏极105的接触孔。

[0059] S8、沉积第三导电薄膜,并对所述第三导电薄膜进行图形化处理,形成栅极109和测试电极110。采用直流磁控溅射法沉积氧化铟锡薄膜,并通过光刻和刻蚀工艺,使氧化铟锡图形化,方便测试,形成如图1所示的栅极109和测试电极110。

[0060] 优选地,所述制造方法,还包括步骤:

[0061] 将制造的垂直结构的复合晶型金属氧化物薄膜晶体管进行退火处理。具体地,将上述垂直型薄膜晶体管放在300℃空气气氛的烘箱中退火10小时。

[0062] 将本实施例中采用上述方法制造的基于复合晶型铟锡锌氧化物有源层的垂直结构薄膜晶体管进行测试,垂直结构薄膜晶体管转移特性曲线如图10及图11所示,可发现其电学性能优越。特别是,器件具有低的关态电流,如图10所示;器件具有低的栅泄漏电流,图11所示,数值均在10⁻¹³至10⁻¹⁴范围内。低关态电流说明复合晶型铟锡锌氧化物薄膜的缺陷态较少,以及通过干法刻蚀工艺刻蚀的间隔层垂直侧面具有较少的界面态。而低栅泄漏电流说明复合晶型铟锡锌氧化物薄膜与基于TEOS等有机源等离子体增强化学气相沉积的二氧化硅层之间具有极高质量的界面,表现出优异的绝缘性能。

[0063] 以上是对本发明的较佳实施进行了具体说明,但本发明创造并不限于所述实施例,熟悉本领域的技术人员在不违背本发明精神的前提下还可做作出种种的等同变形或替换,这些等同的变形或替换均包含在本申请权利要求所限定的范围内。

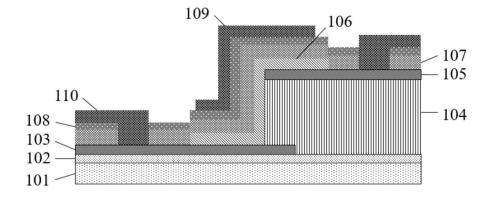


图1

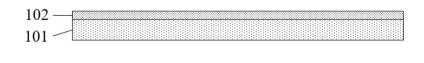


图2

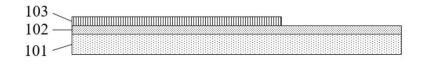


图3

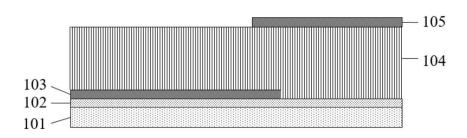


图4

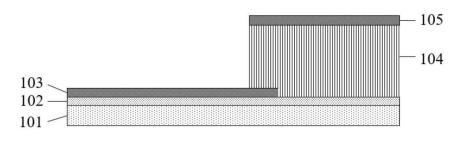


图5

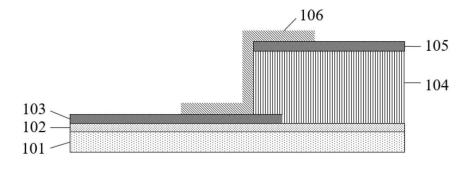


图6

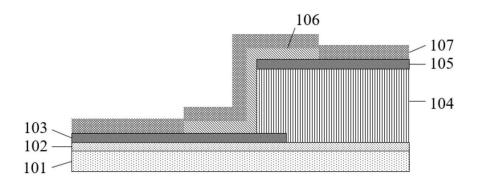


图7

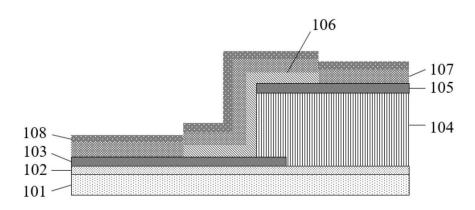


图8

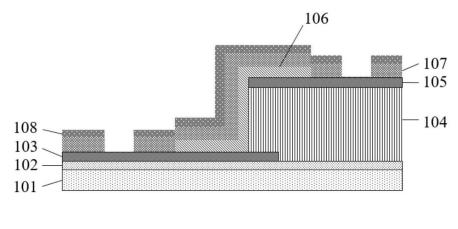


图9

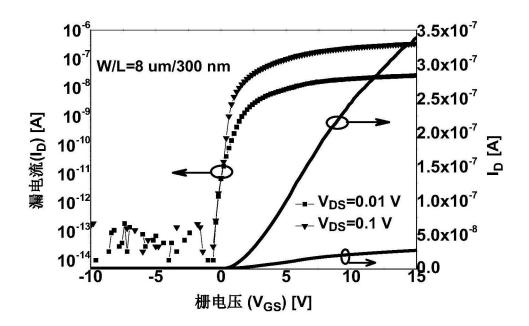


图10

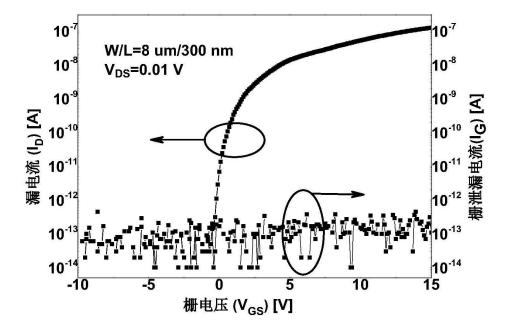


图11